

近似函数による FET 直流増巾回路の解析と設計

丹羽 敏行・福田 滋夫

電子工学教室
(1968年9月11日受理)

Analysis and Design of FET DC Amplifier by the Approximation Function

Toshiyuki NIWA and Shigeo FUKUTA

Department of Electronic Engineering
(Received September 11, 1968)

Analysis and design of FET differential DC amplifier applied by the approximation function which is derived from the experimental data is presented.

DC and AC problems are represented in non-linear simultaneous equations. Equations for obtaining the operational point are solved by Newton's method. Equations for large signal analysis cannot be solved by Newton's method or Gauss-Seidel method, then they are solved by the method same as Euler's method.

From the computed results, DC amplifier is designed to obtain higher gain, better CMR and linear input-output characteristics.

1. まえがき

電子計算機による電子回路の解析および設計の自動化については、現在すでに“NET-1”, “ECAP”¹⁾²⁾などの一般的なプログラムが開発され使用されている。しかし、トランジスタなどの非線形素子の特性が簡単に表わせないため、通常増巾回路において、その特性パラメータの動作点依存性までを考慮した計算はあまり行われていない。ここでは、FETの pinch off 領域における静

特性を精確に表わした近似函数³⁾を得たので、それを用いて特性パラメータの動作点依存性を考慮した FET 差動直流増巾回路の解析を行った。またその解析結果から設計を試みたので併せて報告する。

2. 近似函数

前報で報告したように、pinch off 領域においてドレイン電流 I_{ds} は次式で表わされる。

$$\left. \begin{aligned} I_{ds} &= (I_{dss} - c \cdot V_{ds}) (1 - V_{gs}/V_{ps})^m + c \cdot V_{ds} \\ \text{ただし } I_{dss} &= (V_{ds} - V_{dso}) \{ a | V_{ds} - V_{dso} |^{n-1} + b \} + I_{dso} \\ &V_{gs}/V_{ps} \geq 1 \text{ のときは } I_{ds} = c \cdot V_{ds} \end{aligned} \right\} \dots\dots\dots(1)$$

- V_{ds} : drain-source voltage
- V_{gs} : gate-source voltage
- I_{ds} : drain current
- I_{dss} : drain current for $V_{gs}=0$
- V_{dso} : V_{ds} co-ordinate of the inflection point of I_{dss} curve
- I_{dso} : I_{ds} co-ordinate of the inflection point
- n : order of flatness of I_{dss} curve
- a : coefficient of flatness

- b : channel conductance at the inflection point
- c : channel conductance for $V_{gs}=V_{ps}$
- $n=n_1, a=a_1$ for $V_{ds} \leq V_{dso}$
- $n=n_2, a=a_2$ for $V_{ds} > V_{dso}$

各種の FET について求めた諸量を Table I に示す。また主要特性値も同時に示す。

(1)式より、相互コンダクタンス g_m , 内部抵抗 r_d , 電圧増巾率 μ は次のように表わされる。

$$\left. \begin{aligned}
 g_m &= (I_{dss} - c \cdot V_{ds}) \left\{ -\frac{m}{V_{ps}} \left(1 - \frac{V_{gs}}{V_{ps}}\right)^{m-1} \right\} \\
 r_d &= \left[\{ a \cdot n |V_{ds} - V_{dso}|^{n-1} + b - c \} \left(1 - \frac{V_{gs}}{V_{ps}}\right)^m + c \right]^{-1} \dots\dots\dots(2) \\
 \mu &= g_m \cdot r_d
 \end{aligned} \right\}$$

この近似関数の近似誤差の自乗平均値は I_{dss} の 0.2~0.6% 程度である。なお、 $m=2$ とおけば誤差は数倍になる。

Table. I Values of coefficients in eq. (1) and the important characteristic values.

FET	V_{dso} (V)	I_{dso} (mA)	n_1 n_2	a_1 a_2	b	c	m	V_{ps} (V)	主要特性値 ($V_{ds}=10V$)	
									I_{dss} (mA)	g_{m0} (mV)
2S K11-1	14.0	0.537	16.6613 2.0688	8.9389-21 1.3598-04	1.5376-3	4.286-4	2.072	-0.9700	0.531	1.05
2S K12-1	15.0	0.860	15.5145 3.6322	1.1615-19 4.0712-05	2.0872-3	5.333-4	2.047	-1.1854	0.850	1.38
2S K12-2	14.0	0.520	14.3954 1.3963	3.2024-18 9.5630-04	1.3879-3	2.857-4	2.154	-0.9244	0.514	1.02
2S K12-3	15.0	0.637	9.2657 2.6267	7.9570-13 1.9652-04	1.6296-3	2.667-4	2.0617	-0.9908	0.629	1.32*
2S K12-4	17.0	0.797	7.7918 4.6546	1.8583-11 1.7774-05	1.3934-3	2.647-4	2.088	-1.3881	0.787	1.19*
2S K12-5	14.0	0.791	13.3657 3.3092	6.9686-17 4.3587-05	1.7849-3	2.500-4	2.176	-1.1787	0.784	1.45*
3S K14-1	10.2	0.795	5.1435 4.0398	5.9371-07 1.1163-05	8.5646-3	3.922-4	2.234	-2.717	0.793	0.65
3S K14-3	12.4	1.500	5.3395 3.5588	2.4487-07 3.6848-05	1.8149-2	3.226-4	2.054	-2.1914	1.456	1.32
3S K14-4	13.0	1.448	5.5326 2.9829	1.1894-07 1.5762-04	1.9830-2	3.846-4	1.938	-1.943	1.389	1.34
3S K14-5	12.9	0.980	4.0682 2.4478	2.6611-06 3.4501-04	1.5235-2	3.101-4	2.234	-1.5732	0.936	1.39*

* values for $V_{ds}=V_{dso}$

3. 直流増巾回路の解析

Fig. 1 に FET を用いた差動直流増巾回路とそのAC 等価回路を示す。

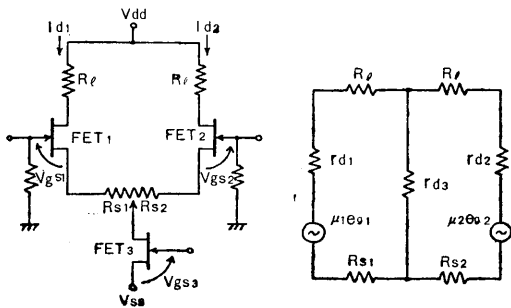


Fig. 1 FET differential DC amplifier and the AC equivalent circuit.

3.1 AC (小信号) 解析における回路方程式

Fig. 1 の回路の直流に関して次の非線形連立方程式 (11元) が得られる。

$$\left. \begin{aligned}
 I_{d1} &= f_1(V_{ds1}, V_{gs1}) \\
 I_{d2} &= f_2(V_{ds2}, V_{gs2}) \\
 I_{d3} &= f_3(V_{ds3}, V_{gs3}) \\
 I_{d3} &= I_{d1} + I_{d2} \\
 V_{gs1} &= -R_{s1} \cdot I_{d1} - V_{ds3} - V_{ss} \\
 V_{gs2} &= -R_{s2} \cdot I_{d2} - V_{ds3} - V_{ss} \\
 V_{ds1} &= -R_f \cdot I_{d1} + V_{gs1} + V_{dd} \\
 V_{ds2} &= -R_f \cdot I_{d2} + V_{gs2} + V_{dd} \\
 R_{s0} &= R_{s1} + R_{s2} \\
 I_{d1} &= I_{d2} \text{ (バランス条件)} \\
 V_{ds1} &> -V_{ps1}, V_{ds2} > -V_{ps2} \text{ (近似の範囲)} \\
 R_{s1} &\geq 0, R_{s2} \geq 0 \\
 \text{接合形FETの場合} & V_{gs1}, V_{gs2} \leq 0
 \end{aligned} \right\} \dots\dots(3)$$

ここで $f_i(V_{dsi}, V_{gsi})$ は i 番目の FET に対する近似関数で(1)式で表わされる。

(3)式において既知な量は $V_{dd}, V_{ss}, V_{gs3}, R_l$ である。また未知な量 R_{s0} はバランス調整用可変抵抗であるから、離散的 (0.1, 0.2, 0.5, ...) な値をとり、しかも $R_{s1}, R_{s2} \geq 0$ を満足するものでなければならない。さらにバランス調整の精度と弁別比 CMR を考えれば R_{s0}

は最小のものを選ぶべきである。

(3)式を $I_{d1}, I_{d2}, I_{d3}, V_{ds1}, V_{ds2}, V_{ds3}, V_{gs1}, V_{gs2}, R_{s1}, R_{s2}, R_{s0}$ についてとけば、各 FET の動作点が求まることになり、その微小信号等価回路定数は(2)式から計算できる。よって等価回路より逆相利得 G および CMR (弁別比) は次式を用いて計算することができる。

$$G = -\frac{R_l}{2} \cdot \frac{\mu_2 \{r_{d1} + R_l + (1 + \mu_1)(2r_{d3} + R_{s1})\} + \mu_1 \{r_{d2} + R_l + (1 + \mu_2)(2r_{d3} + R_{s2})\}}{\{r_{d1} + R_l + (1 + \mu_1)(r_{d3} + R_{s1})\} \{r_{d2} + R_l + (1 + \mu_2)(r_{d3} + R_{s2})\} - (1 + \mu_1)(1 + \mu_2)r_{d3}^2} \dots\dots(4)$$

$$CMR = \frac{\mu_2 \{r_{d1} + R_l + (1 + \mu_1)(2r_{d3} + R_{s1})\} - \mu_1 \{r_{d2} + R_l + (1 + \mu_2)(2r_{d3} + R_{s2})\}}{\mu_2 \{r_{d1} + R_l + (1 + \mu_1)(2r_{d3} + R_{s1})\} + \mu_1 \{r_{d2} + R_l + (1 + \mu_2)(2r_{d3} + R_{s2})\}} \dots\dots(5)$$

3.2 DC (大信号) 解析における回路方程式

直流増巾器ではその入出力特性 (動作域, 直線性) も重要である。

入力電圧 V_{gi} に対する出力電圧 V_o を求めるには次の非線形連立方程式 (8 元) を解かねばならない。

$$\left. \begin{aligned} I_{d1} &= f_1(V_{ds1}, V_{gs1}) \\ I_{d2} &= f_2(V_{ds2}, V_{gs2}) \\ I_{d3} &= f_3(V_{ds3}, V_{gs3}) \\ I_{d3} &= I_{d1} + I_{d2} \\ V_{gs1} &= -R_{s1} \cdot I_{d1} - V_{ds3} - V_{ss} + V_{g1} \\ V_{gs2} &= -R_{s2} \cdot I_{d2} - V_{ds3} - V_{ss} + V_{g2} \\ V_{ds1} &= -(R_l + R_{s1}) \cdot I_{d1} + V_{dd} - V_{ss} - V_{ds3} \\ V_{ds2} &= -(R_l + R_{s2}) \cdot I_{d2} + V_{dd} - V_{ss} - V_{ds3} \end{aligned} \right\} \dots\dots(6)$$

$$\text{これより } V_o = R_l(I_{d2} - I_{d1}) \dots\dots(7)$$

ここで既知な量は $V_{dd}, V_{ss}, V_{gs3}, R_l, R_{s0}, R_{s1}, R_{s2}$ で、 R_{s0}, R_{s1}, R_{s2} は(3)式の解である。

4. 解法と解析結果

AC および DC 解析のいずれの場合も多元の非線形連立方程式を解かねばならないが、公式的な方法があるわけではないので、それぞれの方程式の性質を考えて適当な解法を見つけねばならない。

4.1 AC 解析の場合

まず FET_3 のドレイン電位 V_{d3} を考えれば、この値は直接 FET_1 および FET_2 のゲートバイアスに関係するから、アース電位の付近にあることは明らかである。

$$\left. \begin{aligned} \text{したがって } V_{ds3} \text{ の第0近似として} \\ V_{ds3} &= -V_{ss} \quad \therefore I_{d3} = f_3(V_{ds3}, V_{gs3}) \\ \text{同じく } R_{s1} &= R_{s2} = R_{s0}/2 \\ I_{d1} &= I_{d2} = I_{d3}/2 \\ V_{gs1} &= V_{gs2} = -R_{s1} \cdot I_{d1} \\ V_{ds1} &= V_{ds2} = -R_l \cdot I_{d1} + V_{gs1} + V_{dd} \\ R_{s0} &= 0.1(\text{K}\Omega) \end{aligned} \right\} \dots\dots(8)$$

とにおいて、これに Newton 法を用いた。定電流源としての FET_3 は内部抵抗の大きい接合形

を用い、差動増巾用に接合形と MOS 形を用いた場合、負荷 R_l に対する利得 G と CMR の計算結果を Fig.2 に示す。また電源電圧 V_{dd}, V_{ss} の変化による G と CMR の様子を Fig. 3, 4, 5 に示す。

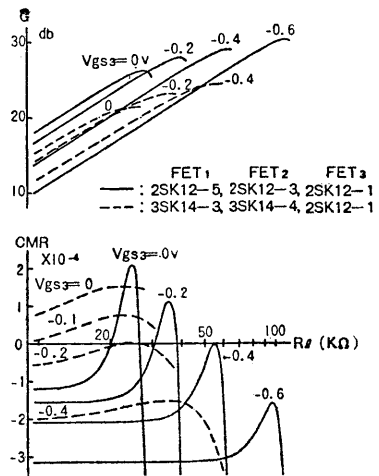


Fig. 2 Results of AC analysis (1) : comparison of the two using Junction-type & MOS-type FET pair.

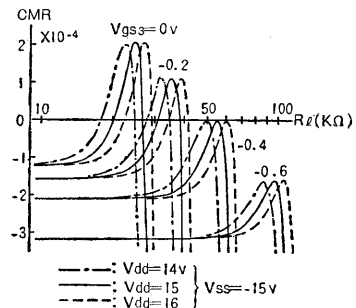


Fig. 3 Results of AC analysis (2) : change of the CMR curves for variation of Vdd.

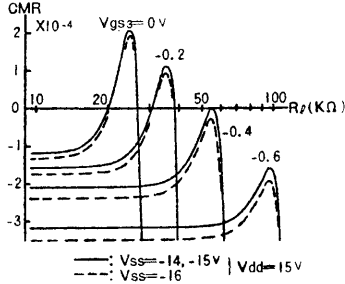


Fig. 4 Results of AC analysis (3) : change of the CMR curves for variation of Vss.

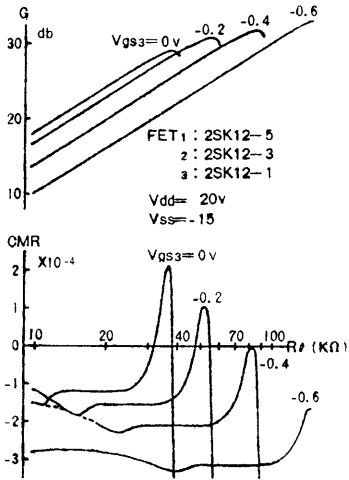


Fig. 5 Results of AC analysis (4) : G & CMR curves for Vdd=20, Vss=-15v

4.2 DC 解析の場合

(6)式についても Newton 法, Gauss-Seidel 法などを用いてみたが, V_{g1}, V_{g2} が少し大きくなると収束しなくなる。そこで, 入力電圧 V_{g1}, V_{g2} が 0 の場合は (6) 式の解は (3) 式の解と一致することから, その解を出発点として V_{g1}, V_{g2} の微小変化分に対する解の微小変化分を求め, 微分方程式における Euler の方法と同様にして V_0 を求めた。

微小変化分に対しては次の 8 元 1 次連立方程式が得られる。

$$\left. \begin{aligned} \Delta I_{d1} &= g_{m1} \cdot \Delta V_{gs1} + \frac{1}{r_{d1}} \cdot \Delta V_{ds1} \\ \Delta I_{d2} &= g_{m2} \cdot \Delta V_{gs2} + \frac{1}{r_{d2}} \cdot \Delta V_{ds2} \\ \Delta I_{d3} &= \frac{1}{r_{d3}} \cdot \Delta V_{ds3} \\ \Delta I_{d3} &= \Delta I_{d1} + \Delta I_{d2} \\ \Delta V_{gs1} &= -R_{s1} \cdot \Delta I_{d1} - \Delta V_{ds3} + \Delta V_{g1} \\ \Delta V_{gs2} &= -R_{s2} \cdot \Delta I_{d2} - \Delta V_{ds3} + \Delta V_{g2} \\ \Delta V_{ds1} &= -(R_l + R_{s1}) \cdot \Delta I_{d1} - \Delta V_{ds3} \\ \Delta V_{ds2} &= -(R_l + R_{s2}) \cdot \Delta I_{d2} - \Delta V_{ds3} \end{aligned} \right\} \dots\dots(9)$$

V_{gs3} をパラメータにして, G が 20db の時, CMR が最良のときおよび G が最大値をとる時の入出力特性の計算結果を Fig. 6, 7, 8 に示す。

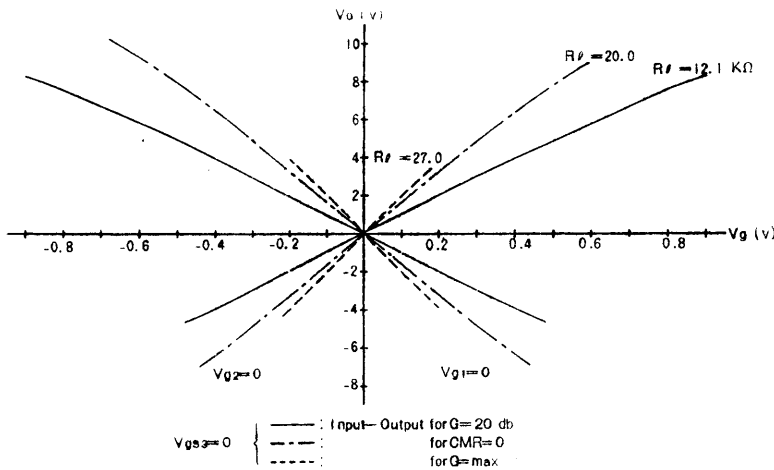


Fig. 6 Input-Output characteristics (1) : for $V_{gs}=0$

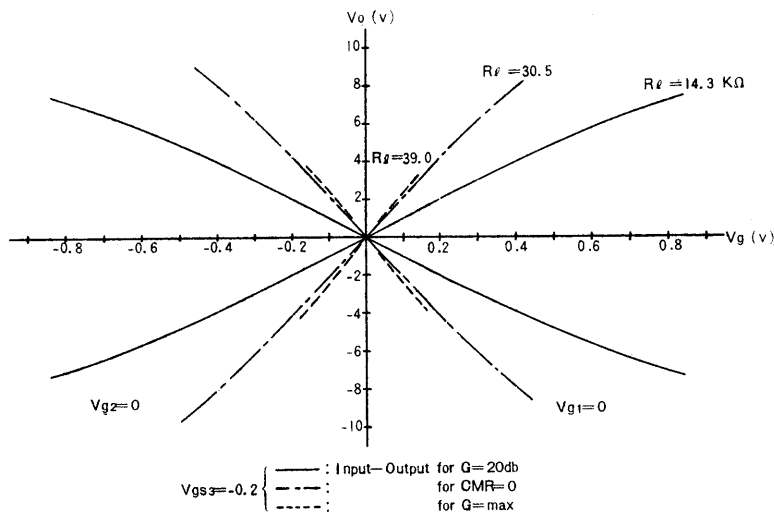


Fig. 7 Input-Output characteristics (2) : for $V_{gs} = -0.2v$

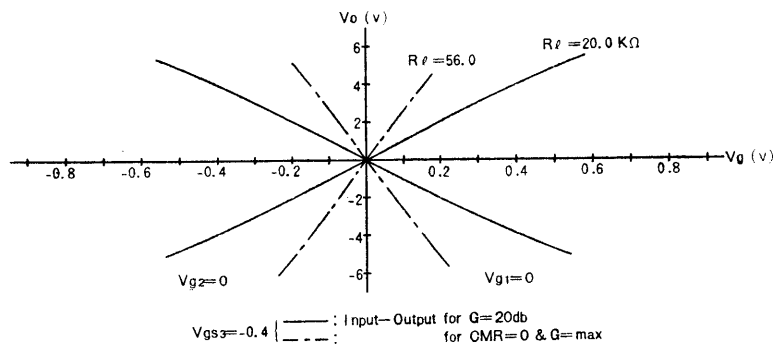


Fig. 8 Input-Output characteristics (3) : for $V_{gs} = -0.4v$

5. 設計と考察

差動増巾用に接合形とMOS形を用いた場合の特徴がFig. 2によく表われている。つまり、

- (1) 利得Gについてはμの大きな接合形の方が大で、
- (2) R_i に対するCMRの変化はMOS形の方がゆるやかである。

したがって利得を重視するならば接合形、電源電圧の動変や R_i の値の不揃いによるCMRの悪化を小さく抑える必要があればMOS形を用いるとよい。

ここでは接合形(2SK12-5, 2SK12-3, 2SK12-1)を用いた場合を考える。Fig. 2, 3, 4より次のことがいえる。

- (3) 利得Gはだいたい負荷抵抗 R_i に比例している。ただし比例定数は V_{gs} の値によって異なる。
- (4) $|CMR|$ の最小値が存在し、 V_{gs} の値によっては $CMR=0$ となる R_i の値が2つ存在する。

(5) CMR曲線の極値の左右で変化の度合いが大きく異なる。左(R_i 小)では変化は小さく連続であるが、右では大きく変化し R_i がある値を越すと(3)式の解が存在しなくなる。つまり回路が正常な動作状態でなくなる。

(6) 電源電圧 V_{dd} の変化はCMR曲線を横軸に沿って平行移動させ、

(7) V_{ss} の変化はCMR曲線を縦軸に沿って平行移動させたようになる。ただ $|V_{ss}|$ の値が V_{d50} より小の範囲では少しぐらい変化させても、CMR曲線にはほとんど変化はない。これは $V_{d50} \leq V_{d50}$ の範囲で I_{ds} , g_m , r_d , μ の値がほとんど変化しないためと考えられる。

Fig. 6, 7.8より

(8) V_{gs} の値によって動作域が変化し、 $V_{gs} = -0.2V$ の場合が最も大きい。しかも動作点を中心として正負にほぼ等しい動作域を有している。

以上のことから, $V_{gs3} = -0.2V$, $V_{d3} = 20V$, $V_{ss} = -15V$ とした場合の R_i の値を Fig. 5 より選ぶと $R_i = 47K\Omega$ ぐらいが適当で, そのときの利得 G は約 30.5db

となる。このとき $R_{s0} = 0.5K\Omega$ が最小の R_{s0} の値となる。

$R_i = 46.4K\Omega$ のときの諸量を Table I に示す。

Table. I Designed & calculated values.

FET 2SK12-5		2SK12-3		2SK12-1		$V_{d3} = 20.0$ $V_{ss} = -15.0$ $V_{gs3} = -0.2$				
RL	GAIN	CMR	FET	R_s	I_d	V_{gs}	V_{ds}	R_d	G_m	μ_n
46.4	-31.70	-0.000029	1	0.4565	0.29606	-0.4229	5.836	1110.6	0.848	942.0
	30.02 db	-90.68 db	2	0.0435	0.29607	-0.3006	5.959	837.8	0.880	737.0
			3	0.5000	0.59212	-0.2000	15.288	624.4	1.213	757.4

6. むすび

設計例からわかるように, FET_3 の動作点 (V_{gs3}) と負荷抵抗 R_i を適当に選べば, 利得が大で CMR および入出力特性の良好な回路を設計することができる。

解析には HIPAC 103 および東大大型計算機センターの HITAC 5020E を使用し, 設計の資料を多く得た。しかし, 最適設計の問題を考えるには回路の評価函数のようなものを明確にする必要があると思われる。

また, 周囲温度および自己加熱を考慮した近似函数と, それを用いた解析および最適設計が今後の問題である。

文 献

- 1) D. Christiansen : Electronics, Feb. 6, '67
- 2) B. D. Roberts, Jr. • C. O. Harbourt : PROC. IEEE, Vol. 55, No. 11, Nov., '67
- 3) 丹羽・福田 : 名古屋工業大学学報 Vol. 19, 1967
- 4) 丹羽・福田 : 43年電気4学会連合大会
- 5) F. N. Trofimenkoff • R. D. Silverthorn • R. S. C. Cobbold : PROC. IEE, Vol. 112, No. 4, April, '65