

シリコン大規模集積回路のための
電極及び配線に関する研究

2002年

嶋 昇平

概要

本研究はシリコン大規模集積回路におけるメタライゼーションプロセス、その中でもシリサイドゲート電極材料、高融点金属配線、並びにAl配線とそれに代わるCu配線、およびSi基板とこれらの配線とのコンタクト、配線とコンタクトの界面反応抑制に必要なバリアメタルを研究対象としている。すなわち、微細化に伴い発生するゲート電極および配線とそのコンタクトにおける信頼性上の諸問題について、現象の基礎的な把握とその機構を解明するとともに、これらの知見に基づいて高信頼性の電極・配線構造及びその形成プロセスに対する指針を与えることにある。

本論文は6章から構成されている。第1章ではLSIの微細化の傾向と電極配線技術における微細化プロセス技術について述べ、その過程で発生した信頼性上の諸問題を概観し、本研究の位置付けについて論じる。第2章2.1では素子の動作速度の高速化に必要な低抵抗ゲート電極材料のシリサイド膜の問題について触れる。シリサイド膜はSiと高融点金属との反応で形成するため、膜の形成方法の選択、熱処理中での膜特性の変化が大きな問題となる場合がある。本研究ではMoシリサイドに注目し、同時蒸着形成法とMoSi₂ターゲットからのスパッタ形成法を検討し、熱処理時での膜応力変化が大きく存在すること、この応力変化は膜の化合時の体積変化に起因していることを示した。さらに2.2ではローカル配線として使われる高融点W配線を取り上げ、W/TiN構造の配線を提案し、TiNバリアメタル層（反応障壁層）によりWとSi基板との反応を抑制できることを示した。さらにW配線はエレクトロマイグレーション耐性が優れていることも実証した。第3章でAl配線とSi基板とのコンタクト部で生じる信頼性上の問題点について、Al配線とSi基板との間にバリアメタルを設けることが必須であることを示した。3.1では各種バリアメタルとAl配線、Si基板との反応性を解析している。3.2では高アスペクト比の微細コンタクト埋め込み平坦化が可能で、多層配線構造に適したCVD-Wバリアメタルを選択し、Al配線の高信頼化が実現できることを示している。3.3ではTiNバリアメタルについて、膜形成後のスタンプ処理がバリア性の確保には必須であることを本研究で初めて示した。第4章ではAl配線自身の高信頼化技術を取り上げ、4.1ではAl配線の信頼性上の諸問題について、先ず、現象の物理的意味の把握をし、4.2においてTiSi₂/Al積層構造による高信頼化を、4.3ではC膜被覆Al配

線構造でA1膜を大粒径化し、粒界拡散抑制による高信頼化を実現し、4.4ではA1/A1積層構造でストレスマイグレーションとエレクトロマイグレーション対策のトレードオフの関係を解決する高信頼化配線構造を確立している。第5章では最近A1に代わり使用され始めたCu配線について論じ、5.1でCu膜表面および膜中の欠陥とめっき後の熱処理によるこの欠陥抑制効果を提案し、5.2において配向性と欠陥の関係を示し、さらに5.3で結晶粒一つ一つの結晶方位を解析できる新しいEBSD (Electron Back-Scatter Diffraction) 解析による結果を示している。そして、第6章でこれらを通じた結論を述べている。

目次

第1章 序論	1
参考文献	8
第2章 素子の高速動作化に必要な低抵抗シリサイドゲート電極、および高融点金属配線の形成	10
2.1 スパッタ法と同時蒸着法の異なる2方法で形成した MoSi_2 膜の熱処理による膜構造と膜応力特性の変化	10
2.1.1 実験方法および条件	10
2.1.2 実験結果および考察	11
2.2 低抵抗高融点金属配線(W)と基板Siとの反応抑制構造およびそのエレクトロマイグレーション配線信頼性特性	24
2.2.1 実験方法および条件	25
2.2.2 実験結果および考察	25
2.3 結言	45
参考文献	47
第3章 多層配線構造におけるコンタクト部の諸問題とその対策	49
3.1 各種コンタクトバリアメタル候補とAlおよびSiとの反応	49
3.1.1 実験方法および条件	50
3.1.2 実験結果および考察	52
3.2 微細コンタクトに対応した選択CVD-Wメタライゼーション	64
3.2.1 実験方法および条件	65
3.2.2 実験結果および考察	68
3.2.2.1 CVD-W膜によるコンタクト特性の改善効果	68
3.2.2.2 コンタクト特性の表面不純物濃度依存性	71
3.2.2.3 純Al膜に対するバリア特性	74
3.2.2.4 コンタクト部を含む配線の通電ストレス試験	74

4.3.2.8	膜応力および相互反応、拡散評価、膜配向性への影響	145
4.3.2.9	実プロセスへの展開上の問題点（バリアメタル付きAl配線、 カーボン形成スパッタ工程）について	150
4.3.2.10	カーボン／Al密着性について	150
4.3.2.11	他の大粒径化熱処理技術との大粒径化効果の比較	151
4.4	Al／Al積層構造による配線高信頼化の検討	156
4.4.1	実験方法および条件	157
4.4.2	実験結果および考察	157
4.4.2.1	SM（ストレスマイグレーション）信頼性向上効果	157
4.4.2.2	EM（エレクトロマイグレーション）信頼性	158
4.4.2.3	膜応力特性	160
4.4.2.4	断面構造解析	163
4.4.2.5	高信頼化機構	167
4.5	結言	172
	参考文献	175
第5章	Alに代わる低抵抗・高信頼性Cu配線の諸問題	177
5.1	めっきCu膜に発生するボイド欠陥とその抑制方法	178
5.1.1	実験方法および条件	179
5.1.2	実験結果および考察	179
5.2	膜配向性と欠陥生成との相関	189
5.2.1	実験方法および条件	189
5.2.2	実験結果および考察	189
5.3	EBS D（Electron Back-Scatter Diffraction）解析による 結晶粒構造の解析	191
5.3.1	実験方法および条件	191
5.3.2	実験結果および考察	191
5.4	結言	195
	参考文献	197

第 6 章 結論	198
謝辭	201
研究業績	202

第1章 序 論

シリコンMOS大規模集積回路（ULSI：Ultra Large Scale Integrated Circuit）において、2002年現在でDRAM素子では容量1Gの大容量メモリ素子、MPUではクロック周波数1.68GHzの高速動作素子が実用レベルとなっている。このような素子の大容量化、高速化は、高集積化を実現するための素子の微細加工プロセス技術、および回路設計技術等により達成されてきた。表1-1はMOS素子における各素子パラメータ寸法の縮小化の程度を1974年と1999年とで比較したものである⁽¹⁾。25年間で線幅では1/30～1/40の微細化を達成してきた。各素子のパラメータは、微細化してもMOS素子の基本特性を損なわないようにするため、表1-2に示すスケーリング則⁽²⁾に従って微細化されてきている。このようにULSIは横方向と縦方向とを同時に縮小化して素子性能を向上させてきた。本研究はULSI製造プロセス技術分野のうちゲート電極、コンタクト、配線技術を対象とし、微細化に伴うプロセス技術上の問題点の把握と理解、およびその具体的な対策と結果について論じる。

ULSIデバイスは、能動素子であるMOSFET（Metal Oxide Semiconductor Field Effect Transistor）が基本構成要素である。MOS素子はその名前の由来とおり、金属ゲート電極（M）、ゲート酸化層（O）、半導体基板層（S）から成り立っている。当初のMOS素子は1960年代の初めはAlゲートMOSFETのディスクリート素子であった。Alは低融点であることから、膜形成と加工が容易であったからである。しかし、1960年代の後半になると集積回路（IC）化の機運が高まり、低融点のAlに代わって高融点金属ゲート材料が多結晶Si（ポリシリコン）と共に候補として採り上げられた。そのいくつかの理由は、融点が高く安定であること、不純物イオン注入のマスク材料になり自己整合プロセスを採用できることなどである⁽³⁾⁽⁴⁾。ところが、1970年代に入ってポリSiが最も安定なゲート電極材料になることが実証され、ポリSiの電極としての安定性と、熱酸化で生成できるSiO₂膜被覆が量産化のブレークスルー技術となって驚異的な発達を遂げた。このため高融点金属ゲート電極は実用化されることはなかった。しかしながら、量産化が一段落し、素子の微細化が進むにつれてMOS素子の高速動作化の要求が高まり、再び低抵抗の高融点金属ゲートに期待が寄せられた。そこで、ポリSiプ

表 1-1 LSI-MOS素子の各種膜厚の変遷⁽¹⁾。

		1974年	1999年	比
ゲート長		6 μm	0.14 μm	$\sim 1/40$
ゲートSiO ₂ 膜		110~100 nm	4~3 nm	$\sim 1/30$
ゲート電極膜厚		300 nm	250~150 nm	$1\sim 1/2$
接合深さ NMOS	Extension	700 nm	70~35 nm	$1/10\sim 1/20$
	Contact hole	700 nm	140~70 nm	$1/5\sim 1/10$
フィールドSiO ₂ 膜厚		700 nm	700~400 nm	$1\sim 1/2$
シリサイド膜厚		なし	60 nm	
ゲート側壁膜厚		なし	150~70 nm	
配線膜厚		1000 nm	2000~350 nm	$2\sim 1/3$
配線幅		6 μm	0.18 μm	$\sim 1/30$
配線層数		1	7~6	$7\sim 6$
層間絶縁膜厚		1200~700 nm	1200~500 nm	~ 1
Contact hole 径		6 μm	0.2 μm	$\sim 1/30$
Via hole 径		なし	0.26 μm	

表 1-2 MOS素子縮小化のスケーリング則⁽²⁾。

	ゲート長	ゲート幅	ゲート SiO ₂ 膜	接合深さ	電源電圧	基板不純物 濃度
縮小率	1/K	1/K	1/K	1/K	1/K	K

プロセスをそのまま置き換えることができること、抵抗が金属に近く、高温プロセスに耐えられるなどのICプロセス整合性に優れている点で、高融点金属と基板Siとの熱反応で形成できる金属間化合物である金属シリサイドが注目された。この金属シリサイドについてはすでにSi基板との低抵抗コンタクト材料として1960年代から研究されてきた⁽⁵⁾⁽⁶⁾⁽⁷⁾。シリサイド膜を単独で形成する技術については、いくつかの方法がある。主な方法としてシリサイド組成の焼結体ターゲットを用いてスパッタ形成する方法、独立したるつばから電子ビームにより同時蒸着する方法、化学的気相成長法(CVD)により金属とシリコンを含むガスを反応させて成長する方法などである。本研究ではスパッタおよび電子ビーム蒸着技術により形成したゲート電極材料として MoSi_2 薄膜を取り上げ、その基本膜特性を評価した。低抵抗化のための熱処理過程において、膜結晶化に伴う体積収縮による膜応力発生は、膜結晶化過程での構造変化に起因していることを明らかにした。さらにこの MoSi_2 膜特性評価技術において採用した膜応力測定技術は、本研究で対象とした金属配線材料において種々の局面において役立ち、膜応力が配線の信頼性において重要な研究対象となることを示す。

ULSI素子中には受動素子である抵抗およびキャパシタが高密度で集積化されている。能動素子と受動素子が相互に配線で接続されて回路を形成し、所望の動作をさせることができる。この配線は大きく分けて2種類に分類される。一つ目はSi基板に近い部分を走るローカル配線であり、二つ目はその上層の主要配線である。64kDRAM以前のLSIにおいては、ゲート電極であるPおよびAsなどをドーピングした低抵抗ポリSi配線がローカル配線として兼用されてきた。しかし、256kDRAM以降は、ゲート配線の遅延時間が問題となってきて、前に取り上げたシリサイドをポリシリコン膜上に積層したポリサイド⁽⁸⁾(polycide)が用いられるようになった。さらにゲート配線と垂直に走るビット線なども低抵抗化の要求が高まり、高融点金属配線が用いられるようになり現在に至っている。高融点金属ローカル配線材料としてはWが採用されている。その理由は配線形成後に高温熱処理を受けること、基板Siとのコンタクト孔が最下層では微小径で高アスペクト比のため埋め込みコンタクト構造であることが必須となり、ステップカバレッジに優れたCVD形成技術によりコンタクト内にW膜を隙間無く形成できるためである。本研究ではこのW配線について、基板Siと密着性が良く、低抵抗コンタクトを得ることのできるW/TiN積層構造配線の優れた特性について報告する。さらに、W高融点金属配線

のエレクトロマイグレーション信頼性について、高信頼性特性を示すことも報告する。

前述した下層部の高融点金属耐熱配線層の上部には、現在のULSIにおいてAlが主配線材料として採用されている。Al配線は多層配線構造をしており、現在、その配線層数は最先端のDRAM素子で3層、MPUなどの論理デバイスにおいては7～8層ものAl配線が積み重ねられている。これらの配線は上下の配線層間で必ずコンタクト部を形成しており、配線自体の信頼性に加えて、配線接続コンタクト部での信頼性も重要である。むしろ、コンタクト部は段差部であること、微細・高アスペクト比の孔であることなど、製造プロセス上ではこのコンタクト部が配線歩留まりを決める隘路となる場合が多く、コンタクト問題をおろそかにはできない。本研究ではAl配線を用いた場合のSi基板とのコンタクト部における信頼性の問題点を取り上げる。Alが配線材料として採用された理由はSi半導体基板とオーミック接触を容易に形成できること、Ag、Cuに次いで低抵抗であること、シリコンおよびシリコン酸化膜との密着性に優れていることなど多くの長所を有するからである。初期のLSIにおいてAl配線として最初是不純物を含まない純Alが使われていた。AlとSiは反応して金属間化合物を形成しないで、低温で容易にAl中にSiが拡散、固溶する。この結果、基板Si中にAlが侵入しいわゆるAlスパイクが基板Si拡散層に形成される⁽⁹⁾。このスパイク形状はSi結晶の(111)面が現れるように形成され、一般に使用されている(100)基板ではピラミッド形状の凹部が形成される。拡散層の深さが大きい初期のLSIでは、このAlスパイク先端部がP-N接合部に達しないため接合破壊不良とはならず、逆にスパイク形成により接触面積が大きくなり、コンタクト抵抗が低くなる。しかし、素子微細化により拡散接合深さが浅くなると、純Alの使用はできなくなる。そこで次にAl配線材料として、予めSiをAl中に添加することで解決を図った⁽¹⁰⁾⁽¹¹⁾⁽¹²⁾。添加Si量としては、その後の熱処理温度での固溶限から余裕を持つ1～2%Siを添加したAl-Si配線材料となった。しかし、さらに微細化が進行しコンタクト径が微細化すると、今度はこの添加Siが原因となるSi析出问题が顕在化してきた。本研究ではこのSi析出によるコンタクト抵抗増大不良についてまず、CVD-W膜をAlとSi基板との間に設け、バリアメタルとして利用することでSiの析出を分散させることで問題が解決できること、さらにW埋め込みコンタクト構造で他のコンタクト特性について高信頼化を達成できることを示す。

さらにCVD-W以外の別のバリアメタル材料として、種々の金属材料を検討し、その

バリア性を比較しTiN膜がバリア性、およびAl配線の信頼性をも向上できることを見出した。高融点金属の窒化膜は拡散バリア性に優れていることは周知であったが、薄膜状態では完全なバリア性を有しないこと、バリア性確保には酸化等のスタッフ処理⁽¹³⁾が必要なことを始めて本研究で明らかにした。さらにTiN膜とSi拡散層との直接コンタクト構造では良好な低抵抗コンタクト特性が得られないことから、TiN膜とSi拡散層との間にTi層を設けるなど実用的な構造を見出した。

一方、Al配線自体にも多くの信頼性上の問題点が指摘されている。その主な問題点とはヒロック(Hillock)、エレクトロマイグレーション⁽¹⁴⁾(Electromigration)、ストレスマイグレーション⁽¹⁵⁾⁽¹⁶⁾⁽¹⁷⁾(Stress induced Migration)である。いずれの現象も配線を構成するAl原子が何らかの駆動力で移動拡散する結果生じる故障形態であり、その駆動力がそれぞれ、熱と圧縮応力、電流、引っ張り応力が主要因である。ヒロックとはAl配線表面に生じる突起であり、隣接配線間の短絡、多層配線構造では上下配線間の短絡、被覆絶縁膜破壊によるAl配線汚染と腐食などの信頼性不良を生じる。このヒロックの生成原因は粒界拡散による特定結晶粒の異常隆起成長現象であり、膜応力がその成長を促進していると考えられている⁽¹⁸⁾⁽¹⁹⁾。ヒロックの成長の大小は初期構造に強く依存しており、成膜時の残留ガスの影響が大きいとされている。さらに配向性なども影響しているとされている。ヒロック抑制対策として、他のCu、Sn、Mgなどの不純物金属元素を添加⁽²⁰⁾することが当初、提案された。特にCuはAlの粒界エレクトロマイグレーション抑制のための添加元素として古くから提案されている。本研究においては先ずこのヒロック生成の基本現象を捉え、単なる元素の添加では有効なヒロック抑制策とはならないことを示す。それに代わる有効な抑制対策は、Al配線表面でのAl原子拡散を抑制し、機械的にも成長を押さえ込むことが最も有効であることをTiSi₂/Al積層構造配線で示す。さらにこのヒロックを抑制することは、次に述べるエレクトロマイグレーションをも抑制する効果があることを示す。

次にエレクトロマイグレーションは、配線中を高電流密度の電流が流れることでAl原子が移動する現象である。このAl原子の移動に局所的な不均一性が生じた場合、Al原子の過不足が生じて配線中にボイド、ヒロックが生じて故障となる。LSIの配線には電流密度が 10^5 A/cm^2 台の電流が流れ、これは通常の電線中の電流密度より一桁大きく、電線では溶断してしまうほどの大電流密度である。このような過酷な電流密度下にお

いて、LSIのAl配線が溶断しないのは薄膜であり基板への放熱特性が優れており、配線温度が上昇しにくいからである。このエレクトロマイグレーション対策も古くから多くの対策が提案されており、最も広く認められた対策はCu添加⁽²¹⁾である。Cu原子のAl配線中への添加により、CuAl₂金属間化合物およびCu原子がAl膜の粒界、粒界3重点に析出する。これら析出物はエレクトロマイグレーションによるAl原子の粒界拡散を抑制する。この結果、Al配線のエレクトロマイグレーション耐性が向上して、配線寿命が延び高信頼化する。しかしながら、微細化による高電流密度化はさらに高寿命の配線を必要としている。本研究ではAl配線上へのTiSi₂膜の積層構造を提案し、高信頼化を達成できることを明らかにする。さらに高信頼化のためには、本体のAl膜の結晶粒径を粗大化させることが有効であることを示す。その理由は、エレクトロマイグレーションによるAl原子拡散は粒界拡散が主原因⁽²²⁾であり、粒径を大きくすることで配線中の粒界構造が竹の節状、いわゆる「バンパー粒界構造」となり、配線長方向につながる粒界がなくなることから格子拡散も必要となって拡散の活性化エネルギーが大きくなり、エレクトロマイグレーション不良しにくくなる。この大粒径化手法としていくつかの手段があるが、本研究ではプロセス適用性に優れたC膜をAl膜上に被覆して熱処理する方法を提案する。C膜を被覆したAl膜は、熱処理でAl粒成長が促進され、平均粒径が大きくなることを示す。この結果、完全なるバンパー化により実質的にエレクトロマイグレーションを抑制できるが、現実のLSI配線では配線幅の太くなる場所、コンタクト部など完全にバンパー化できない配線部がどうしても生じる。これらの部分が弱い部分となり信頼性向上を制限することが明確となった。

ストレスマイグレーション不良は、比較的新しく発見された配線信頼性上の問題であり、配線幅が3-2 μmより細くなった結果初めて顕在化した現象である。特徴的なのは絶縁膜を被覆した状態の配線にのみ生じる不良であり、原因は絶縁膜とAl配線との熱膨張率差でAl配線に生起される引張り応力がAl膜の降伏応力を超えるためにクリープ現象が生じてAl原子がマイグレーションを起こすことにより生じる⁽²³⁾⁽²⁴⁾⁽²⁵⁾。このためストレスマイグレーション (Stress induced Migration) とよばれている。このストレスマイグレーションによるAl配線の破断面は{111}面であり⁽²⁶⁾、特にバンパー粒界構造の配線ではこのバンパー粒界で破断する。この結果はエレクトロマイグレーション対策として効果のあるバンパー粒界構造を否定するものであり、両方の信頼性の問題点

を向上させる対策としてトレードオフの関係となる。本研究ではこの問題点を解決できる対策として、A1/A1積層配線構造を提案する。これはバンブー構造配線を2層積み重ねた構造をしており、2つの配線層の界面には薄いA1自然酸化膜が存在している。この界面層が故障要因となる上下につながるバンブー構造の形成を防止する。このA1/A1配線構造によるストレスマイグレーション信頼性向上対策は、材料の機械的強度を向上させる指針を示すポールペッチが示した関係式と対応しており、バンブー粒界構造を保持しつつ、上下に配線を分割することで粒径の微細化を達成し、配線の応力緩和を阻害することで故障発生を抑制することを本研究において明確にする。

最後に本研究での主テーマであるA1配線は必ずしも理想的な配線材料とは言えない。LSI素子の動作速度向上要求は、ますます強くなっている。その結果、最先端の論理デバイスでは、動作速度を決める配線遅延の原因となる配線抵抗と配線間容量を低下させる動きが急務となっている⁽²⁷⁾。配線抵抗は物性的に決まっていることから、配線材料をより低抵抗の金属に変えざるを得なくなっている。具体的にはA1を止めてCuに代えることである⁽²⁸⁾。さらに、CuはA1に比較して高融点であることから、エレクトロマイグレーション現象など金属原子の拡散は、A1に比較して小さいとされている。実際にCu配線のエレクトロマイグレーション配線寿命は、A1よりも1桁向上することが実験的に確認されている。Cu配線はA1のように室温でエッチング加工できない。反応性ガスであるハロゲン化物の蒸気圧が低いためであり、エッチングには基板を高温に加熱する必要があり、実用上は困難である⁽²⁹⁾⁽³⁰⁾。従って絶縁膜内にエッチングであらかじめ溝を形成し、そこにCu膜を埋め込んで余分なCu膜をCMP(Chemical Mechanical Polishing)技術により除去して配線部を形成する「ダマシン法」が採用されている⁽³¹⁾。さらにCu膜の形成方法もA1の場合のスパッタ法に代わり、電解めっき膜形成技術となっている。このように大きく異なった配線形成プロセスで形成したCu配線について、従来のA1とは物性が大きく異なるために、現状の配線プロセスの開発では多くの問題点を抱えている。Cu配線について、電子線後方散乱による菊地パターン生成を利用したEBSD⁽³²⁾⁽³³⁾(Electron Backscatter Diffraction)によるCu膜の結晶解析、およびCu膜の熱処理による欠陥生成など信頼性上の問題点を本研究で初めて明確にした。

第1章の参考文献

- (1) 岩井洋、大見俊一郎, 応用物理 **69**, 4 (2000)
- (2) R.Dennard, et al, IEEE J. SSC **SC-9**, 256 (1974)
- (3) D.M.Brown,W.E.Eneler,M.Garfinkel and P.V.Gray, Solid State Electronics, **11**, 1105(1968)
- (4) D.M.Brown,W.E.Engler,F.K.Heumann,H.R.Phlipp and E.A.Taft, J. Electrochemical. Soc., **115**, 874 (1968)
- (5) T.Mochizuki,K.Shibata,T.Inoue and K.Ohuchi, J.Apply.Phys.**17**. Suppl. **17-1**, 37 (1978)
- (6) B.L.Crowder and S.Zirinsky, IEEE Trans.on Electron Devices, **ED-26**,369 (1979)
- (7) K.N.Tu and J.W.Mayer, in Thin Film-Interdiffsion and Reactions, edited by J. M. Poats, Wiley, New York
- (8) H.H.Chao,R.H.Dennard,M.S.Traj and N.R.Wordeman, ISSCC Digest of Tech.Papers, 152 (1981)
- (9) L.A.Berthoud, Microelectronics and Reliability, **16**, 165 (1977)
- (10) R.J.Anstead and S.R.Floyd, IEEE Trans.Electron.Dev., **ED-16**, 381 (1969)
- (11) F.M.Roberts and E.L.G.Wilkinson, J.Mat.Sci., **6**, 189 (1971)
- (12) G.J.van Gwp, Appl.Phys.Lett., **19**, 476 (1971)
- (13) M.-A.Nicolet and M.Bartur, J.Vac.Sci.Technol., **19**, 786 (1981)
- (14) J.Black, International Reliability Physics Symposium, IEEE, 142 (1974)
- (15) J.Klema,R.Pyle and E.Domangue, International Reliability Physics Symposium, IEEE, 1 (1984)
- (16) J.Curry,G.Fitzgibbon,Y.Gaun,R.Muollo,G.Nelson, and A.Thomas, International Reliability Physics Symposium, IEEE, 6 (1984)
- (17) T.Turner and K.Wendel, International Reliability Physics Symposium, IEEE, 142 (1985)
- (18) D.S.Herman,M.A.Schuster, and R.M. Gerber, J.Vac.Sci. & Technol., **9**, 515 (1972)
- (19) A.K.Sinha and T.T.Sheng, Thin Solid Films, **48**, 117 (1972)

- (20) M.J.Attardo and R.Rosenberg, *J.Appl.Phys.*, **41**, 2381 (1970)
- (21) F.M.d’Heurle and R.Rosenberg, *Phys of Thin Films, Academic Press* **7**, 257 (1973)
- (22) S.Vaidya and A.K.Sinha, *Thin Solid Films*, **75**, 253 (1981)
- (23) S.K.Groothuis, *International Reliability Physics Symposium, IEEE*, **1** (1987)
- (24) K.Hinode, N.Owada, M.Shishino, H.Nanatsue, S.Ueda and M.Inoue,
J.Vac.Sci.Technol. B.5, 518 (1987)
- (25) J.W.McPherson and C.F.Dunn, *J.Vac.Sci.Technol. B.5*, 1321 (1987)
- (26) M.Hasunuma, H.Kaneko, A.Sawabe, T.Kawanoue, Y.Kohanawa, S.Komatsu and
M.Miyauchi, *International Electron Device Meeting Tech.Dig. IEEE*, 677 (1989)
- (27) *International Technology Roadmap for Semiconducors 1999 Edition. SIA the
Semiconductor Assosiation.*
- (28) D.Edelstein,J.Heidenreich,R.GoldBatt,W.Cote,Cuzoh,N.Lustig,P.Roper,
T.McDevitte,W.Motsiff,A.Simon,J.Dukovic,R.wachnik,H.Rathore,R.Schulz,
L.Su,S.Luce, and J.Slattery, *International Electron Device Meeting Tech.Dig.
IEEE*, 773 (1997)
- (29) H.F.Winters, *J.Vac.Sci.Technol.A3*, 786 (1985)
- (30) K.Ohno,M.Sato, and Y.Arita, *J.Appl.Phys.***28**, L1070 (1989)
- (31) C.W.Kaanta,S.G.Bombardier,W.J.Cote,W.R.Hill,G.Kerszykowsky,H.S.Landis,
D.J.Poindexter,C.W.Pollard,G.H.Ross,J.G.Ryan,S.Wolff, and J.E.Cronin,
VLSI Multilevel Interconnection Conference, 144 (1991)
- (32) V.Randle, *Microtexture Determination and Its Application (The Institute of
Materials, London, 1992)*
- (33) 岡林秀和, LSI 配線における原子輸送・応力問題 第5回研究会予稿集, 23 (1999)

第2章 素子の高速動作化に必要な低抵抗シリサイドゲート電極、 および高融点金属配線の形成

2. 1 スパッタ法と同時蒸着法の異なる2方法で形成した MoSi_2 膜の熱処理による 膜構造と膜応力特性の変化

MOS素子のゲート電極および配線に対し低抵抗化の要求が強い。その理由はMOS素子の高集積化と高速動作化に必須要件だからである。高融点金属の中でも MoSi_2 と WSi_2 は低抵抗性とポリSiMOS製造プロセス適合性が良いとの理由から、ポリSiゲート材料に代わり得るシリサイドゲート材料として注目されている。種々のシリサイド材料のMOS素子ゲート電極への応用と膜特性について多くの報告⁽¹⁾⁽²⁾⁽³⁾⁽⁴⁾がある。シリサイド技術の確立には、製造過程で加わる熱処理による膜の結晶構造、応力、電気抵抗率などの物性変化を把握しておくことが重要である。さらに、どのような膜形成技術を採用すれば良いかを、シリサイド膜中の不純物汚染の観点から評価することも必要である。本研究ではスパッタ法と同時真空蒸着法の2種形成方法による MoSi_2 薄膜に対し等時間熱処理を実施して膜構造と膜応力の変化を解析し、膜の結晶化による膜構造変化と膜応力変化に密接な関係があることを明らかにした⁽⁵⁾⁽⁶⁾。

2. 1. 1 実験方法および条件

シリサイド膜は厚さ $1\mu\text{m}$ の SiO_2 膜を熱酸化により成長させた (100) Siウエハ上に形成した。膜の形成技術は2種類で、1つ目は図2-1に示すtetragonal相構造の MoSi_2 ホットプレスタターゲットを用いたDCマグネトロンスパッタ法である。他の1つはMoとSiを別々の蒸着源から電子ビームで蒸着する同時真空蒸着法である。スパッタは到達真空度 10^{-4}Pa まで真空引き後、Arガスを導入し $2\times 10^{-1}\text{Pa}$ の圧力下で $0.2\text{nm}/\text{sec}$ の速度で形成し、スパッタ中の基板温度を 80°C 以下に保ち MoSi_2 の膜形成直後の結晶化を防止した。同時蒸着は MoSi_2 組成になるようにMoとSi源の電子ビームパワーを調整し、 $1\text{nm}/\text{sec}$ の形成速度で、 10^{-4}Pa の真空中で実施した。形成したシリサイド膜の熱処理は、 N_2 雰囲気中で $200-1000^\circ\text{C}$ の各

種温度、30分間の一定加熱時間で実施した。

MoS₂膜の結晶構造はCuK_αによるX線回折、および加速電圧200kVの透過型電子顕微鏡による明・暗視野像と電子線回折像により解析した。シリサイド膜の応力はシリサイド膜を形成したSiウエハのそり量をレーザースキャンにより室温状態で測定し、熱処理前後のそり変化量からシリサイド膜の応力を求めた。さらに高温熱処理状態での膜応力を in-situ で求めるために、オプティカルフラットを用いたニュートンリング法も用いた。

2. 1. 2 実験結果および考察

X線回折データから熱処理前の膜では、スパッタと同時蒸着膜ともに何ら結晶性のピークが見出せずアモーフラス構造を示していた。さらに300℃、30分の熱処理後においても同様な結果で、結晶化していないことが判明した。しかしながら400℃、30分の熱処理後では両形成技術による膜ともに結晶化が始まり、図2-2スパッタ膜の場合のように(100)、(101)、(111)のhexagonal相のMoSi₂が生成し始めた。熱処理温度を400℃から600℃に昇温した場合、ピーク高さの増加は小さく、ピーク幅はほとんど変化しないことから結晶化が十分に進行していないと判断できる。熱処理温度を700℃から900℃に増加すると、両膜形成技術の間で膜構造変化の様相が異なってきた。図2-3は700℃、30分熱処理後のスパッタ膜と同時蒸着膜とを比較したもので、同時蒸着膜ではtetragonal構造のMoSi₂に完全に相変化しているが、スパッタ膜ではhexagonal相のMoSi₂のままである。この結果からスパッタ膜と同時蒸着膜との間では、膜特性および膜質が異なることが明らかになった。スパッタ膜の場合、800℃の熱処理で弱いtetragonal相のMoSi₂ピークが現れ、hexagonal相のMoSi₂と共存状態となっていた。900℃の熱処理後においても図2-4(A)のようにスパッタ膜はtetragonal相のピーク強度が大きくなるものの、二つの相の強度が同程度で共存している。一方、同時蒸着膜は700℃から900℃熱処理まではtetragonal相のMoSi₂のみが存在し、熱処理温度の上昇とともにそのピーク強度が大きくなる。1000℃の熱処理ではスパッタ膜、同時蒸着膜ともにそれまでと大きく異なる相変化が観察され、tetragonal相のMoSi₂に加えて異なる組成のtetragonal Mo₃Si₂が生成し始める。図2-4(B)は1000℃、30分の熱処理後のスパッタ膜を示し、弱いMo₃Si₂と

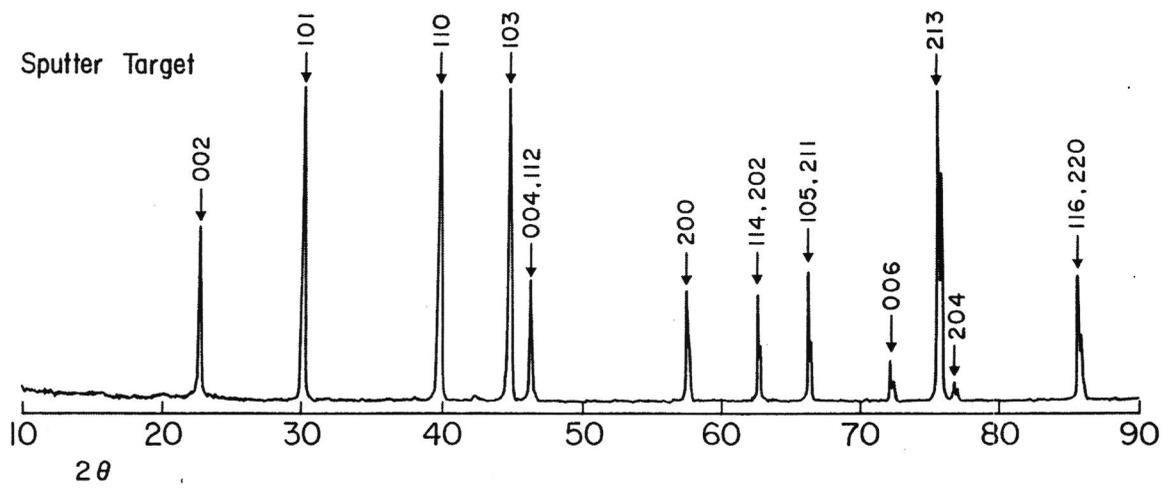


図 2-1 MoSi₂組成のスputタ用ターゲットのX線回折パターン。

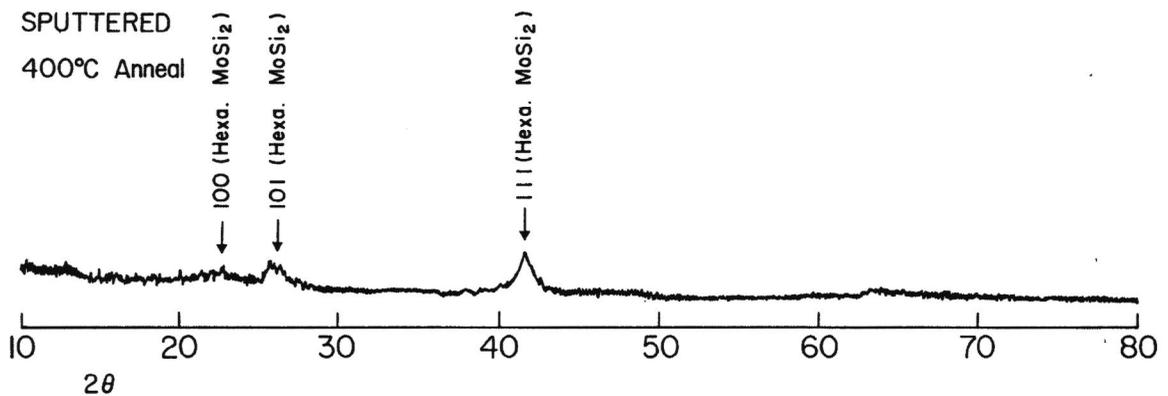


図 2-2 SputタMoSi₂膜 400°C—30分熱処理後のX線回折パターン。

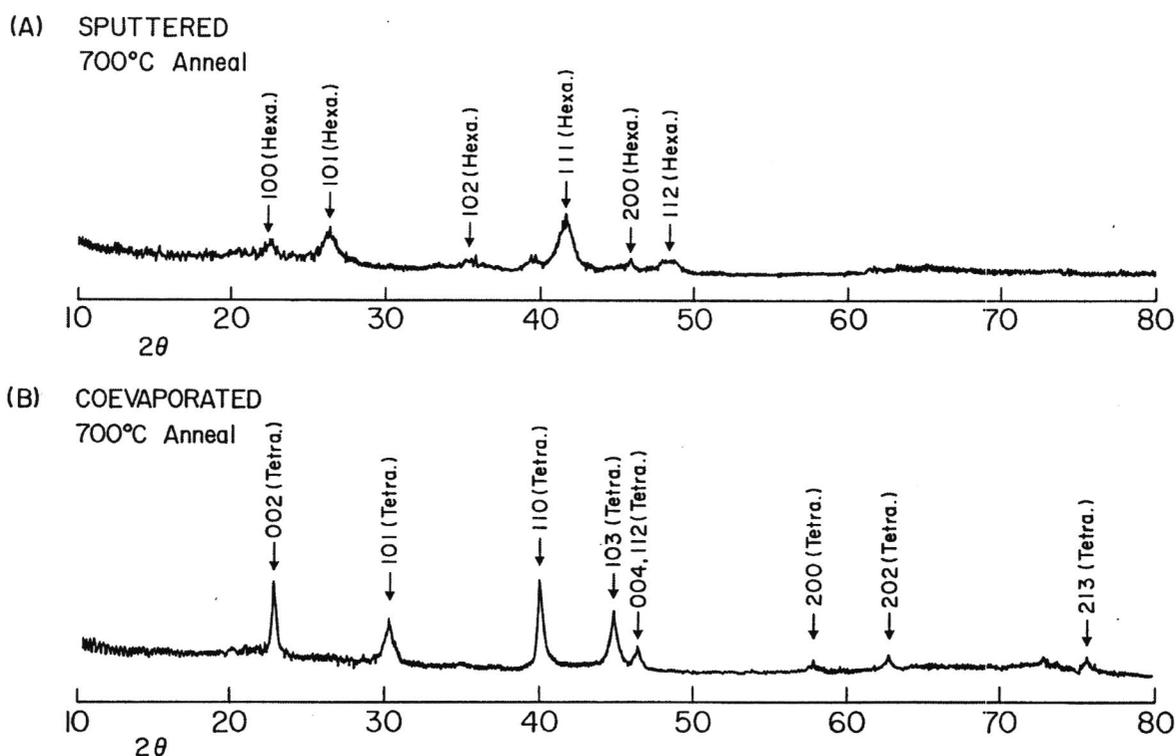


図 2-3 700°C—30分熱処理後の (A) スパッタ MoSi_2 膜、および (B) 同時蒸着 MoSi_2 膜の X線回折パターン。

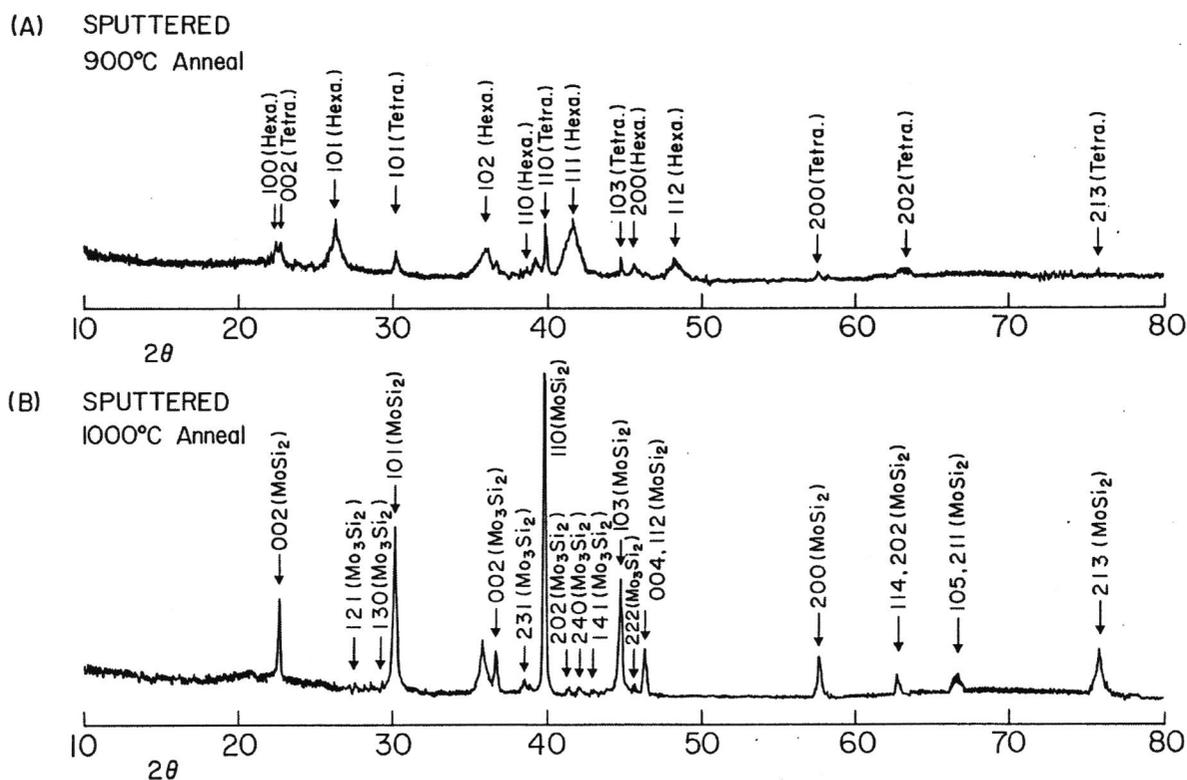


図 2-4 スパッタ MoSi_2 膜の (A) 900°C—30分、(B) 1000°C—30分熱処理後の X線回折パターン。

強い MoSi_2 が共存しており、 Mo_3Si_2 の結晶化が弱いことを示している。1000℃の高温熱処理では、図2-5のように10分の短時間でも hexagonal 相の MoSi_2 は現れず、弱い tetragonal 相の MoSi_2 と非常に弱い Mo_3Si_2 が現れている。

表2-1はこれらのX線回折結果をまとめたもので、スパッタと同時蒸着、2種の形成技術の間で膜構造が異なるのは700~900℃の熱処理温度範囲であり、同時蒸着膜では700℃より高温熱処理で完全に tetragonal 相の MoSi_2 と変化するが、スパッタ膜では800℃より高温熱処理で tetragonal と hexagonal 相の MoSi_2 が共存している。

X線回折による解析ではシリサイド膜の下地である基板Siとその上に成長させた1 μm 膜厚 SiO_2 の存在のため、シリサイド膜解析の感度が低い恐れがある。そこで微量のシリサイド相形成を確認するため透過型電子顕微鏡(TEM)解析も実施した。図2-6は熱処理前のスパッタ膜の明視野像と電子線回折像である。明視野像から特に結晶化した部分が無いことから、結晶化していないがわかる。さらに電子線回折像はハローパターンであり、特定の強い回折線が現れていないことがアモーフラス状態であることを示している。TEM解析の結果はX線回折から得られた結果と一致し、350℃以下の熱処理試料ではスパッタ膜、同時蒸着膜ともに特定のシリサイド相が生成していないことを確認した。400℃から600℃熱処理後の試料では、明らかな結晶粒が観察され、その結晶粒径は熱処理温度の上昇に伴って粒径も大きく成長することを確認した。結晶化している試料の電子線回折像の解析から、400℃から600℃の熱処理膜はスパッタ膜、同時蒸着膜ともに hexagonal 相の MoSi_2 の形成を確認できた。図2-7は600℃熱処理後のスパッタ膜の明視野像と電子線回折像である。明視野像から未結晶化領域に囲まれるように棒状の結晶粒が分散して生成しており、この結晶粒は hexagonal 相の MoSi_2 であることが電子線回折像から確認できた。結晶粒の平均粒径は50nmより小さいが100nm長の大きさに成長した結晶粒も存在する。700℃熱処理後の膜ではX線回折結果と同様、同時蒸着膜で tetragonal 相の MoSi_2 と Mo_3Si_2 との共存を確認でき、スパッタ膜では hexagonal 相 MoSi_2 のままで変化が無いことを確認した。700℃熱処理後の同時蒸着膜の結果はX線回折結果と異なる。X線回折の結果は図2-3のように、 Mo_3Si_2 は検出されていない。電子線回折像において700℃、800℃熱処理膜では tetragonal 相 Mo_3Si_2 の回折強度は弱く、900℃熱処理膜で Mo_3Si_2 の強度が

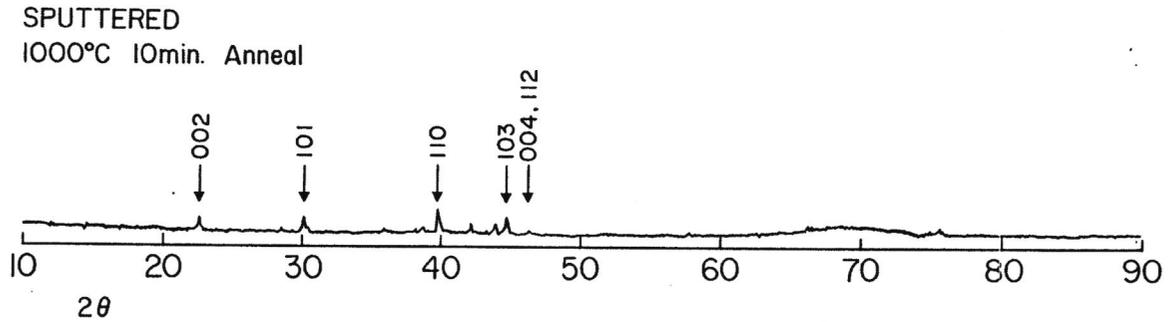


図 2-5 スパッタ MoSi_2 膜の 1000°C —10 分熱処理後の X 線回折パターン。

表 2-1 スパッタおよび同時電子ビーム蒸着で形成した Mo シリサイド膜における膜形成直後と 200 — 1000°C 、30 分等時間熱処理後の X 線回折結果のまとめ。

Annealing temperature	Sputtered			Coevaporated		
	MoSi_2 Hexagonal	MoSi_2 Tetragonal	Mo_3Si_2	MoSi_2 Hexagonal	MoSi_2 Tetragonal	Mo_3Si_2
as depo.	No	No	No	No	No	No
200°C	No	No	No	No	No	No
300	No	No	No	No	No	No
400	Strong	No	No	Strong	No	No
500	Strong	No	No	Strong	No	No
600	Strong	No	No	Strong	No	No
700	Strong	No	No	No	Strong	No
800	Strong	Weak	No	No	Strong	No
900	Strong	Strong	No	No	Strong	No
1000	No	Strong	Weak	No	Strong	Weak

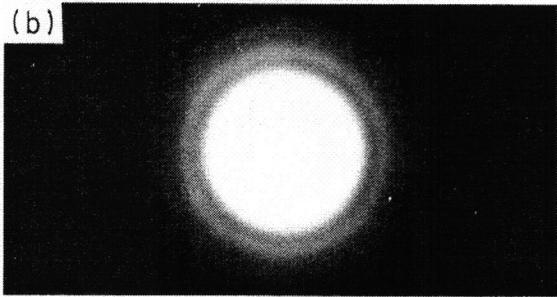
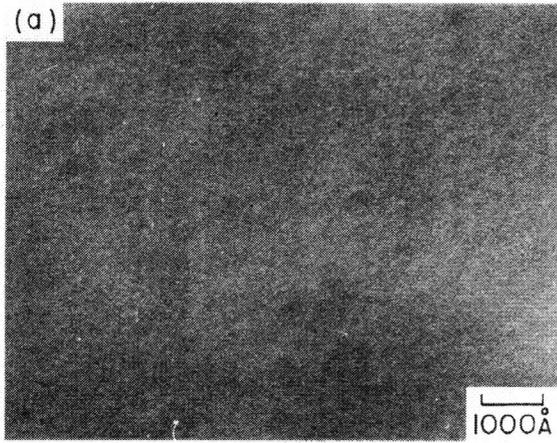


図 2-6 熱処理前のスパッタ MoSi_2 膜の (a) TEM 明視野像と (b) 電子線回折パターン。

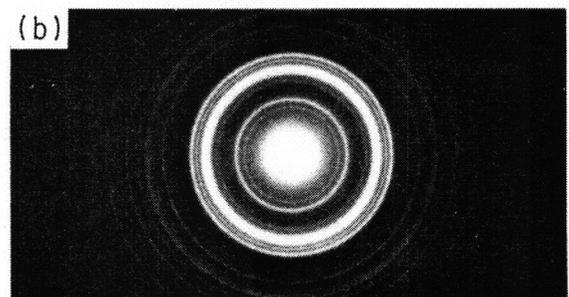
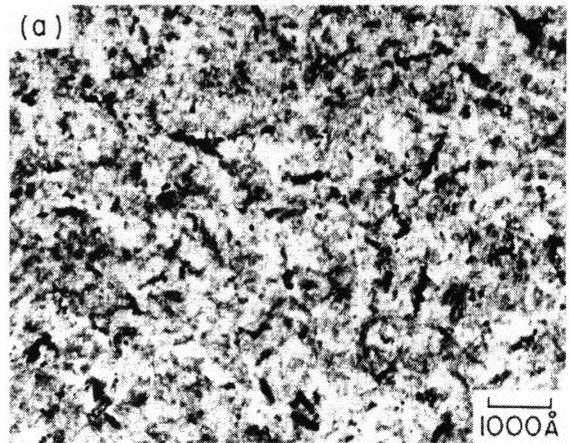


図 2-7 600°C、30分熱処理後のスパッタ MoSi_2 膜の (a) TEM 明視野像と (b) 電子線回折パターン。

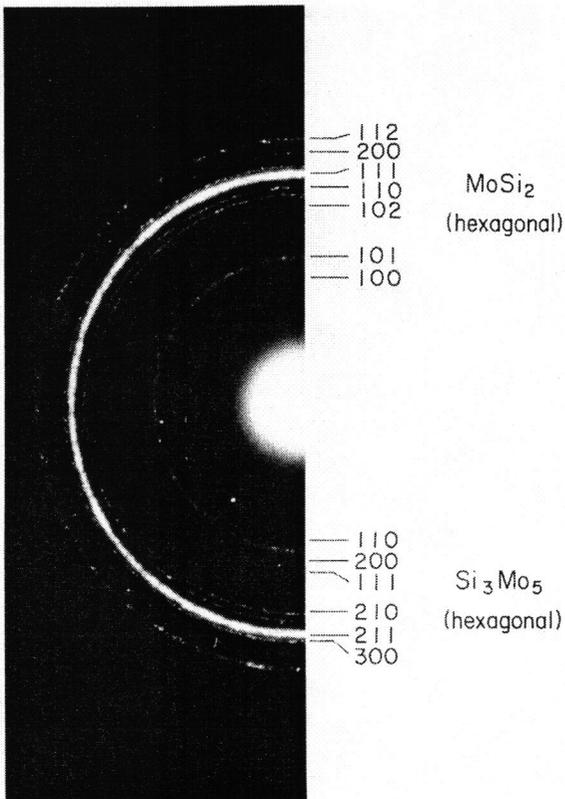


図 2-8 MoSi_2 スパッタ膜の 800°C、30分熱処理後の電子線回折像、hexagonal MoSi_2 とカーボン安定化相の hexagonal Si_3Mo_5 とが共存している。

tetragonal相 MoSi_2 と同等の強度になる。この結果から同時蒸着膜において tetragonal相 Mo_3Si_2 は700℃から生成し始めるがその生成速度は遅く、900℃で形成が速くなる特性を有していることがわかる。一方、スパッタ膜では750℃と800℃熱処理後の膜で、図2-8に示す熱処理温度800℃の電子線回折結果のように hexagonal相 MoSi_2 とカーボン安定化相の hexagonal Si_3Mo_5 ⁽⁷⁾とが共存している。900℃熱処理後のスパッタ膜では、これら2種の相に加えて tetragonal相 MoSi_2 が観察された。この結果は、同時蒸着膜とは異なっている。1000℃熱処理後ではスパッタ膜、同時蒸着膜ともに結晶粒が成長し、図2-9の同時蒸着膜の明視野像に示すように平均粒径が100nmより小さな多結晶膜となる。結晶粒には双晶が多く含まれており、この構造は熱処理した多結晶Si膜と類似している。この1000℃熱処理した同時蒸着膜の電子線回折像を示す図2-10において、tetragonal相の MoSi_2 と Mo_3Si_2 が共存しており、この結果はX線回折の結果と一致している。しかしスパッタ膜については、電子線回折像の結果では tetragonal相の MoSi_2 と Mo_3Si_2 の他に hexagonal Si_3Mo_5 が見つかり、X線回折の結果とは異なっている。

X線回折と透過型電子顕微鏡解析の結果から、スパッタ膜、同時蒸着膜ともにSi:Mo=2:1組成比のシリサイド膜は膜形成後、および350℃以下の熱処理後ではアモーフラス構造をしており、400℃から600℃の熱処理後に hexagonal相 MoSi_2 になることが判明した。700℃以上の熱処理ではスパッタ膜と同時蒸着膜との間で異なる結果となり、大きな差異は hexagonal相 MoSi_2 から tetragonal相 MoSi_2 への変化開始温度であり、他にスパッタ膜でのカーボン安定化 hexagonal Si_3Mo_5 の出現である。同時蒸着膜では700℃、30分の熱処理で完全に tetragonal相 MoSi_2 への変化が完了するが、スパッタ膜では750℃より低温では tetragonal相 MoSi_2 が検出されず、800℃から900℃熱処理後でも hexagonal相と tetragonal相の MoSi_2 が共存状態である。この事実はスパッタ膜では MoSi_2 の相変化開始温度が800℃より高温であることを示している。柳沢が行ったSi基板とMo膜との反応評価結果⁽⁸⁾も hexagonal相と tetragonal相の MoSi_2 が共存することを示している。しかし、この共存は平衡状態図上では決して現れない現象である。従って、800℃から900℃の温度では30分間熱処理では相変態が完全に終了しておらず、そのため2相が同時に見られたと考えられる。



図2-9 電子ビーム同時蒸着 MoSi_2 膜 1000°C、30分熱処理後のTEM明視野像。

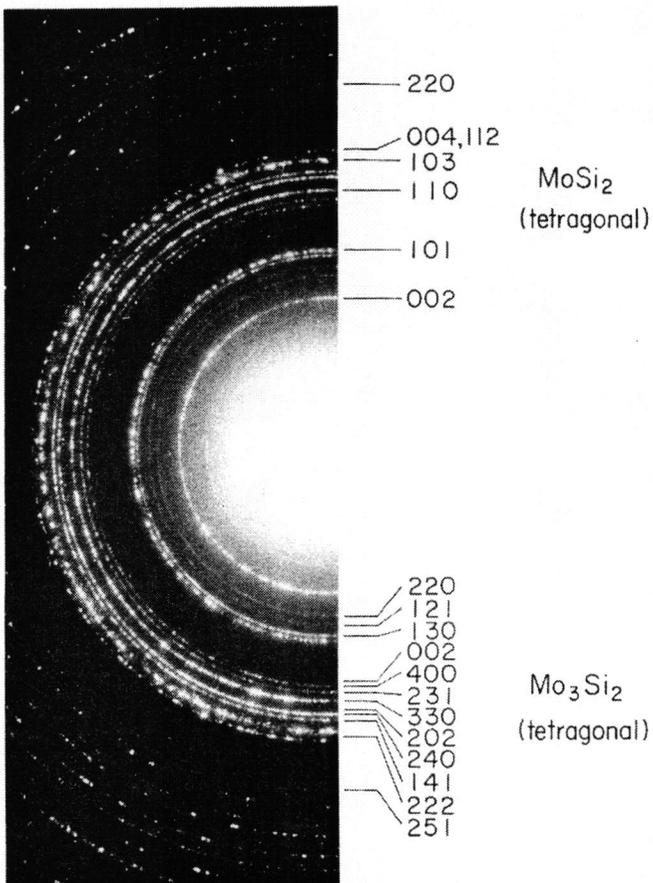


図2-10 電子ビーム MoSi_2 膜1000°C、30分熱処理後の電子線回折像、tetragonal MoSi_2 と Mo_3Si_2 とが共存している。

スパッタ膜では750℃以上のアニールで hexagonal Si_3Mo_5 が見られている。この相は膜中にカーボンがある場合にのみ現れるため、スパッタ膜は形成中にカーボンによって汚染されたと考えられる。この汚染源としてはホットプレスで作ったターゲットかあるいはスパッタ装置チャンバー内壁からと考えられる。事実分析結果からターゲット中のカーボン濃度が0.14%であり、スパッタ膜のオージェ分析でもカーボン汚染を確認した。同時蒸着膜に比べてスパッタ膜で hexagonal 相から tetragonal MoSi_2 への相変態温度が高く、しかも進行が遅いのはこのカーボンによるものと考えられる。700℃から1000℃での高温熱処理後に形成されるスパッタ膜での Si_3Mo_5 相、同時蒸着膜での Mo_3Si_2 と MoSi_2 の共存に見られるような Mo リッチ相の出現は、シリサイド膜が Mo リッチに変化していることが考えられる。Guivarch らは Ar 中1000℃熱処理で MoSi_2 膜表面にわずかに SiO_2 膜が形成されることを報告⁽⁹⁾しており、さらに MoSi_2 膜を酸化すると SiO_2 膜が表面に形成され、中のシリサイド膜は Mo リッチになる報告⁽¹⁰⁾もある。このような点から考えるに本研究において高温の N_2 アニール中にわずかに含まれる O_2 、あるいは炉口でのウエハ出し入れの際にシリサイド膜表面がわずかに酸化され Mo リッチになり、その結果 Mo リッチ相が検出されたと考えられる。

次に膜応力の測定結果を図2-11に示す。スパッタ膜の応力はスパッタ後では応力がほとんどゼロに近い。熱処理温度が350℃までは次第に引っ張り応力が強くなり、350℃から400℃にかけて急激に引っ張り応力が増大する。その後も膜の引っ張り応力は増加するが400℃から600℃までは応力の増加傾向は小さくなり、引っ張り応力は600℃で極大を示す。600℃熱処理後の引っ張り応力値は 1.85×10^{10} dynes/cm²である。その後800℃までの熱処理は、それまでとは反対の推移を示し、引っ張り応力が減少する。さらに高温熱処理では900℃から1000℃にかけて再度、引っ張り応力が増大している。同時蒸着膜の膜応力推移は、膜形成後で 0.7×10^9 dynes/cm²の引っ張り応力を示し、300℃熱処理までの引っ張り応力増加は小さい。400℃の熱処理で引っ張り応力値が急激に増大し、この推移はスパッタ膜と全く同じである。400℃から800℃までは徐々に引っ張り応力が減少し、その後は1000℃にかけて再び引っ張り応力が増大する。スパッタ膜と同時蒸着膜の熱処理による膜応力の推移は、ほぼ同じ傾向を示している。

この膜応力の推移を先にX線回折と電子線回折で評価した膜の結晶構造変化と対応さ

せてみる。300℃までの熱処理では膜はアモーフス状態のままに結晶化が進行していない。膜応力変化は徐々に引っ張り応力が増加するがその増分は小さい。スパッタ膜の方が同時蒸着膜と比較して引っ張り応力増加傾向が大きいのは、膜中に含まれるArガスなどの脱ガスによるものと考えられる。400℃熱処理により結晶化が進行しhexagonal相の MoSi_2 が形成される。急激な引っ張り応力の増大は、この結晶化の始まりに対応している。シリサイド膜のアモーフス相から結晶状態への結晶化による体積収縮は以下の式で表される。

$$\Delta V_{01} = \frac{(x V_M + y V_{Si}) - V_{MxSi_y}}{x V_M + y V_{Si}} \quad (2-1)$$

ここで ΔV_{01} ：体積収縮量

V_M ：金属の体積、 V_{Si} ：Siの体積

x ：シリサイド中での金属原子数、 y ：シリサイド中でのSi原子数

この式から、アモーフス状態から完全に結晶化した場合、hexagonal相の MoSi_2 では27.74%、tetragonal相の MoSi_2 では27.66%の体積収縮が生じる。この30%近くの体積収縮が生じれば引っ張り応力が急激に増大することは容易に想像できる。従って、300℃から400℃への急激な引っ張り応力増加は、アモーフスから結晶化が始まり、hexagonal相の MoSi_2 が生成されることで生じた結果である。400℃以降の膜応力推移がスパッタ膜と同時蒸着膜で異なる。同時蒸着膜は800℃まで引っ張り応力が低下し始めるが、スパッタ膜では600℃まで引っ張り応力が増加する。同時蒸着膜の結晶化は600℃までhexagonal相の MoSi_2 であるが、700℃ではtetragonal相の MoSi_2 に完全に变化する。同時蒸着膜の引っ張り応力の減少は、結晶化の進行による膜応力の緩和現象を表しており、400℃から600℃までの応力減少の傾きと600℃から700℃までの応力減少の傾きが異なっているのは、hexagonal相からtetragonal相の変化に起因すると考えられる。スパッタ膜において600℃まで引っ張り応力が増加し続けている。これはターゲット中のカーボン不純物のためにhexagonal相の MoSi_2 結晶化が遅いことを反映している。結晶化の進行に伴い600℃から800℃まで引っ張り応力が減少しており、800℃から900℃で応力が下げ止まりとなる。

一方、同時蒸着膜ではすでに700℃から800℃で応力が下げ止まりとなっており、この100℃の差は、スパッタ膜がカーボン不純物のため900℃でも hexagonal 相と tetragonal 相の MoSi_2 が共存状態となっていることを反映していると考えて間違いない。同時蒸着膜の800℃以降、スパッタ膜の900℃以降の引っ張り応力増加傾向は、tetragonal 相の MoSi_2 結晶化による体積収縮では説明できない。熱処理時のシリサイド膜表面酸化、基板 SiO_2 との反応による Mo リッチ化などのシリサイド結晶化とは関係の無い要因によるものと考えられる。

図2-12はスパッタ膜における in-situ 膜応力測定の結果で、熱処理温度状態での膜応力値であり図2-11における室温に冷却して測定した測定方法とは異なる。室温から昇温速度を5℃/minで加熱しながら膜応力を測定した結果、室温から400℃近くまで一定の弱い圧縮応力状態で、400℃を境界にして急激に引っ張り応力が増大する。この結果は図2-11と全く同じで、アモーフラスから結晶化による体積収縮の結果である。その後、700℃まで引っ張り応力が単調に低下している。この領域での応力変化は図2-11と異なっており、この原因は連続してゆっくりと昇温させたため、結晶化が速く進行した結果と考えられる。800℃以上で再び引っ張り応力が増加するが、この傾向は図2-11の結果と同じである。さらに1000℃に向けて引っ張り応力が低下するが、この推移は新しい現象である。膜応力測定は昇温状態だけでなく、降温状態でも実施した。図2-12中で破線が降温状態での膜応力変化を示したもので、1000℃から700℃までは引っ張り応力が増減し、700℃から室温までは単調に引っ張り応力が増大する。この700℃から室温までの引っ張り応力増大は、基板 Si ウエハとシリサイド膜との熱膨張係数差による熱応力が起因している。一方、1000℃から700℃までの応力変化は、相変化が生じていると考えられるがその確証は今のところ無い。

図2-13は熱処理後の膜の比抵抗変化を示した結果である。同時蒸着膜は700℃で急激な比抵抗減少が生じている。これは600℃の hexagonal 相から700℃で完全に tetragonal 相の MoSi_2 に変化したことを反映している。スパッタ膜での比抵抗の変化が高温でゆっくりと始まるが、これは tetragonal 相の MoSi_2 への変化がカーボン不純物のため高温領域にシフトしていることと一致している。最終的に1000℃熱処理後のシリサイド膜の比抵抗はスパッタ膜と同時蒸着膜で一致しており、両者ともにほとんど tetragonal 相の MoSi_2 膜となっていることを示している。

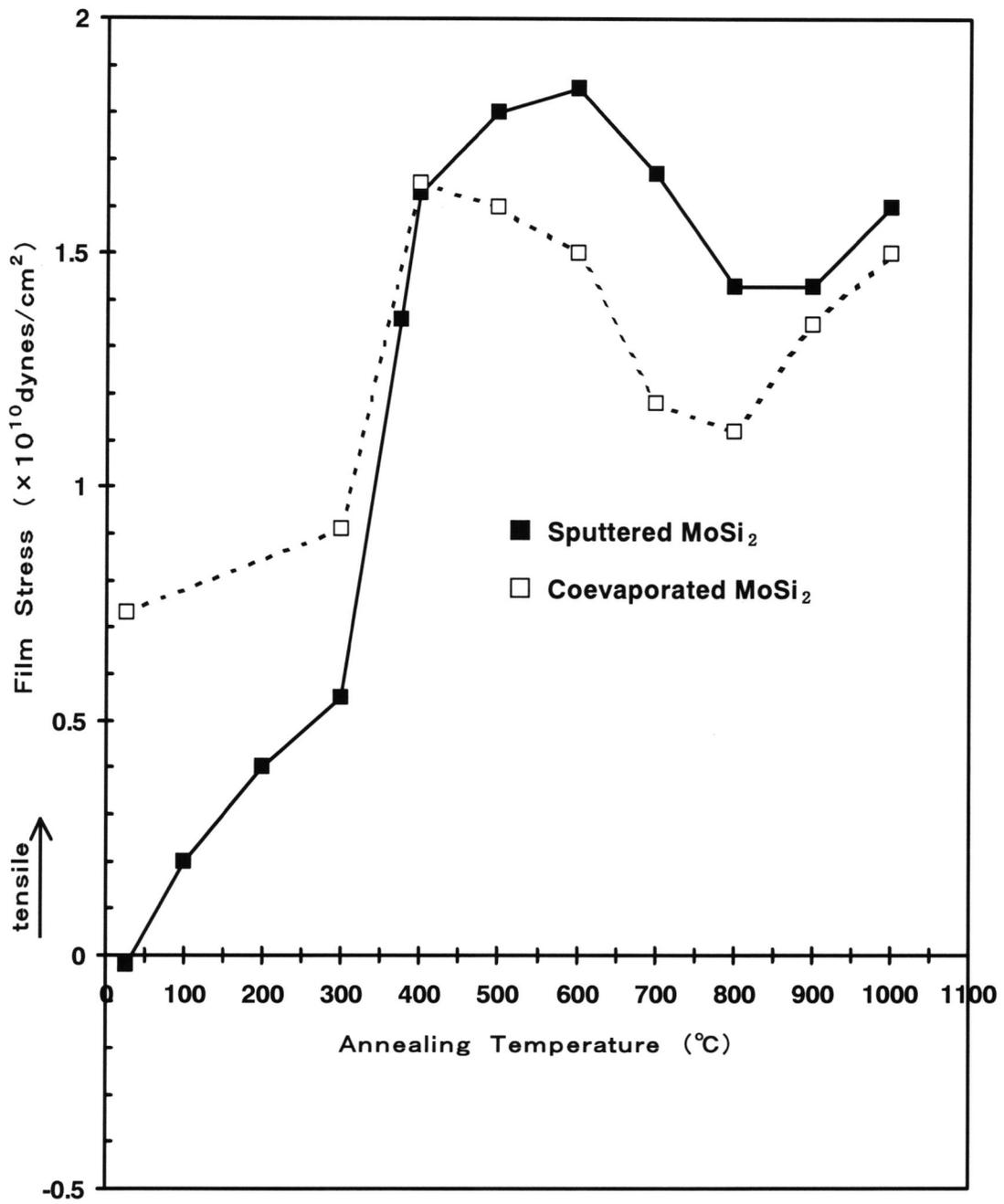


図 2-11 スパッタ、および電子ビーム同時蒸着Moシリサイド膜の熱処理後の膜応力値。

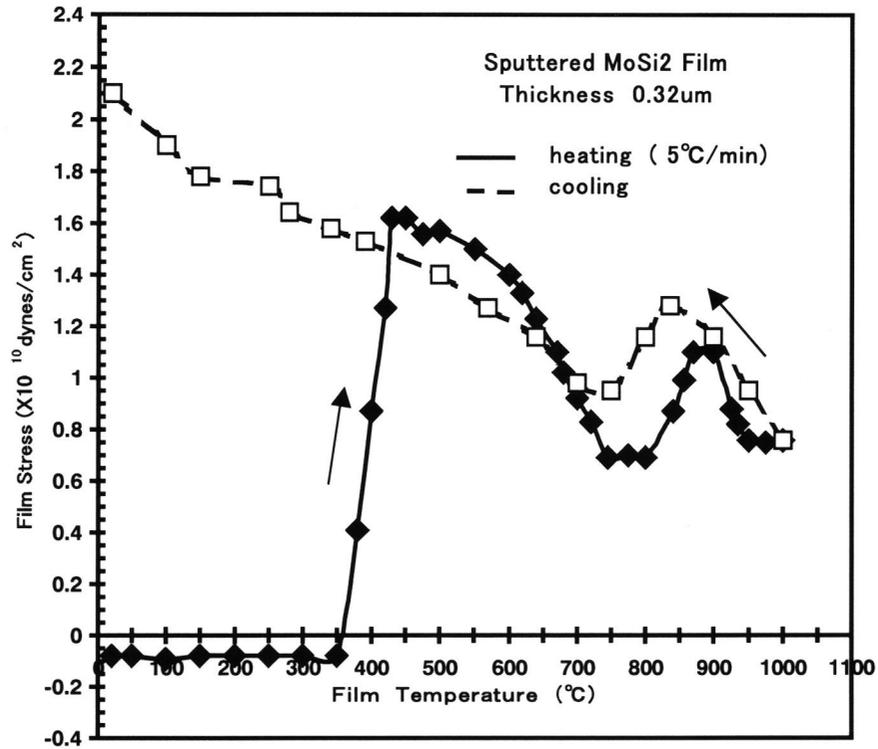


図 2 - 1 2 スパッタMoシリサイド膜の熱処理中の in-situ 膜応力変化。

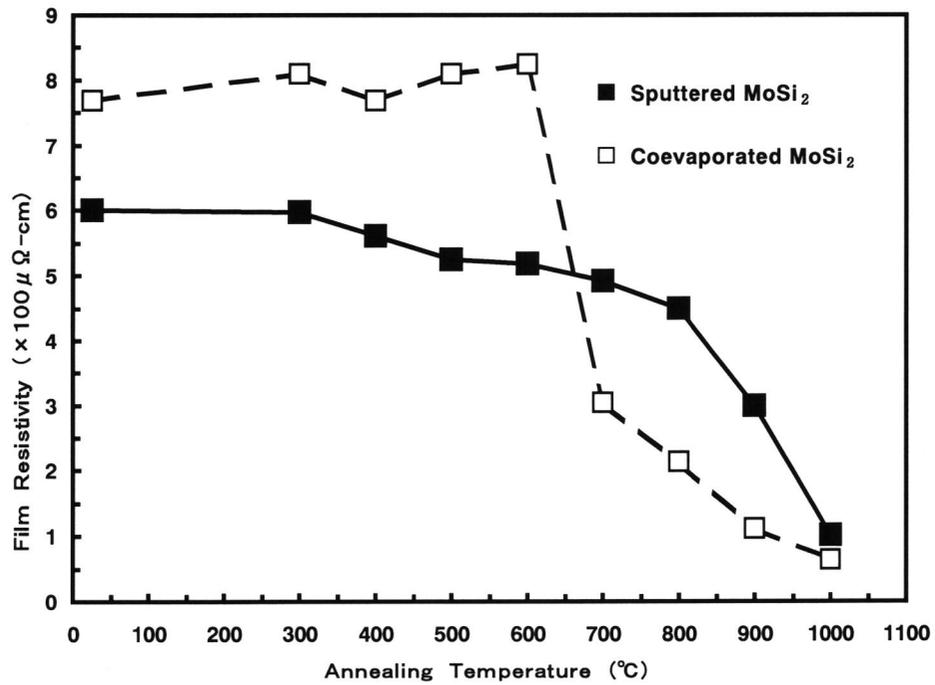


図 2 - 1 3 スパッタ、および電子ビーム同時蒸着Moシリサイド膜の熱処理後の膜比抵抗変化。

2. 2 低抵抗高融点金属配線 (W) と基板 Si との反応抑制構造およびそのエレクトロマイグレーション配線信頼性特性

LSI 素子の高集積化に伴い配線層が多層化している。このうち基板 Si に最も近い最下層の配線は局所配線 (local interconnects) ⁽¹¹⁾ と呼ばれ上層の Al 配線とは区別されている。この局所配線は名前の通り MOS トランジスタ同士を短い距離で接続する配線で、製造プロセス上では配線形成後に高温熱処理が加わるために高融点金属が採用される。この局所配線は配線長が短いために比抵抗が多少高い材料でも良いが、微細化の程度が高いため配線中の電流密度が大きくなるため、耐エレクトロマイグレーション特性が要求される。局所配線材料の候補として W が最も有力な候補である。その理由は CVD (chemical vapor deposition) 法膜形成技術により容易に形成できる ⁽¹²⁾⁽¹³⁾ こと、W の比抵抗はバルク値で Al の約 2 倍の $5.5 \mu\Omega\text{cm}$ 程度であること。W は融点が 3410°C であり高融点であることから、エレクトロマイグレーション (electromigration) の活性化エネルギーが高いことが、Mogro-Campere プロット ⁽¹⁴⁾ から予想される。すなわち、高融点な金属材料ほど拡散の活性化エネルギーが大きく、エレクトロマイグレーションに対して強いと考えられている。W の粒界による自己拡散係数は $1400 - 2200^\circ\text{C}$ において、 $D = (3.33 \pm 0.15) \exp(-4.0 \text{ eV}/kT) [\text{cm}^2/\text{s}]$ ⁽¹⁵⁾ と表され、活性化エネルギーが 4 eV と高い。これら諸特性から判断して W を局所配線材料として用いることは実用上問題が無いと判断できる。

しかし、W を配線として用いる場合、基板 Si と直接に接触するコンタクト部において高温熱処理で W と基板 Si が直接反応してシリサイドを形成し、基板 Si を侵食して拡散接合を破壊する不良が生じる。W は 650°C 以上で基板 Si と反応し、 WSi_2 を形成することが知られている ⁽¹⁶⁾。さらに、この生成された WSi_2 の比抵抗は $40 \sim 80 \mu\Omega\text{cm}$ であり、W の 7 ~ 13 倍と高抵抗となる。従って、高信頼性の W 配線を形成するには W/Si 界面にシリサイド反応を抑制する拡散バリア層を挿入することが必須である。本研究では TiSi_2 、TiN 膜を拡散バリア層として採用することで、W/Si 界面の反応を抑制でき、高信頼性の W 配線を形成できることを示し、W 配線がエレクトロマイグレーション耐性に優れていることを明らかにする。

2. 2. 1 実験方法および条件

比抵抗が $1-10\ \Omega\text{cm}$ のnまたはp型の(100) Si基板を酸洗浄してから、最後に200:1の純水希釈した希ふっ酸でSi基板表面に形成された自然酸化膜を除去・乾燥後に拡散バリア膜としてTiSi₂とTiN膜をスパッタ形成した。TiSi₂膜はTiとSiの組成比が1:2のホットプレスターゲットを圧力0.5-0.6 PaのArガス中でDCスパッタして形成した。TiN膜はTiターゲットをAr(50%)とN₂(50%)混合ガス中で反応性スパッタにより形成した。W膜はWF₆とH₂ガスを用い、30-35 Pa、400-450℃の基板温度の条件でコールドウォール型LPCVD(low pressure chemical vapor deposition) 炉で形成した。こうして形成したW/TiN(TiSi₂)/Si積層膜を真空炉に入れ 1.3×10^{-4} Paに真空引き後、窒素ガスを導入し1.1気圧の窒素雰囲気中で熱処理した。加熱中の残留酸素濃度は1.3 ppm以下であった。熱処理後のTiN、TiSi₂のバリア性の評価をSIMS、X線回折、SEMを用いて評価した。

2. 2. 2 実験結果および考察

W/Si界面では800℃より高温の熱処理によってシリサイド反応が急速に進行する。コンタクト部における基板Si上のW膜が全てSiと反応する場合、体積収縮によりW膜面が下がり、配線上の絶縁層クラック発生不良と基板Si拡散層の接合破壊不良が生じる。この体積収縮は1 moleのW(9.5 cm³)が2 moleのSi(24.1 cm³)と反応し、1 moleのWSi₂(24.6 cm³)となるからである。このシリサイド反応抑制のため、TiN/TiSi₂積層膜をWとSiの間に挿入して拡散バリア層とした。ここでTiN膜はSiの拡散バリア特性が優れた膜として良く知られており⁽¹⁷⁾⁽¹⁸⁾⁽¹⁹⁾、第3章で詳細を議論するようにAlとSi間の拡散バリア層として採用されている。一方、TiN/TiSi₂積層バリア構造は700~1000℃の高温において熱的に安定とされている。その理由はTi-Si-Nの3相状態図から明らかのようにTiNはSi₃N₄との間よりTiSi₂との接触でより安定となるからである⁽²⁰⁾。しかしながら、W/TiN/Si、W/TiN/TiSi₂/Si構造についての反応性の評価報告は未だ無い。TiN膜を選択した理由は、熱力学的な考察に基づいており、窒化によるGibbsの標準自由エネルギー変化 ΔH_f は25℃においてTiN形成が-80

kcal/moleで、 W_2N 形成の -17 kcal/mole より負側で大きい値を有する⁽²¹⁾からである。 W_2N エントロピーデータが無いので高温での自由エネルギー変化の正確な値を求めることができないが、 Mo と W と類似しているので Mo_2N の経験式から W_2N の値を見積もると、 900°C では TiN (-55 kcal/mole)、 W_2N (-3 kcal/mole)となり TiN が W_2N と比べて熱的に安定であり、 W/TiN 界面が安定であることがわかる。窒素分子 1 mole 当たりで計算した標準自由エネルギー変化の値を図2-14に示す。これから TiN 形成の方が W_2N 形成に比べて自由エネルギー低下が大きく、 W_2N は Ti で還元されるが TiN は W で還元されないことが予想できる。一方、 W と Ti の化合について考えると、一般に金属間化合物形成時の自由エネルギー低下は高々数 kcal/mole 程度であるため、窒化物形成による自由エネルギー変化に比較して無視できる。従って、 W/TiN 界面は熱的に安定であるといえる。

図2-15は拡散バリア層の有無による W と Si 間の反応を 900°C 、30分の熱処理後のX線回折パターンで比較した結果である。 69.2° のピークは Si の(400)反射、 32.95° ピークはその $\lambda/2$ 反射である。 $TiN(100\text{ nm})/TiSi_2(50\text{ nm})$ 拡散バリア層を有する場合、 $W(110)$ ピークが変化しないで残っている。しかし、熱処理時間を長くするとシリサイド反応が進行することが観察された。 TiN バリア膜の結晶粒は柱状であることがSEM観察から確認され、SEM観察とこのX線回折結果から TiN 結晶粒径を求めた。X線回折における次式のScherrerの関係⁽²²⁾から、

$$d = 0.9\lambda / (A \cos \theta) \quad (2-2)$$

ここで d は結晶粒径、 λ はX線の波長、 A はX線ピークの半値幅、 θ はブラッグ反射角度、である。波長 1.5418 \AA の $CuK\alpha$ 線を用いたので、 TiN 膜の結晶粒径が膜形成時で $30-40\text{ nm}$ 、 900°C 、30分熱処理後では $50-60\text{ nm}$ であった。SEM観察の結果では、熱処理前が $25-30\text{ nm}$ 、熱処理後で $50-70\text{ nm}$ の結果であった。拡散バリアメタルが無い $W(100\text{ nm})/基板Si$ では、 $W(110)$ のピークが無く、tetragonal WSi_2 のピークと $Si(400)$ のピークのみが見られる。

このX線回折の結果の確認と相互反応の深さ方向分布を明確にする目的でSIMS解析を実施した。図2-16(a)と図2-16(b)は 900°C 、30分熱処理後の¹⁸⁴ W 、⁵⁰ Ti 、³⁰ Si 、¹¹ B の深さ方向分布状況である。このSIMS解析は 15 kV で

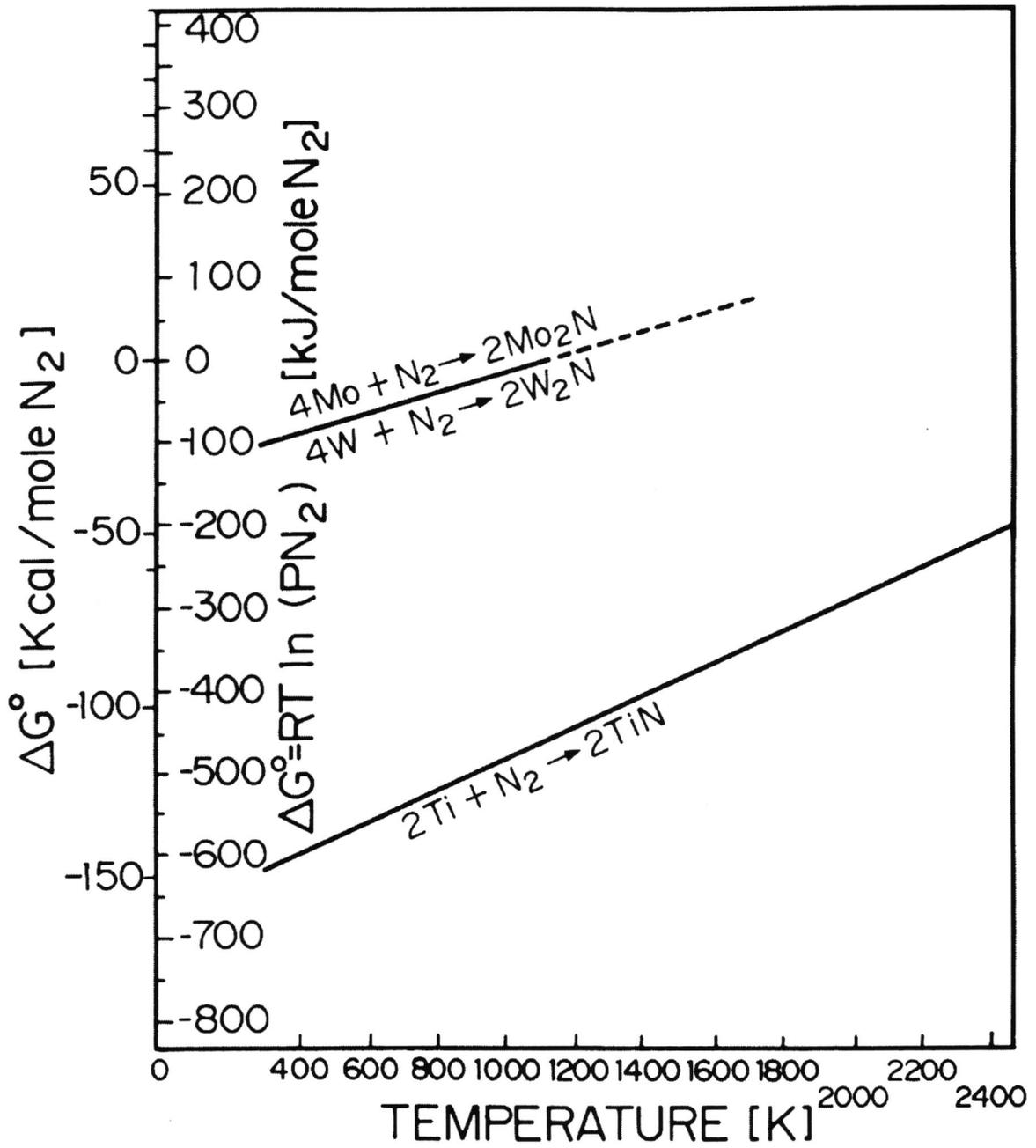
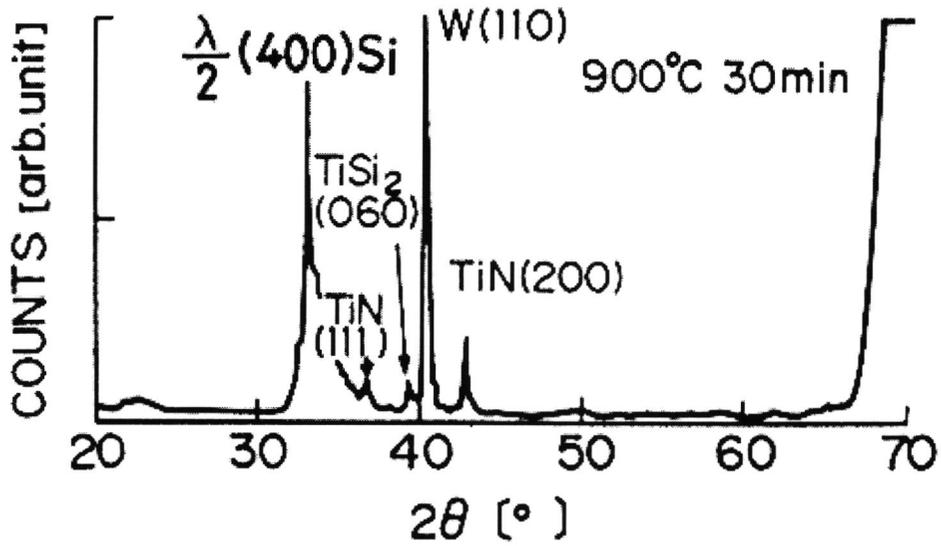
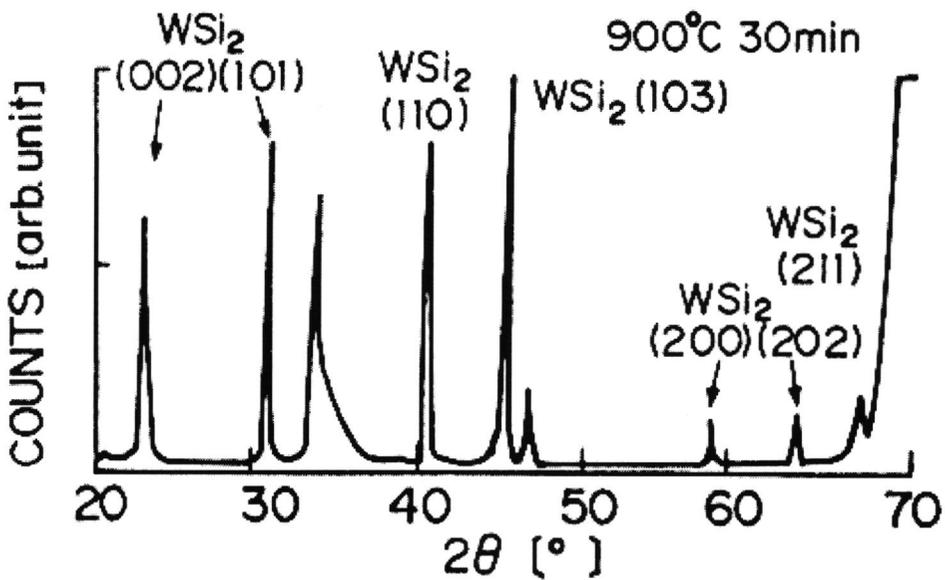


図2-14 W_2N および TiN のGibbs標準自由エネルギー変化の熱処理温度依存性。



(a) W/TiN/TiSi₂/Si



(b) W/Si

図2-15 (a)CVD-W/TiN/TiSi₂/基板Si、および (b)CVD-W/基板Siの900°C、30分熱処理後のX線回折パターン。

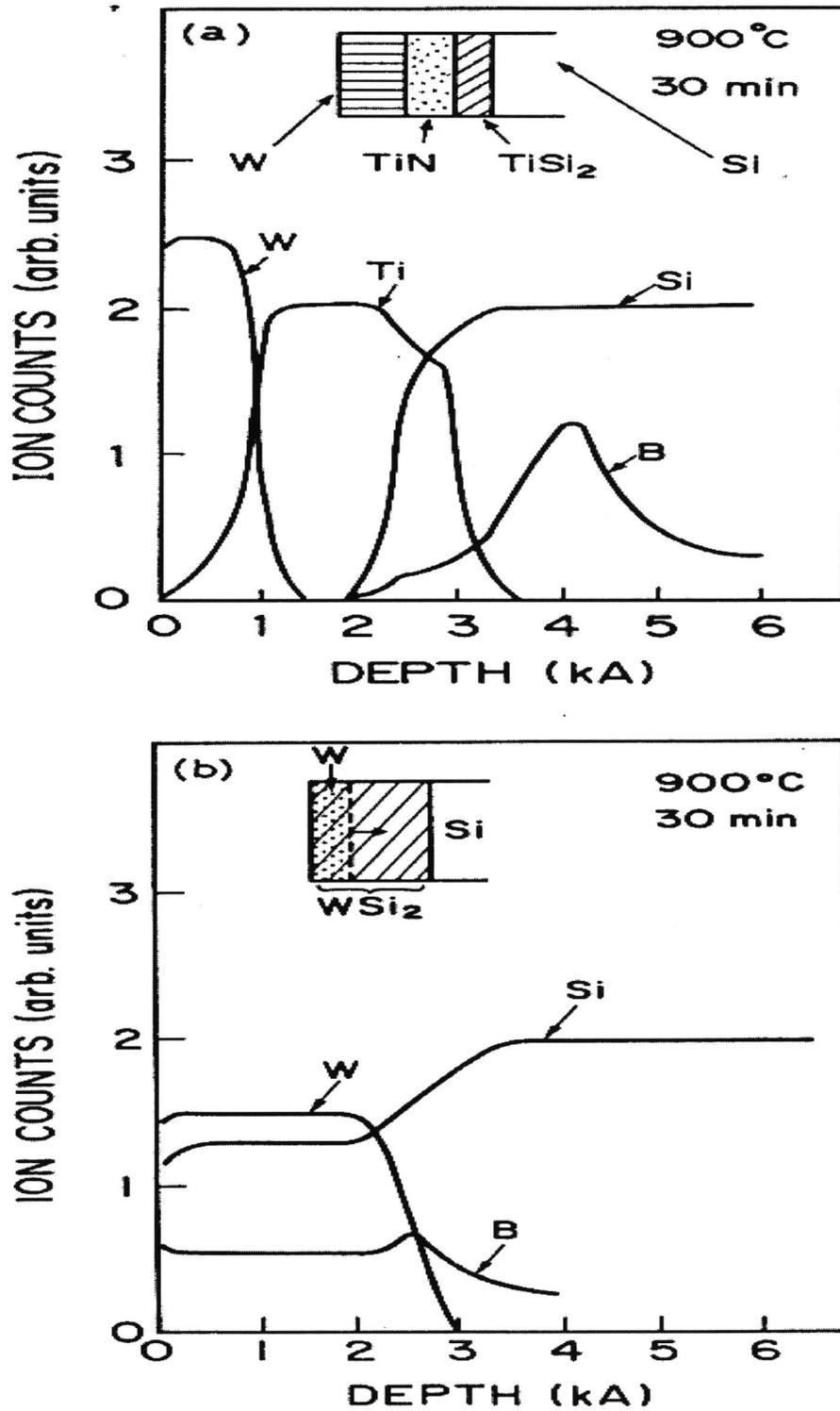


図2-16 (a)CVD-W/TiN/TiSi₂/基板Si、および (b)CVD-W/基板Siの900℃、30分熱処理後のSIMS深さ方向分布。

加速した $40 \mu\text{m}$ 径の O_2^+ イオンビームを、 4.5 kV にバイアスした基板上にスキャンして測定した。スキャン面積は $300 \times 500 \mu\text{m}^2$ である。 $150 \mu\text{m}$ 径のスリットを通過した二次イオンを用いた。図 2-16 (b) の W/基板 Si では 100 nm 膜厚の W が全て基板 Si と反応して 250 nm の WSi_2 になっていることがわかる。一方、W/TiN/TiSi₂/基板 Si では図 2-16 (a) のように、W 層中に Si が存在しなくて W シリサイド反応が一切生じていないことを示している。ここで Si 表面の B 濃度分布に注目することが重要である。その理由はメタル/Si コンタクトにおいてコンタクト抵抗と密接な関係があるからである。既知の B 濃度を有する標準試料を用いることで、¹¹B 強度分布から B 濃度を定量的に評価できる。図 2-16 (b) の W/基板 Si において、 900°C 、30 分熱処理後に基板 Si 中の B の外方拡散が認められる。一方、図 2-16 (a) の W/TiN/TiSi₂/基板 Si では TiN バリアメタルによって B の外方拡散が抑制されている。熱処理後の Si 表面の B 濃度 $0.9 - 1.0 \times 10^{20} \text{ cm}^{-3}$ は熱処理前の B 濃度とほぼ同じであった。TiSi₂ 層中への遅い B の拡散は、おそらく TiB₂ 形成による TiSi₂ 中に固定された B と考えられる⁽²³⁾。 n^+ -Si の場合、Si 基板表面の As 濃度は 900°C 、30 分の熱処理後で 2×10^{20} から $1 \times 10^{20} \text{ cm}^{-3}$ であり、As の TiSi₂ 中拡散速度が B より大きいことを示していた⁽²³⁾。

W シリサイド反応速度とその活性化エネルギーを、ターリーステップ段差測定装置および X 線回折の (110) W ピーク高さから求めてみた。スパッタ W のシリサイド反応速度はすでに報告⁽²⁴⁾されている。bcc 構造の α -W は、強い (110) 配向性を示していることから、反応速度をより正確に求めるにはこの (110) W ピーク高さを膜厚と見なして測定することが可能である。その理由は W が X 線を吸収するからである。式 2-3 に示すように X 線ピーク強度を I_0 で割ることにより、図 2-17 に示すように W 膜厚と (110) W 強度との相関関係が求められる。理論式は膜厚で積分することで計算できる。回折ピーク強度 I は、次式で表される。

$$I = I_0 [1 - \exp(-2(\mu/\rho)\rho x / \sin\theta)] \quad (2-3)$$

ここで ρ 、 μ 、 θ 、 x 、 I_0 は、各々密度、線形吸収係数、ブラッグ角度、膜厚、感度定数である。質量吸収係数は μ/ρ は $170.5 \text{ cm}^2/\text{g}$ 、密度は $19.3 \text{ g}/\text{cm}^3$ とバルク W の値を用いた。W 膜厚の増加による実験値の直線からのずれは、吸収効果によるものである。実験値と理論式とが一致するこの結果から、(110) W ピーク値の変化から

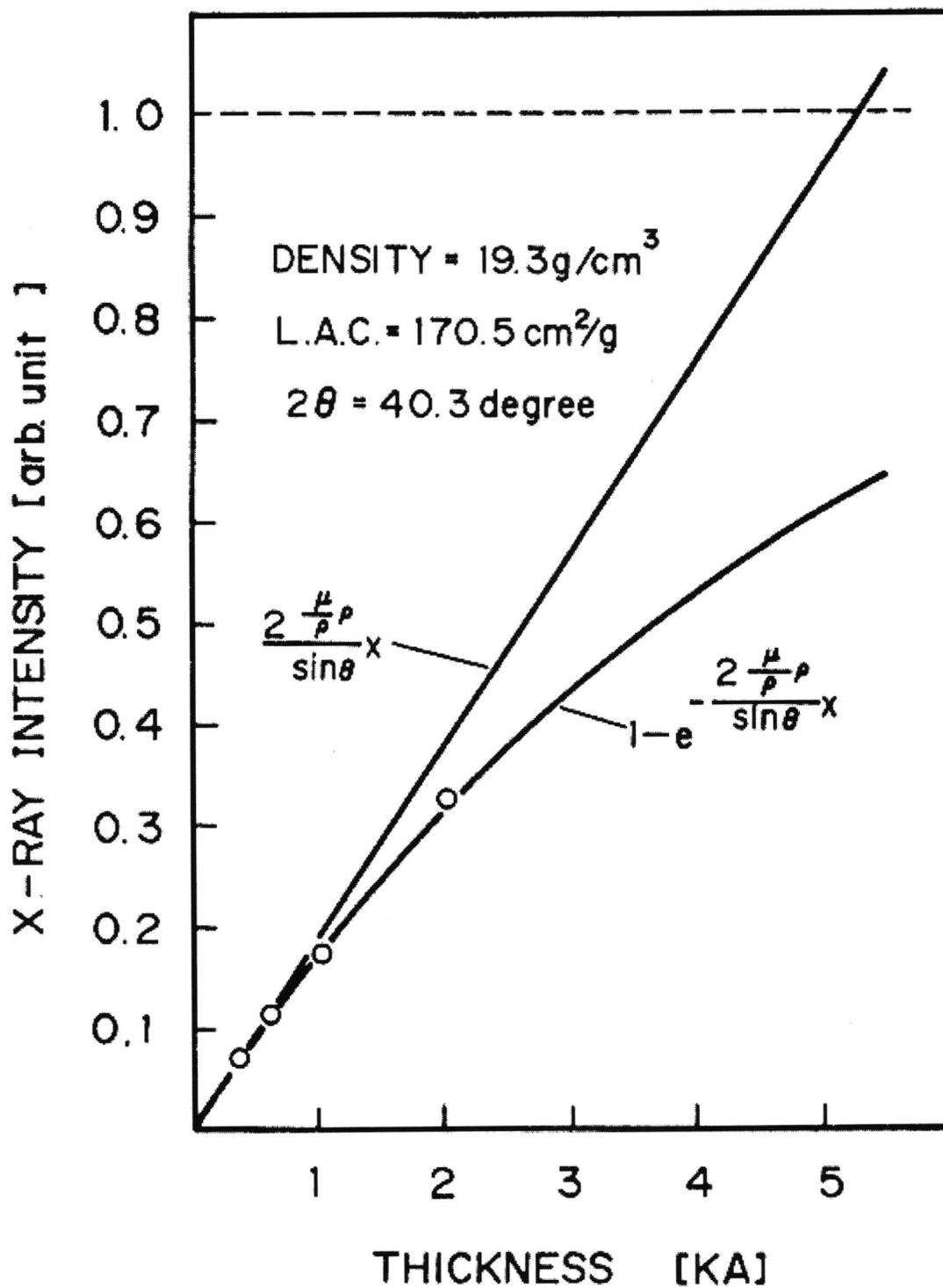


図2-17 (110) WのX線回折ピーク強度とW膜厚との相関関係。

残ったW膜厚を求める事ができるので、Wシリサイド反応速度を求めることができる。式2-3におけるIの減少速度から、シリサイド反応速度を計算できる。(110)Wピーク値の減少はシリサイド反応に非常に敏感なためである。数nm平均膜厚まで求める事が可能である。一方、(103)、(110)、(101)WSi₂のピークは数十nm膜厚のWSi₂形成を反映するので、微小結晶粒に対し低感度である。さらにW表面の酸化が(110)Wピークの減少をもたらすので、W表面酸化の抑制を考慮した。以上の方法で求めたシリサイド反応速度(ここでは1分間にシリサイド反応に消費されるW膜厚)のアレニウスプロットを図2-18に示す。WF₆のH₂還元で(100)Si上およびTiN/TiSi₂/(100)Si上に堆積したCVD-W膜の場合、700-900℃で界面反応律速からSiの拡散律速に遷移するように、Wのシリサイド化が進行した。Wシリサイドが100-200nmと薄膜の領域では概ね界面反応律速であり、W/Si系とW/TiN/TiSi₂/Si系に対するシリサイド形成速度の経験式は、図2-18から次のように求められる。

W/基板Siでは、

$$dTw/dt = 1.1 \times 10^{14} \exp[-2.9(eV)/kT] \text{ (nm/分)} \quad (2-4)$$

W/TiN/TiSi₂/基板Siでは、

$$dTw/dt = 2.5 \times 10^9 \exp[-2.3(eV)/kT] \text{ (nm/分)} \quad (2-5)$$

ここで、Tw、t、k、Tは、反応したW膜厚(nm)、熱処理時間(分)、ボルツマン乗数(eV/K)、温度(K)である。TiN/TiSi₂を用いた場合、反応速度が2-2.5桁W/基板Siより小さくなっている。900℃での長時間熱処理後のWの反応速度は、0.3nm/minとなっている。

950℃、30分熱処理後のW/TiN/基板Si構造の反応について、図2-19にX線回折の結果をW/TiN/TiSi₂/基板Si構造と比較して示す。TiN単独膜では、W、TiN、Si以外の回折ピークが観察されなく、Wのシリサイド化が見られない。W/TiN/TiSi₂/基板Siでは900℃、30分熱処理後ではシリサイド形成が見られないが、950℃、30分ではWSi₂形成が顕著となる。以上の3種の系における反応の様子を図2-20に相互反応モデル図として示す。

次に、W/TiN/TiSi₂/基板Si構造についてコンタクト特性を評価した結果について述べる。ここまで述べてきたように、高温に耐える配線構造としてシリサイド

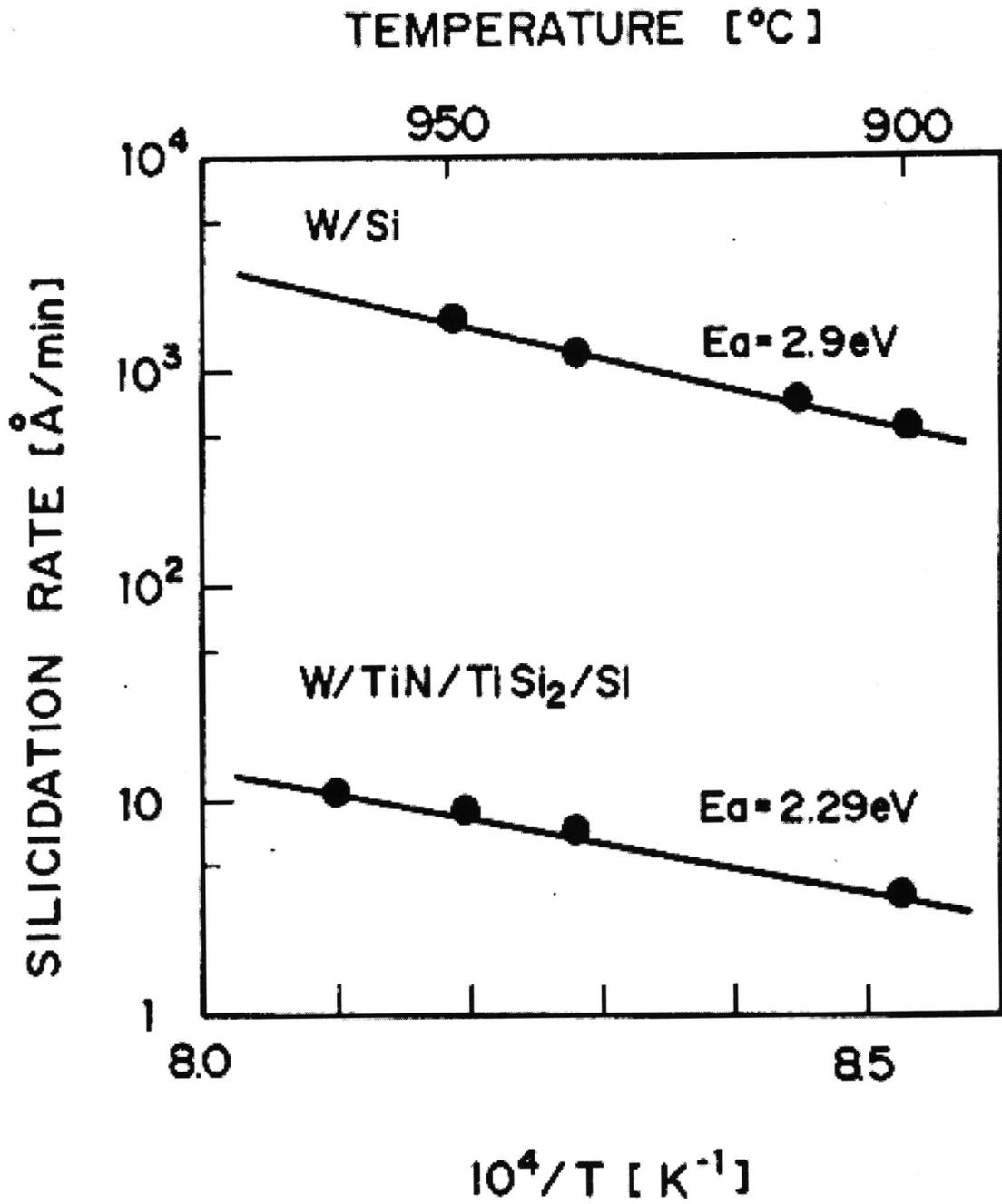


図2-18 CVD-W/TiN/TiSi₂/基板SiおよびCVD-W/基板SiにおけるWシリサイド形成速度のアレニウスプロット。

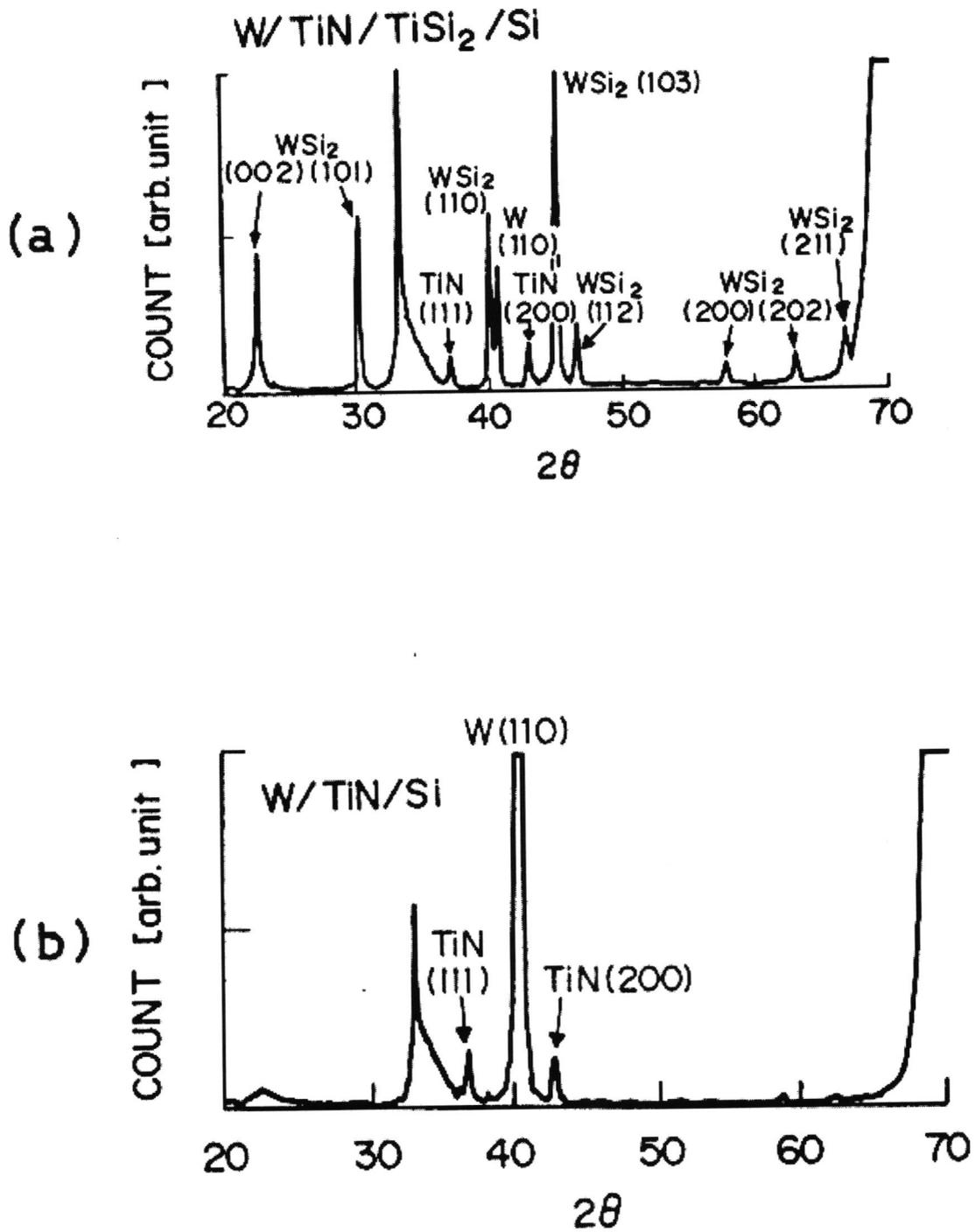
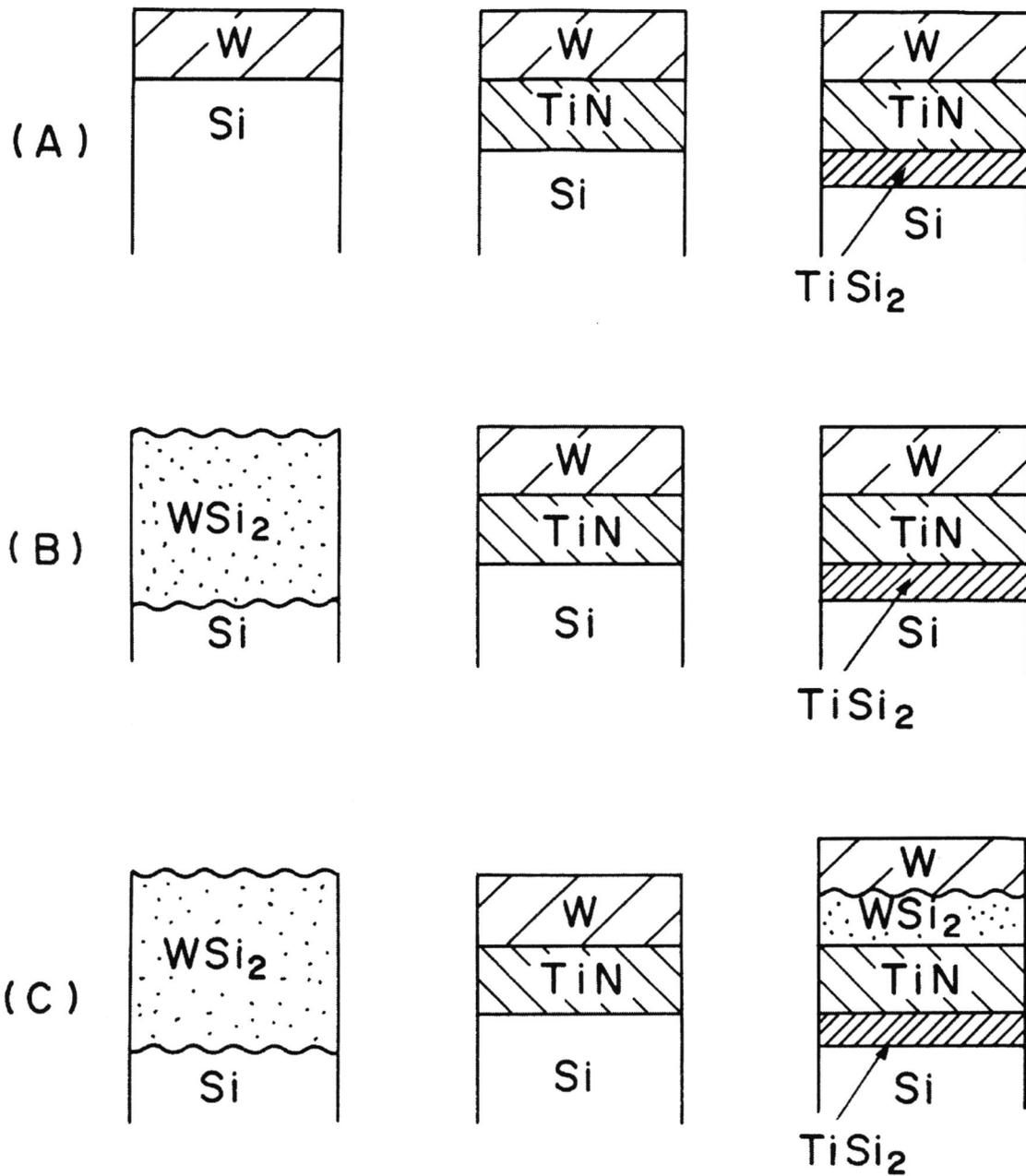


図2-19 (a)CVD-W/TiN/TiSi₂/基板Si、および (b) CVD-W/TiN/基板Siの950℃、30分熱処理後のX線回折パターン。



(A) AS DEPOSITED

(B) AFTER 900°C 30MIN ANNEALING IN N₂

(C) AFTER 950°C 30MIN ANNEALING IN N₂

図2-20 CVD-W/基板Si、CVD-W/TiN/基板Si、およびCVD-W/TiN/TiSi₂/基板Siの相互反応モデル図。

反応バリア性に優れた構造がW/TiN/TiSi₂/基板Siであることが証明された。W/TiN系も高バリア特性を示すがp⁺に対して高抵抗性を示すので、この構造については後述する。図2-21はコンタクト抵抗の熱処理温度依存性を示す結果である。n⁺-Siの場合はAs表面濃度 $1.5 \times 10^{20} \text{ cm}^{-3}$ 、p⁺-Siの場合はB濃度 $1 \times 10^{20} \text{ cm}^{-3}$ のSi基板を用いてコンタクト抵抗を測定した。バリアメタルの無いW/基板Siでは、800℃以上でW/Si相互反応が生じ、濃い表面濃度Si層が消費されてしまうためにコンタクト抵抗が急上昇する。TiN/TiSi₂バリア系では、900℃熱処理後でも $1 \times 10^{-5} \Omega \text{ cm}^2$ の低コンタクト抵抗値が保持されている。

TiN/Siのコンタクト抵抗は高いことが知られている。TiN/n⁺-Siコンタクトは、TiN/p⁺-Siコンタクトほど抵抗が大きくない。そこで、TiN/p⁺-Siコンタクト抵抗が、TiN/n⁺-Siと比較して大きい理由が、ショットキー障壁高さの差にあるものと考えた。TiN/Siのコンタクト抵抗が高い他の原因として、TiN/Si界面における酸素の凝集が報告されている⁽²⁵⁾。しかし、界面の酸化膜だけがコンタクト抵抗が大きい原因とすると、TiN/n⁺-Si構造においても同様にコンタクト抵抗が大きくなるはずである。TiN/p-Siのショットキー障壁高さは0.63 eVであり、TiSi₂/p-Si系の0.52 eVと比較して0.1 eV高い値となっている。TiN/p-Siのショットキー障壁高さが高いためにコンタクト抵抗が高いのであれば、Si基板表面のB濃度を高めることによってコンタクト抵抗を低減できるはずである。この検証のため、比抵抗 $5 \Omega \text{ cm}$ のp型(100)Si基板表面に3種類の注入量で¹¹B⁺イオン注入(加速エネルギー30 keV)を行い、次いで950℃、1時間の活性化熱処理を行い、100 nmのTiN膜をN₂とArの混合ガスを用いたDCマグネトロン反応スパッタでTiNを形成した。図2-22に2 μm角のコンタクトI-V特性を示す。Bイオン注入量 $5 \times 10^{15} \text{ cm}^{-2}$ の場合、オーミック特性を示す。4端子Kelvinパターンでのコンタクト抵抗値は、 $6 \times 10^{-5} \Omega \text{ cm}^{-2}$ となっている。B濃度が低い $1 - 2 \times 10^{15} \text{ cm}^{-2}$ の場合には非オーミックで抵抗値が高い。オーミック特性を示す $5 \times 10^{15} \text{ cm}^{-2}$ の場合について、拡がり抵抗法でSi中のホール濃度分布を測定すると、図2-23に示すように表面付近のホール濃度は $2.5 \times 10^{19} \text{ cm}^{-3}$ と低い値を示す。活性化されている分布の最高濃度で $(7 - 8) \times 10^{19} \text{ cm}^{-3}$ となっており、この値はSi中のBの固溶度曲線と一致する。従って、電氣的に活性化したB濃度を $1 \times 10^{20} \text{ cm}^{-3}$ 付近

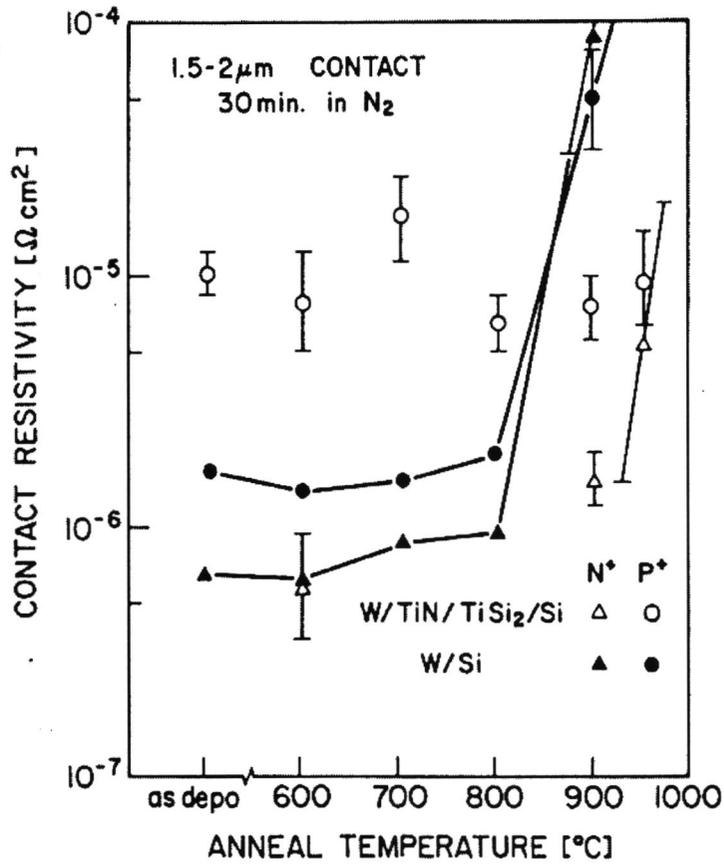


図2-21 W/SiとW/TiN/TiSi₂/Siコンタクト抵抗率の熱処理温度依存性。

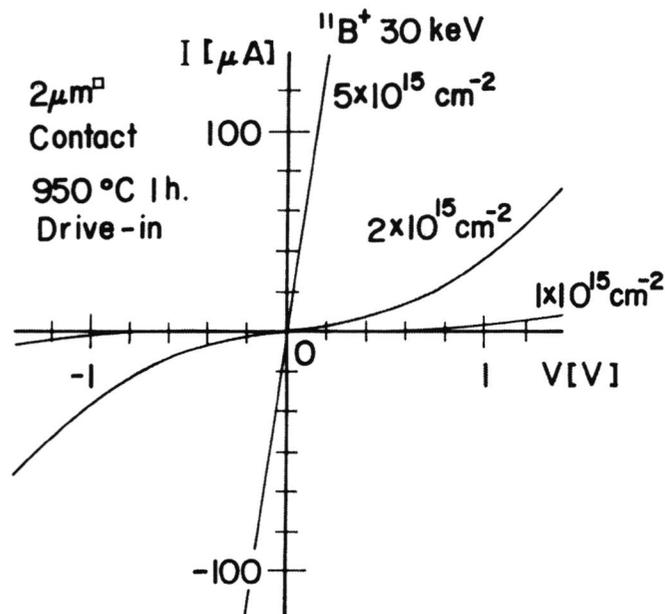


図2-22 TiN/ p^+ コンタクトにおけるI-V特性のB注入量依存性。

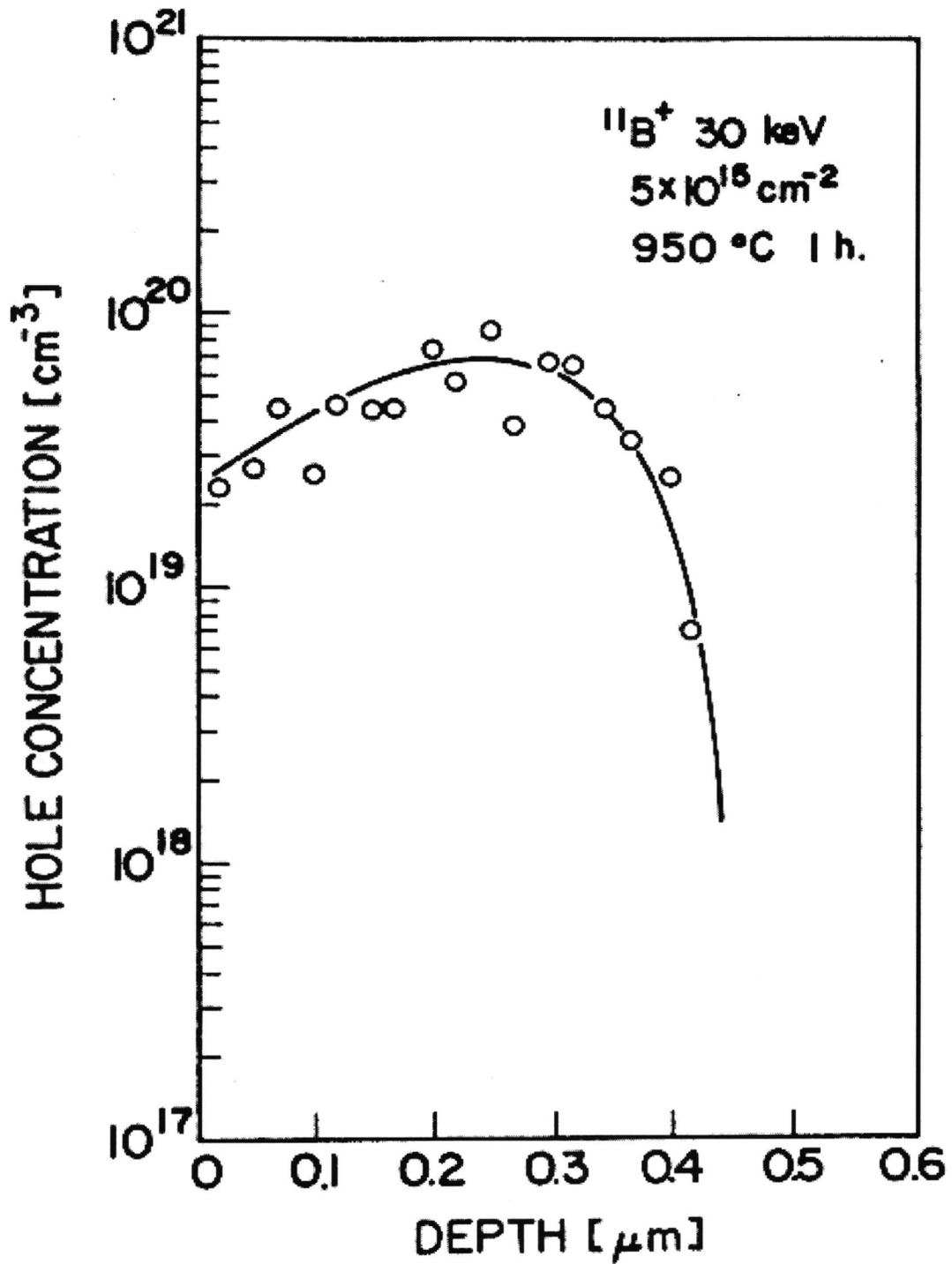


図 2-23 拡がり抵抗法による p^+Si 表面のホール濃度分布。

まで高めるためには、より浅いイオン注入および高温熱処理を用いる事が有効である。また界面のB濃度を高くするためにTiN/Si界面にイオン注入を行うことも有効と考えられる。

TiN/Si界面でのB濃度を増加させる目的で、TiN/p-Si界面に65–80 keVで $5 \times 10^{15} \text{ cm}^{-2}$ のBイオン注入を行った後に、950℃、1時間の熱処理を行い、I–V特性を評価した結果を図2–24に示す。これからBのイオン注入飛程が浅すぎても、深すぎてもI–V特性は非オーミックとなりコンタクト抵抗が大きくなる。70–75 keVで良好なオーミック特性を示す理由は、この加速エネルギーの場合に、B濃度の最大となる位置がTiN/Si界面と一致するためである。この結果は、TiN/p⁺-Si界面のコンタクト抵抗を低減する方法として、図2–25に示すプロセスが有効と考えられる。まず、TiN堆積前に一度Bイオン注入層を形成し、TiNを堆積した後に再度界面付近にBをイオン注入する。すなわちBを30 keV、 $5 \times 10^{15} \text{ cm}^{-2}$ イオン注入→950℃、1時間活性化→100 nm TiNスパッタ→TiN上からBを70 keV、 $5 \times 10^{15} \text{ cm}^{-2}$ イオン注入→1000℃、10秒の短時間熱処理である。このプロセスを実施した場合、界面の活性化したB濃度は $1 \times 10^{20} \text{ cm}^{-3}$ 程度となる。TiN膜剥離後のSi表面のホール濃度分布図2–26に示す。このように高いホール濃度のSi基板上においてTiN/p⁺コンタクトは非常に良好なオーミック特性を示す。

ここでWのような高融点金属配線は、0.1 μm以下の超微細幅の配線に用いられるが、そのエレクトロマイグレーション特性はほとんど評価されていない⁽²⁶⁾。そこで本研究ではW/poly-Si構造の配線を形成し、配線を高温に加熱してエレクトロマイグレーション加速試験を実施した。SiO₂膜を成長させたSi基板上に不純物を含まない高抵抗アンドロフトpoly-Si層を形成し、その上にW膜を積層形成した。アンドロフトpoly-Si膜はW膜の密着性を確保するためである。このアンドロフトpoly-Si膜は高抵抗のため、エレクトロマイグレーション試験での電流がW配線部のみを流れ、W配線自身を評価できる。W膜はLPCVD技術によりWF₆とH₂ガスで形成した⁽²⁷⁾。W膜厚は350 nm、poly-Si膜厚は70 nmである。W/poly-Si積層膜の配線パターニングはCF₄とO₂ガスを用いて反応性イオンエッチングで実施した。配線形成後にPSGパシベーション膜を410℃で被覆した。その後の熱処理は570℃、1時間

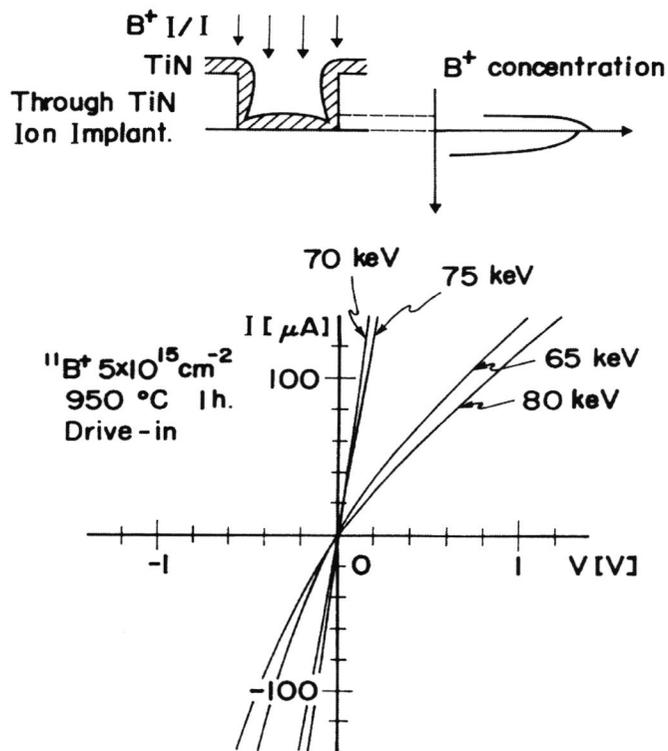


図 2 - 2 4 TiN膜上からB注入した場合のTiN/p⁺SiコンタクトI-V特性の注入加速エネルギー依存性。

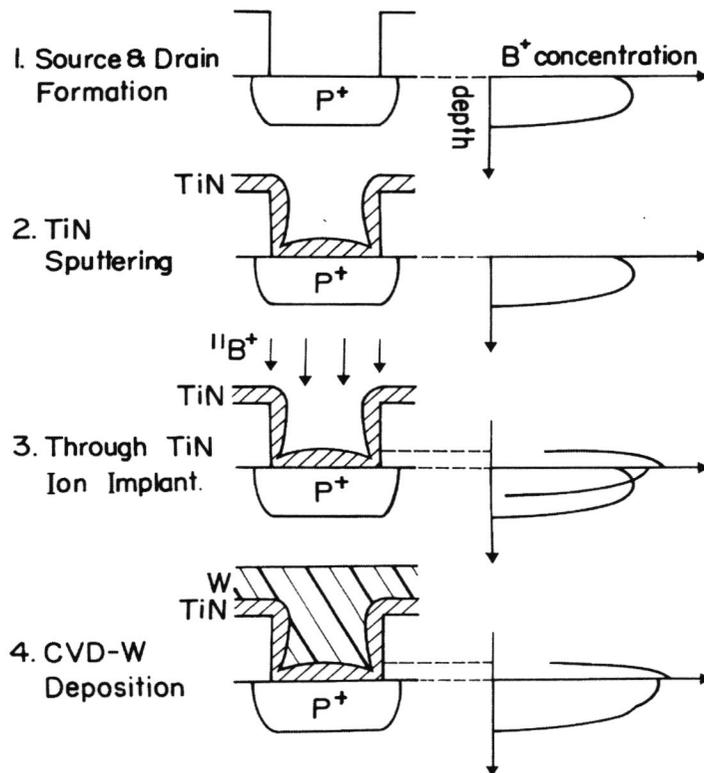


図 2 - 2 5 TiN/p⁺Si低抵抗コンタクト形成プロセスフロー。

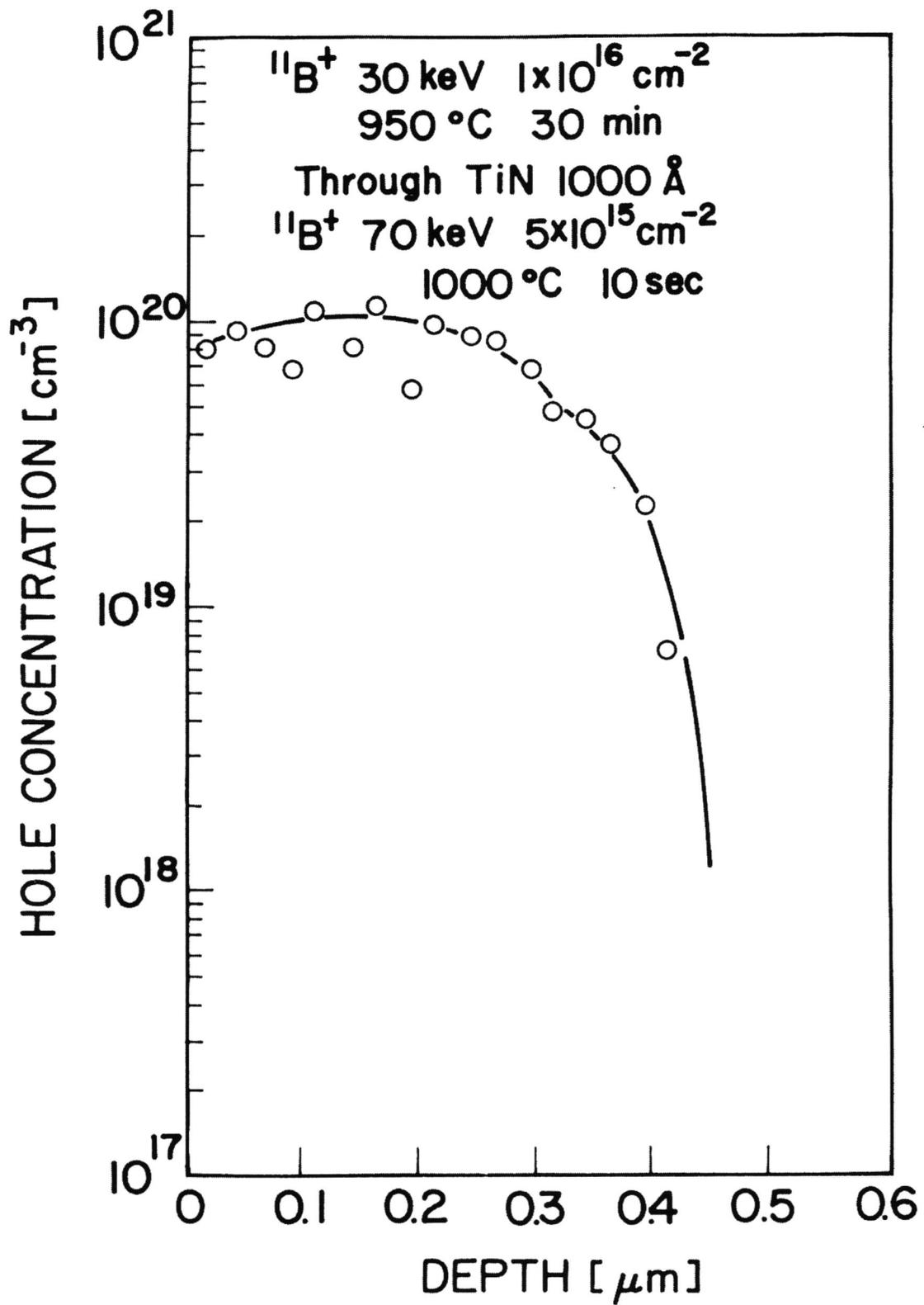


図 2 - 2 6 拡がり抵抗法による p⁺Si 表面のホール濃度分布。

実施した。Wは650℃でSiと反応し WSi_2 を形成するので、その後の加速試験においても570℃を越えない温度とした。

エレクトロマイグレーション加速試験は、長さ1.22mmの配線10本について電流密度 $5 \times 10^6 \text{ A/cm}^2$ で、200–380℃の N_2 雰囲気オープン中で加速試験を実施した。この条件ではW配線の抵抗が高いためジュールヒーティングが生じるが、それを考慮してオープン温度を選択し、配線抵抗値から配線温度が500℃になるようにした。例えば、1.1 μm 幅のW配線では雰囲気温度が255℃に設定すると配線温度は500℃となる。このようにして配線温度500–570℃範囲で種々の温度について試験を実施した。配線温度は、予め炉中に配線を入れて温度—抵抗特性を測定しておいた。エレクトロマイグレーションによる配線不良は、配線抵抗が最初の5倍に増加したときを不良とした。図2-27に各種配線温度での累積不良分布を示す。故障分布は正規確率分布をしている。この結果はW/poly-Si配線が従来のAl配線と同様な故障分布である。故障したW/poly-Si配線をSEMで解析した結果、電流が主に流れるW部分において、W膜が消滅していた。この結果からこの試験はW配線部のエレクトロマイグレーション試験の妥当性を示している。図2-28に各種配線幅の平均寿命の試験温度依存性を示す結果である。Al配線の場合、配線幅で平均寿命の差が大きく生じるが、今回のW配線の場合、配線幅による差が小さい。特にサブミクロン微細幅配線の場合でも、その差が生じていない。この理由はW膜の結晶粒径が300nm程度であり、熱処理によってW膜の粒成長が生じないことから、配線幅に比較して配線部の結晶粒が小さい構造をしており、Al配線の場合のようにバンパー構造となっていないからと考えられる。熱応力もW配線の熱膨張係数がAlより1桁ほど小さいので、Al配線のように強い引っ張り応力状態となっていないことから、応力の影響も受けていないと考えられる。平均配線寿命の温度依存性から活性化エネルギー値を求めると、配線幅に依らず1.91eVである。この値は融点と相関関係があるものとして求めたMagro-Campere⁽¹⁴⁾の関係式から求めた値より小さい。この値はAl配線の値に比較して相当大きい。この結果は、W配線において粒界拡散が非常に低いことを示し、それはエレクトロマイグレーションが生じないことを示している。図2-29にAl-Si、CuおよびW/poly-Si、3種の配線の平均配線寿命(MTF)の比較データを示す。W配線の500℃以下での予測配線寿命は、Blackの経験式 $MTF = A J^{-n} \exp(E_a/kT)$ ⁽²⁸⁾ から求めた。ここでAは

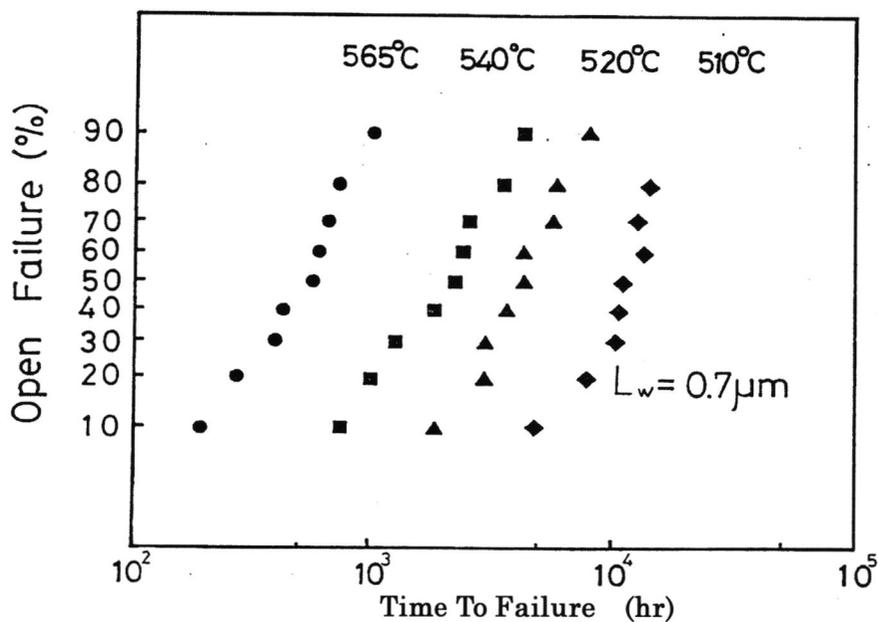


図 2-27 配線幅 0.7 μm の W 配線エレクトロマイグレーション寿命分布の配線温度依存性。

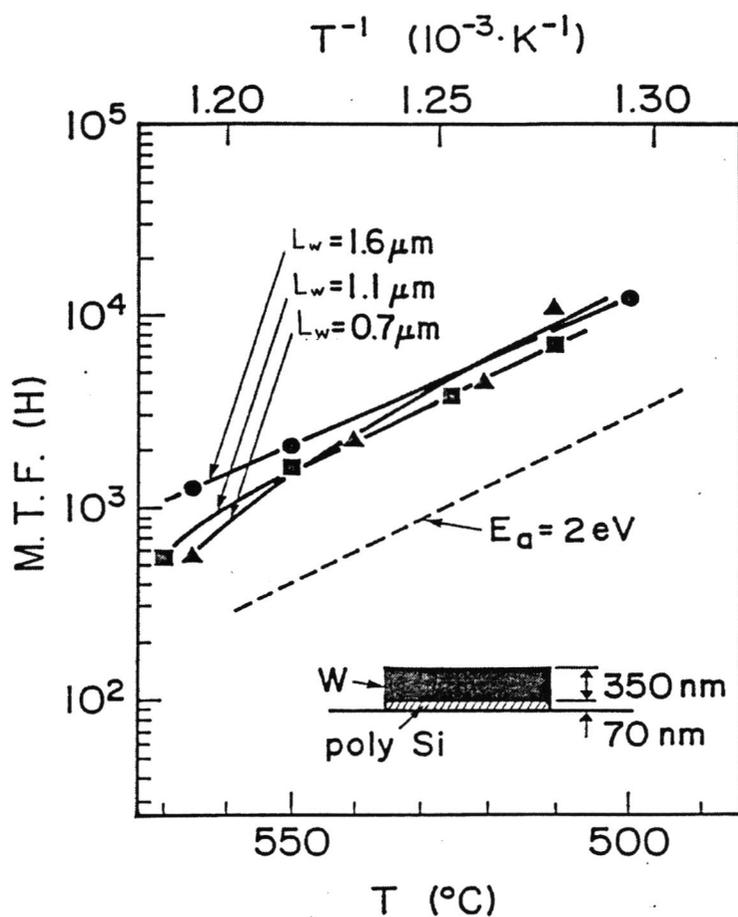


図 2-28 W 配線のエレクトロマイグレーション平均配線寿命のアレニウスプロットの配線幅依存性。

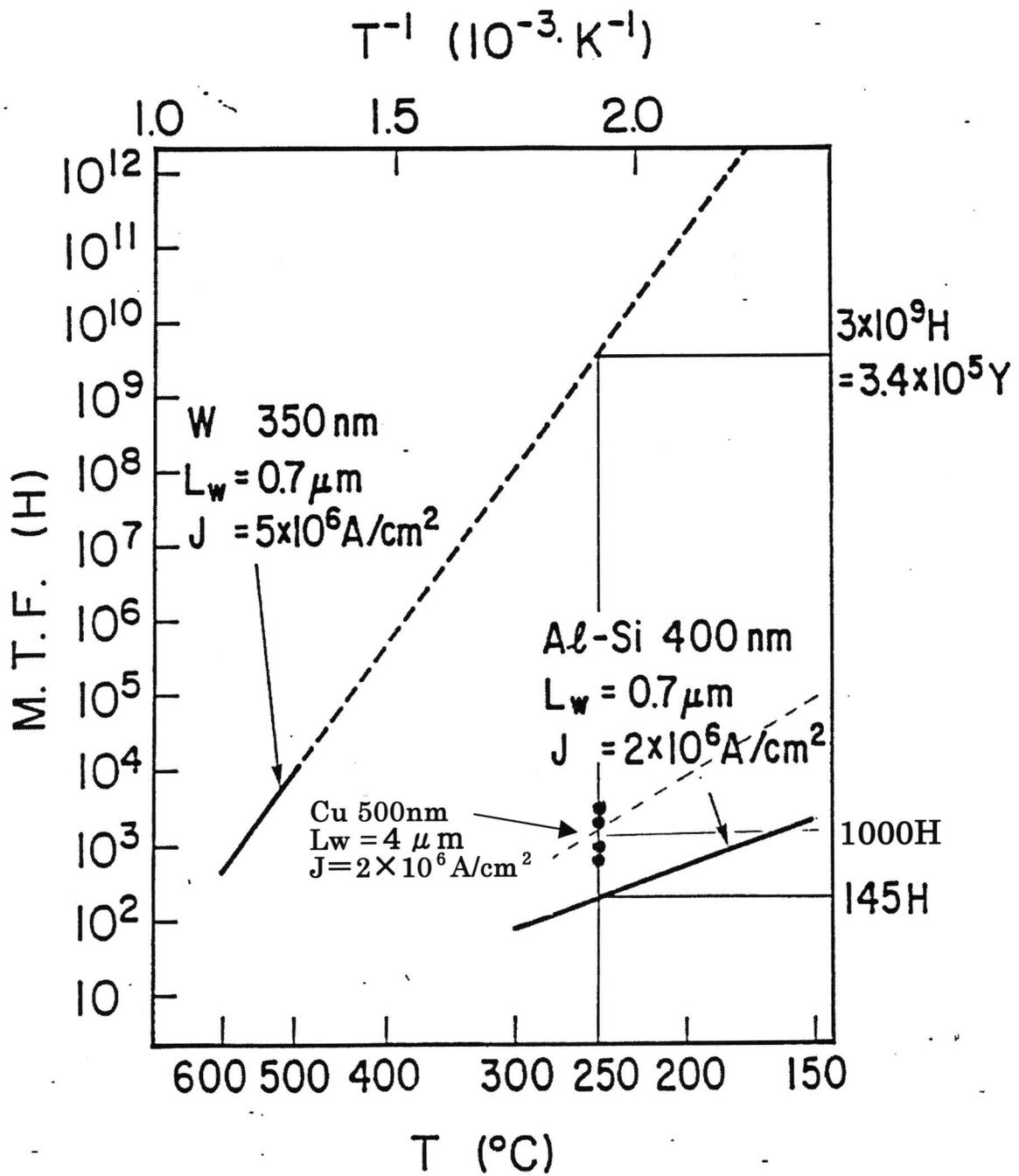


図 2-29 W配線、Cu配線、Al-Si配線のエレクトロマイグレーション
 配線寿命の比較。

定数、 J は電流密度、 n は2-3の値をとる電流密度ファクター、 E_a は活性化エネルギー、 k はBoltzmann定数、 T は試験中の配線温度である。W/poly-Si配線は250℃において 3×10^9 時間の非常に長い平均配線寿命と予測される。Al-Si配線では電流密度を $2 \times 10^6 \text{ A/cm}^2$ と下げても250℃では145時間と短い。Cu配線でも既報告のT. Miyazaki⁽²⁹⁾から1000時間である。これらの結果からW/poly-Si配線は250℃においてAl-Si配線、Cu配線より6-7桁の長寿命である。85℃の動作温度においては13桁も大きく、電流密度もジュールヒーティングを考慮しなければ2桁大きくできる。実際にはジュールヒーティングは素子の特性に影響を与えるため望ましくないので、 $1 \times 10^6 \text{ A/cm}^2$ 、85℃で動作すれば可能である。

2. 3 結言

スパッタと電子ビーム同時蒸着による MoSi_2 組成の膜を各種温度で30分間の等時間熱処理し、X線回折および透過型電子顕微鏡(TEM)を用いた電子線回折による結晶構造解析、ウエハそりから求めた膜応力変化、膜比抵抗変化に焦点を当てて、熱処理による結晶構造の変化と膜応力、膜比抵抗との相関関係について研究した結果、以下のことが明らかになった。

- (1-1) スパッタ、および同時蒸着法で形成した Mo シリサイド膜は350℃以下の熱処理では結晶化が進行しなくてアモーフス状態のままである。
- (1-2) 400℃以上の熱処理により結晶化が始まり、スパッタ、および同時蒸着膜ともに先ずhexagonal相の MoSi_2 が生成する。
- (1-3) 同時蒸着膜では600℃までhexagonal相のまま MoSi_2 結晶化が進行し、700℃熱処理で相変化が始まり、tetragonal相の MoSi_2 に完全に変化する。
- (1-4) スパッタ膜では700℃までhexagonal相のまま MoSi_2 結晶化が進行し、800℃からtetragonal相の MoSi_2 が生成し始めるが、900℃までは共存し、1000℃でhexagonal相の MoSi_2 が無くなる。
- (1-5) スパッタ膜では800℃熱処理でカーボン汚染を示す Si_3Mo_5 が確認され、ターゲット中の不純物カーボンが汚染源と確認された。
- (1-6) 膜の引っ張り応力変化と膜の結晶構造変化とが一致し、400℃付近での強い

引っ張り応力増加はアモーフス状態から結晶化する際の体積収縮が原因である。

(1-7) 膜比抵抗変化から膜の結晶構造が hexagonal 相では比抵抗が大きい、tetragonal 相に変化すると急激に比抵抗が低下する。しかし、カーボン汚染のあるスパッタ膜では、比抵抗の低下が遅い。

次に、高融点金属であるWを低抵抗の耐熱局所配線として採用するために、Wと基板Siとの反応を防止するのに必須なバリアメタルとしてTiN、TiN/TiSi₂を評価した。さらにW配線のエレクトロマイグレーション特性についても評価を実施した。

(2-1) TiN、TiN/TiSi₂層をバリアメタルとしてW/Si界面に挿入することで、900℃におけるWシリサイド形成を抑制できる。

(2-2) W/Si直接コンタクトに比較して、TiN単独膜では4-5桁、TiN/TiSi₂複合膜では2桁反応速度が遅くなる。

(2-3) TiN/TiSi₂/Si構造では、TiN単独に比較してSiのWへの拡散が起こりやすくなる。原因はTiSi₂/Si界面のSi結合が切れやすいと考えられる。

(2-4) TiN/Siでの高いコンタクト抵抗の原因は、界面においてホール濃度が低下していることである。

(2-5) TiN/Siコンタクト抵抗の低減化としてTiN/Si界面への高濃度Bイオン注入が有効である。

(2-6) W/poly-Si配線のエレクトロマイグレーションによる断線は、W層の破断で生じる。

(2-7) W配線の活性化エネルギーは1.91eVであり、これから85℃での配線寿命はAl配線より13桁長くなる。

(2-8) W配線の配線幅依存性は小さく、さらに微細化しても配線寿命の低下が少ないと予測できる。

第2章の参考文献

- (1) T.Mochizuki, K.Shibata, T.Inoue, and K.Ohuchi, *Jpn.J.Appl.Phys.*, **17-1**, 37 (1977)
- (2) P.L.Shah, *IEEE Trans. Electron Devices*. **ED-26**, 631 (1979)
- (3) S.Zirinsky, W.Hammer, F.d'Heurle, and J.Baglin, *Appl.Phys.Lett.*, **33**, 76 (1978)
- (4) T.Inoue and K.Koike, *Appl.Phys.Lett.*, **33**, 826 (1978)
- (5) K.Shibata, S.Shima, and M.Kashiwagi, *J.Electrochem.Soc.*, **129**, 1527 (1982)
- (6) 嶋昇平、百富正樹、柴田健二、柏木正弘、第28回春季応用物理学会学術講演会、
30a-N-1 (1981)
- (7) H.Schachner, E.Cerwenka, and H.Nowotny, *Monatsu.Chem.*, **85**, 245 (1954),
ASTM Card No.8_429.
- (8) S.Yanagisawa and T.Fukuyama, *J.Electrochem.Soc.*, **127**, 1150 (1980)
- (9) A.Guivarch, P.Auvray, L.Berthou, M.LeCun, J.P.Boulet, P.Henoc, G.Pelous, and
A.Martinez, *J.Appl.Phys.*, **49**, 233 (1978)
- (10) T.Mochizuki and M.Kashiwagi, *J.Electrochem.Soc.*, **127**, 1128 (1980)
- (11) F.C.T.So, E.kolawa, X.-A.Zhao, and M.-A.Nicolet, *Thin Solid Films*, **153**, 507 (1987)
- (12) T.Moriya, S.Shima, Y.Hazuki, M.Chiba, and M.Kashiwagi, *Tech.Dig.IEEE*
Int.Electron Device Meet., Washington, DC., IEEE New York, 550 (1983)
- (13) P.A.Gargini and I.Beinglass, *Tech.Dig.IEEE.Int.Electron Device Meet.*,
Washington, DC., IEEE New York, 54 (1981)
- (14) A.Mogro-Campero, *J.Appl.Phys.*, **53**, 1224 (1982)
- (15) K.G.Kreider and G.Bruggemann, *Trans. Met. Soc. AIME.*, **239**, 1222 (1967)
- (16) G.Bomchil, G.Goltz, and J.Torres, *Thin Solid Films*, **140**, 59 (1986)
- (17) M.Wittmer, *J.Appl.Phys.*, **53**, 1007 (1982)
- (18) M.Wittmer and H.Melchior, *Thin Solid Films*, **93**, 397 (1982)
- (19) C.Y.Ting, *J.Vac.Sci.Technol.*, **21**, 14 (1982)
- (20) R.Beyers, R.Sinclair, and M.E.Thomas, *J.Vac.Sci.Technol.*, **B2**, 781 (1984)
- (21) G.V.Samsonov and I.M.Vinitiskii, *Handbook of Refractory Compounds* (IFI/Plenum,
New York, 1980)

- (22) B.D.Cullity, Elements of X-ray Diffraction, 2nd edition (Addison-Wesley, Reading, MA, 1977)
- (23) P.Gas, V.Deline, F.M.d'Heurle, A.Michel, and G.Scilla, J.Appl.Phys. **60**, 1634 (1986)
- (24) L.D.Locker and C.D.Capio, J.Appl.Phys. **44**, 4366 (1973)
- (25) C.Y.Ting, J.Vac.Sci.Technol., **21**, 14 (1982)
- (26) E.K.Broadbent, A.E.Morgan, J.M.DeBlasi, P.van der Putte, B.Coulman, B.J.Burrow, D.K.Sadana, and A.Reader, J.Electrochem.Soc., **133**, 1715 (1986)
- (27) I.Drukier and J.F.Silcox, Proc.of International Reliability Physics Symposium, 150 (1979)
- (28) T.Moriya, S.Shima, Y.Hazuki, M.Chiba, and M.Kashiwagi, Technical Digest of the IEEE International Electron Device Meetings, Washington, DC 550 (1983)
- (29) J.R.Black, Proc.of International Reliability Physics Symposium, 148 (1967)
- (30) H.Miyazaki, K.Hinode, Y.Homma, and K.Mukai, Proc.of fall meeting of Japan Applied physics, ,Nagoya, 329 (1987)

第3章 多層配線構造におけるコンタクト部の諸問題とその対策

A1配線とSi基板拡散層との電氣的接続部であるコンタクト部では、プロセス上で多くの問題点が発生する。コンタクト部では異種材料間の接触であるために、異なる物性に起因する信頼性上の課題が存在している。1番目は、電氣的接触であることからコンタクト抵抗が問題となる。第2章でも述べたように接触抵抗は、基本的にはバリアハイトの問題であり、A1の場合についてはSiとのコンタクトにおいて大きな問題とはならない。2番目は異種材料間の接触に必ず存在する界面の問題であり、これはSiの自然酸化膜をA1が還元する作用を有するのでプロセス上は良い方向である。しかしながら、これらのA1が有する特徴がメリットとなったのは、素子寸法が大きく数 μm 寸法の設計ルールの時であり、1 μm 近くに素子寸法が縮小化したとき、A1配線とSi基板とのコンタクトにおいて、多くの問題点が発生してきた。1つ目はコンタクト部のA1スパイクによる拡散接合破壊不良である。この原因は、コンタクト抵抗安定化のための熱処理時に基板SiがA1中に固溶し、固溶して無くなった基板Si内にA1が拡散して基板Si内にスパイク状のA1が形成される現象である。この対策として純A1からA1-Si配線に配線材料を変更した。A1スパイクを防止するために、熱処理温度でのA1中のSi固溶度以上のSiを予めA1中に含ませたのである。しかし、2つ目の問題点として、今度はこの過剰Siがコンタクト部に析出して微細径のコンタクト抵抗を増加させる不良が出現してしまった。本章では、この対策としてA1配線と基板Siとの間に設ける「バリアメタル」を取り扱う。3番目はステップカバレッジの問題であり、これは本章でバリアメタル特性も有し、選択的にコンタクト部Si上に成長するCVD-Wによる埋め込み平坦化による信頼性向上技術を提案する。

3.1 各種コンタクトバリアメタル候補とA1およびSiとの反応⁽¹⁾

コンタクト部にバリアメタルを設けることが、以下に述べるいくつかの理由から必須のものになってきている。1つはA1配線とSi基板の界面反応を抑制して拡散接合深さの浅い拡散層に対する信頼性向上をはかるためであり、もう1つはSi入りA1配線中のSi析出によるコンタクト抵抗増大不良を防止すると同時に、析出Siによるエレクトロ

マイグレーション不良発生の抑制をするためである。

バリアメタルとして満たすべき基本条件の一つとして、バリアメタルと基板S iあるいはA l配線との間で界面反応が生じにくいことである。もし、界面反応が生じた場合にはA lとS iとの相互拡散を妨げる障壁効果が失われ、拡散層中にA lスパイクが生じ拡散接合部が破壊されてしまうからである。さらに、バリアメタルは基板S iとの間で低抵抗オーミック接触を得ることができる材料であることも重要である。

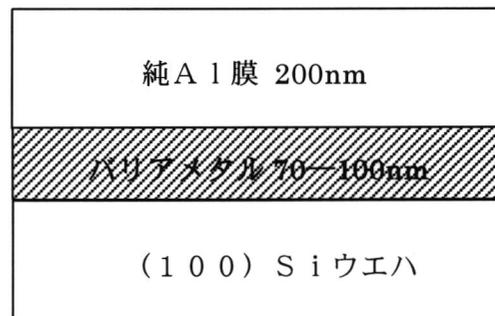
本研究では各種バリアメタルを候補とし、このバリアメタルと配線A lおよび基板S iとの界面反応性を評価した結果を述べる。具体的には純A l／バリアメタル／基板S iの三層構造において、熱処理で生じる界面反応性をX線回折、RBS、AESで評価した。バリアメタルとしてスパッタ法で形成したW、TiW、TiN膜、およびCVD法で形成したW膜を評価対象とした。

3. 1. 1 実験方法および条件

本実験において評価した各種バリアメタルとその形成条件を表3-1に示す。バリアメタル膜種は、A lおよびS iとの密着性、バリア性に優れていると考えられるものを選択し、スパッタ膜はW、TiW、TiNの3種類で、CVD膜種はWの1種類である。スパッタ膜はバッチ式スパッタ装置を用い、各金属ターゲットから圧力 4×10^{-1} PaのArガス中でスパッタ成膜した。なお、TiN膜のみはTiターゲットをArとN₂との混合ガス中でスパッタする反応性スパッタにより形成した。W膜については成膜方法の異なる(CVD法とスパッタ法)2種の膜について評価した。界面反応の評価はp型S i(100)ウエハ基板上にバリアメタルを形成後、その上に膜厚200 nmの純A l膜を電子ビーム蒸着で形成した、純A l(膜厚 200nm)／各種バリアメタル(膜厚 70-100nm)／基板S iのフラットな積層構造である。図3-1に界面反応評価サンプル構造および試料作成フローチャートを示した。バリア性評価は拡散炉を用いて450、500、550℃の温度でN₂中において30分の熱処理を実施してから、X線回折、オージェ分光(AES)、1.5 MeV He⁺によるラザフォード後方散乱法(RBS)により各層間で生じるであろう界面反応を評価した。さらに表面のA lのみをりん酸で選択的に除去してから、SEMを用いて基板S i拡散層部の反応状態も観察した。

表 3-1 バリアメタル候補の膜種とその形成方法、および膜厚条件。

バリアメタル膜種	形成方法	膜厚
CVD-W	LPCVD 原料ガスWF ₆ +H ₂ 基板温度350℃	70nm
スパッタW	純Wターゲット(99.9%) Ar圧力 5×10 ⁻³ Torr	100nm
スパッタTi _{0.1} W _{0.9}	Ti _{0.1} W _{0.9} ターゲット Ar圧力 5×10 ⁻³ Torr	100nm
スパッタTiN	純Tiターゲット Ar圧力 1×10 ⁻³ Torr+N ₂ 1×10 ⁻³ Torr	100nm



- 基板Si 表面洗浄(希HF、水洗)
 - バリアメタル成膜(スパッタ、CVD)
 - 純Al蒸着形成
 - 熱処理 (拡散炉中、N₂雰囲気、30分)
 - 界面反応評価(XRD、AES、RBS、SEM)
- ↓

図 3-1 バリアメタルの界面反応特性評価試料作成プロセスと試料断面構造

3. 1. 2 実験結果および考察

先ず、XRDによる評価結果について述べる。図3-2はAl/CVD-W/Siの場合であり、Si基板からの回折ピークは除去して反応性を見やすくしてある。バリア性は500℃まで確保されていることが、 α -WおよびAlのみのピークしか出ていないことから判断できる。しかし、550℃ではWのピークが消滅し、 WSi_2 のピークが出現していることからW膜が完全にSiと反応してしまっていることを示している。同じW膜でもスパッタW膜の場合、図3-3のように β -Wが成長していることが先ず明らかとなった。そして、450℃熱処理ですでに $WAl_{1.2}$ 金属間化合物の形成が認められる。500℃熱処理で β -Wのピークが低くなり、 $WAl_{1.2}$ のピークが強くなることからWとAlとの反応が進行していることがわかる。550℃熱処理では WSi_2 ピークが出現し、CVD-Wの場合と同様にWとSiとの反応が始まったことを示している。一方、図3-4に示すTiW膜の場合は、スパッタW膜と同じ反応挙動を示しており、450℃で $WAl_{1.2}$ が形成し始め、550℃で WSi_2 の形成が認められた。スパッタTiNの場合は図3-5に示すように、550℃の熱処理後でもTiNとAl、TiNとSiとの反応が全く生じていなくて、XRDピークには全く何の変化も認められなかった。

次にCVD-W、スパッタW、スパッタTiN膜について、RBSで界面反応を評価した結果について示す。図3-6はAl/CVD-W/基板Siの場合で、a s - d e p oと550℃熱処理後の比較を示すRBSスペクトルである。この場合、550℃熱処理後にWスペクトルが高チャンネルおよび低チャンネル側に広がっている。これはWがAlおよびSiの両者と界面反応していることを示す。XRDでは $WAl_{1.2}$ ピークが無くWとAlとの明確な反応が検知できなかったが、WとAlとが反応するのが当然のことと思われる。図3-7はAl/スパッタW/基板SiのRBS結果であり、500℃での界面反応開始が明確に表れており、さらに低チャンネル側への広がりが大きいことから、この界面反応の程度がCVD-Wの場合より激しいことを示している。図3-8に示すAl/TiN/基板Siの場合、RBSスペクトルからみても550℃熱処理後でも界面反応が生じていないことを示している。なお、熱処理後のスペクトル全体がわずかに低チャンネル側にシフトしているのは、Al表面に形成されたAl酸化膜によるものである。

次にAESによる界面反応評価結果について述べる。図3-9はCVD-W、スパッタW、スパッタTiWの各バリアメタルについて、a s - d e p o、および450℃、550℃

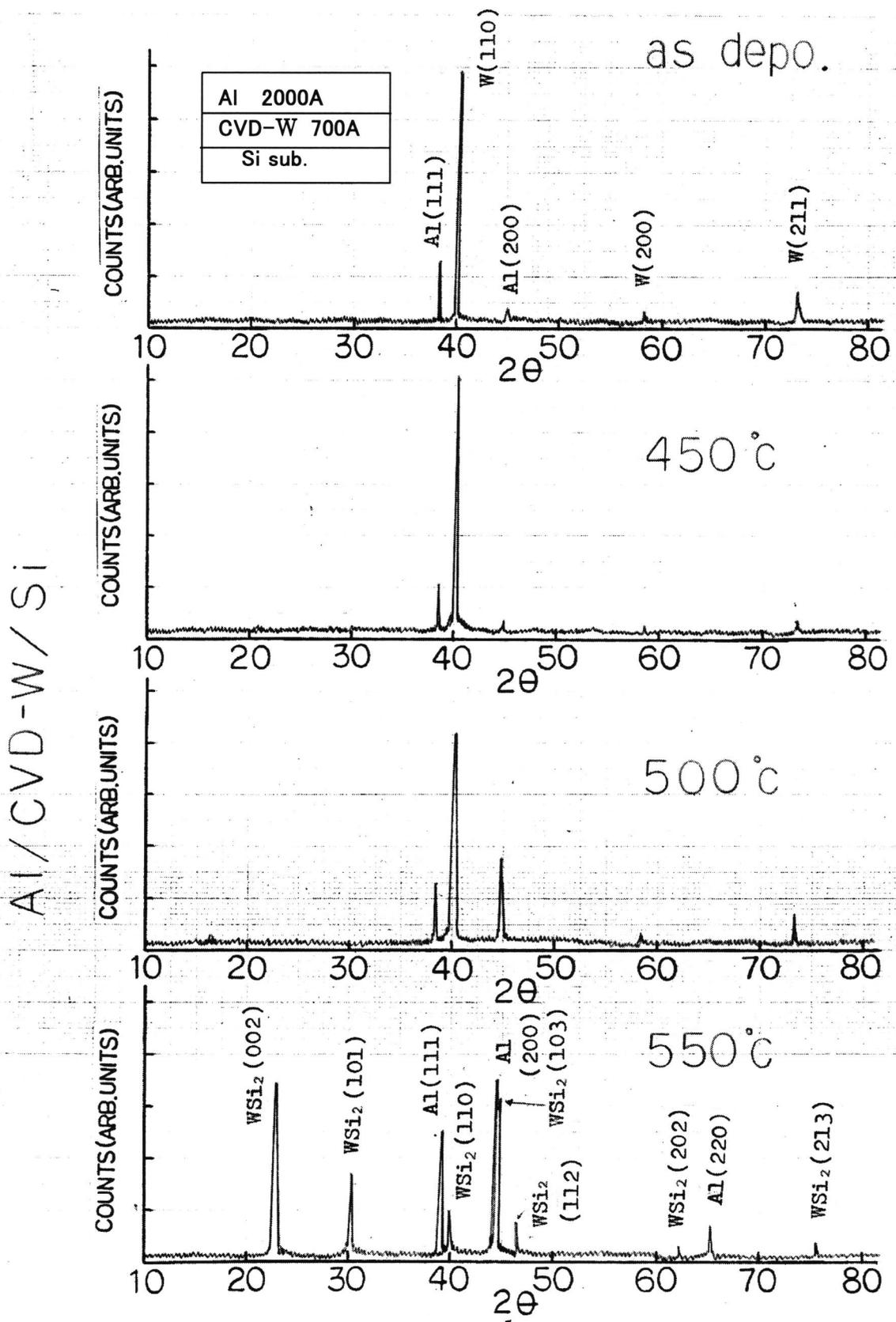


図3-2 XRDによるCVD-Wバリアメタルの熱処理バリア性評価。

Al/SPUTTER-W/Si

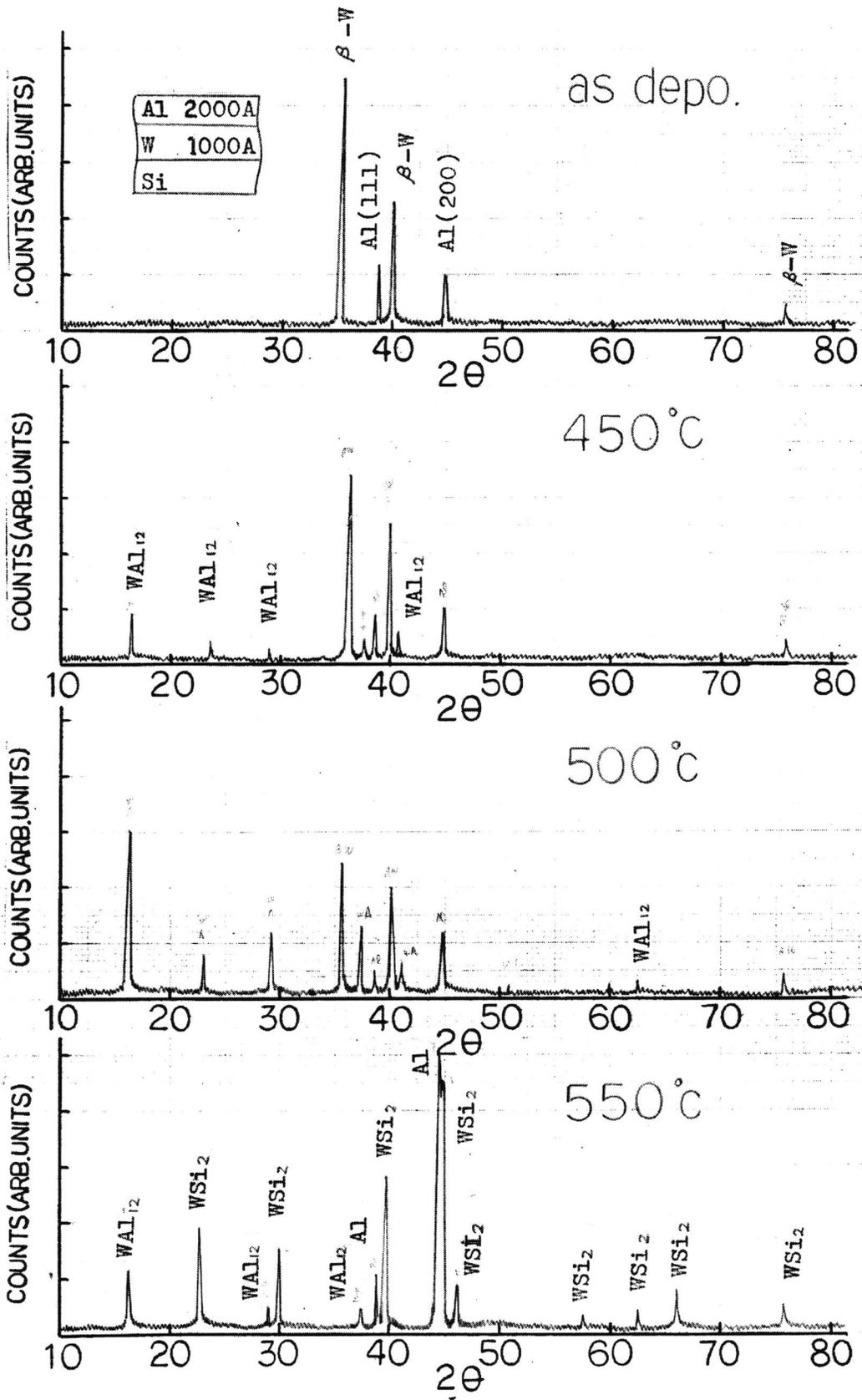


図3-3 XRDによるスパッタWバリアメタルの熱処理バリア性評価。

Al/SPUTTER - TiW/Si

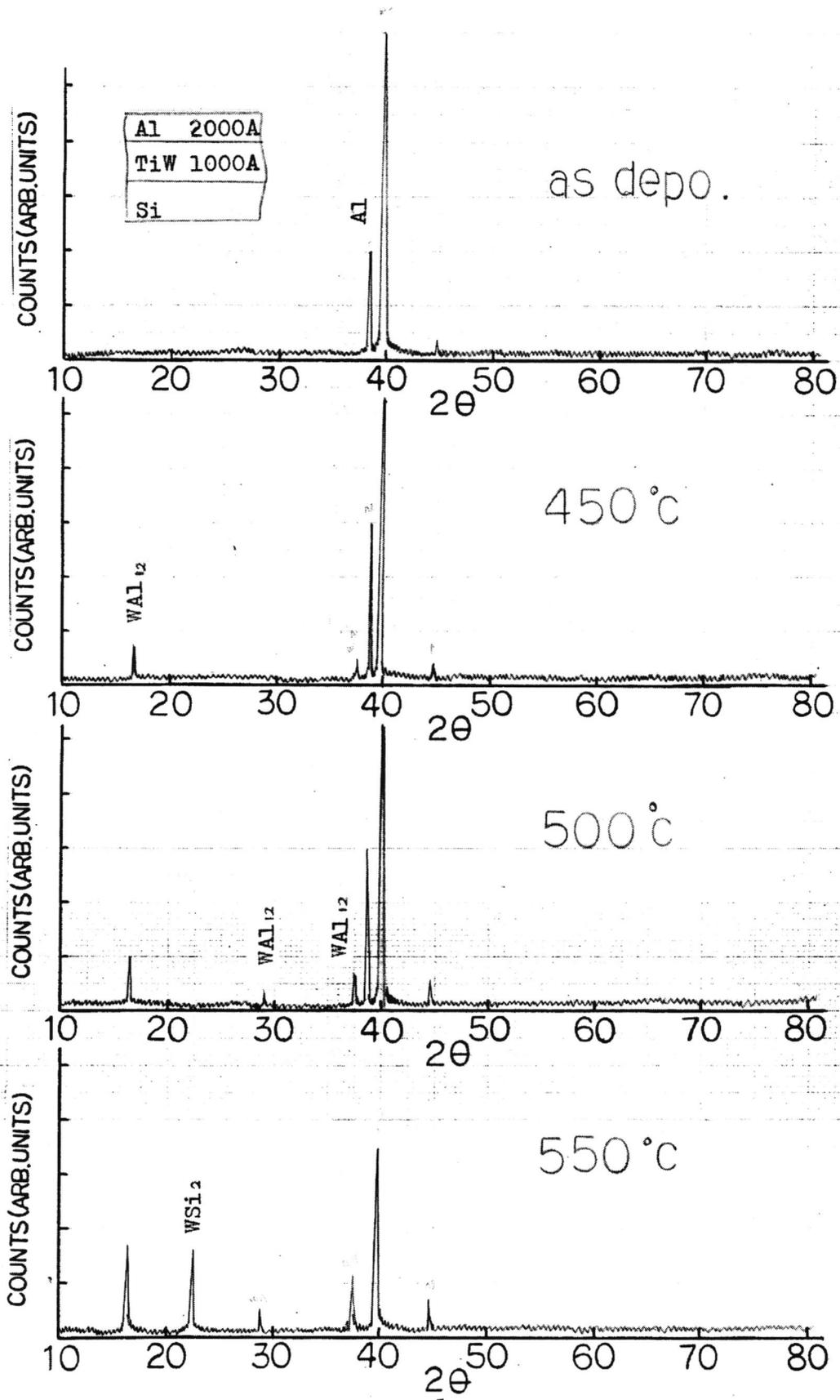


図3-4 XRDによるスパッタTi_{0.1}W_{0.9}バリアメタルの熱処理バリア性評価。

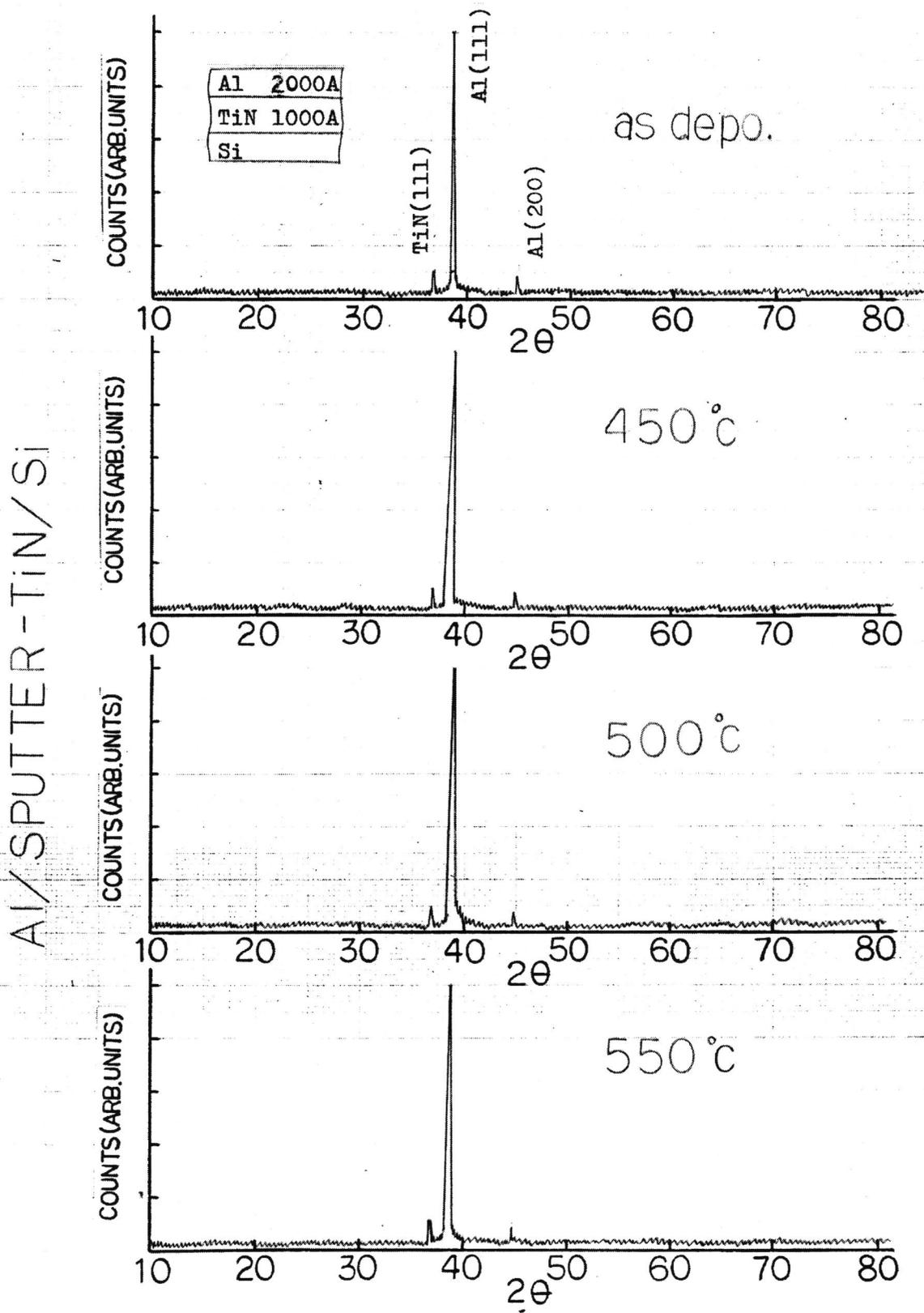


図3-5 XRDによるスパッタTiNバリアメタルの熱処理バリア性評価。

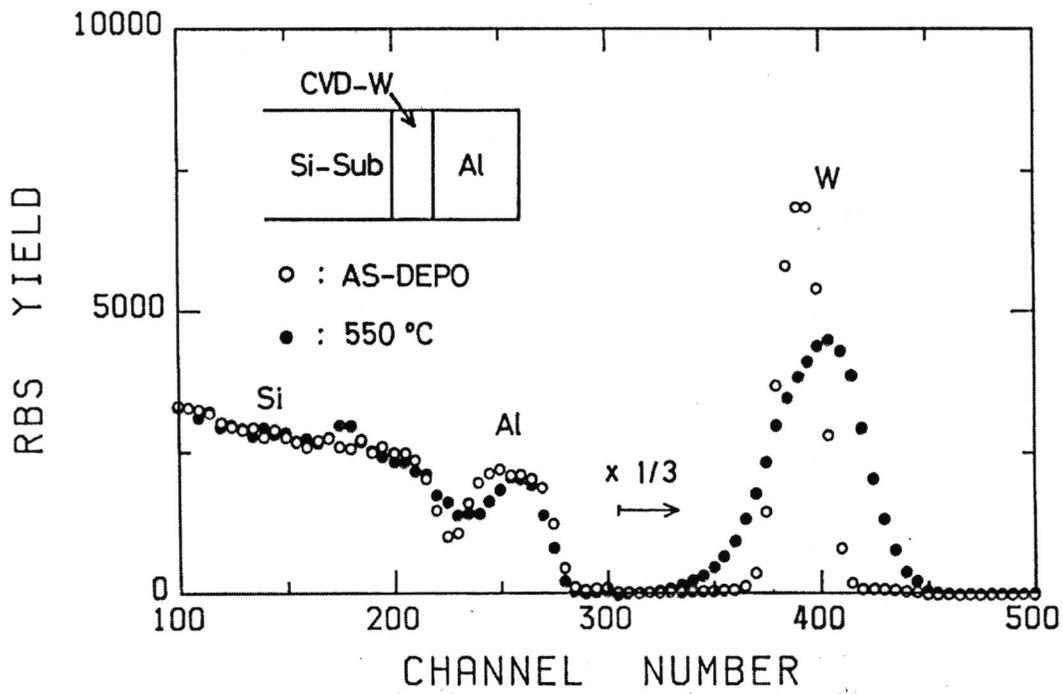


図3-6 RBSによるCVD-Wバリア金属の熱処理バリア性評価。

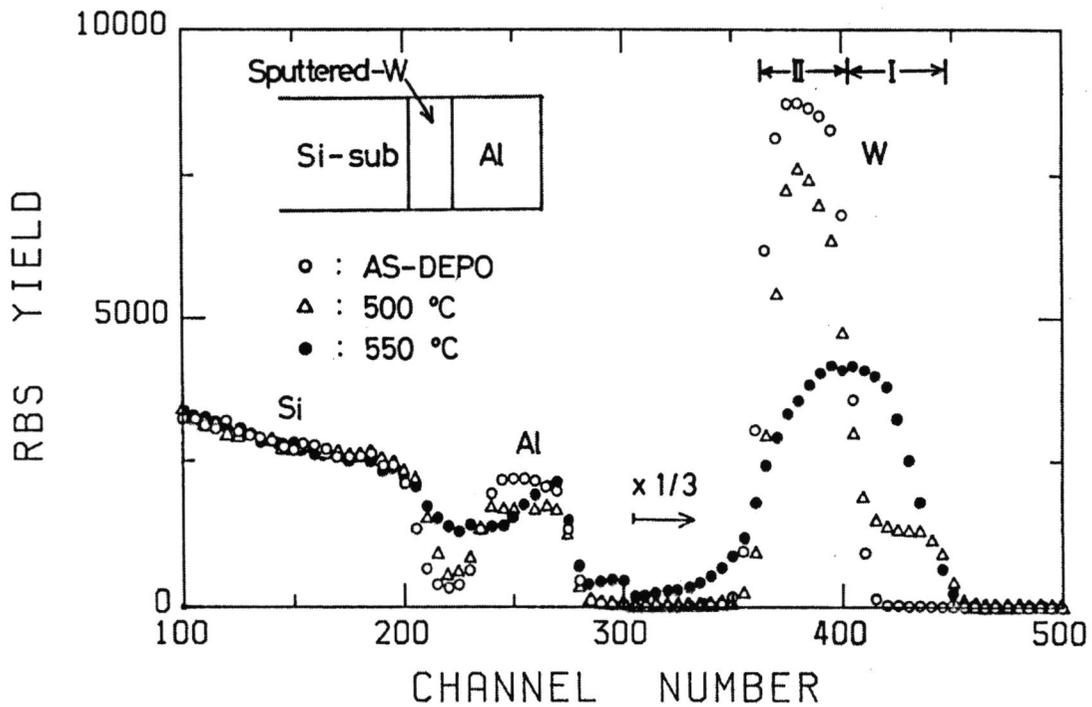


図3-7 RBSによるスパッタWバリア金属の熱処理バリア性評価。

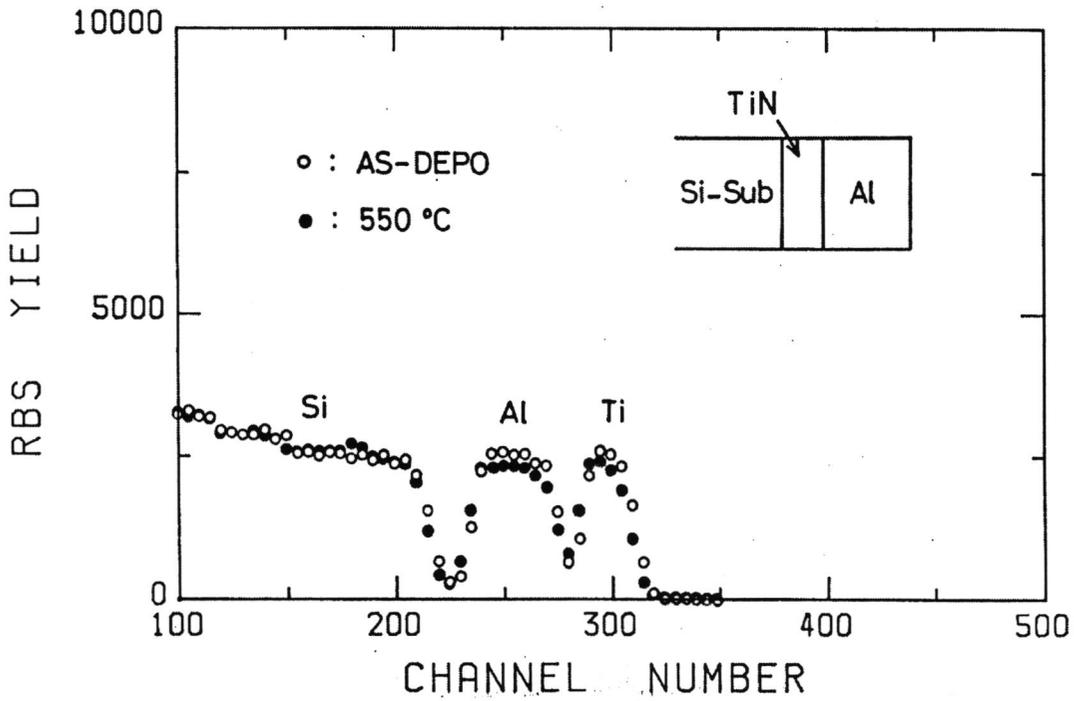


図3-8 RBSによるスパッタTiNバリア金属の熱処理バリア性評価。

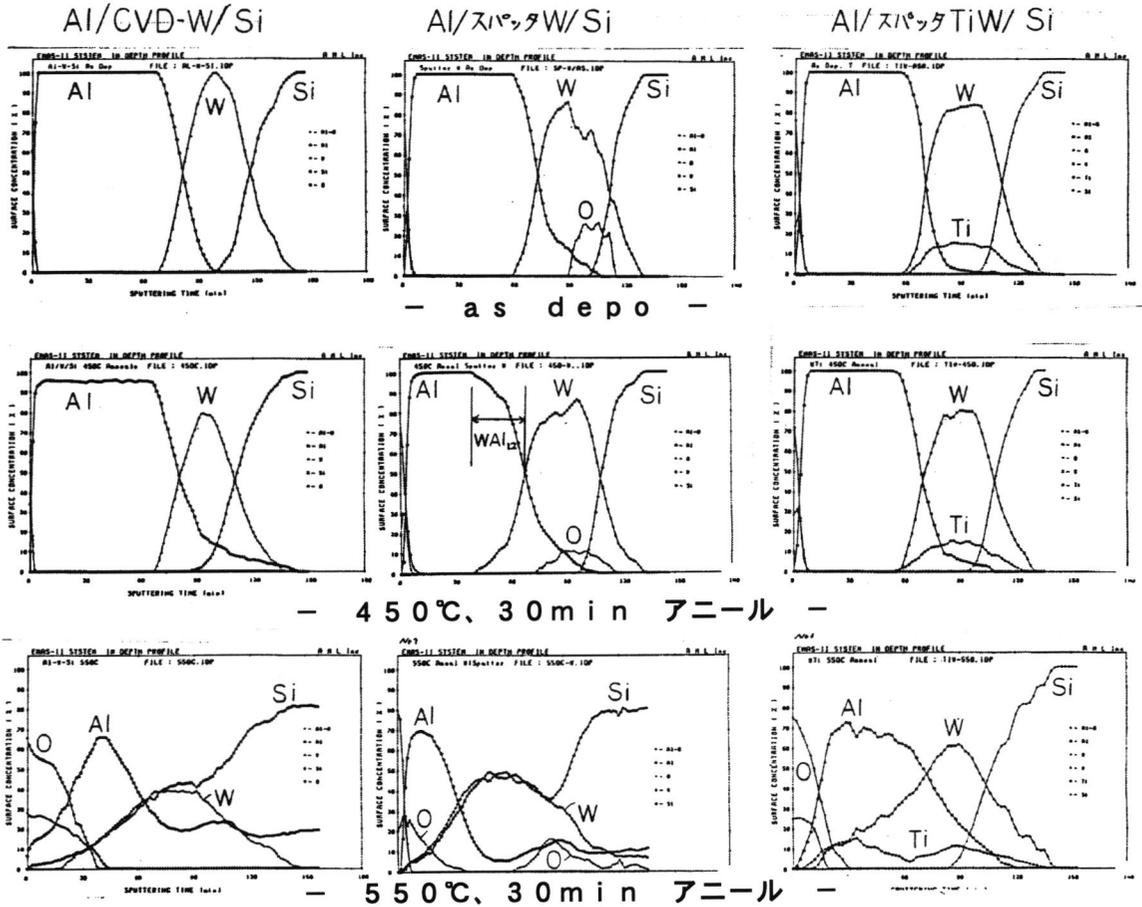
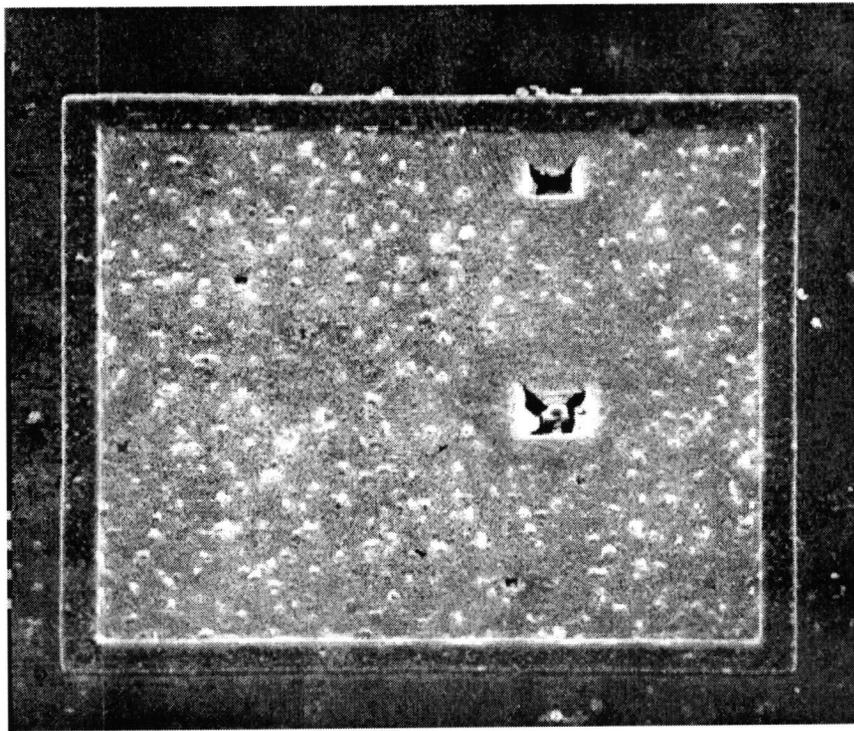


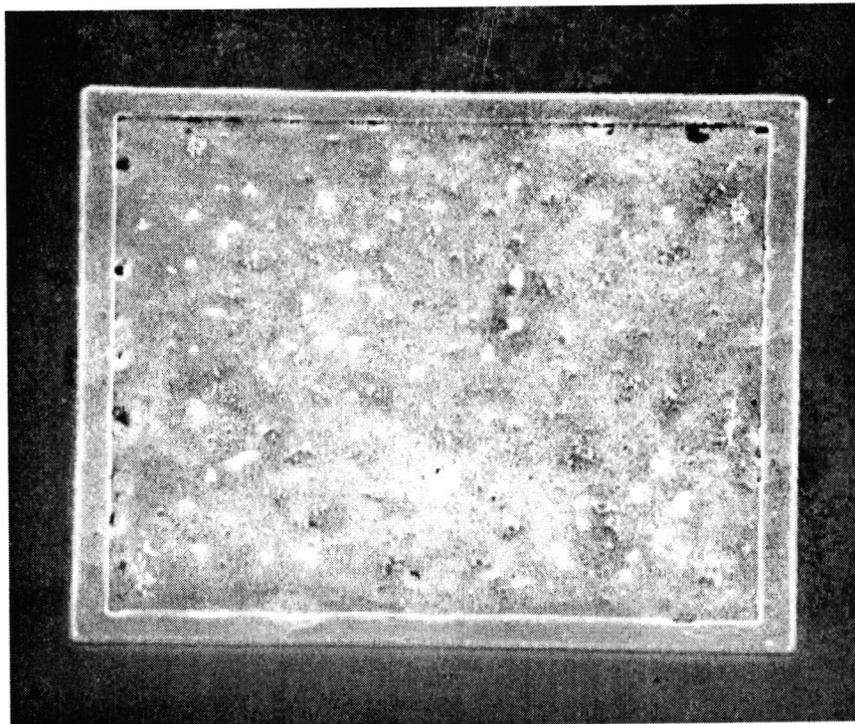
図3-9 AESによる各種バリア金属の深さ方向の熱処理界面反応評価。

熱処理後のAl、W、Si、Ti、Oの深さ方向分布をまとめたものである。TiN膜についてはTiとNとのオージェピークが重なるために信頼性あるデータを得られないと判断してAES分析を実施しなかった。この図3-9の結果から、CVD-Wの場合、450℃熱処理後にAlがW/Si界面に拡散しているような分布を示している。これはXRDの結果と一致しない。550℃熱処理後はAl/W/Si間の相互拡散が激しく生じていることを示している。一方、スパッタWの場合、450℃熱処理後にAl/W界面のAlとWピーク肩の部分の形状がas de poに較べてくずれており、AlとWとの反応が生じていることが明確にわかる。550℃熱処理後ではAl/W/Si界面の激しい相互拡散が生じている。別の問題として、W/Si界面にSi自然酸化膜の存在が認められる。CVD-W/Si界面にはこの自然酸化膜が存在しない。スパッタTiWの場合、450℃ではスパッタWで見られる程度の明らかな相互拡散が認められない。この差はXRDの $WAl_{1.2}$ ピークの出方と対応している。550℃熱処理後では相互拡散が生じているが、SiのプロファイルがCVD-W、スパッタWと異なり、それほどAl側に拡散していないのが特徴である。

図3-10にバリアメタルを80 μm角のコンタクト部に適用した場合の問題点を示すSEM像を、その界面反応のモデル図を図3-11に示す。純Al/CVD-W、スパッタW/Si基板の構造を550℃、30分熱処理後にAlをりん酸で選択的にエッチング除去した後のコンタクト部の状況を示している。CVD-WとスパッタW膜の不良状況の明確な相違点は、Alスパイクを生じる場所であり、CVD-Wの場合はコンタクト内部の平坦部である。スパッタWの場合は、パッドコンタクト周囲である。これはパッドコンタクト周囲の段差部でスパッタW膜厚がカバレッジ不良により薄くなっているためである。このため優先的にコンタクト周囲で界面反応が生じ易くなりAlスパイクが生じる。一方、CVD-Wではカバレッジには問題が無いことを示している。なお、スパッタWでもブラケット膜の評価では図3-12に示すように550℃、30分熱処理でAlスパイクが生じている。この結果は基礎的な界面反応の評価と異なり、実用面（下地形状、成膜方法）からバリアメタルを評価したものであり、コンタクト部にバリアメタルを適用する場合の実用上の問題点を示した結果である。特にスパッタ法におけるカバレッジの不完全さがバリア膜自身のバリア性とは別に実用上大きな問題となることを明確にした結果である。特に開口面積が大きくても不良を発生することから、微細なコンタクトではなおさらである。



(a) Al/CVD-W/基板Si (パッド構造)



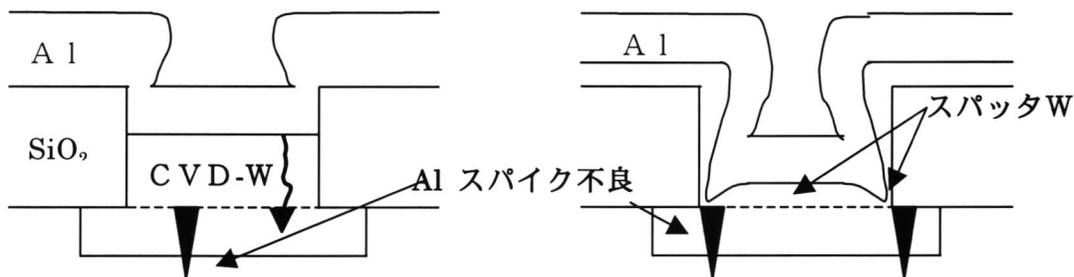
(b) Al/スパッタW/基板Si (パッド構造)

図3-10 コンタクトパッド部におけるバリアメタルのバリア性破壊のSEM像

(a) CVD-Wバリアメタル、(b) スパッタWバリアメタル。

(a) Al/CVD-W/基板Si

(b) Al/スパッタW/基板Si



* CVD-W膜中の欠陥による

* スパッタW膜ステップカバレッジ不良によるAlスパイク不良

(内部平坦部で発生)

(周辺で発生)

図3-11 バリア性破壊不良(図3-10 SEM像)の破壊モードモデル図。

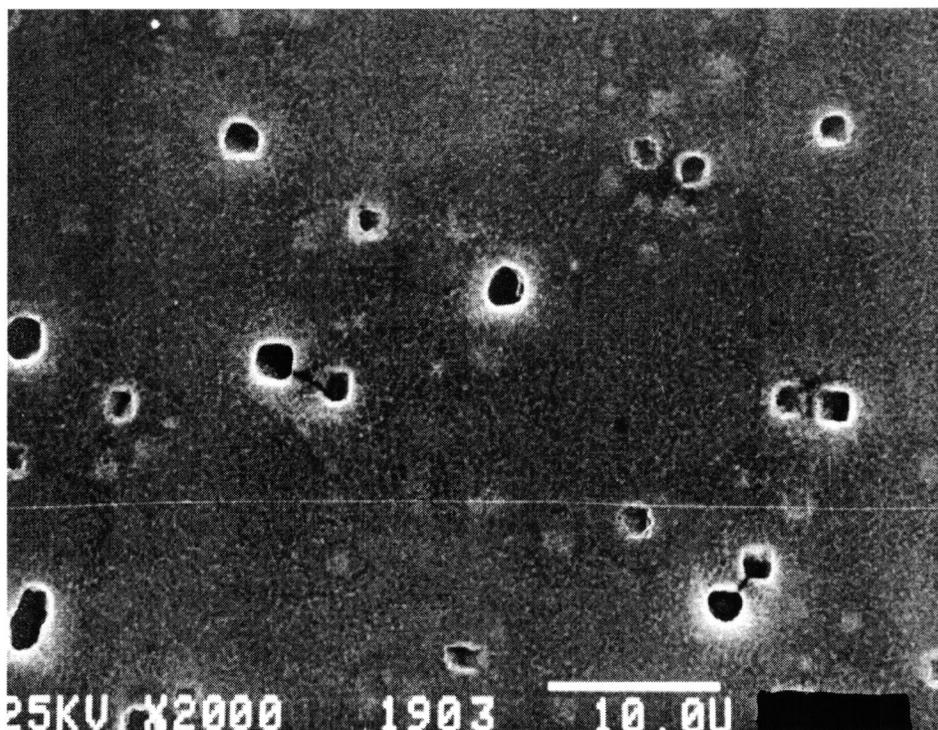


図3-12 Al/スパッタW(膜厚100nm)/Si構造における550℃熱処理後の平坦部基板Si上に形成されたピット(A1スパイク不良)。

これらの評価からいくつかの興味深い事実が明らかになったので以下に考察する。先ずCVD-WとスパッタWとの反応性の違いである。同じW膜であっても成膜方法が異なることによりバリアメタル特性が大きく違った結果が得られた。特にAlとの反応性に大きな差が認められる。CVD-W膜では550℃までの熱処理において、 $WAl_{1.2}$ が形成されずに明確なW-Al間の反応が認められない。一方、スパッタW膜は、すでに450℃でW-Al金属間化合物が生成している。このような低温でのAlとの反応のため、スパッタW膜はバリアメタルとして使用できないと判断できる。この違いは何に起因するのだろうか。CVD-WとスパッタWの結晶構造上の相違は、CVD-W膜が α 型構造のW膜で粒径が80nmの粒状多結晶膜であるのに対し、スパッタW膜は β 型構造のW膜で10-20nm粒径の針状多結晶であった。一般に β -Wは不安定な相とされているが、TiWは α -W構造をしており、TiW膜もスパッタW同様に450℃で $WAl_{1.2}$ を形成することから α 、 β 型の差がAlとの反応性の相違の原因になっているとは考えにくい。従って、CVD-WおよびスパッタW膜とAlとの反応性の違いは結晶粒の形状に起因するもの、すなわち粒界構造の違いが反映している。スパッタWでは非常に多くの粒界が存在するため熱処理でAlが粒界拡散し、粒界からW膜とAlとの反応が速やかに進行すると考えられる。一方、CVD-W膜については粒状多結晶構造であること以外に、膜自体についておそらくごく微量の不純物、例えば原料ガス WF_6 中のFを内蔵しており、これが粒界中に吸着してバリア効果を示す結果、Alとの反応を妨げていると考えられる。

既報告では WSi_2 形成開始温度は $\sim 650^\circ\text{C}$ である⁽²⁾本研究においてもCVD-Wと基板Siとの間で $\sim 750^\circ\text{C}$ からシリサイド反応が生じている。スパッタWと基板Siでは界面のSi自然酸化膜の存在により、 1000°C 熱処理でもシリサイド反応が生じなかった。しかるにAl/スパッタW/Si構造でスパッタW上にAlが存在する場合には 550°C でシリサイド反応がすでに生じている。シリサイド反応がAlの存在により低温化したわけである。これはAlのSi自然酸化膜の還元作用が強いこと、すなわちAl酸化膜の生成自由エネルギーとSi酸化膜のそれとの大小関係による。

AESプロファイルで 550°C 熱処理後のシリサイド形成した膜ではAlとSiとの相互拡散が非常に大きくなっている。WSi₂形成が見られるサンプルでは、AlスパイクがSi基板に生じている。この事実からAl/W/Si構造におけるシリサイド反応の低温化現象は、先ず 550°C でW膜の欠陥部を通じてAlが拡散してSi基板に到達し、

SiがAl中に拡散する。550℃の高温状態ではSiはAl中に固溶し、この固溶状態のSi原子は高い自由エネルギーを持った活性状態にあるといわれている。この固溶Si原子が、その高い活性状態により容易にWと反応してWSi₂を形成する。この現象はシリサイデーションの低温化に役立てることができる。触媒のような役割である。

バリア性に関しては、基板SiとAl配線層との界面反応評価結果から、TiN膜が550℃までAlとSiとの相互反応を抑制でき、最も高温まで安定であることが判明した。TiN膜がバリアメタルとして、優れた特性を有することはすでに報告されている⁽³⁾。本研究の評価結果も同様に550℃、30分熱処理でもコンタクト部での不良が生じないことが確認された。しかし、LSIに適用できる実用的なバリアメタルとしては、Siとのコンタクト抵抗が十分に低いことが必須である。TiN/基板Si拡散層のコンタクト抵抗値の今まで報告されているデータ⁽⁴⁾では、 $1.5 \times 10^{-5} \Omega \text{cm}^2$ (n⁺)、 $5.7 \times 10^{-5} \Omega \text{cm}^2$ (p⁺)と、Al/Siコンタクト抵抗に比較して1桁以上高いコンタクト抵抗値である。これは非常に大きな問題点である。また、W膜の場合に見られたように成膜の仕方によってバリア特性が変化する可能性がある。この点については3.3節に独立してTiNバリアメタルを詳細に検討する。一方、CVD-W膜の場合、500℃まではAlおよびSiと全く反応しなくて実用上は十分にバリア性を有している。コンタクト抵抗については、 $1.1 \times 10^{-6} \Omega \text{cm}^2$ (n⁺)、 $1.4 \times 10^{-6} \Omega \text{cm}^2$ (p⁺)とn⁺Siに対してはAlより低いコンタクト抵抗値を、p⁺Siに対してはAlと同等なコンタクト抵抗値を示している(次節)。さらにCVD-W/Siコンタクトでは表面不純物濃度が低い領域でもオーミック特性を示すなど、コンタクト特性としてはTiN/Siより優れている。以上のバリア特性、コンタクト特性に加えて実用上の問題、すなわちステップカバレッジも考慮すべき重要な課題であることを本節で実証した。特にスパッタ成膜法でバリアメタルを形成する場合には大きな問題点であり、特に微細径の高アスペクト比コンタクトにおいて大きな問題となる。これに対してCVD成膜法はカバレッジの面で本質的に問題は無いと思われるが、成膜の原理として基板と反応して成膜するので、均一な膜形成が必要となる。

3. 2 微細コンタクトに対応した選択CVD-Wメタライゼーション⁽⁵⁾

現在、MOSLSIの配線材料としてAl-Si(1%)が採用されている。しかし、素子寸法の微細化に伴い、Al-Si配線には以下に示す問題が生じている⁽⁶⁾。

- (1) コンタクト部へのAl-Si配線中のSi析出によるコンタクト抵抗の増加。
- (2) 析出Siによるコンタクト部でのエレクトロマイグレーション不良の発生。
- (3) 配線部のSi析出による配線抵抗の増加、またはSi析出が原因と考えられる配線のオープン不良⁽⁷⁾。

これらAl-Si配線の信頼性低下をもたらす不良は、VLSI微細配線においては特に大きな問題であり、早急な解決が望まれている。

これに対してAl-Si配線中のSi含有率を下げるか、純Al化するなどの対策が必要であるが、その場合にはAlスパイクによる接合部破壊対策を施す事が必要となる。その例として、Al配線と拡散層Siとの間にバリアメタルを設けてAlとSiとの相互拡散を防止してコンタクト部での信頼性を上げる方法がある。例えば、スパッタ法で形成したTiW、TiN、Ta₂Nなどが今まで多く検討されている⁽⁸⁾。本研究では3.1節において各種バリアメタルを検討した結果、TiNが最もバリア性に優れている結論を得た。

しかしながら、高アスペクト比の微細コンタクトの場合、バリア膜のステップカバレッジ不良が実プロセス上では大きな問題点となる。本報告では本質的にステップカバレッジに優れているCVD法で形成したW膜をバリアメタルとして用い、そのコンタクト特性について検討した結果を述べる。CVD-W膜には以下の特徴がある。

- (a) コンタクト部のみに選択的に形成できるため新たな配線加工技術を必要としない。
- (b) 基板Siと反応(還元反応)してW膜が成長することから、W/Si界面にSiの自然酸化膜が無くクリーンなため低コンタクト抵抗が得られる。
- (c) asdepoで低抵抗のW膜が得られる(例:~1Ω/□、100nm膜厚時)。

以上のCVD-W膜特性を利用することにより、前述のコンタクト部で生じる問題点を解決できる可能性がある。実際に今回の評価でCVD-Wをコンタクトバリアメタルとして使用した場合、Al-Si配線で発生した問題点のほとんどを解決できる見通しを得たので以下に報告する。

3. 2. 1 実験方法および条件

W膜のCVD法による成膜技術は、WF₆ガスと基板Siとの反応によるSi還元反応と、WF₆とH₂ガスとの反応によるH₂還元反応の2方法がある。今回の実験はWF₆-ArキャリアーガスによるSiの還元反応によりW膜を選択的にコンタクト部に形成した。この場合の反応は、



の総括反応式で表される。このように基板Siとの反応を利用しているため、コンタクト部にのみW膜が形成でき、後のプロセスで不要なW膜をエッチング除去する必要が無いのでプロセスが簡略化できる利点がある。一方、表面反応を利用していることから、表面状態に敏感で、汚染、粒子等が表面に付着している場合には、それを核としてW膜が成長してしまうので表面処理に注意する必要がある。

W膜の堆積量は基板温度、WF₆流量（分圧）、トータル圧力、成長時間およびSi表面の不純物の種類とその濃度に依存する。今回の評価に使用したCVD-W膜の標準的な形成条件を表3-2に示す。なお、一部の実験においてはWF₆/Ar → WF₆/H₂という2ステップデポによるCVD-W膜も使用したので、その条件も併せて示す。なお、使用したW膜形成装置はホットウォールタイプのLPCVD炉である。CVD-W膜デポ前後におけるプロセスフローを図3-13に示す。W膜形成後、その上にAl-Si膜を形成する場合には、W膜とAlとの接触抵抗を下げる目的で、W表面に形成されているWの自然酸化膜を除去するためにArスパッタエッチングを実施している。しかしながら、スパッタエッチング無しでも十分低いコンタクト抵抗が得られており、このスパッタエッチングは必ずしも必要なプロセスではない。なお、本研究で言及するコンタクト特性の評価項目および評価方法と実験パラメータをまとめて表3-3に示す。

表 3-2 CVD-W膜形成条件。

膜形成パラメータ	1 step deposition	2 step deposition
反応系 (反応ガス)	$WF_6 + Ar$	$WF_6 + Ar \rightarrow WF_6 + H_2$
ガス流量	WF_6 1 cc/min Ar 200 cc/min	WF_6 1 cc/min \rightarrow WF_6 1 cc/min Ar 200 cc/min H_2 200 cc/min
膜形成時の真空度	0.015 Torr	0.015 Torr
基板温度	500℃	500℃
膜形成時間	3-5 min	2 min \rightarrow 30 min
膜厚	15-20 nm	~40 nm
膜比抵抗	~10 $\mu\Omega$ cm	~10 $\mu\Omega$ cm

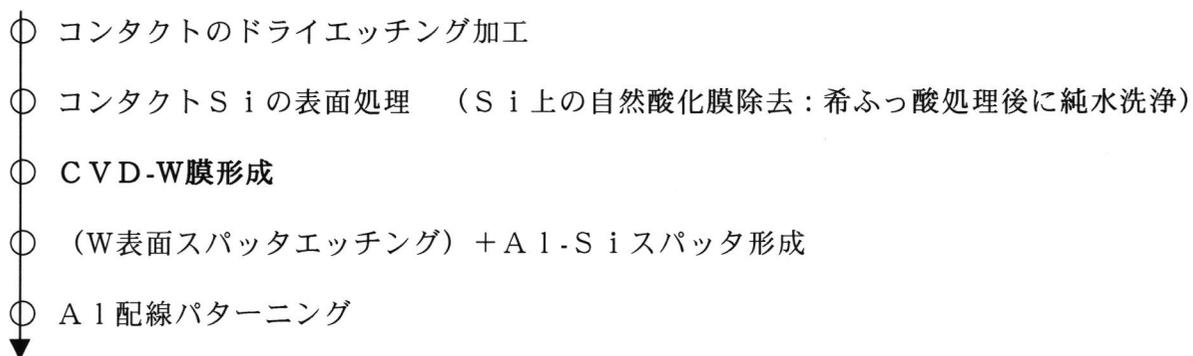


図 3-13 CVD-W膜形成前後のプロセスフロー。

表3-3 Al/CVD-W/Siコンタクト特性の評価内容。

評価項目	評価方法	実験条件
コンタクト抵抗 オーミック特性	3端子法 (0.1V印加) コンタクト径 0.9-2.0μm角	・n ⁺ (As ⁺ インプラ) 下地・p ⁺ (B ⁺ インプラ) ・poly Si (P拡散) Si拡散層不純物濃度(cm ⁻³) n ⁺ 6×10 ¹⁹ -6×10 ²⁰ p ⁺ 4×10 ¹⁹ -6×10 ²⁰
コンタクト部のSi析出	SEMによるSi析出観察 コンタクト抵抗増加	熱処理温度・時間 450℃、15-60min コンタクト径 0.9-2.0μm
バリア特性	200μm角拡散層 5V印加による逆方向リーク 電流	拡散接合深さ X _j =0.1、0.15、0.2μm 熱処理温度 450、500、550℃ Al材料 純Al、Al-Si _{1%}
バリアハイト	I-V特性 200μm角電極	下地Si基板 P(100) 18-25Ωcm N(100) 4-6Ωcm
界面状態 界面反応	AES分析 X線回折	熱処理温度 450、500、550℃
[コンタクト-配線]構造 通電テスト	定電流通電テストによる抵抗 変化チェック	試験温度 200℃ 電流密度 5×10 ⁵ A/cm ²

3. 2. 2 実験結果および考察

3. 2. 2. 1 CVD-W膜によるコンタクト特性の改善効果

(a) Si析出の抑制効果

図3-14は0.9 μm 角の微小なコンタクトのコンタクト抵抗値の分布がシンター時間によってどのように変化するか示したヒストグラムである。Al-Si/Siの場合、シンター時間の増加に伴いコンタクト抵抗値は増大し、高抵抗になると同時にばらつきが大きくなっている。一方、Al-Si/CVD-W/Siコンタクト構造ではコンタクト抵抗値の分布にほとんど変化が無く安定している。450°C 30分のシンター後のコンタクト部分でのSi析出状況を示すSEM像を図3-15に示す。サンプルはAl-Si配線をリン酸で選択的にエッチング除去してから観察した。従来のAl-Si/Siコンタクトではコンタクト部を大部分覆うようにSi析出が認められる。これに対してAl-Si/CVD-W/Siコンタクトの場合、析出Si (SEM像中の小さな輝点)は50~100 nm粒径でコンタクト内に均一に分散している。

以上の結果から、CVD-W上と基板Si上とではAl-Si中のSi析出状況が異なり、CVD-W上では析出Siは小さく分散したままで大きく成長する事が無いこと、従ってシンター時間を長くしてもコンタクト抵抗増大不良がCVD-Wコンタクトでは生じない事が明らかになった。

(b) コンタクト抵抗のサイズ依存性

コンタクトサイズの微細化に伴い、必然的にコンタクト抵抗値はコンタクト面積に逆比例して増大していく。したがって、微小径のコンタクトではコンタクト抵抗値とそのばらつきを小さく抑制することが重要となる。図3-16はコンタクト抵抗値のコンタクト径依存性を示したものである。Si析出の効果をできるだけ抑制するために、熱処理時間は450°C、15分と短くしている。従来のAl-Si配線コンタクトの場合、1.5 μm 角から1.2 μm 角への縮小化に伴うコンタクト抵抗値の増大傾向が大きく、特に n^+ の場合に著しい。一方、CVD-Wコンタクトではコンタクト抵抗値の増加傾向が小さく、 n^+ 、 p^+ の両者に対して同程度である。以上の結果、CVD-Wバリア膜をコンタクトに採用することによってサブミクロン径の微小なコンタクトに対して、従来のAl-Si配線コンタクトでは達成できないばらつきの小さな低抵抗コンタクトを実現できる見通しを得た。

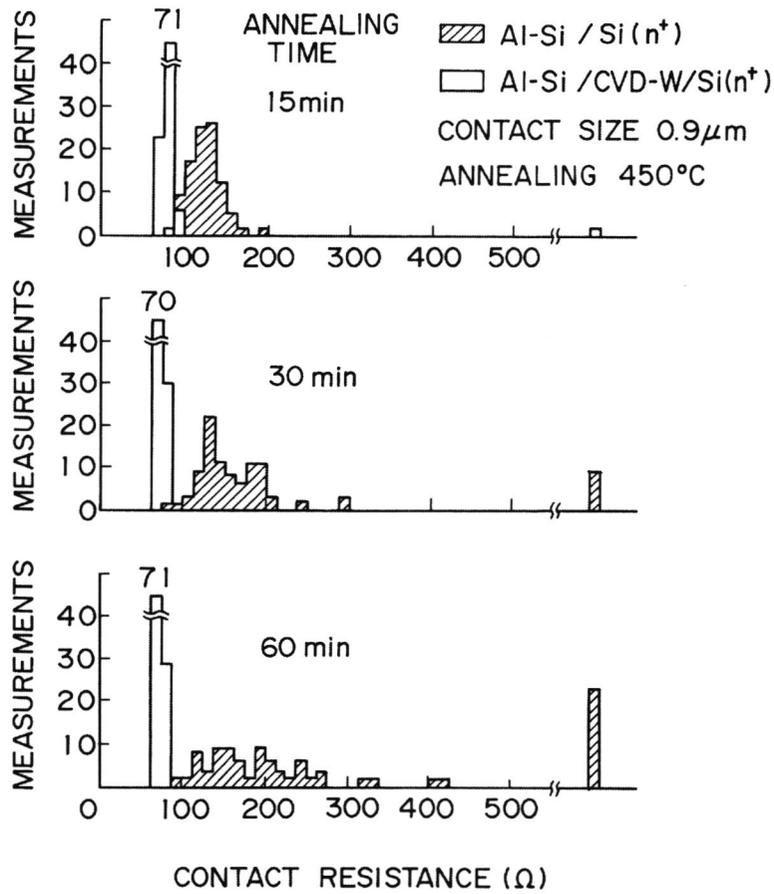


図3-14 0.9 μm 角コンタクト抵抗値分布の熱処理時間依存性。

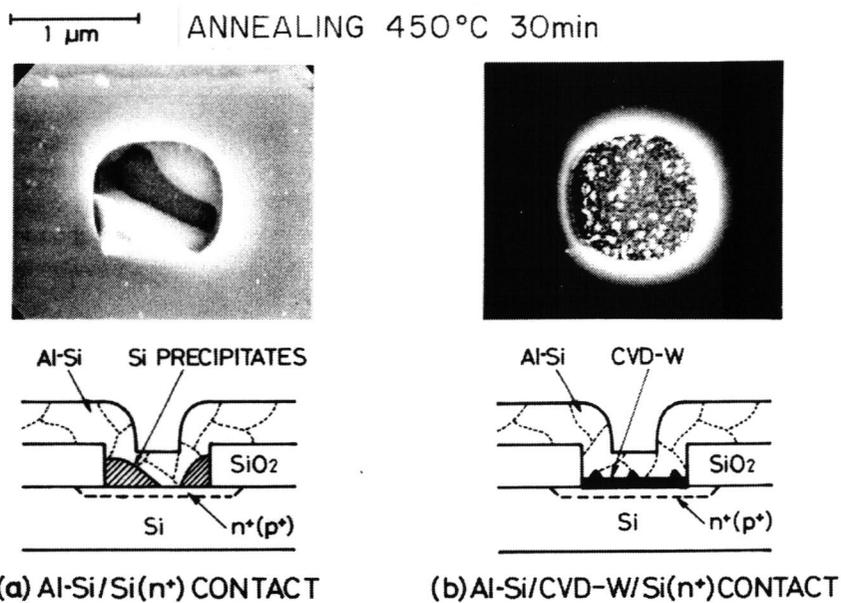


図3-15 コンタクト底部でのAl-Si配線中のSi析出状況(SEM像とモデル図)。

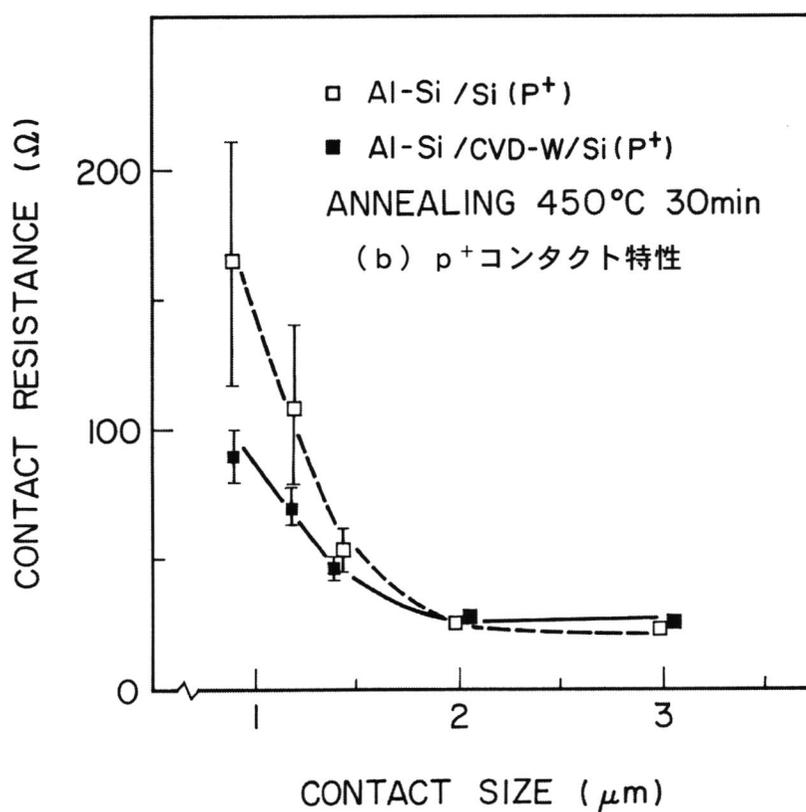
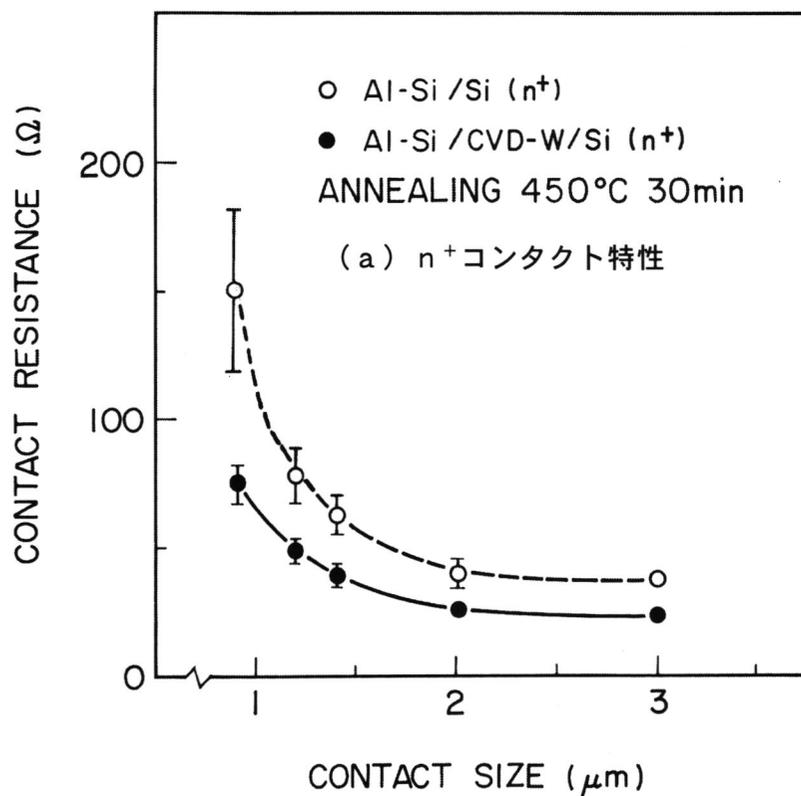


図3-16 n^+ 、および p^+ コンタクト抵抗値のコンタクトサイズ依存性。

(c) リンドープトポリSiとのコンタクト

LSI素子においてpoly Siに対してもバリアメタルを使用して低抵抗コンタクトを得る必要がある。図3-17にポリSi（リンドープト、400nm膜厚、 $\rho_s \sim 21.5 \Omega/\square$ ）に対するコンタクト抵抗を従来のAl-SiとCVD-Wについての比較を示す。n⁺拡散層に対するコンタクト同様、CVD-Wを設けることでコンタクト抵抗を大幅に低減できている。特にコンタクト径が小さいほどコンタクト抵抗の低減効果が大きく、1.2 μ m角コンタクトではAl-Siコンタクトの1/3以下のコンタクト抵抗値を示している。

3. 2. 2. 2 コンタクト特性の表面不純物濃度依存性

バリアメタルが満たすべき重要な基本条件の一つは、基板Siに対して低抵抗でオーミックなコンタクト特性が得られることである。従来のAl-Si配線およびCVD-Wをバリアメタルとして使用した場合について、n⁺、p⁺に対するコンタクト抵抗率の表面不純物濃度依存性を図3-18に示す。これらのデータは、n⁺はAs⁺イオン注入、p⁺はB⁺イオン注入で形成した拡散層に対して、1.2 μ m角コンタクト部の450℃、15分、フォーミングガス中熱処理後に測定したコンタクト抵抗値をもとにグラフ化したものである。n⁺に対してCVD-Wは従来のAl-Siよりもかなり低いコンタクト抵抗値を示している。特に表面不純物濃度が低いほど両者の差が顕著である。抵抗値のばらつきはAl-Siの場合、低い不純物濃度になるほど大きくなるが、CVD-Wでは低不純物濃度領域でもコンタクト抵抗値のばらつきは小さい。一方、p⁺の場合はn⁺と異なる傾向を示し、CVD-WとAl-Siとはほぼ同じコンタクト抵抗値を示している。CVD-Wがn⁺で示した従来のAl-Siコンタクトに対するコンタクト抵抗値の低減効果がp⁺に対しては無い。なお、p⁺に対するコンタクト抵抗値のこのような結果は、Saraswatのグループが発表したCVD-W膜のコンタクト特性⁽⁹⁾とほぼ同じであった。

次にコンタクトのオーミック特性の評価結果を示す。図3-19(a), (b)は2個のコンタクトチェーン部をカーブトレーサで測定したI-V特性である。n⁺コンタクトの場合、Al-Siに比較してCVD-Wはかなり低い表面濃度までオーミック性を保持している。一方、p⁺コンタクトではAl-Siについてはn⁺と異なって低い表面濃度でもオーミック性を失っていない。CVD-Wでは低い表面濃度で若干オーミック性を失いかけて

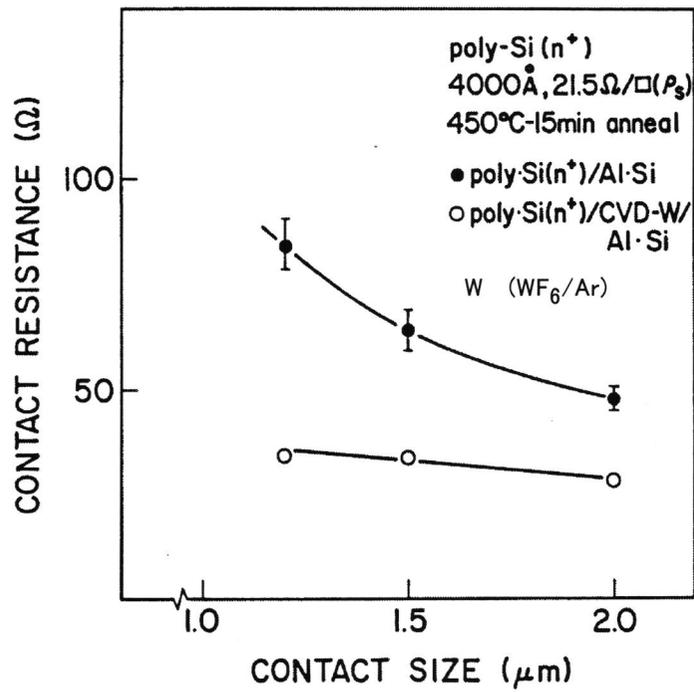


図3-17 りんドーパポリSiに対するコンタクト抵抗値のコンタクトサイズ依存性。

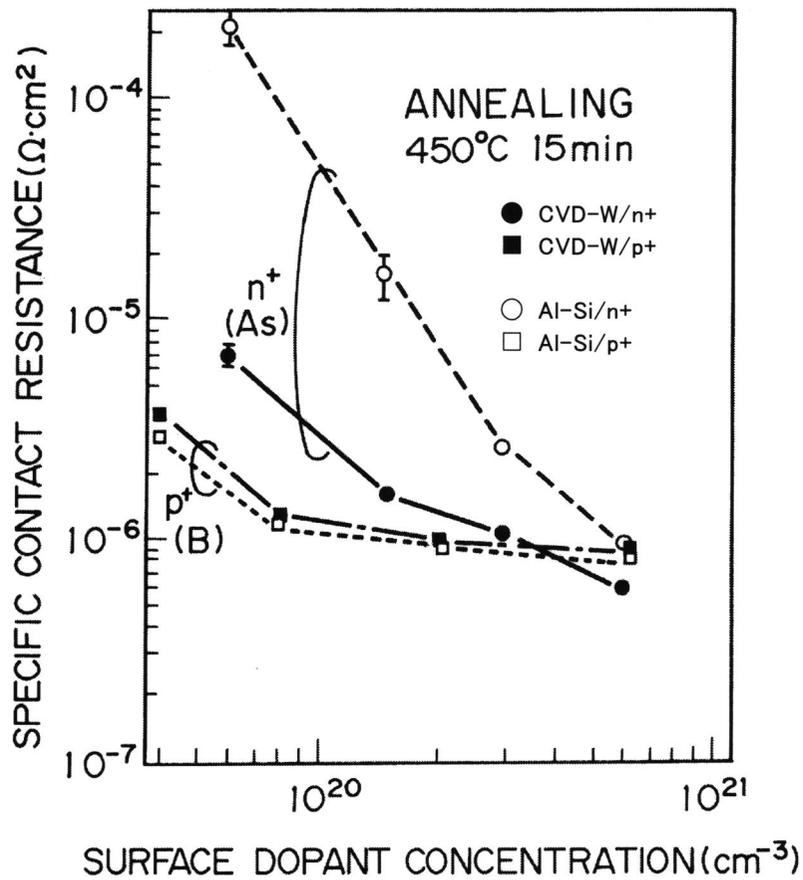
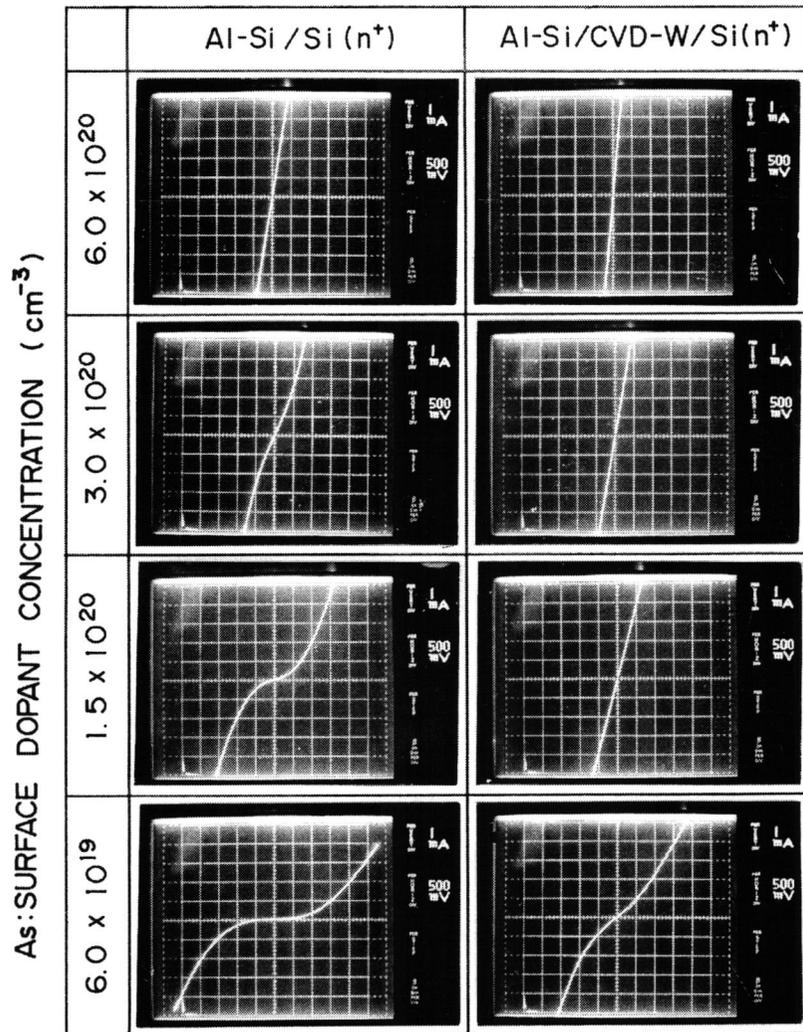


図3-18 1. 2 μm角コンタクトにおけるコンタクト抵抗値の表面濃度依存性。

(a) n^+ コンタクト I-V特性



(b) p^+ コンタクト I-V特性

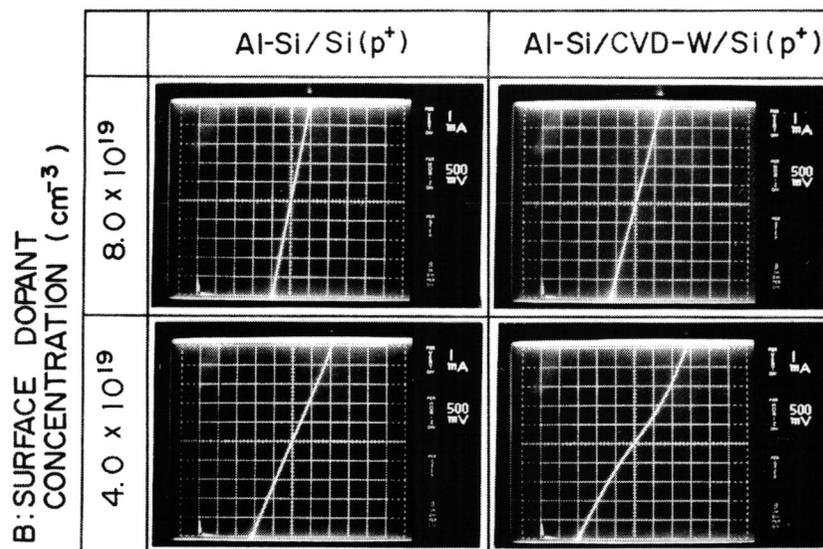


図3-19 n^+ および p^+ コンタクトにおけるI-V特性の不純物濃度依存性。

いるが、その程度はAl-Si/n⁺の場合ほどのオーミック性損失ではない。

以上の結果から、(a) 従来のAl-Siコンタクトではp⁺（ボロン）に対して特に大きな問題は無いが、n⁺に対してはコンタクト抵抗値およびオーミック性が問題となること、(b) CVD-WをバリアメタルとしてAl-Si配線と基板Siとの間に形成することでn⁺に対するコンタクト抵抗値を大幅に低減でき、オーミック性も改善できること、

(c) p⁺に対してもCVD-WはAl-Siと同程度のコンタクト特性を得られること、これらを確認した。従って総合的に判断すると、CVD-WはAl-Siに比較してn⁺、p⁺の両者に対して不純物濃度が低い場合でも、低抵抗オーミックコンタクトを得ることができることから優れたバリアメタルであると結論できる。

3. 2. 2. 3 純Al膜に対するバリア特性

純Al配線に対するCVD-Wの拡散バリア特性を評価した結果を図3-20に示す。CVD-W上の配線材料として純AlとAl-Si_{1%}の2種について、X_j=0.15、0.20 μmのn⁺拡散層に対して450、500、550℃で熱処理した後の接合リーク電流の分布状況である。配線材料がAl-Si_{1%}の場合、X_j=0.15 μm、550℃、30分の熱処理後でも接合リーク増大不良が発生していない。一方、純Alの場合には500℃、30分熱処理では不良が発生していないが、550℃、30分熱処理ではX_j=0.15、0.2 μmの両者ともに不良が発生している。純Al/CVD-W/n⁺構造での550℃熱処理による接合リーク不良発生の原因を調査する目的で、純Al(200nm)/CVD-W(70nm)/基板Si積層膜を熱処理して界面反応を評価した。図3-21はX線回折法で界面反応を評価した結果である。500℃以下の熱処理ではAlとW、WとSiなどの界面反応は生じていないが、550℃ではWSi₂の回折ピークが出現していることから、CVD-Wと基板Siとの間でシリサイド界面反応が発生していることがわかる。550℃での接合リーク不良は上記シリサイド反応が原因になっていると考えられる。

3. 2. 2. 4 コンタクト部を含む配線の通電ストレス試験

コンタクト部においてはAl配線のカバレッジ不良、Si析出によるコンタクト抵抗増大など信頼性上の問題点が多く存在する。本研究ではコンタクト部を含む配線の定電流通電テストによってコンタクト部の信頼性を検討した。図3-22は2個のコンタクトチ

エーンに200℃雰囲気中で定電流 ($5 \times 10^5 \text{ A/cm}^2$: コンタクト面積で規格化した電流密度) を印加しながら端子A-B間の抵抗変化をテスト時間経過にしたがってプロットしたものである。従来のAl-Siコンタクトの場合、テスト時間の増加に従い抵抗値が増大している。一方、CVD-Wコンタクトでは抵抗値は一定でほとんど変動が無い。上記テストはAl-Si、CVD-W各5個のサンプルについて実施し、結果の代表的なものを図3-22に示したが、他のサンプルにおいても同じ抵抗値変動を示した。さらに500時間の通電テスト終了後にコンタクト部の拡散接合リークをチェックしたところ、Al-Siコンタクトでは接合リーク不良が発生していたが、CVD-Wコンタクトではそのような不良発生が認められなかった。この結果から、コンタクト底部に薄いCVD-Wバリアメタル層を設けるだけで、コンタクト部でのAl-Si配線のカバレッジはほとんど解決されていないにもかかわらず、コンタクト部の信頼性を非常に向上できることがわかる。

CVD-Wコンタクトは、従来のAl-Siコンタクトと比較して非常に優れたコンタクト特性を示すことが実証された。以下にCVD-Wコンタクト特性が優れている理由について考察する。Al-Si中のSi析出によるコンタクト抵抗の増大不良がCVD-Wではなぜ生じないのであろうか。Al-Siの場合、Al-Si中のSiはフリーな状態で存在し、Al中のSi拡散係数も大きいことから、基板Si上(コンタクト部)に固相エピタキシャル成長することが知られている⁽¹⁰⁾。このように析出したSiは非常に大きく成長し易く、実際に2.0 μm 角の大きなコンタクト部でも長時間の熱処理により成長し、コンタクト部を全面Siが覆い尽くしてしまうほどである。この現象は150℃の低温でも事情は同じである。

CVD-Wの場合、Al-Si中のSiは同様にCVD-W上に析出する。Al-Siと異なり、格子定数の異なる(Si: 5.43 Å, W: 3.16 Å)異種材料の上にSiが析出するため、また表面ラフネスのため固相エピタキシャル成長しにくいと考えられる。さらにCVD-W膜は多結晶膜で表面には粒界が多数存在していることから、Si析出に際して核形成の場所を多く提供でき、析出Siが分散する。以上の理由によりCVD-W上ではAl-Si中のSiは粒子サイズが小さく、分散して析出すると考えられる。

次にコンタクト抵抗値のコンタクト径依存性について考える。Al-Siコンタクトではコンタクト径の縮小化に伴うコンタクト抵抗増加の傾向が著しい。CVD-Wではコンタ

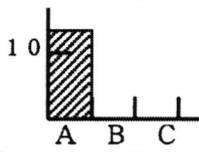
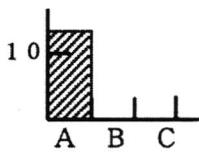
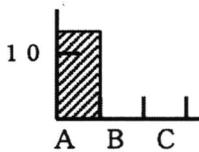
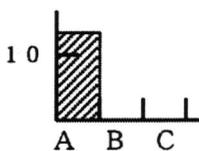
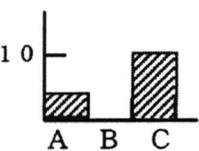
電極構造	Xj (μm)	450℃	500℃	550℃
Al-Si/W/n ⁺ (0.8μm/40nm)	0.15		←	←
	0.20		←	←
Pure-Al/W/n ⁺ (0.8μm/40nm)	0.15		←	
	0.20		←	
<ul style="list-style-type: none"> ・測定数 13サンプル ・測定条件 5V印加、200μm角 接合面積 ・30分熱処理 ・接合リーク電流 A: $\leq 10^{-12}$A <li style="padding-left: 2em;">B: $10^{-11} - 10^{-10}$A <li style="padding-left: 2em;">C: $\geq 10^{-9}$A 				

図3-20 CVD-Wバリアメタルにおいて配線材料がPure-AlとAl-Siの場合について、接合深さ(Xj)と熱処理温度を変えた場合の接合リーク電流測定によるバリア性比較。

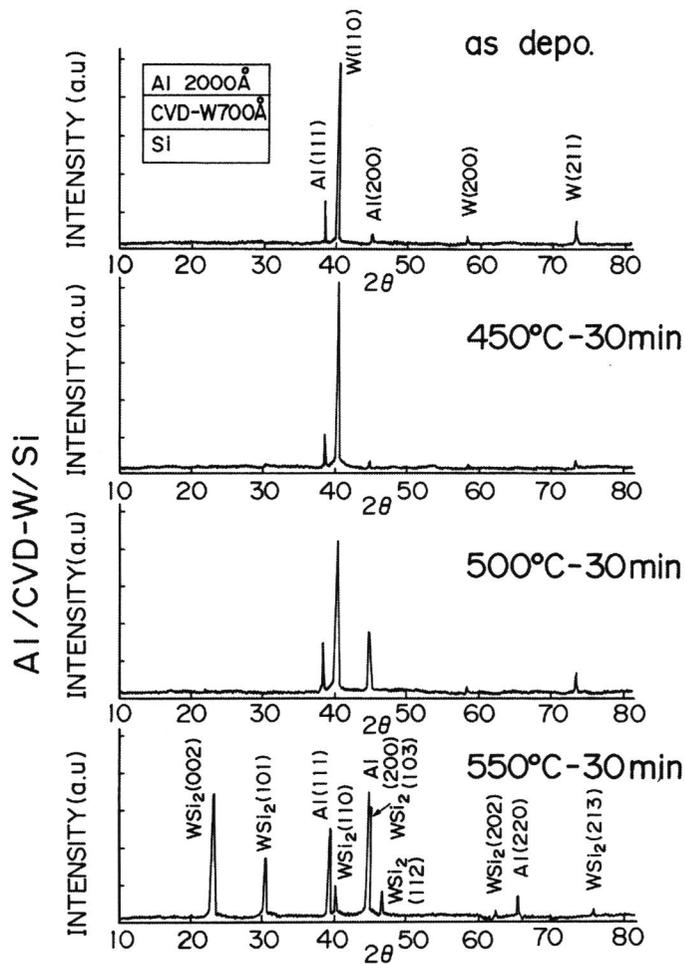


図3-21 pure-Al/CVD-W/基板Si構造の熱処理後の界面反応(XRD評価)。

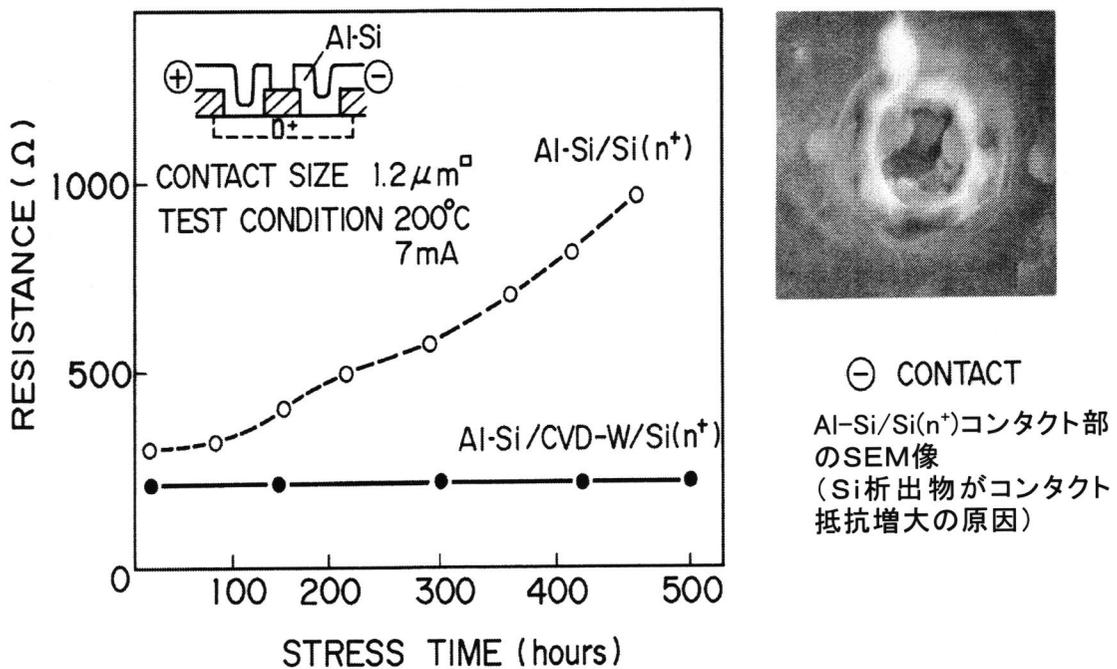


図3-22 コンタクトチェーン部への定電流通電試験による抵抗の時間変化。

クト径の縮小化に伴う抵抗値の増大程度が小さい。Al/Siコンタクトの場合、Si上には必ず自然酸化膜が存在することは周知の事実である。コンタクトサイズが小さくなるほど、希HFによる洗浄後の水切れが悪くなり自然酸化膜のコンタクト内で占める面積が大きくなると考えられる。従って微小なコンタクトほど抵抗が高くなりやすい。それに加えてAl-Si中のSi析出もコンタクト抵抗増大の原因になっている。すなわち、コンタクト径が小さいほど、析出Siによる抵抗増加の影響が大きいからである。CVD-Wバリアメタルの場合、図3-23のオージェ分析の結果から明らかなようにCVD-W/Si界面にはSiの自然酸化膜が無く清浄な状態である。これは前述したようにSiとすこし反応してCVD-W膜が成長するからである。このようなCVD-Wコンタクトの場合、コンタクト抵抗値とコンタクト面積は次式に示す関係を満たすはずである。

$$R_c = \rho_c \times (1/A) \quad (3-2)$$

ここで R_c :コンタクト抵抗値、 ρ_c :コンタクト抵抗率、 A :コンタクト面積

しかし、実際にはコンタクト面積の縮小率に比例して抵抗は増加していない。この原因を明らかにできる原因は不明であるが、おそらくCVD-W/Si界面の微小な凹凸のために実質的なコンタクト面積がコンタクト開口面積とは異なるための考えられる。

Si析出の抑制によるコンタクト抵抗増大防止、微小コンタクト径の低抵抗化など、CVD-Wコンタクトは従来のAl-Siコンタクト不良を大幅に改善できる。しかしながら、コンタクト抵抗値は図3-19にみられるように n^+ ではAl-Siより低抵抗であるが、 p^+ の場合はそうではない。このようなコンタクト抵抗の関係はバリアハイトの測定値から定性的に説明できる。表3-4は実際に測定して得たバリアハイト(ϕ_B)の値と従来の報告例を示したものである。CVD-WとAlの ϕ_B 大小関係は n -Siに対しては $\phi_{Bn}(W) < \phi_{Bn}(Al)$ であり、 p -Siに対しては $\phi_{Bp}(W) > \phi_{Bp}(Al)$ である。一般にコンタクト抵抗値は基板拡散層の不純物濃度と電極金属のバリアハイト(ϕ_{BM})に依存し、不純物濃度(N_D)が 10^{19} cm^{-3} より大きい場合には次式で表される⁽¹¹⁾。

$$R_c \approx \exp\left(\frac{4\pi\sqrt{\epsilon_s}m^*}{h}\left(\frac{\phi_{BM}}{\sqrt{N_D}}\right)\right) \quad (3-3)$$

ここで m^* : effective mass of the charge carrier

h : Plank's constant, ϵ_s : dielectric permittivity of Si

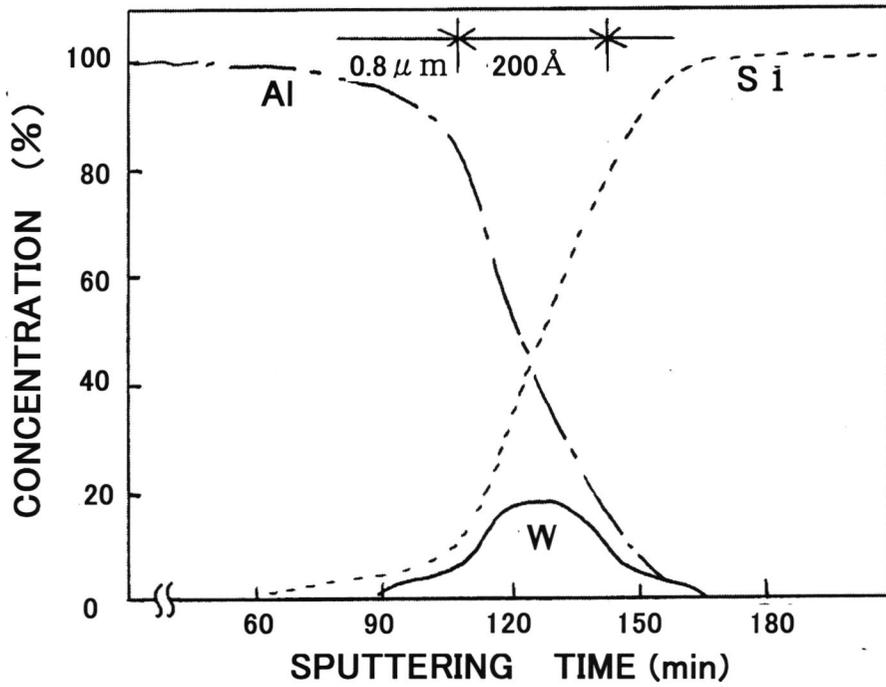


図3-23 Al-Si/CVD-W/基板Siコンタクト構造のAES深さ分析。

表3-4 各種金属のバリアハイト比較表

METAL	ϕ_{Bn} (eV)	ϕ_{BP} (eV)
CVD-W	0.56	0.53
Al-Si _{1%}	0.84	0.30
Al	0.72	0.58
W SPUTTER	0.67	0.45

* S.M.Sze, Physics of Semiconductor Devices, 2nd. ed. Wiley, New York, 1981, P.304

$$\rho_c \approx \exp \left[\frac{4\pi\sqrt{\epsilon_s m^*}}{h} \left(\frac{\phi_B}{\sqrt{N_D}} \right) \right]$$

ρ_c : SPECIFIC CONTACT RESISTANCE

ϵ_s : DIELECTRIC PERMITTIVITY OF SILICON

m^* : EFFECTIVE MASS OF THE CHARGE CARRIER

h : PLANCK'S CONSTANT

ϕ_B : BARRIER HEIGHT

N_D : DOPANT CONCENTRATION

すなわち、 ϕ_{BM} が小さいほどコンタクト抵抗は低くなる。従って、CVD-WとAl-Siとの比較から、

$$n\text{-Siの場合、 } \phi_{Bn}(W) < \phi_{Bn}(Al) \rightarrow R_{cn}(W) < R_{cn}(Al)$$

$$p\text{-Siの場合、 } \phi_{Bp}(W) > \phi_{Bp}(Al) \rightarrow R_{cp}(W) > R_{cp}(Al)$$

のようにCVD-W、Al-Siのn、p-Siに対するコンタクト抵抗値の大小関係が説明できる。

さらにAlはSiに対してp型ドーパントとして作用することが知られており、Al/p-Siコンタクトでは実効的に表面不純物濃度が高くなっている。逆にAl/n-Siでは表面にp-n接合が生じ易いことを意味している。このためにAlではp⁺に対して低い不純物濃度までオーミック性を良く保持し、低抵抗を示す。n⁺に対しては非オーミック性を示し、高抵抗を示す。このような機構もCVD-WとAl-Siとのコンタクト抵抗値の大小関係に併せて寄与している。

最後にCVD-W膜のバリアメタルとしての特性について述べる。バリアメタルとしての条件の一つにAlおよびSiと反応しにくいことがある。CVD-Wの場合、550℃で初めてシリサイド反応を生じており、500℃までは何の界面相互反応を生じない。注目したい点は550℃でもAlとは反応していないことである。この特性は配線材料として純Alを使用することが可能であることを示している。

3. 3 TiNスパッタバリアメタル⁽¹²⁾⁽¹³⁾⁽¹⁴⁾

素子寸法の微細化に伴い、Al-Si (1%)配線には様々な問題が生じてきている。コンタクト部でのSi析出によるコンタクト抵抗の増加、析出Siによるコンタクト部でのエレクトロマイグレーション不良の発生、コンタクト部だけでなく配線部でのSi析出による配線抵抗の増加、オープン不良発生、ノッチの発生等である。これらはその因果関係が、かなり明確に把握されているものとそうでないものがあるが、信頼性低下をもたらすという意味においてLSI配線技術上きわめて重要な問題である。

Si析出による弊害を取り除くには、Al-Si中のSi含有量を可能な限り減らし純Al化することである。しかしこの場合には、SiのAl中への固溶と拡散によるAlスパイク不良の発生を抑えるためAl配線と拡散層Siとの間に拡散バリアメタルの設置が必須となる。もう一つの考え方は、Al-Si配線を使うとして、Siの析出を直接メタル/Si界面に生じさせないことである。コンタクト抵抗等の界面電子特性は、原子尺度の界面状態で決まるが、わずかにAlでドーパされたp型Siの析出は、単にメタル/Si接触界面の面積を小さくするだけでなく、n⁺Si拡散層に対してはP-N接合を形成し、界面電子状態を大きく変化させコンタクト抵抗を増大させる。この場合にも高信頼性バリアメタルの存在はSiとオーミックな接触を保ちつつ、Siの界面への直接の析出を防ぐ必要がある。拡散バリアに要求される一般的条件として、

- (1) 隔離する両物質に対し、熱力学的に安定かつ接着性が大きい。
- (2) 隔離する両物質のバリア膜に対する相互固溶度が小さい。
- (3) 隔離する両物質に対し小さいコンタクト抵抗を持つとともにバリア膜自体大きな電気伝導度、熱伝導度を持つ。
- (4) 熱的および機械的ストレスに強い。

などが挙げられる。これらの条件は互いに矛盾するものであり、理想的なバリア膜は望めないが、物性的に近いものとして遷移金属の窒化物、硼化物、炭化物等がある⁽¹⁵⁾。これらはいずれも比較的大きな電気伝導度、高い融点、低い反応性といった特徴をもつ。形成法としては焼結体ターゲットのスパッタリングや反応性スパッタリングが用いられる。

本研究においては、3.1節でそのAlとSiに対するバリア性が優れていると確認できた反応性スパッタリングによって形成されたTiN膜のバリア膜について、詳細にその特性を評価する。純AlまたはAl-SiとSiを隔離するためにTiNを用い得る場合、

TiNとSiのコンタクトのオーミック性が問題になる。p型 (B^+ , BF_2^+ 注入) Si に対しては非オーミック性、n型 (As注入) は時に非オーミック性を示し、安定したオーミックコンタクトが得られない。その理由としてTiNがSi表面の自然酸化膜を還元できないこと、さらにp型に関しては注入不純物のTiN膜中への外方拡散が考えられる。これらオーミック性については第2章2.2節でW/TiN/基板Si構造の場合、TiN膜形成後に B^+ をTiN/Si界面に注入して、B濃度を高める対策を示した。しかし、Al/TiN/基板Si構造の場合、プロセス上イオン注入工程と活性化高温熱処理を入れることが望まれない。その結果、TiNをバリア膜として用いる以上、TiNとSiとの間にオーミックコンタクトを保証するメタルが必要となる。このメタルとして、Siとの密着性の良さ(自然酸化膜の還元力)、Siとの間の小さなバリアハイト、加工性の良さ等からTiを選択した。従って膜構造は、

- (1) Al/TiN/Ti/Si (2) Al-Si/TiN/Ti/Si

である。

良く知られているように⁽¹¹⁾、AlはTiと速やかに反応して $TiAl_3$ を形成するし、もしさらにSiが存在すれば $Al_5Ti_7Si_{12}$ という三元合金を形成する。この三元合金がSi拡散層を侵食する形で形成されるとき、相互拡散によりピット(Alスパイク)が拡散層に発生し、時に接合破壊に至る。従ってTiNのバリアメタルとしての役割は(1)、(2)でAlとTiの隔離であり、(2)ではさらにSiのコンタクト部への直接析出の防止という二重の意味がある。

TiN膜のバリア特性評価の結果、Ti、TiN、Al (Al-Si) と連続して成膜した場合には、450℃、30分の熱処理に対して、TiN膜はバリア性を有しないが(ジャンクションリークの発生)、TiN成膜後600℃、30分の N_2 アニールを施し、その後Al (Al-Si) を成膜する場合には、TiN膜のバリア性は大きく向上し、450℃、30分の熱処理条件でジャンクションリークの発生も無く、通常のAl-Si/Siコンタクトよりも低いコンタクト抵抗を得ることができた。以下では、成膜後未処理のTiN膜バリア性の欠如がどのような原因で生じ、 N_2 アニールがこういった形でそのバリア性を向上させるのかといった考察と共に両TiN膜のバリア特性について説明する。

3. 3. 1 実験方法および条件

2種の多層膜Al/TiN/SiおよびAl-Si/TiN/Ti/Siは、Si表面の洗浄処理後、TiNに何ら処理を施さない場合はスパッタ装置内で真空を破らずに3種の膜を連続してスパッタ成膜し、TiNに何らかの処理を加える場合はTiN膜への処理後、水洗してAl (Al-Si) を成膜した。膜厚はAl (Al-Si)、TiN、Tiが各々800 nm、100 nm、20 nmである。反応性スパッタTiNの成膜条件とその膜特性を表3-5に簡単にまとめた。

コンタクト特性評価は、 n^+ (As⁺イオン注入、 $X_j = 0.15 - 0.25 \mu\text{m}$)、および p^+ (BF²⁺イオン注入、 $X_j = 0.3 \mu\text{m}$) の拡散層上のコンタクトサイズ1.2-5.0 μm □に対し調べた。またコンタクト特性を理解するため、ベアSi上に2種の構造のブランケット膜を作成し、界面反応をX線回折(XRD)、オージェ電子分光法(AES)、二次イオン質量分析法(SIMS)、ラザフォード後方散乱法(RBS)、X線電子分光法(XPS or ESCA)により調べた。ピットの発生の直接観察には光学顕微鏡、走査型電子顕微鏡を用いた。

3. 3. 2 実験結果および考察

初めに、特別の処理を実施しないスパッタ形成したままのTiN膜のバリア特性について述べる。

3. 3. 2. 1 処理無しTiN膜のバリア特性

TiN膜のバリアメタルとしての有効性をみるために、前記2構造Al-Si/TiN/Ti/SiおよびAl/TiN/Ti/Siについてコンタクト特性を調べた。Al-Si (Al)、TiN、Tiの各膜厚はそれぞれ800 nm、100 nm、20 nmでありスパッタにより成膜された(以下において特に断らない限り各膜厚は同じものとする)。Al-Si/TiN/Ti/ n^+ Si ($X_j = 0.25 \mu\text{m}$ 、コンタクト径40 μm □) に対する450℃、30分熱処理後の結果を図3-24に示す。リーク電流測定の結果、両構造共450℃、30分以上の熱処理条件下でジャンクションリークを引き起こすことが判明した。

この結果を理解するため、ベアSi上に2構造のべた膜を作成し as de po 状態および熱処理(N₂アニール)後の界面反応を調べた。図3-25、図3-26に上記2構

表3-5 反応性スパッタTiN膜の形成条件と膜特性

成膜条件		膜特性	
ガス流量	N ₂ : 20cc/min Ar: 20cc/min	粒径	数nm~数十nm
真空度	3.0 × 10 ⁻¹ Pa	粒界形状	針状
基板加熱	300℃	比抵抗	~100 μΩcm
装置	枚様式スパッタ	耐薬品性	H ₂ O ₂ : × HF、H ₂ SO ₄ : ○

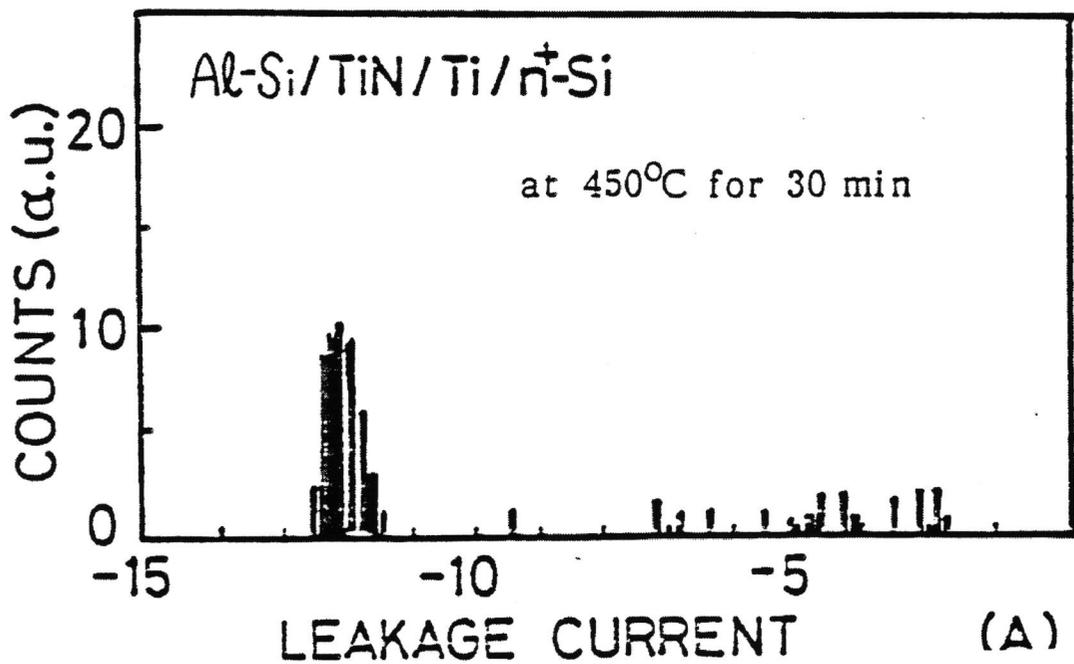


図3-24 Al-Si/TiN/Ti/n⁺Siコンタクト部のリーク電流分布。

造の *a s d e p o* および熱処理後の XRD の結果を示す。Al-Si の場合は Al-Ti-Si 三元合金が、また純 Al の場合は $TiAl_3$ 金属間化合物が 450℃、30 分の熱処理後にすでに生成していることがわかる。さらに純 Al の場合には、500℃、30 分で Al-Ti-Si の三元合金が形成されているのがわかる。基板 Si を隔離するため TiN 膜下に SiO_2 膜を形成した Al/TiN/ SiO_2 /Si、および Al-Si/TiN/ SiO_2 /Si (SiO_2 膜厚 100 nm) 構造でも、450℃、30 分の熱処理でそれぞれ $TiAl_3$ 、 $Al_5Ti_7Si_{12}$ のピークが現れている。600℃、30 分まで他の反応生成物のピークが見られないことから、450℃、30 分での反応は Al および Al-Si と TiN 間に生じたものといえる。さらに Al の場合の 500℃、30 分での三元合金反応は Ti/Si 界面でのシリサイドーション反応をきっかけとして拡散を開始した Si と、TiN 膜中へ反応的に拡散をしている Al との反応、または Al の Si 基板への急速な拡散によるもののどちらかである。

一方、図 3-27 に Al/TiN/Ti/Si 構造膜の熱処理前後の AES による元素の深さ分布を示す。測定サンプルはリン酸で Al 部分のみ取り去ったもので行った。オージェシグナルは、5 keV で加速された Ar によりスパッタされる直径数 mm 領域の中央部直径約 300 μ m から集められており、分解能は約 0.5 at% である。450℃、30 分の熱処理後で Al はすでに Si 基板の近くまで反応的に拡散していることがわかる。*a s d e p o* で見える Ti 層のピークはこの時点で消えており、Ti/Si 界面での相互拡散によるぼやけおよび Al と Ti の反応をうかがわせる。500℃、30 分の熱処理後には、Al は明らかに Si 基板に達しており、三元合金 ($Al_5Ti_7Si_{12}$) 形成に伴うピットが Si 基板上に生じている状況であることがわかる。

450℃、30 分熱処理後における Al の反応性拡散の度合いをより直接的に見るために、サンプルの (Al-Si、Al/TiN/Ti) 部分をエッチオフ後、Si 基板上に形成されたピットを光学顕微鏡および SEM で観察した。光学顕微鏡は広い領域を観るのに適しており、ピットが小さいときにはその周りに同心円状の模様があるため 0.1 μ m サイズまで認識でき有効であった。図 3-28 に Al/TiN/Ti/Si 構造膜の *a s d e p o* および熱処理後の Si 基板面を示す。450℃、30 分の熱処理後、すでに Al が TiN 膜を拡散して通り抜け、基板 Si を侵食する形で三元合金 ($Al_5Ti_7Si_{12}$)

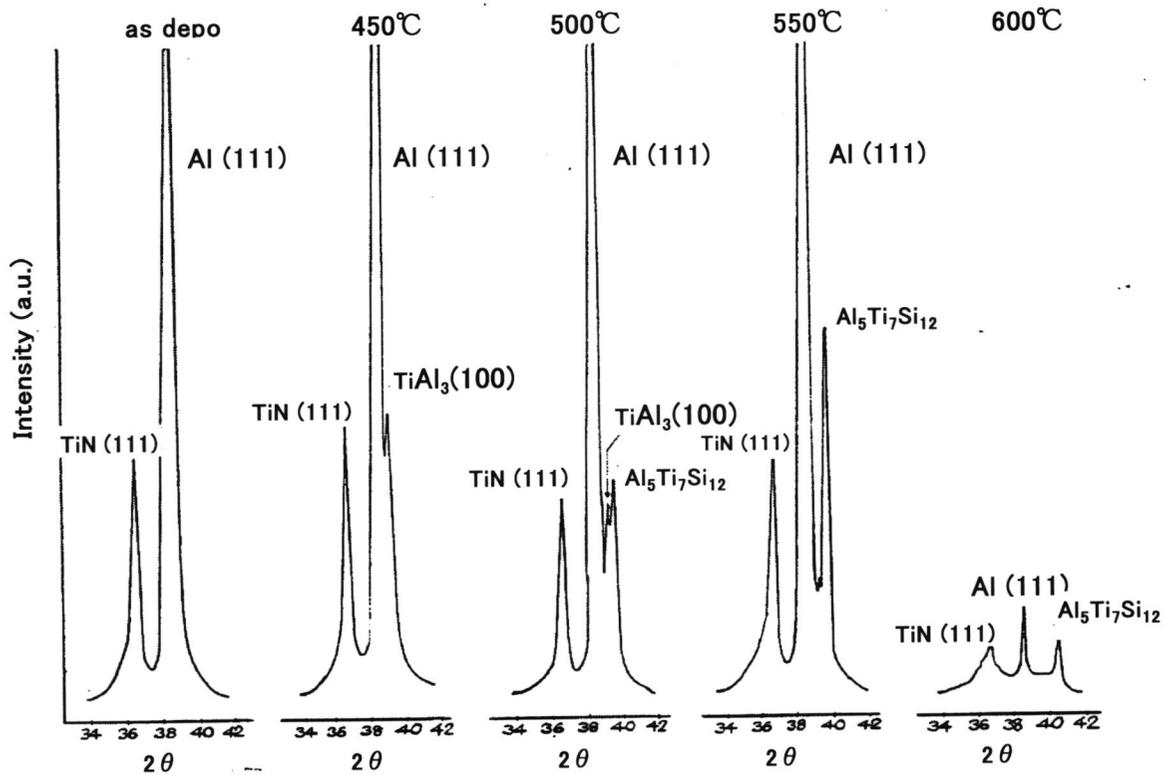


図3-25 pure-Al/TiN/Ti/Si構造の熱処理後のXRD界面反応評価結果。

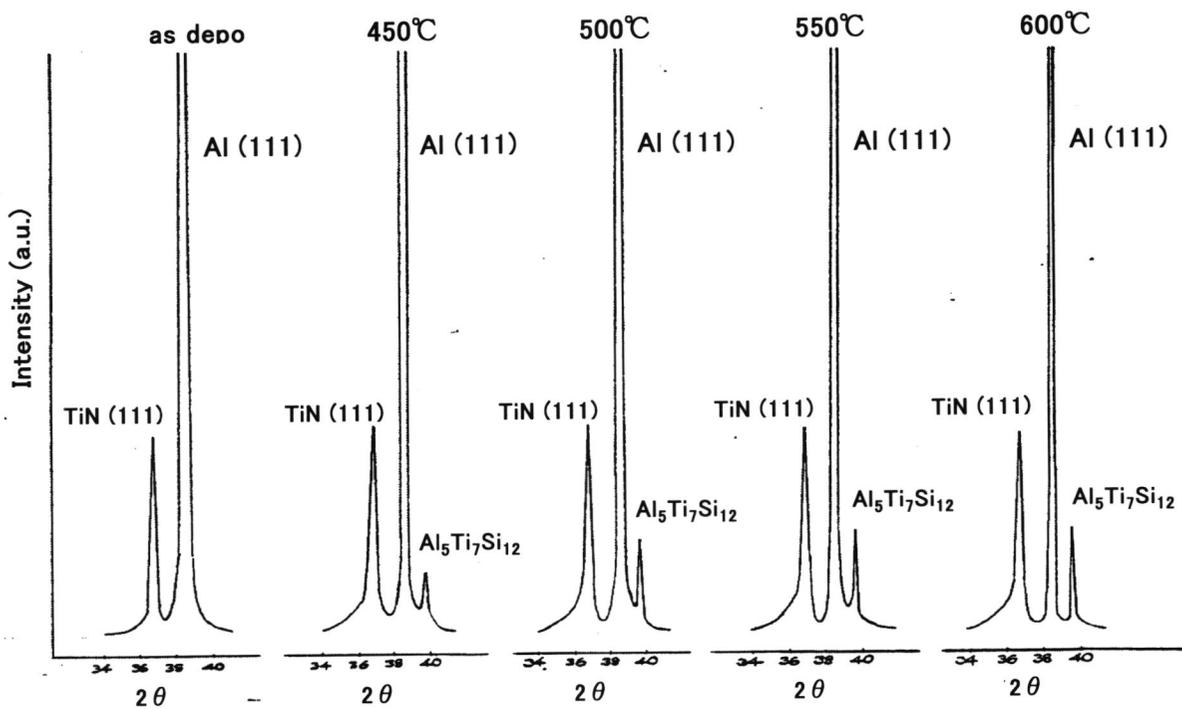


図3-26 Al-Si/TiN/Ti/Si構造の熱処理後のXRD界面反応評価結果。

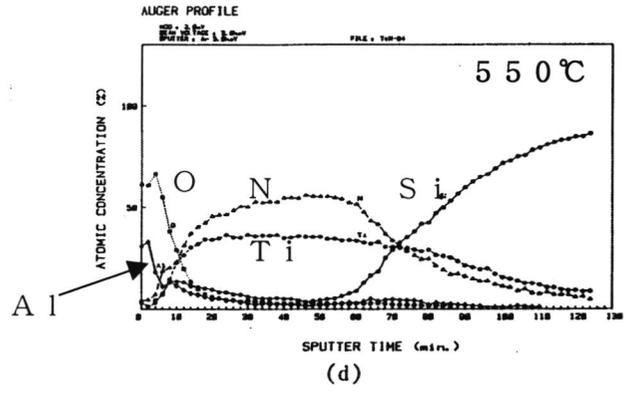
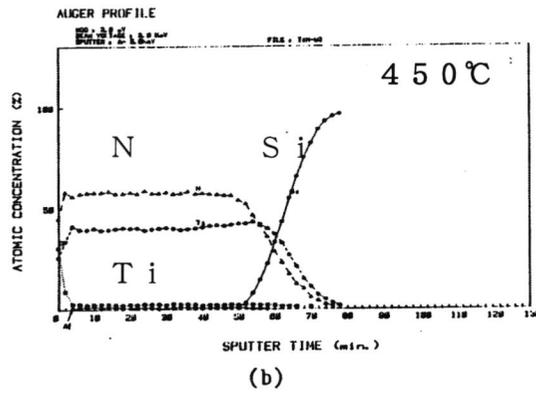
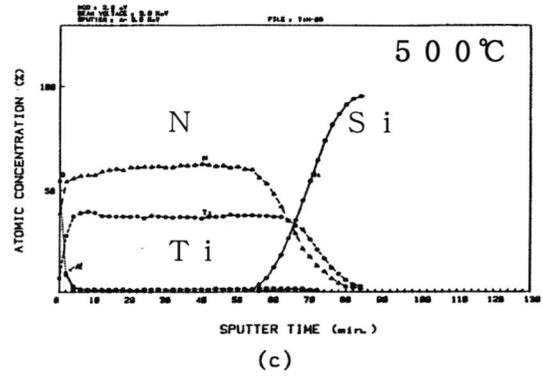
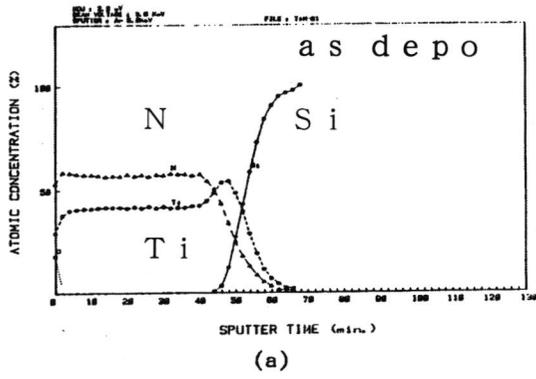


図3-27 (pure-Al) / TiN / Ti / Si 構造の熱処理後のAES深さ分布。

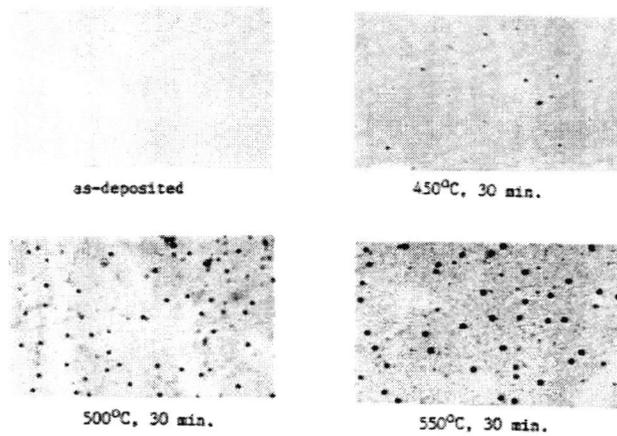


図3-28 (a)

Si 基板上に形成されたAlスパイク (ピット) の光顕像。

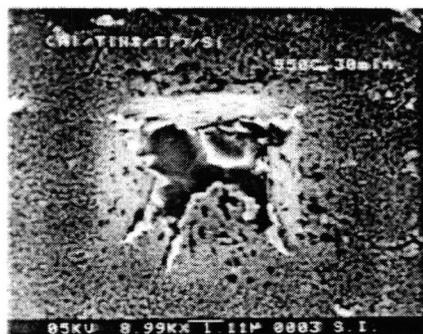


図3-28 (b)

Si 基板上に形成されたAlスパイク (ピット) のSEM像。

を形成している事がわかる。ここで特徴は、熱処理条件が厳しくなっていくにつれピットの密度が単調に増加するのではなく、ある値に近づいていく様に見えることである。この点については、次節で改めて議論する。また、Al-Si/TiN/Ti/Si構造膜のピット発生率はAl/TiN/Ti/Si構造膜に比べ小さい。原因としてAl-Si中のSiのTiN膜上への析出が考えられる。この点に関しても以下でもう一度ふれることにする。

3. 3. 2. 2 処理無しTiN膜のバリア性不完全さの原因

前節でみたように拡散接合リークの発生は、TiN膜がバリア層としての十分な機能を有しないため、プロセス上では比較的低温の450℃熱処理でAlがTiN膜中を反応的に拡散してTiそしてSi基板に達し、基板Siを侵食する形で三元合金が形成される結果である事がわかった。ではそのバリア性欠如の原因は何であろうか。一般的に言って、バリア層の有効性は、その構造的および化学的（反応性）側面に大きく支配される⁽¹⁶⁾ - ⁽²¹⁾。バリア層が金属である限りAlとの反応はある程度低温でも起こり得るであろう。金属間結合は余分の電子を伝導電子の形で合金全体に広げて保持できるため、金属間化合物はかなりの種類の金属にわたって割合容易に形成されるからである。もっとも、そういった反応が極めて緩慢に生じるならば、バリア層は意味を持つであろう。つまり、反応性があっても反応速度が十分遅ければよい訳である。一方、仮にAlとバリア層の反応性が十分小さくても、バリア層が何らかの構造欠陥を有し、Alの十分速やかな拡散を許すならば、そしてAlがバリア層で隔てられている金属やSi基板と激しく反応するならばバリア層はその意味を失うことになる。構造欠陥の近傍では結合状態が弱いから一般に他の物質との反応性が高まる。従って、Alは拡散が速やかに起こる経路に沿って、バリアメタルとある程度の反応を起こしながらバリア層を通り抜けるであろう。

図3-27のAES解析から判断すると、Alの侵入に対しTiNのプロファイルは500℃、30分まではほとんど変化していない。このことは、この程度のTiNとAlが反応し分解されるということが、XRDで検知される程度には起こっていても、Al/TiN界面全体でおこっているのではなく適等に局所的であることを示唆している。反応状況は後者に近いといえる。図3-29はピットの直接観察法で求めた平均ピット密度と熱処理時間（熱処理温度500℃）との関係である。サンプルはAl/TiN/Ti/Si

Si構造のものでTiN膜厚を変えて調べている。TiN膜厚に依らず共通して言えることは、約15分の熱処理でともにあるピット密度に達し、より長い熱処理時間に対してはしばらく一定となることである。この事実はAlの反応性拡散がほぼ均一にTiNを分解しTiAl₃を形成しつつ進行するというよりは、TiN膜におけるAlの速やかな拡散を許す経路の存在を示唆している。さらにこのような経路として、TiNの柱状粒界が考えられるが、粒界間隔は通常数10nmのオーダーである。しかるに、例えばTiN膜厚100nmの場合、ピット密度の飽和値から算出される平均ピット間隔は図3-29の場合、約300μmである。実際にはピット密度の飽和値は成膜時の微妙な条件の違い（多分、下地のTi膜の表面ラフネス）で結構大きく変動し、TiN膜厚100nmに対し、数10μmから数100μmの範囲の値をとる。いずれにしてもこの数値は粒界間隔に比べて非常に大きい。

従って、TiN膜のバリア性欠如を図3-30に示すモデル図で、次のように理解することが可能である。TiN膜にはある種の（多分粒界構造起源の）欠陥線が存在していて、それらはある確率でTiN膜厚にわたって走っている。当然そのような欠陥線は平均の粒界間隔に比べて大きな間隔で存在するであろう、さらにTiN膜厚やTiN成膜時の微妙な下地条件等に極めて敏感であろう。本来このような欠陥線に沿う1原子あたりのエネルギーは数eVのオーダーであるから、自分自身で閉じてでもない限り膜の両端でピン止めされた形で安定に存在し、今問題にしている熱処理温度程度では消滅し得ないであろう。結局このような欠陥線は熱的に励起されたAl原子に対し、通常の粒界拡散よりもずっと速やかな拡散経路となり得る。さらにこのような欠陥部は、TiとNとの結合が弱いと考えられるから、Alは反応を起こしやすいTiとある程度結合し、TiAl_x（x = 1 - 3）を形成しつつ、反応的拡散をするものと思われる。

Al-Si/TiN/Ti/SiとAl/TiN/Ti/Si両構造でのAlの反応性拡散の度合いには若干の差があるのは、前者ではSiがTiN膜表面の、特に欠陥部に析出しやすく、Alの拡散が妨げられていることに依るものと考えられる。

3. 3. 2. 3 TiN膜のバリア性向上対策

前節での理解に基づけば、バリア性を向上させる一つの方法は、酸素で拡散経路を塞ぐことである（図3-30）。こういった対策は“stuffed barrier”としてすでに知られて

いる⁽¹⁵⁾。酸素や窒素のような不純物を拡散経路に沿って偏析させ、低温で生じる速い拡散を抑制するというものである。スタフバリアは大変効果的と思われるし、その手法も簡便に思えるが、どの不純物がどの程度の量でバリア性向上に本質的に効いてくるかが必ずしも明らかでない。そこで、本研究ではAl-Si (Al) / TiN / Ti / Si 構造のブランケット膜でTiNに対し次のような方策を試みた。

TiN成膜後に、

- a) 大気にさらす
- b) 水洗する
- c) O₂プラズマ雰囲気さらす
- d) N₂アニールをする
- e) スパッタ装置内でO₂アニール、またはN₂アニールをする

これらの中で安定してバリア性が向上したのは、横型拡散炉でのN₂アニール(600℃、30分)であった。以下でN₂アニール処理したTiN膜をTiN*で表すことにする。図3-31, 3-32にAl / TiN* / Ti / Si および Al-Si / TiN* / Ti / Si 両構造のXRDの結果を示す。図3-25, 3-26との比較からTiN膜の反応性拡散に対するバリア性が大きく向上した事がわかる。

N₂アニールによる処理でTiN膜質がどのように変化したかをAES解析で調べた(図3-33 a-d, 図3-34 a-d)。図3-33 aと図3-34 aを比較してみると、TiN*膜ではその膜中にすでに酸素が入り込んでいる。N₂アニール処理前のTiN膜には酸素が検出されていないから。この酸素は外部から供給されたものである。熱処理炉中への試料導入時に混入したとも考えられる。一方、窒素そのものによる大きな差異(例えばTiとNの比)は図3-33と図3-34の間には無いようである。ESCA(XPS)も有意差のあるケミカルシフトを示さなかった。これらの事実から考えて、TiN膜中のTiリッチな部分の局所的存在によるバリア性欠如のモデルを全く否定することはできないが、N₂アニールによる効果は主としてN₂雰囲気中に混入したO₂が重要な役割を果たしているように思われる。傍証として、O₂混入を抑えた真空アニールではTiNのバリア性は余り向上しない事が確認されている。結果的には、TiN*は600℃、30分程度のアニールまでほぼ完璧にAlの反応性拡散を抑制している。この実験事実からバリア性の向上は次のように説明できる。TiN / Ti / Si が適度に微量のO₂が

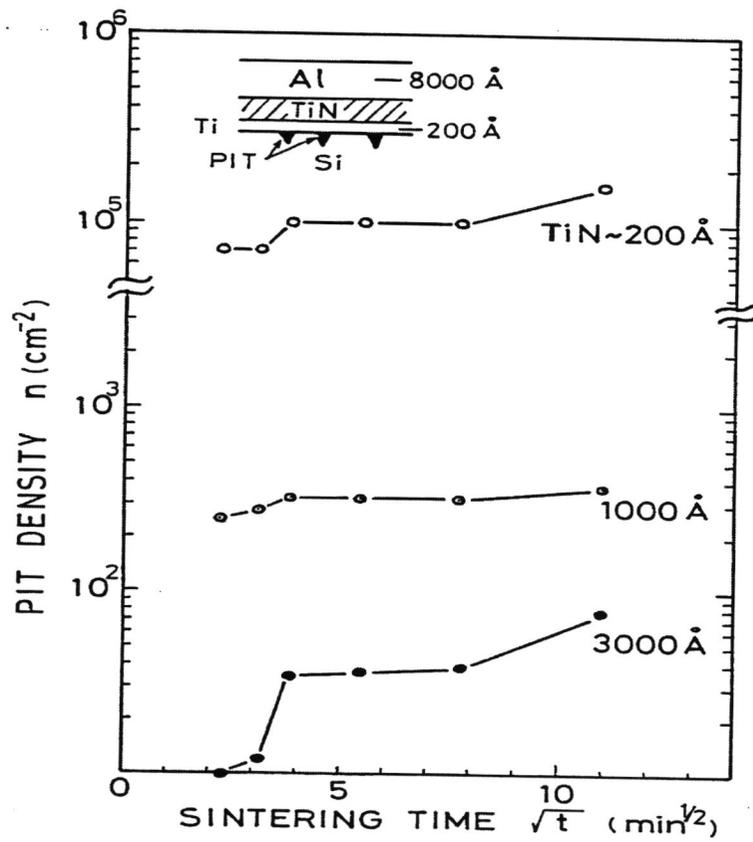


図3-29 各種TiN膜厚に対する生成Alピット平均密度の熱処理時間依存性。

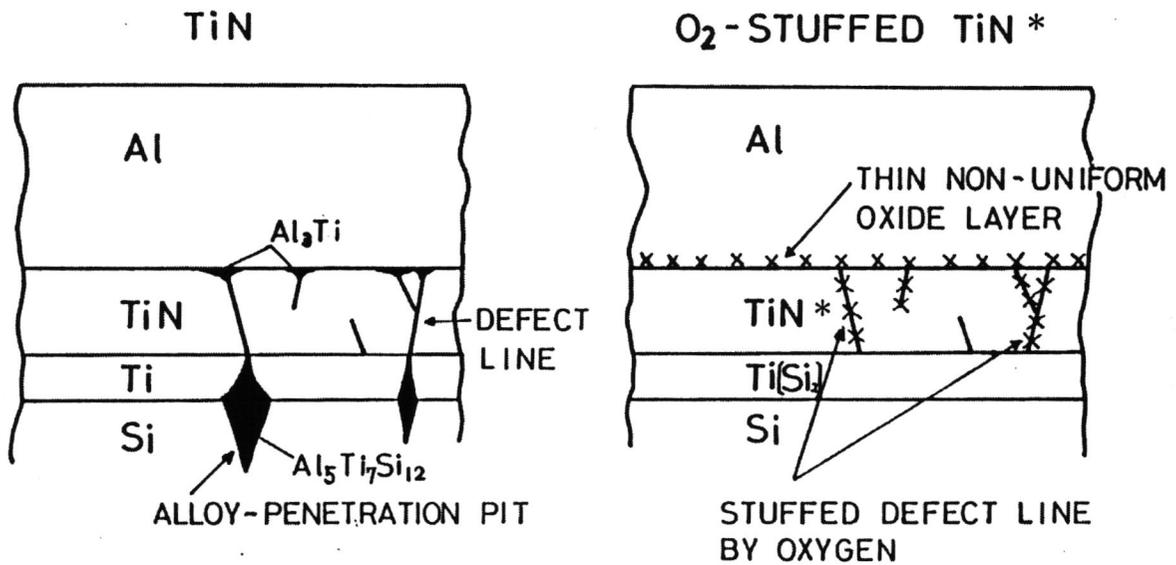


図3-30 未処理TiNと酸素スタフットTiN*のバリア性モデル図。

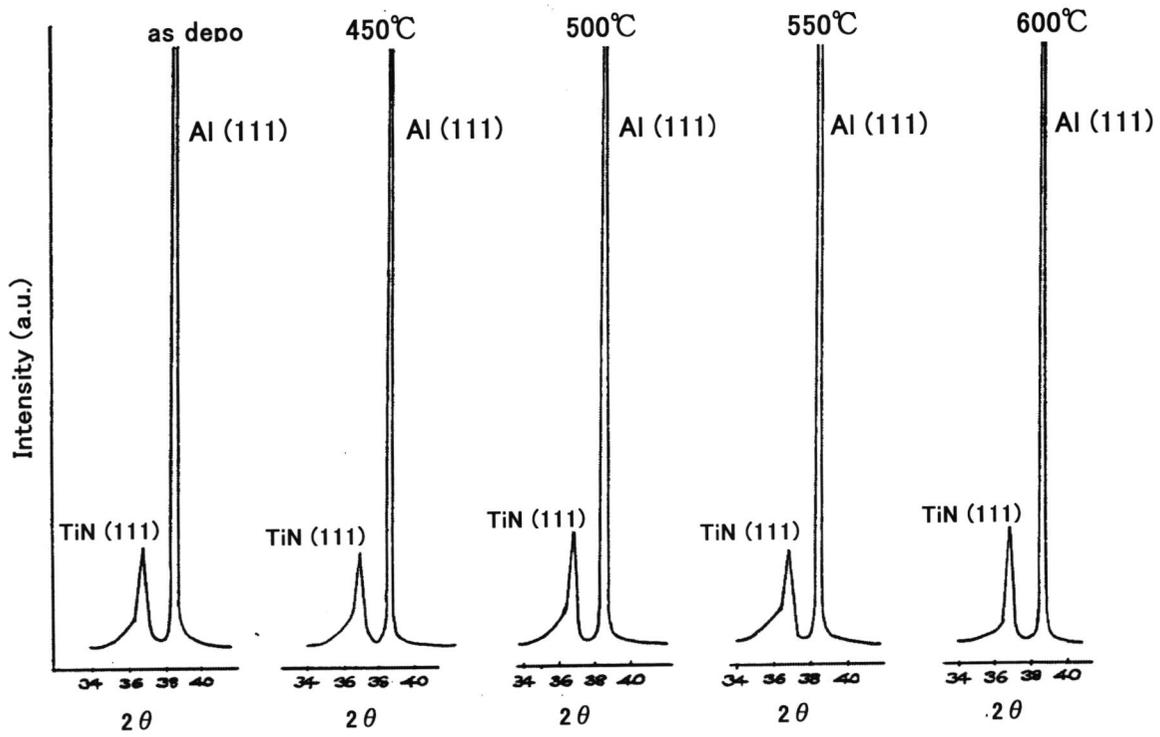


図3-31 pure-Al/TiN*/Ti/Si構造の熱処理後のXRD界面反応評価結果。

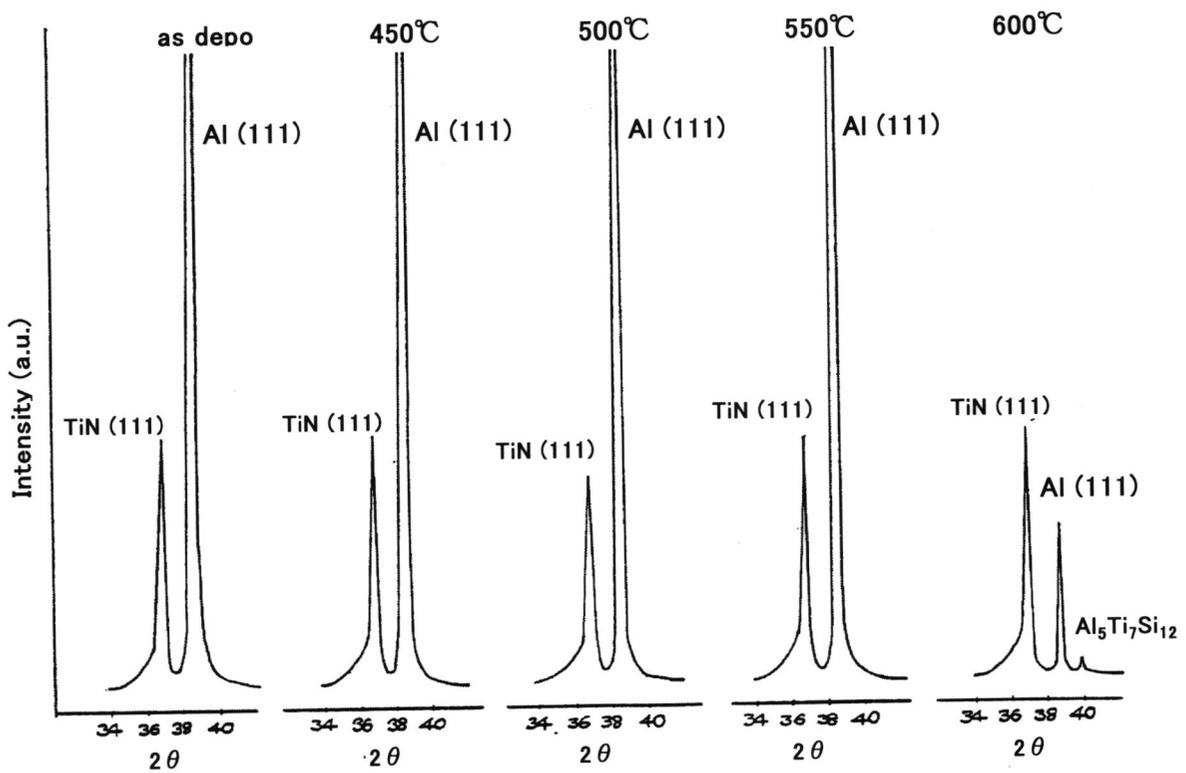
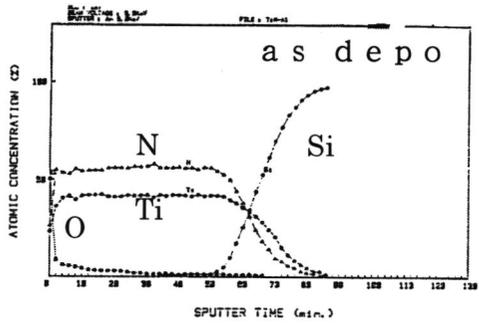
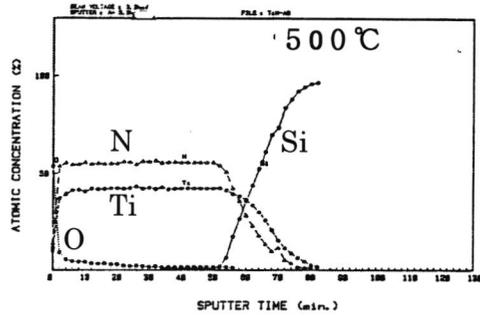


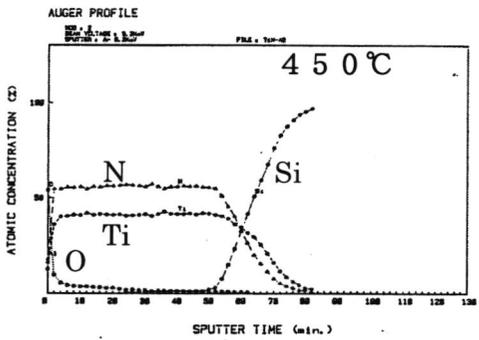
図3-32 Al-Si/TiN*/Ti/Si構造の熱処理後のXRD界面反応評価結果。



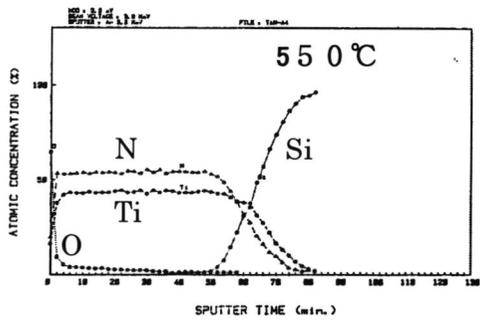
(a)



(c)

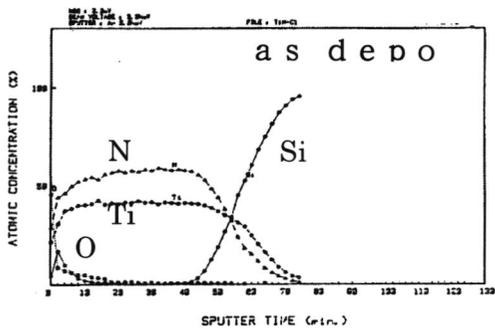


(b)

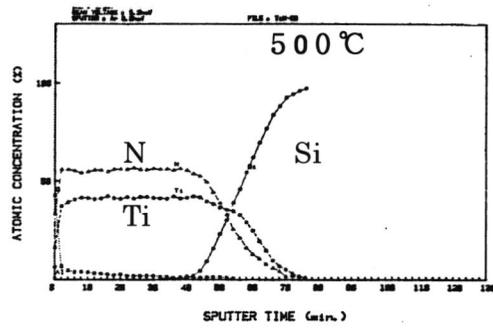


(d)

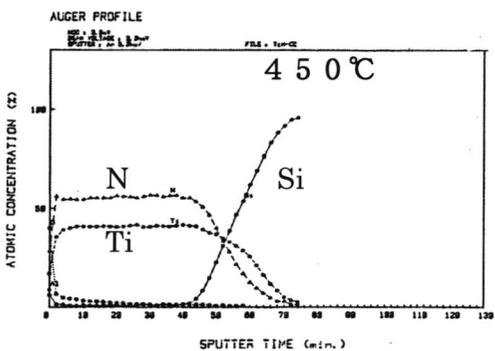
図3-33 (pure-Al) / TiN* / Ti / SiのAES深さ分布。



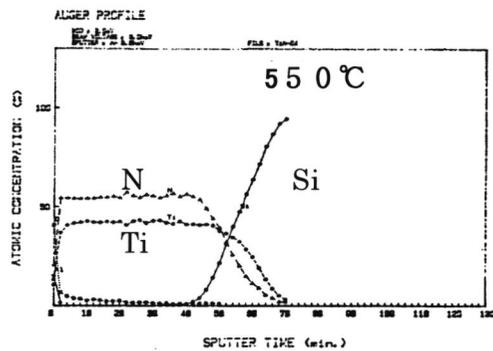
(a)



(c)



(b)



(d)

図3-34 (Al-Si) / TiN* / Ti / SiのAES深さ分布。

混入した雰囲気中で熱処理を受けるとき、熱的に活性化した O_2 はTiNの欠陥線に沿って侵入拡散する。前述のように欠陥線近傍のTiNの結合は弱く、そもそもTiとOは極めて結合しやすいから、欠陥線に沿って TiO_x が形成されるであろう。この状況下ではAlは TiO_x を Al_2O_3 に還元しながら拡散しなくてはならないであろう。さらに、 Al_2O_3 はAlの拡散に対する大変有効なバリアであるから、TiN*すなわち O_2 -stuffed TiNのバリア性は、結果的に大幅に向上することになる。

一方、ESCA、RBS分析からTiN*表面に不均一な薄い(～数nm) TiO_x が存在する事が確認されているが、欠陥線の端の部分では特に TiO_x が生じ易いはずであるから、こういった事情もTiN*のバリア性を高めるのに役立っているものと考えられる(図3-30)。

ここで、Ti/Si界面反応について触れてみる。図3-27aでSi基板表面近傍でのTi成分のピークはTi膜の存在を示すものであるが、図3-33aではTiN/Ti/Siの状態での N_2 雰囲気中の熱処理(600℃、30分)を受けるため、すでにある程度シリサイド化が起きて界面がぼけピークは消えている。この反応過程はコンタクト抵抗を下げるという利点を持つが、シリサイド化に伴うTi/Si界面の移動による接合破壊やシリサイド化に伴う体積収縮からくるTiN膜への応力効果からくる欠陥構造変化など注意すべき点を生じる。しかし、図3-27と図3-33(特にd)を比べてみると明らかにSiの拡散に差が見られる。TiN膜の欠陥線が酸素でふさがれることは、Alに対してばかりでなくSiにとっても迅速な拡散経路が存在しなくなるからである。さらにAlがTiN膜に侵入できなければ、Al-Ti-Siといった形でのSi消費も無い。ここで重要と思われることは、先ず初めにTiN膜をできるだけ純度良く成膜することである。しかる後、薄膜であるため回避し得ない欠陥線をスタッフィングによりふさぐのである。成膜時に不純物ガスを導入することはTiとNとの正常な結合を阻害し、TiリッチなTiN(化学的側面:反応性)や欠陥の多い結晶性の悪いTiN(構造的側面:拡散速度)を形成する可能性につながる。ちなみに本研究で評価したTiN膜は極めて良質で、RBS、ESCA等によればTiとNの原子比はほぼ1である。

3. 3. 2. 4 酸素スタッフトバリアメタルのコンタクト特性

スタッフトバリアメタル(TiN*)のコンタクト特性を調べた。図3-35にAl-

Si/TiN*/Ti/n⁺-Si (X_j ~ 0.15 μm, コンタクトサイズ 40 μm²)
に対する 450℃ 30 分の熱処理後のリーク電流値を示す。Al-Si/TiN/Ti/
n⁺-Si の場合 (図 3-1) と異なりジャンクションリークは発生していない。p⁺コン
タクトに対しても、またさらに純 Al の場合でも同様な結果が得られた。ただし、純 Al
使用の場合には、1 μm² 程度の大きさのコンタクトに対してジャンクションリークが発
生してしまう。これは基本的には Al と Al-Si 自体の TiN 膜中への反応拡散性の差に
よるもので、それが微小なコンタクトサイズの場合にステップカバレッジの悪さから Ti
N 膜がもともと薄くしか形成されずバリア性の破れが加速されたものと考えられる。Ti
N* 膜厚が 200 nm の場合には純 Al に対してもジャンクションリークが発生しなかつ
た。

図 3-36 にスタフトバリアメタル使用時のコンタクト抵抗をいくつかのコンタク
トサイズに対して示す。Si 析出が余り問題とならないと思われる 5 μm² のコンタクト
サイズについてみると、通常の Al-Si/Si に比べ Al-Si/TiN*/Ti/Si
においては、コンタクト抵抗は n⁺ で低く、p⁺ でほぼ同等の値となっている。このことは、
このバリアメタルコンタクト形式では真性コンタクト抵抗の意味で Al-Si/Si コン
タクトより同等もしくはより低いコンタクト抵抗をもたらしている。Si 析出に対するバ
リアメタルの効果は、BF²⁺ 注入による p⁺ コンタクトで顕著である。これは BF²⁺ 注入に
よると図 3-14 に示されるように Si の析出が著しく起こるからである。n⁺ コンタク
トの場合にも、さらにコンタクトサイズが小さくなると同様の効果が見えてくるはずであ
る。

Ti 膜厚とコンタクト特性について若干触れておく。今までは Ti 膜厚が 20 nm に
ついて述べてきたが 50 nm にした方が安定して低いコンタクト抵抗を示す。さらにシリ
サイデーションに伴う接合リークも発生しない。3.3 節で述べた事情により膜厚の増加
が即シリサイデーションの量に跳ね返られないためであると考えられる。

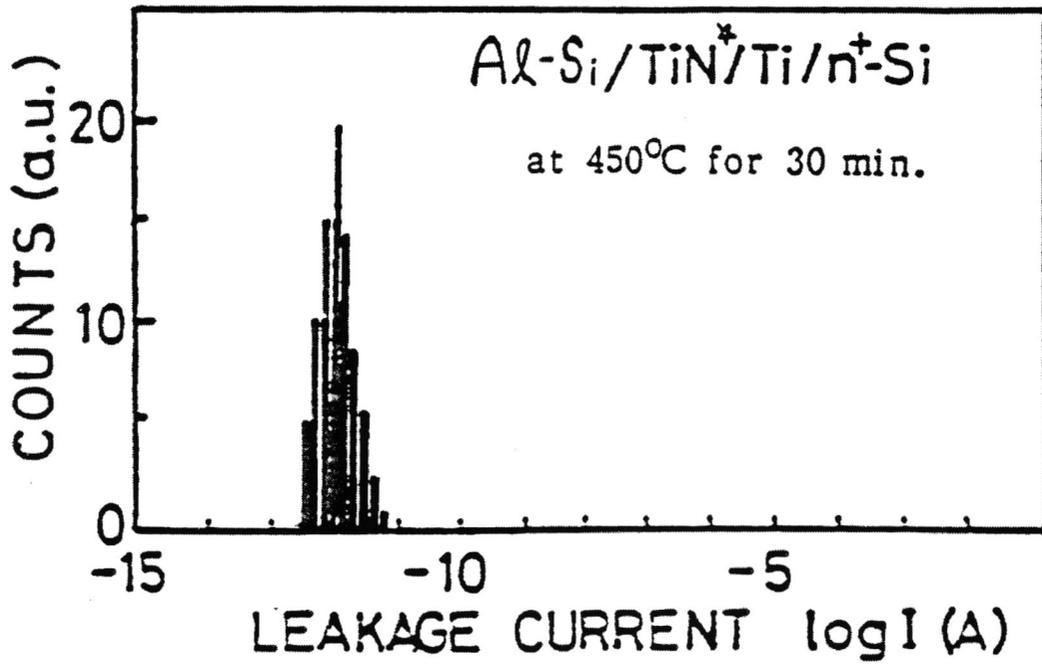


図3-35 Al-Si/TiN*/Ti/n⁺Siコンタクトのリーク電流値分布

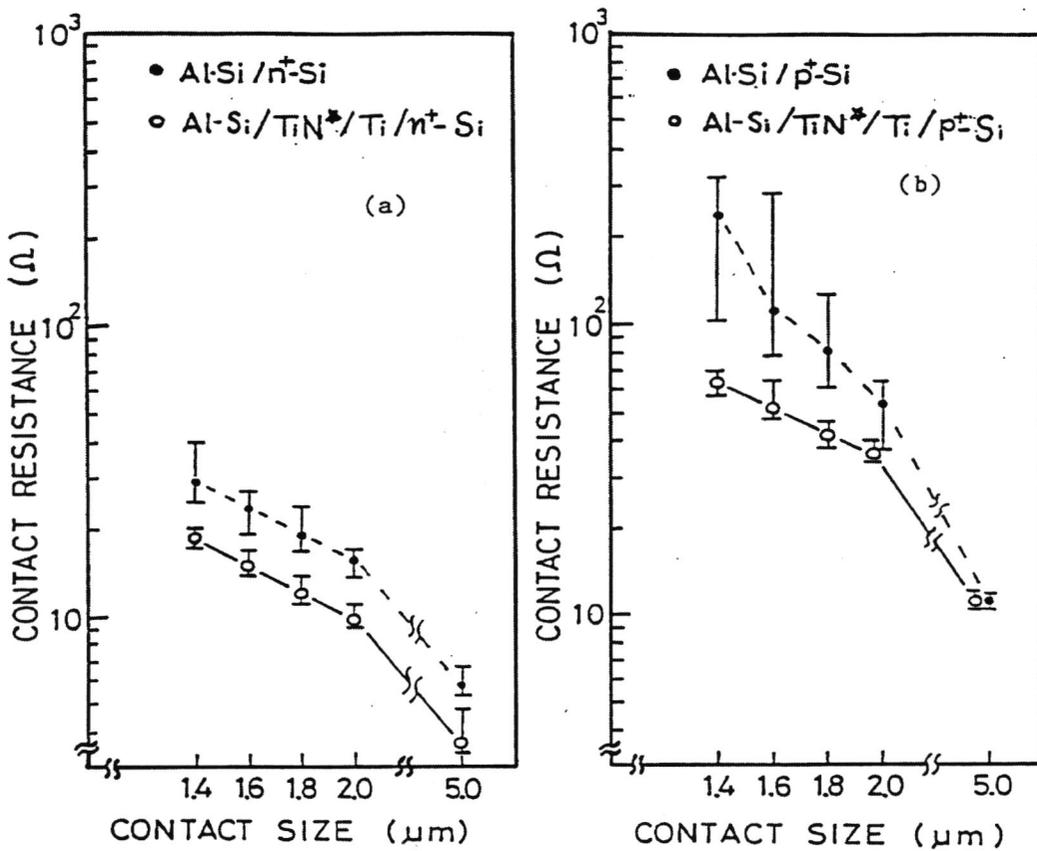


図3-36 Al-Si/TiN*/Ti/n⁺Si (a)、p⁺ (b) コンタクト抵抗の
コンタクトサイズ依存性

3. 4 結言

1 番目に、CVD-W、スパッタW、スパッタTiN、スパッタTiWの4種のバリアメタル候補膜について、Al/バリアメタル/基板Si構造の試料を用い基本的な界面反応に絞って評価した結果、バリア性ではTiN膜が優れているがコンタクト抵抗が大きい問題点があること、その他、段差部でのカバレッジ、成膜技術による膜特性の差などが明確になった。

- (1-1) スパッタTiN膜は、550℃の熱処理でもAlとSiとの反応を抑制するバリア性を十分に有している。
- (1-2) CVD-W膜は、500℃までバリア性を有している。550℃熱処理ではSiと反応を開始し WSi_2 を形成する。このような低温でのシリサイド反応は、先ずWとAlが反応し、AlがSi基板に到達してSiがAl中に固溶する結果、活性化SiとなりWと低温でシリサイド反応を開始するものと考えられる。
- (1-3) スパッタW膜、スパッタ $Ti_{0.1}W_{0.9}$ 膜は450℃でAlと反応し $WAl_{1.2}$ を形成する。550℃になるとさらにSiと反応し WSi_2 を形成する。
- (1-4) CVD-W膜とスパッタW膜との間で界面反応開始温度が異なる。この原因は膜の結晶構造、とりわけ粒界構造が要因であると考えられる。成膜技術によって粒界構造に差があることに起因している。スパッタ膜は微小結晶粒の柱状構造となり粒界が膜厚方向に貫通しているのでバリア性が劣り、CVD膜は結晶粒がスパッタ膜より大きく、膜中にFなど不純物を含み粒界バリア性向上に寄与している。
- (1-5) バリアメタル層は膜厚を厚くすることができない。したがって、薄くてもバリア性を確保できる必要がある。スパッタ成膜技術ではステップカバレッジ不良が生じ易く、コンタクト段差底部でバリア性破壊の故障発生を誘起しやすい。微細化の進行に伴う高アスペクト比コンタクト部で大きな問題となる。

2 番目に、選択CVD-W膜をバリアメタルとして、拡散層SiとAl-Si配線の間で設けた場合、従来のAl-Si配線と拡散層Siとの直接コンタクトで生じる多くの問題点が解決できることが明らかとなった。

- (2-1) Al-Si配線中のSi析出が原因となるコンタクト抵抗増大不良を完全に防止できる。その理由は、Siにとっては異種材料との界面であるため、CVD-W膜上で

はSiの析出が分散し、大きく成長しないことによる。

- (2-2) Si析出層の成長が無いこと、CVD-W膜成長時の基板Si表面層の還元成長であることから、微小なコンタクト部においてもコンタクト抵抗値を低くできる。
- (2-3) 上記の理由により、低い不純物濃度の n^+ 、 p^+ 拡散層に対して、低抵抗でオーミックなコンタクト特性を得ることができる。
- (2-4) CVD-WとAlとは熱相互拡散しにくいいため、純Al/CVD-W/ n^+ 構造において $X_j = 0.15 \mu\text{m}$ 拡散層に対して、 500°C 、30分の熱処理でもAlスパイク形成による接合破壊不良を生じない。
- (2-5) Si析出によるコンタクト部の高抵抗化が生じないことから、コンタクト部のエレクトロマイグレーション不良を防止でき、コンタクトを含む配線の信頼性を大幅に向上できる。

3番目に、反応性スパッタ成膜したTiNのバリアメタルとしての特性を検討し、酸素スタッフ処理がバリア性確保のため必須であることが明確となった。

- (3-1) 反応性スパッタ成膜TiNは、TiとNとの原子比がほぼ1に近く、化学組成比では問題無いが、Alの反応性拡散に対する十分なバリア性を有していない。
- (3-2) バリア性欠如の原因は、主としてTiN膜の両端にわたって走る柱状粒界構造に起因するある種の欠陥線の存在による。
- (3-3) バリア性は、TiN膜の欠陥線を微量の酸素を含んだ N_2 雰囲気中での熱処理で酸素により反応的に塞ぐことにより大幅に向上する。(スタッフバリアメタル：TiN*)。
- (3-4) Al-Si/TiN*/Ti/Si構造では、 $1.2 \mu\text{m} \square - 2.0 \mu\text{m} \square$ の大きさの n^+ ($\text{As}^+ : X_j \sim 0.15 \mu\text{m}$)、 p^+ ($\text{BF}^{2+} : X_j \sim 0.3 \mu\text{m}$)コンタクトに対し、接合破壊の無いかつAl-Si構造コンタクトに比べ低いコンタクト抵抗を示す。
- (3-5) Al/TiN*/Ti/Si構造では、 $1.2 \mu\text{m} \square$ のコンタクトに対し、TiN膜のステップカバレッジに関係すると思われるジャンクションリークが発生する。これは例えば、TiN*膜厚を200nmに厚くすることで解決できる。
- (3-6) Ti膜厚は20nmよりも50nmの方がより安定したコンタクト特性を示す。

第3章の参考文献

- (1) T.Hara, S.Enomoto, N.Ohtsuka, and S.Shima, *Jpn.J.Appl.Phys.*, **129**, 828 (1985)
- (2) B.Oertel and R.Sperling, *Thin Solid Films*, **37**, 185 (1976)
- (3) C.Y.Ting and M.Wittmer, *Thin Solid Films*, **96**, 327 (1982)
- (4) M.Finetti, I.Suni, and M-A.Nicolet, *Solid State Electronics*, **26**, 1065 (1983)
- (5) T.Moriya, S.Shima, Y.Hazuki, M.Chiba, and M.Kashiwagi, *Proc.IEEE Int.Electron Devices Met.*, 550 (1983)
- (6) G.J.van Gurp, *J.Appl.Phys.* **44**, 2040 (1973)
- (7) S.J.O'Donnell et.al., 22th. Annual Proceeding of Reliability Physics, **9** (1984)
- (8) M-A.Nicolet and M.Bartur, *J.Vac.Sci.Technol.* **19**, 786 (1981)
- (9) S.Swirhun, *IEEE Electron Device Lett.*, **EDL-5**, 209 (1984)
- (10) D.Pramanik and A.N.Saxena, *Sloid State Technol.*, **26**, 131 (1983)
- (11) S.M.Sze, *Physics of Semiconductor Devices*, 2nd.ed. Wiley, New York 304 (1981)
- (12) T.Maeda, T.Nakayama, R.Aoki, S.Shima, T.Shinki, and J.Matsunaga, *Digest of Symposium on VLSI Technology*, 50 (1985)
- (13) T.Maeda, S.Shima, T.Nakayama, K.Mori, S.Iwabuchi, R.Aoki, and J.Matsunaga, *Proc.IEEE Int.Electron Devices Met.*, 610 (1985)
- (14) T.Maeda, T.Nakayama, S.Shima, and J.Matsunaga, *IEEE Trans.Electron Devices*, **ED-34**, 599 (1987)
- (15) M-A.Nicolet, *Thin Solid Films*, **52**, 415 (1978)
- (16) R.W.Bower, *Appl.Phys.Lett.*, **23**, 99 (1973)
- (17) M.Wittmer, *J.Appl.Phys.*, **53**, 1007 (1982)
- (18) P.S.Ho, *Thin Solid Films*, **96**, 301 (1982)
- (19) M.Wittmer, *J.Vac.Sci.Technol.* **A3(4)**, 1797 (1985)
- (20) M.Finetti, I.Suni and M-A.Nicolet, *J.Electronic.Materials.* **13**, 327 (1984)
- (21) W.Sinke, G.P.A.Frijlink and F.W.Saris, *Appl.Phys.Lett.*, **47**, 471 (1985)

第4章 A1配線の信頼性上の諸問題とその対策

4.1 A1配線の信頼性上の問題点⁽¹⁾

A1は現在、大部分のLSI素子において配線材料として用いられている。その理由は、低融点（660℃）のため膜形成が容易である、Siと低抵抗オーミックコンタクトを形成しやすい、Si、SiO₂絶縁膜と密着性が良い、溶液による湿式エッチング、反応性ガスによるドライエッチングの加工性が良い、表面に自然酸化膜が形成されて保護膜となり通常の雰囲気中で安定である、などのLSI配線プロセスにおける適用性に非常に優れているからである。IC（集積回路初期）の開発当初から採用され、30年以上を経ても使われ続けている。しかし、最近になってCuという新配線材料が一部の先端LSI素子において、採用され始めている。その理由は基本的な物性－電気伝導度－に依る理由であり、素子の高速化に必要な配線抵抗の低減化が必須となってきたためである。しかし、微細なCu配線形成プロセスの量産技術にはまだ多くの課題がある。A1配線がこのように長い期間にわたって採用されてきたのは、種々の欠点を克服する信頼性向上策のたまものである。本章ではA1配線の信頼性上の問題点をまず説明し、次に具体的対策について述べる。

第一のA1配線信頼性上の問題点、「ヒロック」があげられる。ヒロックは名前の通りA1膜表面に形成される凸部を意味しており、通常、熱処理が加わるとA1配線表面に成長する。このヒロックの成長は、多層配線構造においては、絶縁層にクラックを生成し、絶縁層を破壊して上下配線層間のショート不良、A1配線腐食不良を生じる。さらに同じ配線層においては微小な配線間隔のショート不良も引き起こす。このようにヒロックが形成されるのはA1が低融点であること、一般に薄膜の再結晶は融点の1/2程度の温度から始まるとされており、膜中のA1原子の拡散が大きくなることから生じる。LSIにおける配線プロセスでは、Siとのコンタクトを確実にとるため、およびMOS素子のしきい値電圧安定化のために配線形成後に400℃以上の熱処理が実施される。ちなみにこの熱処理はシンターと称される。この温度はA1の融点の1/2である193℃よりかなり高温である。実際のヒロック成長は図4-1に示すように、100℃の低温からA1膜表面に凸部であるヒロックが形成し始めている。このヒロックは熱処理によるA1原子の拡散が大きくなることが第一の要因であるが、他に膜応力、特に圧縮応力が大きな作用をし

ている。図4-2はAl膜を加熱しながら膜応力を in-situ に測定した結果である。室温から加熱開始後は、Al膜と下地のSi基板（実際にはSiO₂膜があるが薄いのでその影響を無視する）との熱膨張係数差に基づき圧縮応力側に变化する。この傾きは直線であり、この段階ではAl膜は弾性変形を受けている。実際に100℃まで加熱後、加熱を止めて室温に戻すと、加熱時と同じ経路を辿って応力が変化し元に戻る。しかし、100℃を超える加熱を実施すると、応力値の推移は圧縮応力の増加が減少し、応力が変化しなくなる。この段階はAlが塑性変形を生じていることを示している。この塑性変形の開始とヒロックの成長が一致していることから、ヒロックの形成には圧縮応力と塑性変形が大きく寄与していることがわかる。Alバルクの弾性限界はもっと大きな値であるが、LSI配線に用いるAl薄膜はバルクの物性が適用できない。このようにヒロックの生成は、熱処理によるAl原子の自己拡散の活発化、下地との熱膨張係数差によるAl膜中の圧縮応力が合わさっていることが原因である。傍証として、バイメタル表面を鏡面研磨し、その両面にAl膜を形成後に熱処理した結果を図4-3に示す。凹部となる側のAl膜には圧縮応力が加わりヒロックが成長し、凸部側のAl膜には引っ張り応力が加わるのでヒロックの形成が非常に少ないことがわかる。このヒロック対策として最も一般的なものがAl膜中へのCu添加である⁽²⁾。CuをAl膜中に添加することにより、Cuは熱処理を受けることでAl中に固溶し、Cu-Al金属間化合物を生成し、冷却過程で析出が生じる。特にCu-Al金属間化合物の析出物は、Al膜の粒界に形成されやすい。さらに析出の無い粒界においても、Cu原子の存在が分析により認められる。この粒界はAl原子の拡散において、低温での主な拡散経路となる。その理由は、粒界の活性化エネルギーがバルク中の格子拡散より小さいからである。ちなみに活性化エネルギーとしては表面拡散の方が粒界拡散より低いですが、Al表面には自然酸化膜が必ず形成しており、この表面拡散は実際には生じていない。ヒロック成長のためのAl原子移動は、従って粒界拡散により生じていると考えて良い。この粒界に析出したCu-Al金属間化合物は、Al原子の粒界拡散を抑制するため、ヒロック抑制されるというものである。しかしながら、ある程度のヒロック抑制効果が図4-4に認められるが、十分な抑制効果があるとはいえない。

第二のAl配線信頼性上の問題点として「エレクトロマイグレーション」がある。これは、Al配線に電流を流す結果、Al原子が自己拡散して配線中にヒロック、またAlが無くなることによるポイドが形成され、配線の断線やショート不良を生じることを意味

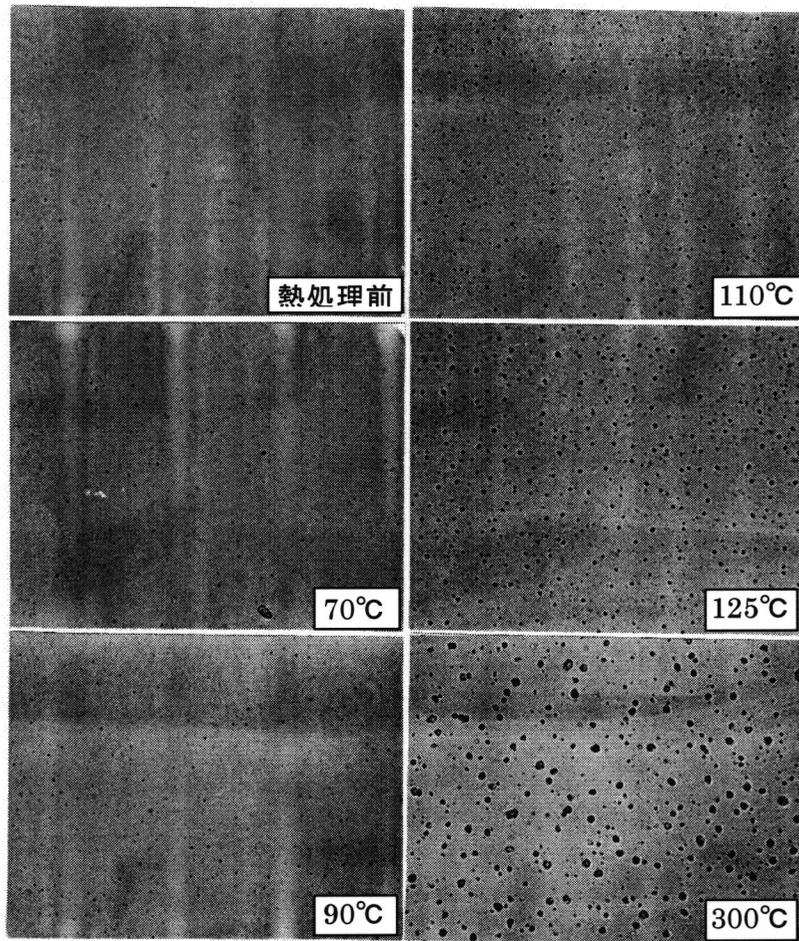


図4-1 pure-Al膜上のヒロック成長の熱処理温度依存性。

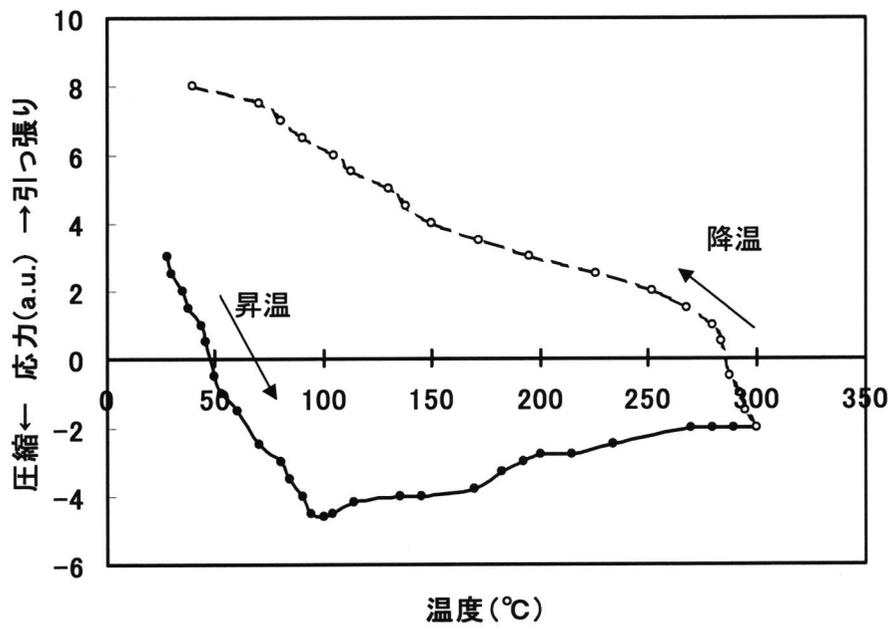


図4-2 pure-Al膜の膜応力の熱処理温度依存性。

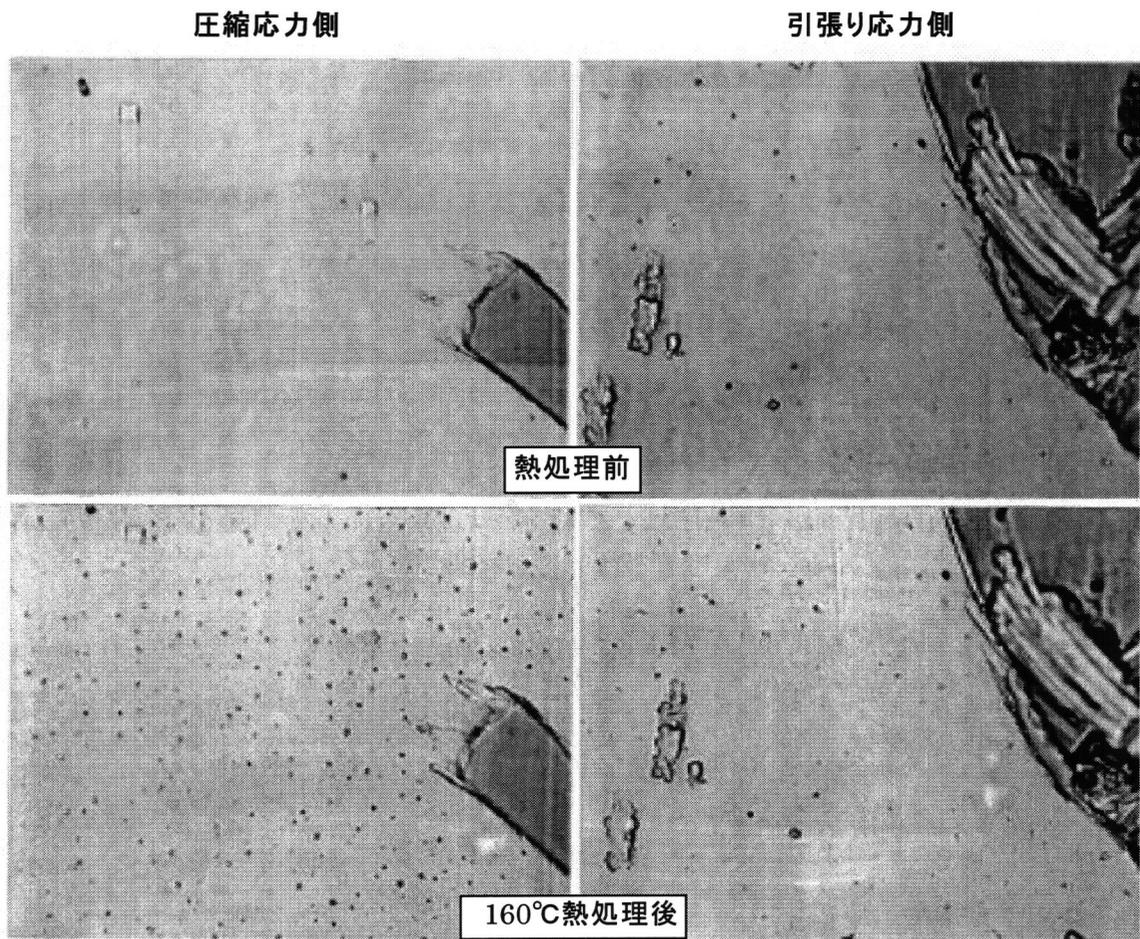


図4-3 バイメタル上のpure-Alのヒロック成長。

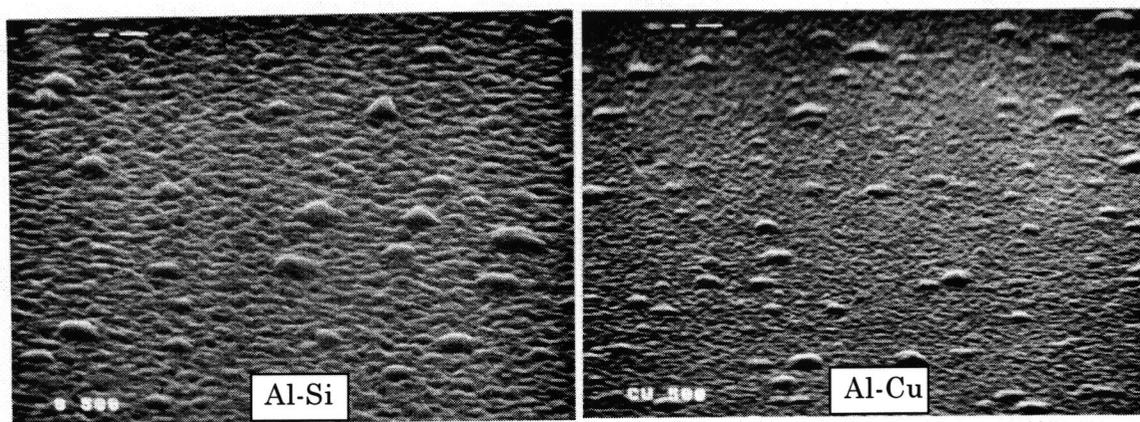


図4-4 500°C熱処理後のヒロック成長比較 (Al-Si(1%)とAl-Cu(2%))。

している。LSIの配線に流れる電流密度を電線と比較すると、電線では 10^4 A/cm^2 であるのに対し、LSI配線では 10^5 A/cm^2 と一桁も高い。通常、電線にLSI配線と同じ電流密度の電流を流すと、ジュールヒーティングを生じて即座に溶断してしまうであろう。LSIでAl配線が溶断しない理由は、基板上に形成された薄膜のために、放熱性が良く配線の温度が上昇しにくいからである。しかしながら、素子動作時には、素子からの発熱で配線温度も上昇し、高電流密度下では、電子流によるAl原子とのモーメントトランスファーが、電界による力を上まわって、Al原子の自己拡散が活発となり、エレクトロマイグレーション現象が生じる。一般に、陰極側から陽極側にAl原子が移動する。この結果、図4-5に示すように、陰極側にポイドが、陽極側にヒロックが形成される。さらにこのエレクトロマイグレーションによるAlの自己拡散もヒロックの場合と同様に、Al膜の粒界拡散が主原因となっている。しかし、Al原子の移動が均一に生じているかぎりには、配線不良は生じない。すなわち、Al原子流にdivergenceが生じると、供給Al原子と流出Al原子の過不足が生じ、不足部ではポイドが成長し、過剰部ではヒロックが生じる。このdivergenceを生じる原因は多くの要因があり、たとえばAl配線の結晶構造に起因する粒界分布、LSI配線構造に由来する幅、膜厚の変化、配線温度の勾配などである。これらの要因により配線中の電流密度が変化、温度が変化し、Al原子流の過不足が生じて、ポイド、ヒロックが発生する。図4-6はAl配線下に高抵抗ポリSi配線を形成し、その上に絶縁層を被覆してからAl配線を形成し、ポリSi配線部に電流を流してジュールヒーティングさせ、SEM中でAl配線に発生するエレクトロマイグレーション現象をin-situに観察した結果である。SEM像から明らかのように、ポイドとヒロックはポリSi配線部の近くで発生している。左側が陰極、右側が陽極となっており、電子流は左から右に向かって流れている。このためエレクトロマイグレーションによりAl原子は左から右に流れている。ポリSiヒータ部では高温となっており、離れると低温となるため、温度勾配がAl配線には生じている。この温度勾配はAl原子流にdivergenceを発生させる。そこで、加熱部のAl原子は右側に流れていき、ポリSiヒータ部を過ぎて低温となるので、移動度が小さくなってAl原子がこの場所で蓄積されヒロックとなる。さらに、ポイド形状は三角形状となっており、(111)面が現れた形状となっており、結晶粒がそのまま無くなったような現象となっている。エレクトロマイグレーションはヒロック同様に粒界拡散が支配的なため、粒界に注目

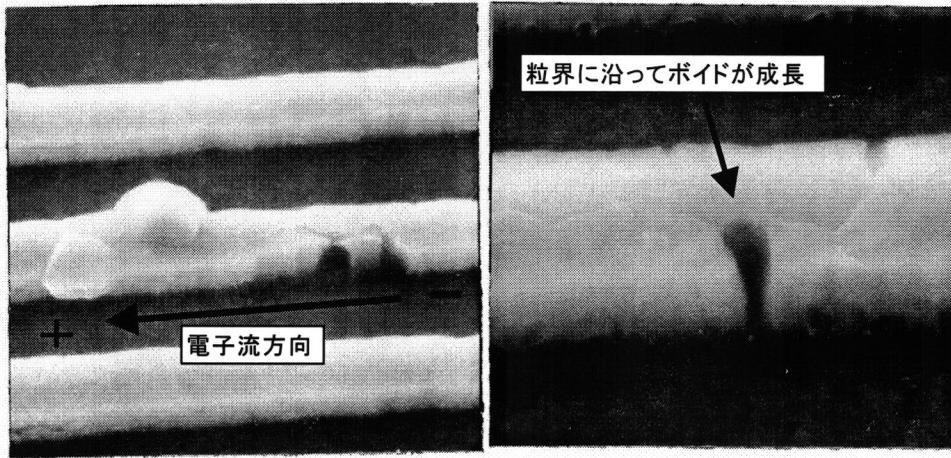


図4-5 エレクトロマイグレーションにより成長した配線中のボイドとヒロック。

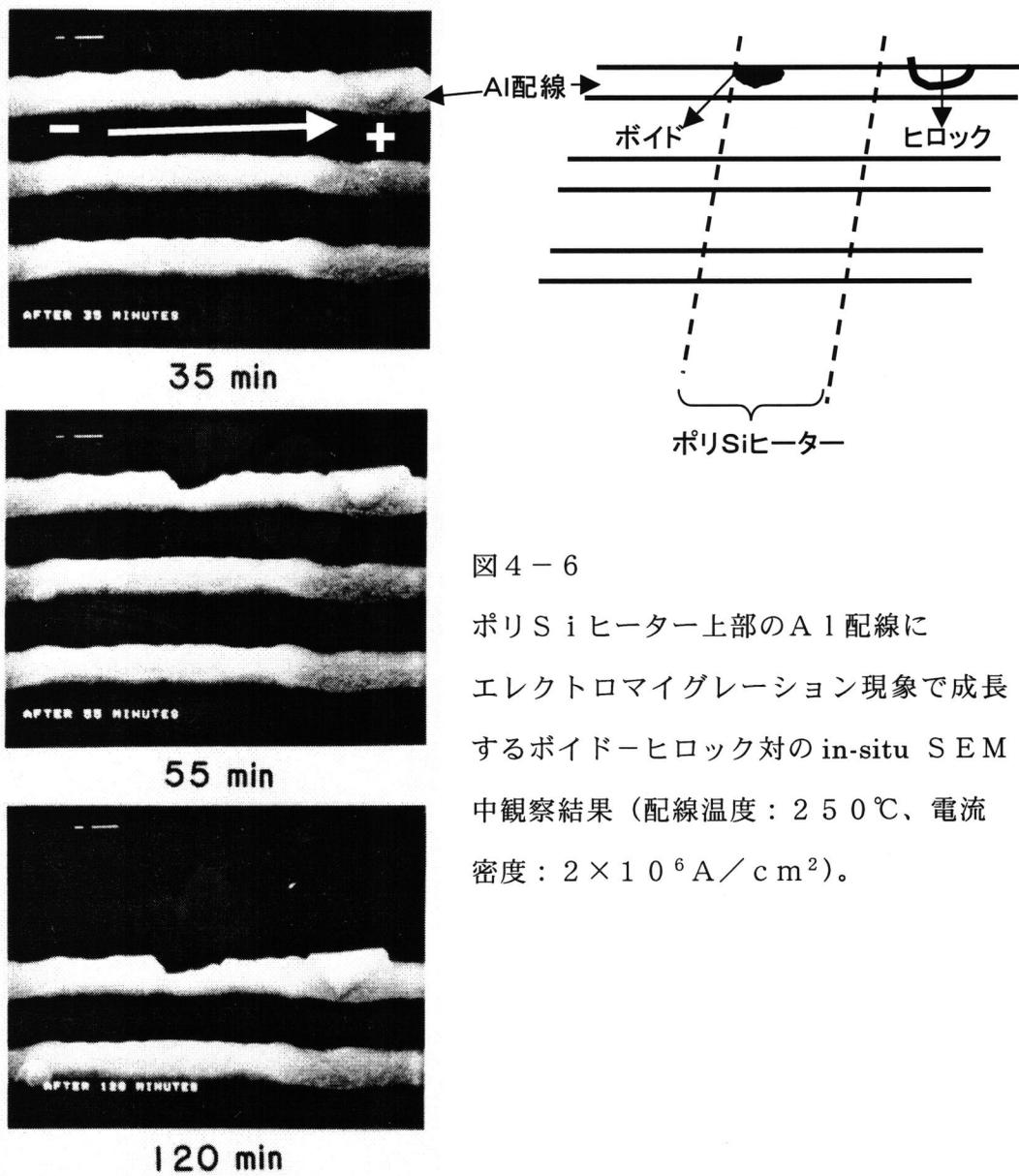


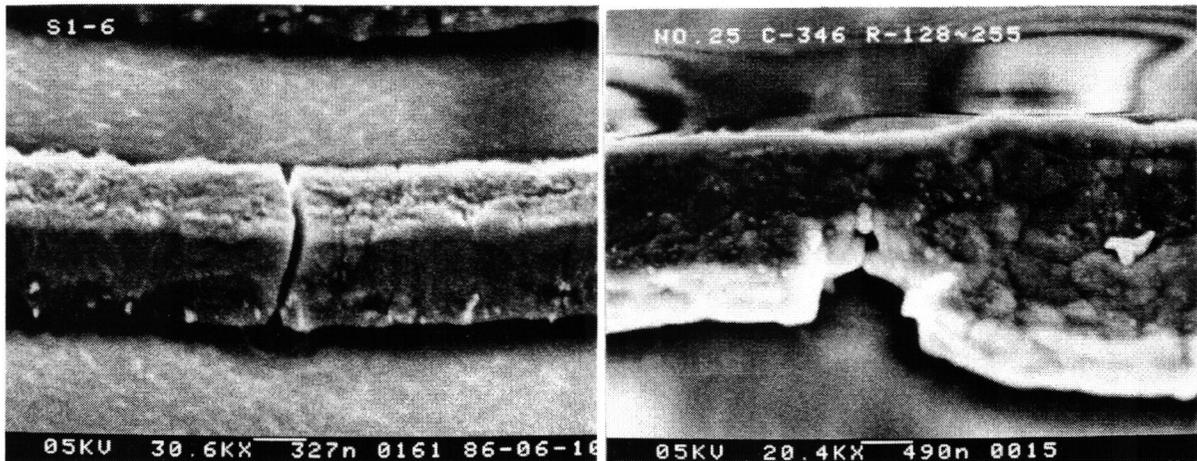
図4-6

ポリSiヒーター上部のAl配線にエレクトロマイグレーション現象で成長するボイドーヒロック対の in-situ SEM 中観察結果 (配線温度: 250℃、電流密度: $2 \times 10^6 \text{ A/cm}^2$)。

した対策がとられている。ヒロック同様にCuの添加も広く実施されている対策である。

第三のAl配線信頼性上の問題点として「ストレスマイグレーション」がある。この現象は比較的新しく確認された問題である。Alの配線幅が2.0-1.0 μm 近くに微細化された時点で発生し始めたものである。これは、名前のとおりAl配線に強い応力が加わることで図4-7のように、Al配線中にボイドが形成されて断線する不良である。このストレスマイグレーションによる故障部の形状は、三角形の不良と、配線を横断するくさび形状の二種類に大別される。これは配線中の結晶粒界の形で決まり、エン트로ピー的に(111)面が露出するようにボイドが成長することが説明されている。この原因である応力はヒロックの場合の生成原因である圧縮応力とは反対の引っ張り応力であることが確認された。この引っ張り応力の成因は、Al配線へのSiO₂保護膜被覆にある。300-400 $^{\circ}\text{C}$ に加熱した状態でCVD-SiO₂保護膜を形成し、その後、室温に冷却したとき、熱膨張係数差によりAl配線には大きな引っ張り応力が生成する。このような四方を囲まれて拘束された状態のAl配線が熱処理を受ける時、熱膨張係数差によりAl配線の応力は圧縮方向に変化するが、Al配線は容易に塑性変形ができなく、最初の状態引っ張り応力値が大きいため、例えば200 $^{\circ}\text{C}$ においても配線応力は引っ張り応力の側にある。この状態で素子動作時の発熱などによりAl配線部に加熱されると、Al原子自己拡散が活発となり、この応力誘起拡散により引っ張り応力が緩和して、Al原子移動が生じる。実際に四方を絶縁膜に囲われたAl配線の応力は、図4-8のような変化を示す。このストレスマイグレーション現象の特徴として、200 $^{\circ}\text{C}$ 程度で不良率が極大となり、それより高温ではかえって不良率が低下するという特徴がある。配線の応力測定は、配線状態で求める必要がある。これについてはX線を利用することで、配線の長手方向、幅方向、膜厚方向と分離して求める方法を確立した。この結果、ストレスマイグレーションでは配線長方向の応力が最も大きくなることも判明した。このストレスマイグレーションは、ヒロック、エレクトロマイグレーションと挙動が異なる点に大きな特徴がある。しかし、基本的にはAl原子移動を抑制することが対策となるが、それだけでは根本的な解決策とならず、Al配線に加わる応力を低下させること、高応力に耐えうる配線構造とすることがその対策である。

以上、ヒロック、エレクトロマイグレーション、ストレスマイグレーションのAl配線信頼性上の問題点について、本研究では具体的な対策を以下に提案する。



(a) スリット形状断線不良

(b) くさび形状ポイド不良

図4-7 ストレスマイグレーションの結果生じたスリット状断線部とくさび形状ポイド。

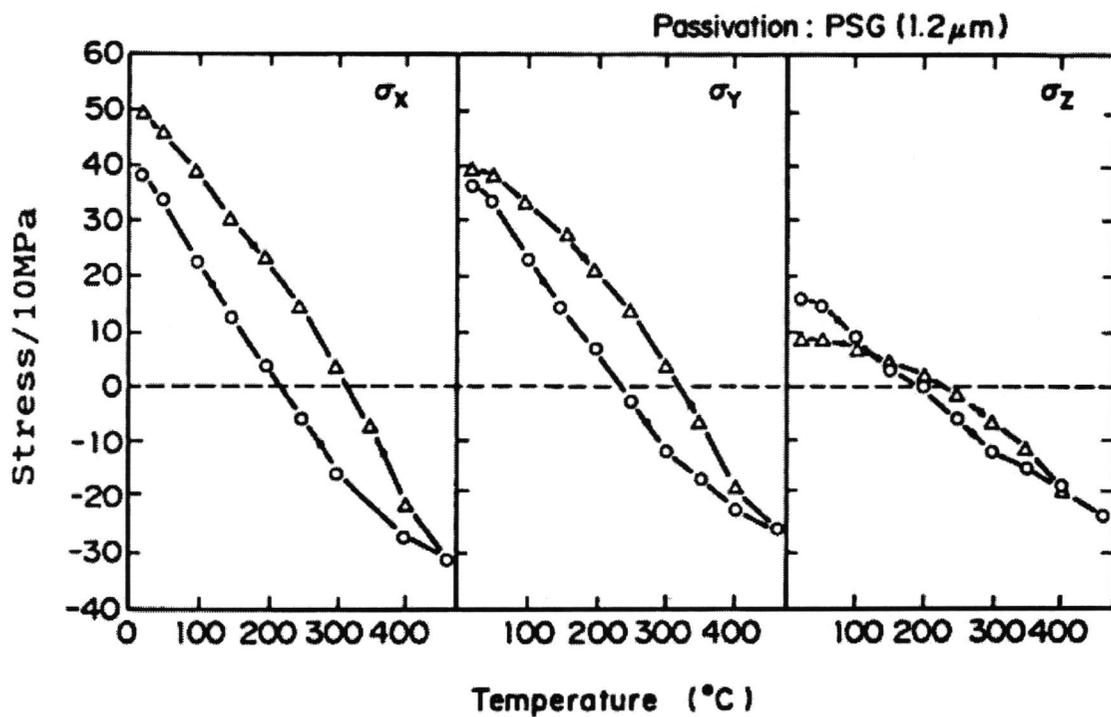


図4-8 PSG膜被覆されたAl-Si配線（0.8 μm膜厚、2 μm幅）の熱サイクル中に生じる配線応力の変化（in-situ X線回折測定）。

（ σ_x 配線長方向、 σ_y 幅方向、 σ_z 膜厚方向）

4. 2 TiSi₂/Al 積層配線によるヒロック、エレクトロマイグレーション対策

LSIの高集積化・高速動作化への要求は、近年、ますますその度合いが高まっている。Al配線のプロセス分野においてはこれらの要求に応えるために配線幅の微細化・配線の多層化が進行中である。配線幅の微細化・多層配線化を実現するには現状のAl配線が有している問題点を克服する必要がある。配線幅の微細化は、配線の電流密度を増加させるため、エレクトロマイグレーションによる配線寿命の低下を招く。配線の多層化は配線層間の高い絶縁特性を必要とするために、絶縁不良の原因となるAl配線上に生じるヒロックを抑制しなければならない。本研究では最も広く用いられているAl-Si(1%)配線について、そのエレクトロマイグレーション特性の配線幅および膜厚依存性と予想される配線寿命の限界について論じる。さらに、ヒロック抑制法として提案されているTi被覆配線の実用上の問題点について検討した後、それに代わるものとして新規に開発したTiSi₂被覆Al配線⁽³⁾⁽⁴⁾のエレクトロマイグレーション特性の改善およびヒロック抑制効果について論じる。

4. 2. 1 実験方法および条件

Al-Si(1%)膜の形成はA、Bの2種類のスパッタ装置(膜の形成速度が異なる)で実施した。同一のターゲット材料を使用しており、2種の装置で形成したAl-Si(1%)膜の差は膜の結晶粒径の差に反映してくる。A装置は形成速度が0.8 μm/minで、残留ガスの影響が受けにくく、粒径は1.7-2.4 μmである。一方、B装置は膜形成速度が12 nm/minと遅く、粒径は0.5-0.9 μmと小さい。なお、Al膜の形成は基板を加熱して、A装置では200℃、B装置では250℃で実施した。Ti、TiSi₂膜の形成は、純TiおよびTiSi₂組成のターゲットからスパッタ形成し、膜厚は30-40 nmのものをAl-Si配線膜上に形成した。なお、さらにこれらのTi、TiSi₂膜の熱処理工程での酸化を防止するために最表面には膜厚50 nmのAl-Si膜をさらに積層形成した。膜構造を図4-9に示す。配線加工はRIEドライエッチングにより加工した。TiおよびTiSi₂は、Alと同じClを含む反応性ガスでエッチングできるため、余分なプロセスを追加しなくて手済む利点がある。

配線エレクトロマイグレーション評価は、膜厚0.4、0.6、0.8 μmの3種類について、配線幅は1.0、1.5、2.0、2.5、3.0の5種類について、配線長

は5 mmの配線について実施した。エレクトロマイグレーション加速試験条件は、配線温度が150、200、250℃の3条件、電流密度は 5×10^5 、 1×10^6 、 2×10^6 A/cm²の3条件である。配線寿命は10本の配線について断線した時間を正規確率紙にプロットして、半数の5個が断線するまでの時間を平均配線寿命とした。

ヒロックの評価は、Al膜を100–500℃の温度、15–30分N₂中で加熱し、Al膜表面をSEMで観察した。ヒロックによる層間絶縁膜不良の定量的評価として、絶縁層上下をAl層で挟み、下層のAl膜を代えたキャパシタ構造の試料を作成し、絶縁膜層間リーク歩留まり(40V印加して0.1μA電流を不良)および絶縁耐圧を測定した。

4. 2. 2 実験結果および考察

4. 2. 2. 1 Al-Si(1%)膜のみのエレクトロマイグレーション特性

—配線幅・膜厚・結晶粒径と平均配線寿命(MTF)との関係について。

図4-10、図4-11に2種のAl-Si(1%)配線についての配線幅・膜厚・結晶粒径に対する配線平均寿命の関係を示す。これらの結果を要約すると、

- a. 配線幅が小さくなると平均配線寿命は長くなる。
- b. 結晶粒径が大きいと平均配線寿命が長くなる
- c. 膜厚と平均配線寿命の相関関係は、結晶粒径に拘わらず同じ傾向である。

これらの事実は、Al配線中の粒界拡散支配によるAl原子の移動度の大小関係で定性的に説明できる。図4-12は配線幅と平均配線寿命との相関を説明するモデル図であり、本研究に使用したAl-Si膜の結晶粒に近い相対的寸法で描いてある。配線幅の細い配線(b)は、太い配線(a)の右半分をそのまま取り出して描いた。エレクトロマイグレーションによる不良はAl原子が粒界に沿って配線長方向に移動・拡散(図4-12では上から下へ)するために生じる。従って、太い配線の場合、配線長方向に粒界がつながっている経路(図中矢印)が存在する。一方、細い配線の場合、配線幅に比較して粒径が大きいため配線長方向への粒界のつながりが断たれている。この結果、配線幅の細い方がAl原子の移動経路が存在しなくなる(ここで表面があるが、Alの場合、自然酸化膜の存在のため、実質的には粒界のみが主な拡散経路と考えて正しい)。このため平均配線寿命が長くなる。結晶粒径と平均配線寿命との相関も図4-13のように配線幅と平均配線寿命との相関関係と同様に、配線長方向への粒界経路のつながりが存在するかどうかで説明でき

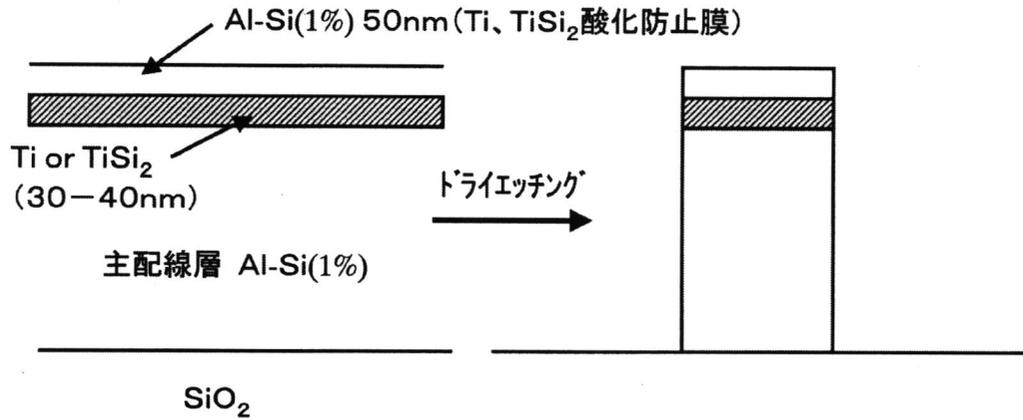


図4-9 TiまたはTiSi₂被覆Al-Si配線の断面構造。

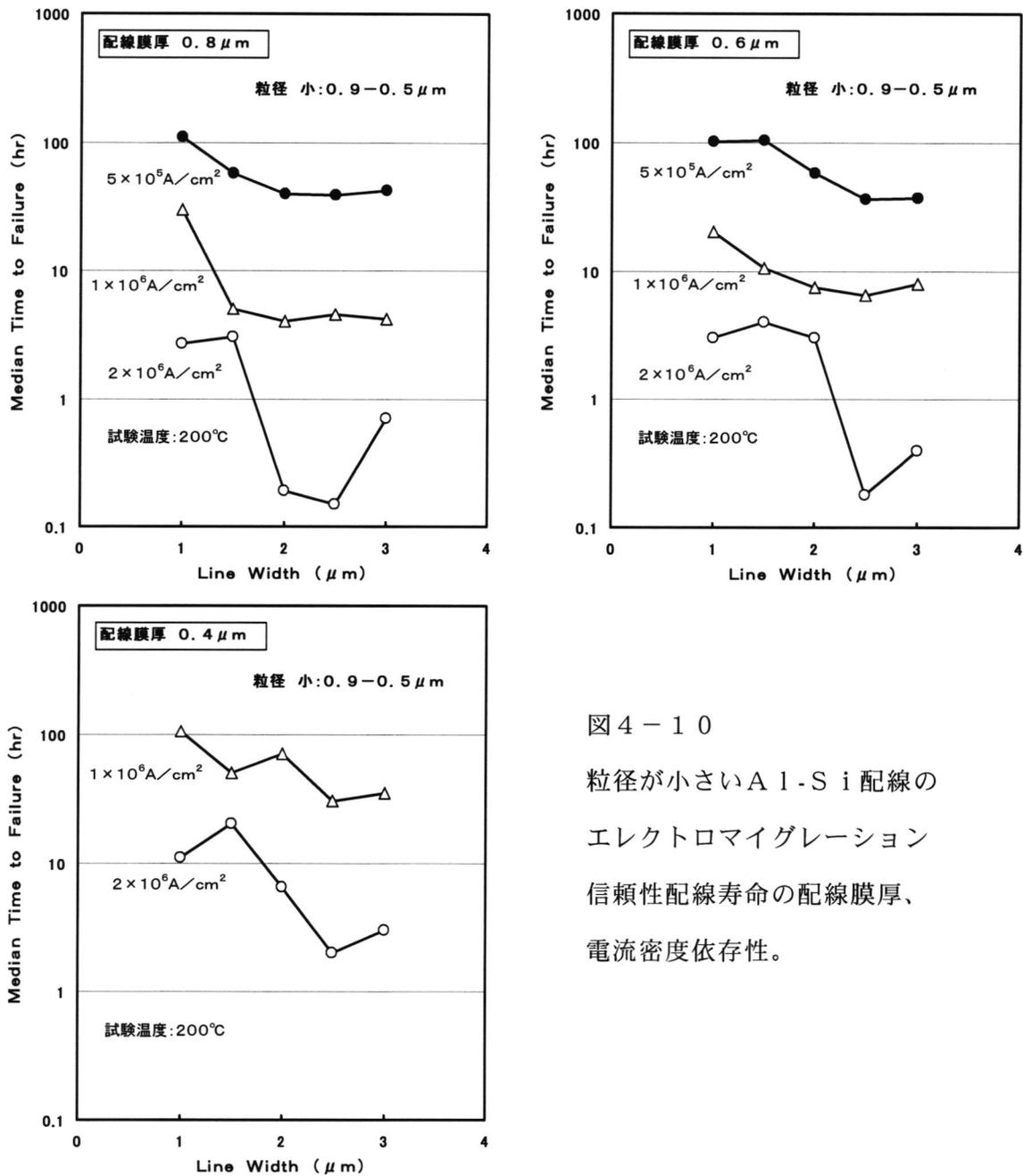


図4-10
粒径が小さいAl-Si配線の
エレクトロマイグレーション
信頼性配線寿命の配線膜厚、
電流密度依存性。

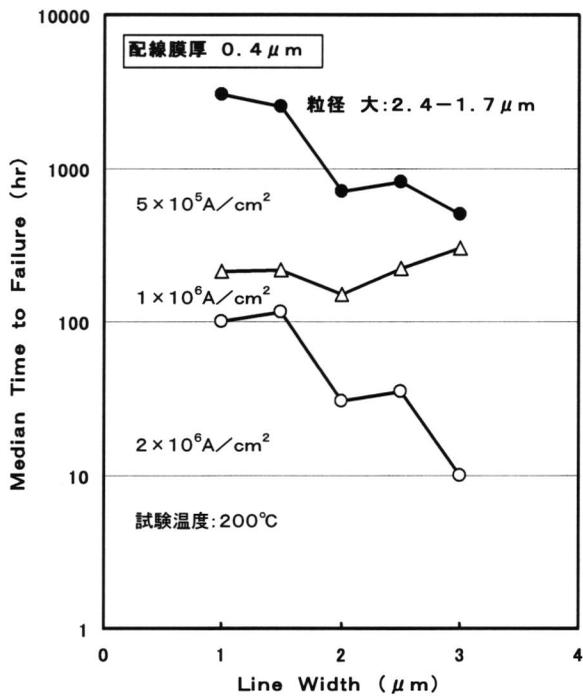
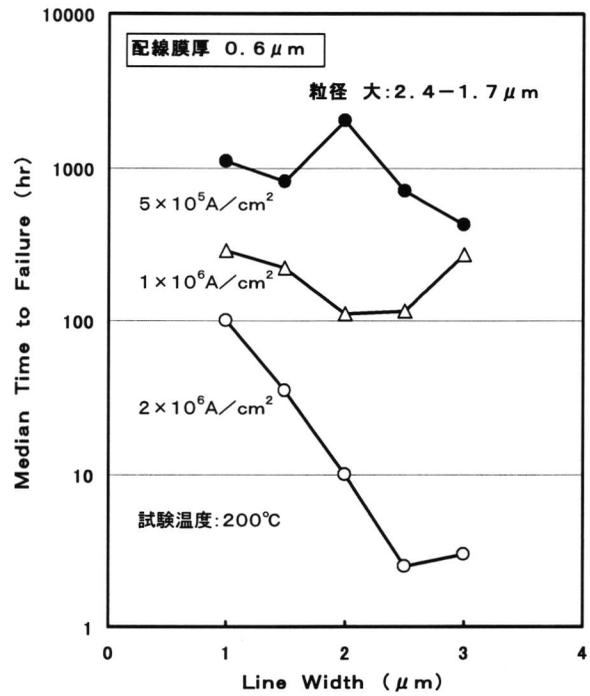
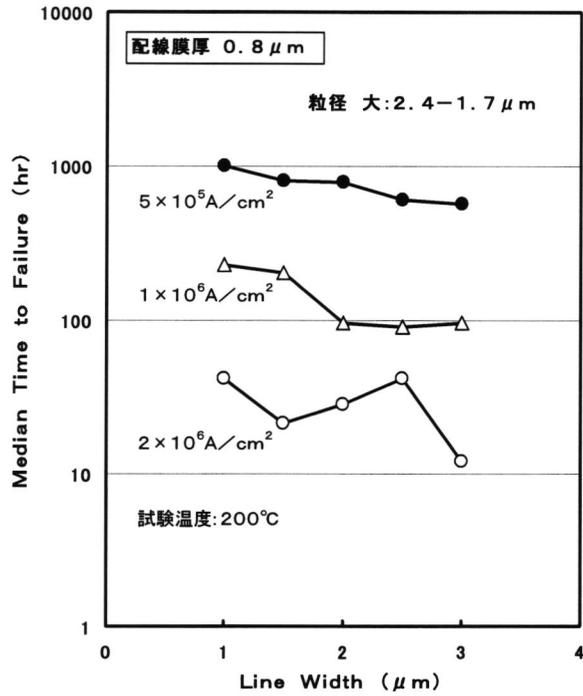


図4-11
粒径が大きいAl-Si配線の
エレクトロマイグレーション
信頼性配線寿命の配線膜厚、
電流密度依存性。

る。同様に、膜厚と平均配線寿命の関係も図4-14に示すように、膜厚方向で粒界が存在するかどうかで説明できる。粒径が1.7-2.4 μm のAl-Si膜は、図4-14に示すように膜内で下地と平行な方向に沿う粒界はほとんど存在しないと考えられる。一方、粒径が0.5-0.9 μm のAl-Si膜では、膜厚と粒径が同じ程度であるため、図4-14のように点線で示す粒界が存在する可能性が高い。従って、粒径の大きなAl-Si配線では膜厚が0.8、0.6、0.4 μm の条件で平均配線寿命の膜厚依存性がほとんど無い。一方、小粒径の配線では粒径と同程度の0.8、0.6 μm 膜厚については同じ平均配線寿命を示しているが、粒径より小さな0.4 μm 膜厚の配線では平均配線寿命が長くなっている。これは膜厚方向に粒界の形成される確率が減少するため、膜厚内での粒界マイグレーションが減少するためと考えてよい。

以上に論じてきた結晶粒径と配線の平均配線寿命との関係については、すでに理論的に多くの研究者によりシミュレーションされている⁽⁵⁾⁽⁶⁾。その結果によれば平均配線寿命は配線長に反比例すること、配線幅に比例すること、粒径分布の分散に反比例することなどである。ここで配線幅と平均配線寿命との関係については、幅が5 μm 以上でのシミュレーション結果である。一方、実験結果として、幅が2-8 μm では平均配線寿命が線幅とともに減少し、2 μm 以下になると増加傾向に変化すると報告がある⁽⁷⁾⁽⁸⁾⁽⁹⁾。しかしながら、これらの結果は電子ビーム蒸着により形成したAl-Cu(0.5%)膜の配線についてのデータである。Al-Cu膜においても(111)結晶面で構成される「バンブー構造」に起因して、配線幅が細くなると配線寿命が長くなることがモデルとして説明されている。Al-Si膜についての配線幅が細くなると配線寿命が長くなるとの報告は本研究結果が初めてである。この機構については同様に結晶粒径と配線幅との関係、すなわち拡散経路である粒界が配線長方向で分断されることで定性的に説明できる。

ここでAl-Si配線について材料固有の配線寿命、すなわち配線断面積がゼロに近づく極限の場合について推定してみる。図4-15は図4-10、11のデータを配線断面積で整理しなおした、配線寿命との関係グラフである。配線断面積が小さくなるに従って平均配線寿命が長くなる傾向がある。粒径が小さい膜ほど、その傾向が強い。さらに注目されるのは結晶粒径の大小に拘わらず、配線断面積がゼロの極限に近づくとき配線寿命が一定値に収束する事実である。このことはAl-Si(1%)配線材料でのエレクトロマイグレーションによる配線寿命に限界値が存在することを示唆している。粒径の大きなAl-Si配

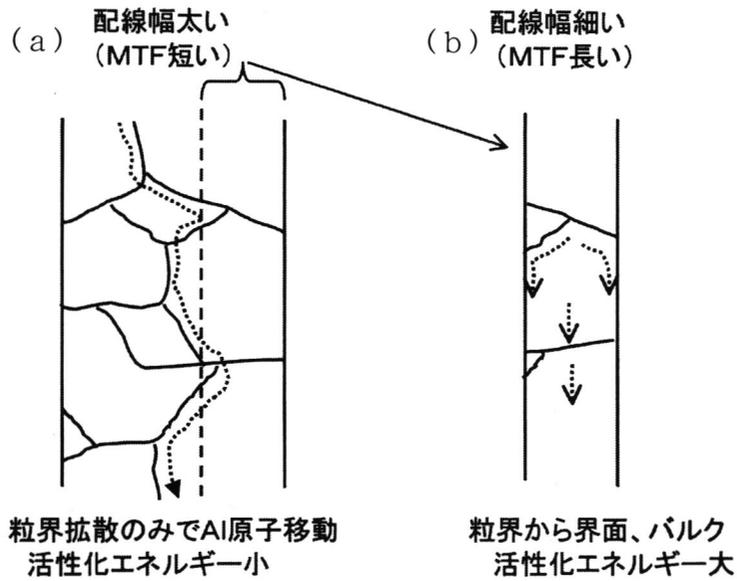


図4-1-2 配線幅とエレクトロマイグレーション配線寿命との関係を示すモデル図。

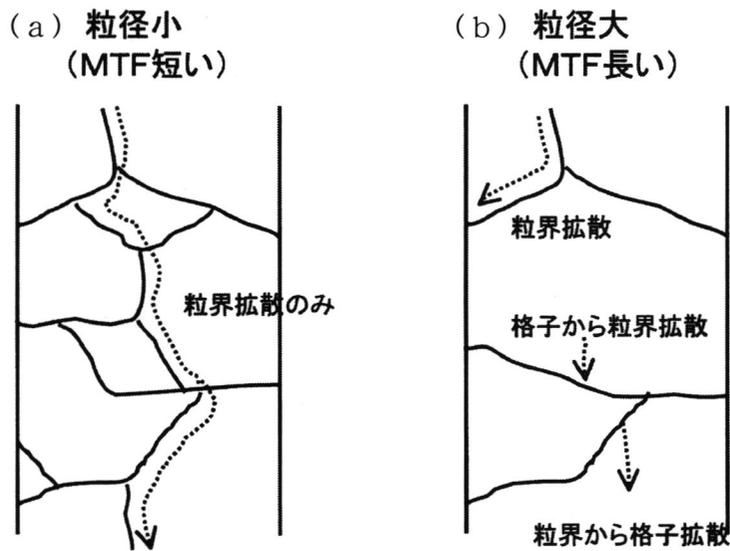


図4-1-3 配線中の結晶粒径とエレクトロマイグレーション配線寿命との関係モデル図。

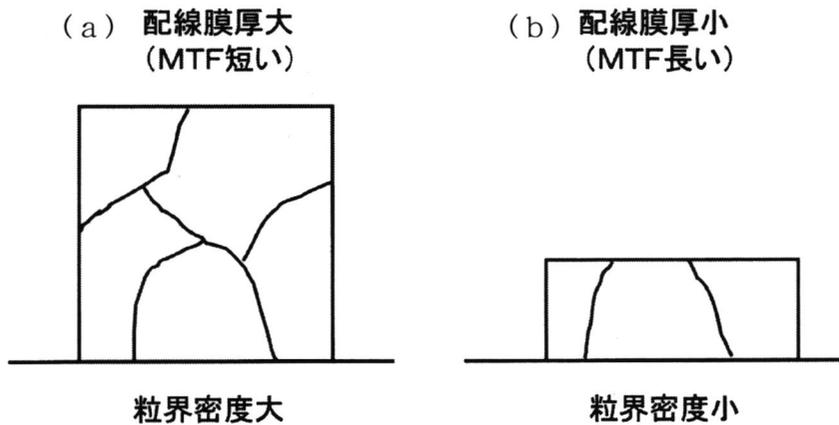


図4-1-4 配線膜厚とエレクトロマイグレーション配線寿命との関係を示すモデル図。

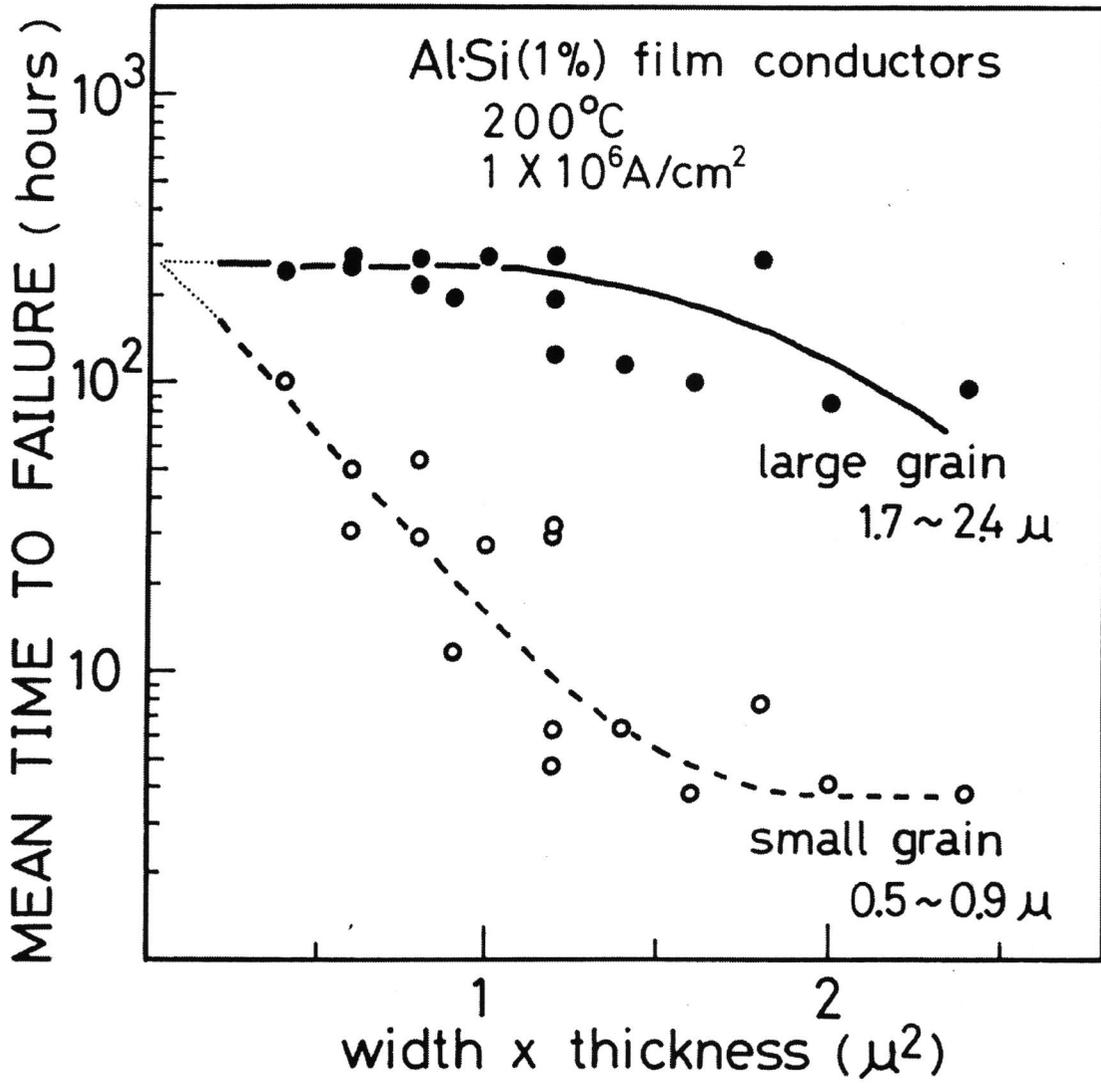


図4-15 配線断面積縮小化（微細化）に伴うAl-Si配線のエレクトロマイグレーション配線寿命の増加傾向とその限界値（異なる結晶粒径を有する配線の比較）。

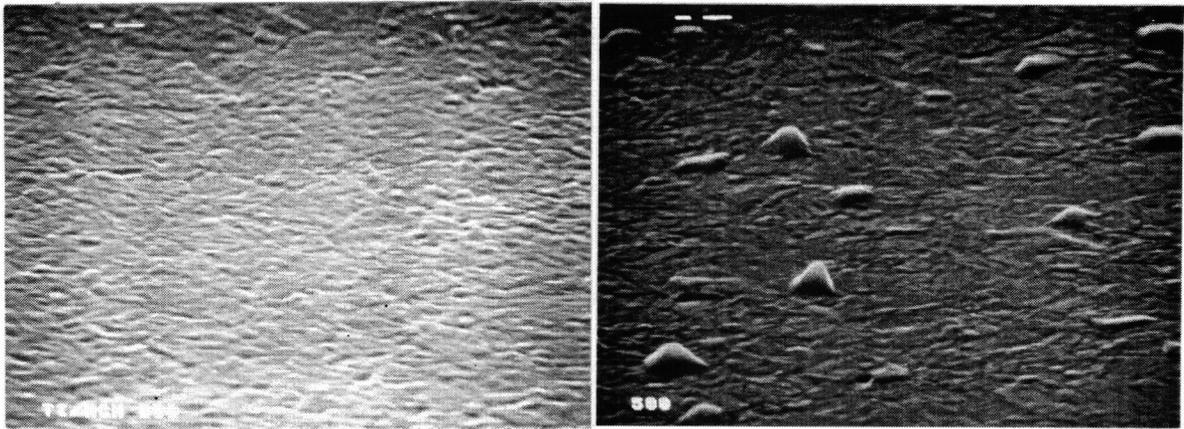
線はこの限界値に近く、このままではこれ以上の配線寿命の向上は期待できないことを意味している。図4-15から外挿して求めた平均配線寿命の限界値、および250℃での配線寿命測定結果から、活性化エネルギーは $E_a = 0.56 \text{ eV}$ 、電流密度依存パラメータは $n = 1.4$ と求められ、Blackの経験式は

$$MTF = A \cdot j^{-1.4} \exp(0.56/kT) \quad (4-1)$$

となる。これらの値（活性化エネルギー E_a と電流密度パラメータ n ）は、多くの研究者によって得られた値に近い⁽¹⁰⁾。従って、何らかの新しい高信頼化対策を必要とする。

4.2.2.2 Ti/Al積層配線のエレクトロマイグレーション特性

そこで、先ずTiをAl配線上に形成した積層構造の配線を高信頼性Al配線の候補として検討した。Ti膜をAl配線上に被覆することの意味は、Tiは高融点金属で硬い膜であること、TiはAlと反応することでAl-Ti金属間化合物を形成することなどの効果で、ヒロックを抑制する効果が期待できる。このヒロック抑制効果は、Al原子移動を抑制することから、エレクトロマイグレーションも抑制することが期待できる。図4-16はAl-Si(1%)上に膜厚30nmのTi膜を形成後、さらにTi膜の酸化防止のためAl-Si膜を50nm積層した膜の表面SEM像である。500℃、20分の熱処理後、Ti膜被覆なしの膜ではヒロックが成長しているのに対し、Ti膜被覆構造では全くヒロックの成長が認められない。図4-17はXRD回折結果であり、Ti被覆Al-Si膜の熱処理後には Al_3Ti 金属間化合物の形成が認められる。さらにAES分析の結果から Al_3Ti 化合物はAl-Si膜の表面近傍に局在して形成されていることが明らかになった。またTi層をAl-Si配線膜の下に設けた場合にはヒロックの抑制効果が無いこと、Al-Ti(5%)-Si(1%)、Al-Ti(5%)組成の合金ターゲットから形成したTiがAl膜中に分散して存在しているAl-Ti-Si、あるいはAl-Ti膜ではヒロック抑制効果がほとんど無いことも確認した。以上の結果からTi被覆Al-Si膜のヒロック抑制機構モデルを図4-18に示す。熱処理過程で形成された Al_3Ti 層は、Al-Si膜表面を覆い、ヒロックの成長を上から機械的に抑制していると考えられる。しかしながら、膜厚80nmの Al_3Ti 膜のみで500℃、20分の熱処理によるヒロックの成長を完全に抑制できるであろうか。たとえば低温で形成した SiO_2 膜(500nm膜厚)をAl-Si膜上に積層形成した場合では、500℃の熱処理で SiO_2 膜を突き破ってヒロックが成長す



Ti被覆Al-Si(1%)膜

Al-Si(1%)膜

図4-16 500°C、20min熱処理後の膜表面ヒロック成長の比較SEM像。

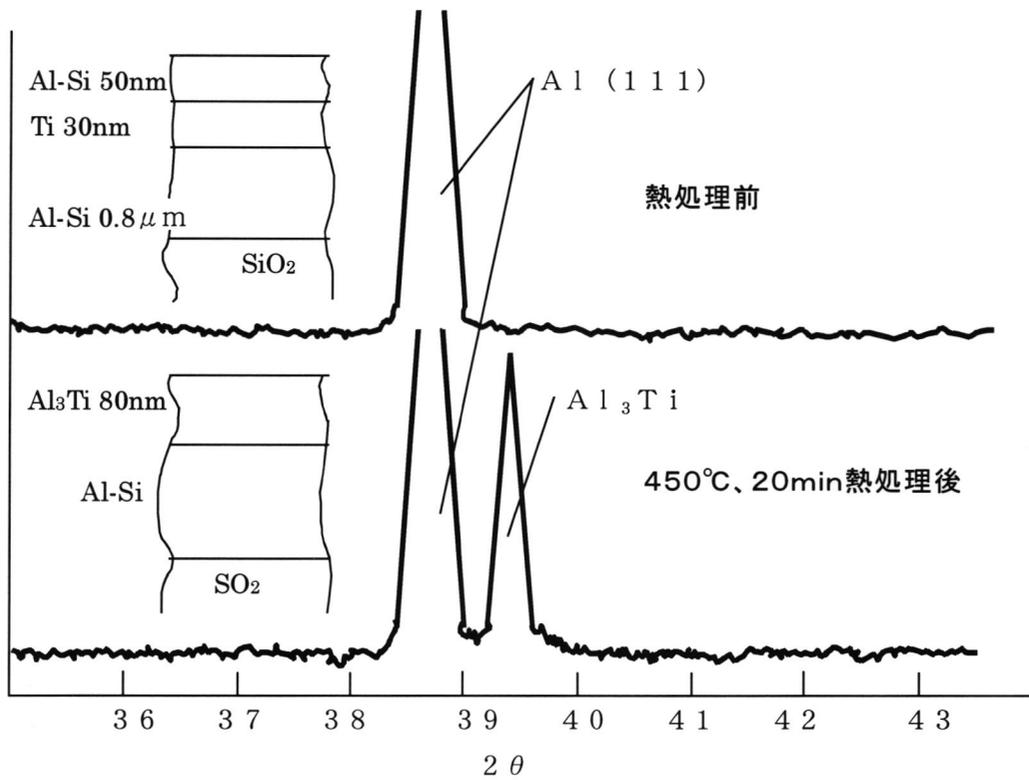


図4-17 Ti被覆Al-Si(1%)膜の熱処理前後のXRD比較。

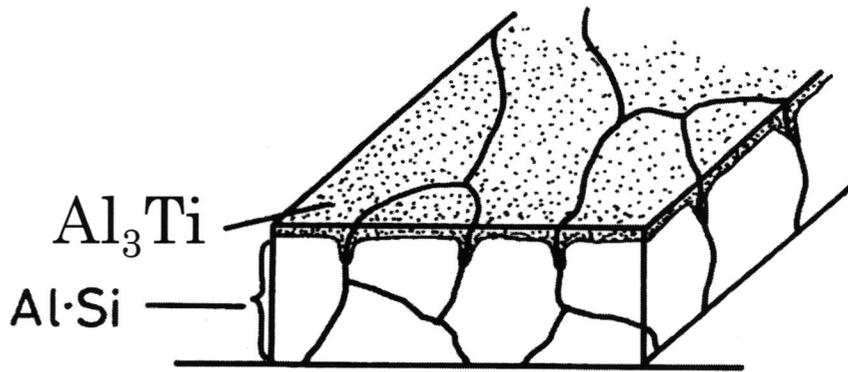


図4-18 Ti被覆Al膜のヒロック抑制機構モデル図。

母材Al-Si配線膜の表面および粒界に沿って形成される Al_3Ti 層がAlの粒界拡散を抑制、さらに機械的にヒロック成長を抑制。

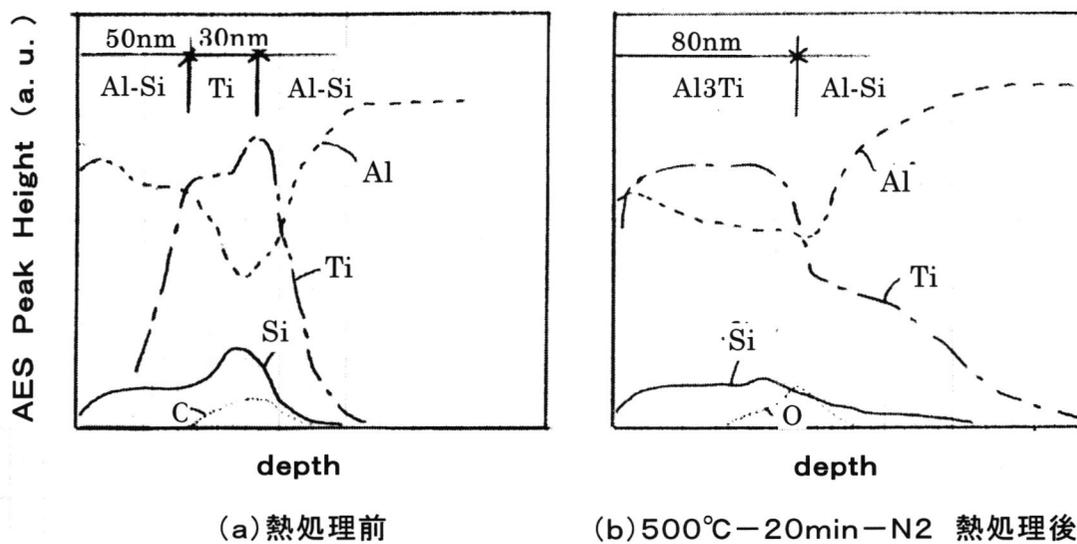


図4-19 SiO_2 下地上Ti被覆Al-Si膜の熱処理前後のAES深さ方向分布。

ることがある。図4-19に示すAES分析の結果、熱処理後のTiの分布状況はAl-Si膜表面から120nmの深さまで拡散しているのが認められる。これはAl膜の結晶粒界に沿ってTiがAl-Si層中に拡散して、粒界に沿ってAl₃Ti化合物層が形成されたものと考えられる。粒界に形成されたAl₃Ti層は、アニールによるヒロック成長に必要なAl原子の粒界拡散を完全に阻止していると考えられる。このためヒロックの成長が全く無いと考えられる。絶縁膜のみを上にした場合は、何らAl膜中の粒界拡散阻止機能が無いため、機械的におさえるだけではヒロックの成長を抑制することができない。TiはAl₃Tiを粒界に形成して粒界拡散を抑えることがヒロック抑制のポイントとなっている。

以上、Al-Si膜上にTi膜を被覆することによりヒロック発生を完全に抑制できる。しかし、その後の評価の結果、実用上大きな問題点があることが判明した。図4-20はコンタクトを形成した(100)Siウエハ上にAl-Si(1%)を膜厚0.8μm形成後、30nm膜厚のTi膜、50nm膜厚のAl-Si膜を順次積層下膜を400℃、20分熱処理した後、Al膜をりん酸で除去したSi表面上のSEM像である。350℃ではSi析出が見られ、ピットは全く無い。Si基板表面にペネトレーションピットが多数形成されていることがわかる。この現象は、純AlをSi基板上に形成し、熱処理したときに形成するピットと同じ状態である。実際にTi被覆Al-Si膜を形成したコンタクト部では、拡散層のSi部にピットが発生し、接合部が破壊される不良が生じた。この接合破壊を防止できるSi(1%)含有のAl-Si配線を使用しているのに、何故にピットが発生するのであろうか。

エッチピットが形成された部分のAES分析プロファイルを図4-21に示す。Ti膜被覆部分に大量のSiが分布していることが判明した。この膜表面部分に分布しているSiはどこから来たのであろうか。基板SiでのSiのプロファイルのダレが見られることから、基板Siから供給されたものと考えられる。Si基板部から被覆Ti層への拡散の結果、基板Siにエッチピットが形成されたものと推定できる。

Al-Ti-Si膜での3元素間反応については、TiをバリアメタルとしてAl配線とSi基板間に設けた場合についての報告がある⁽¹¹⁾。そこでは熱処理によってAl-Ti-Si三元合金が形成される結果、基板Siのエッチピットが生じると報告されている。これらの事実からTi被覆Al-Si配線の接合破壊現象をうまく説明できる。

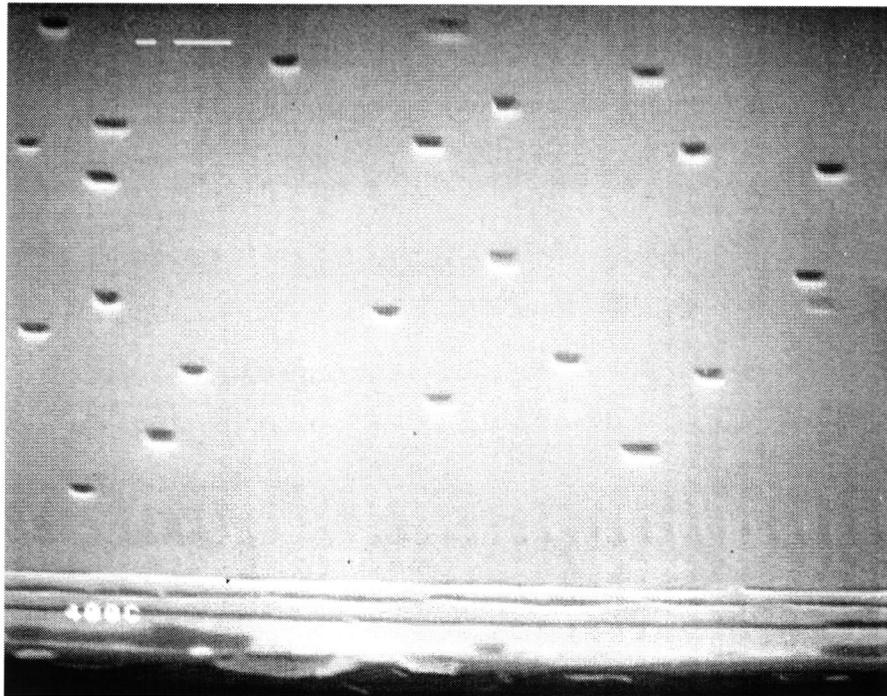


図4-20 Si下地上のTi被覆Al-Si配線で400℃熱処理後にSi基板に生じたAlスパイク。

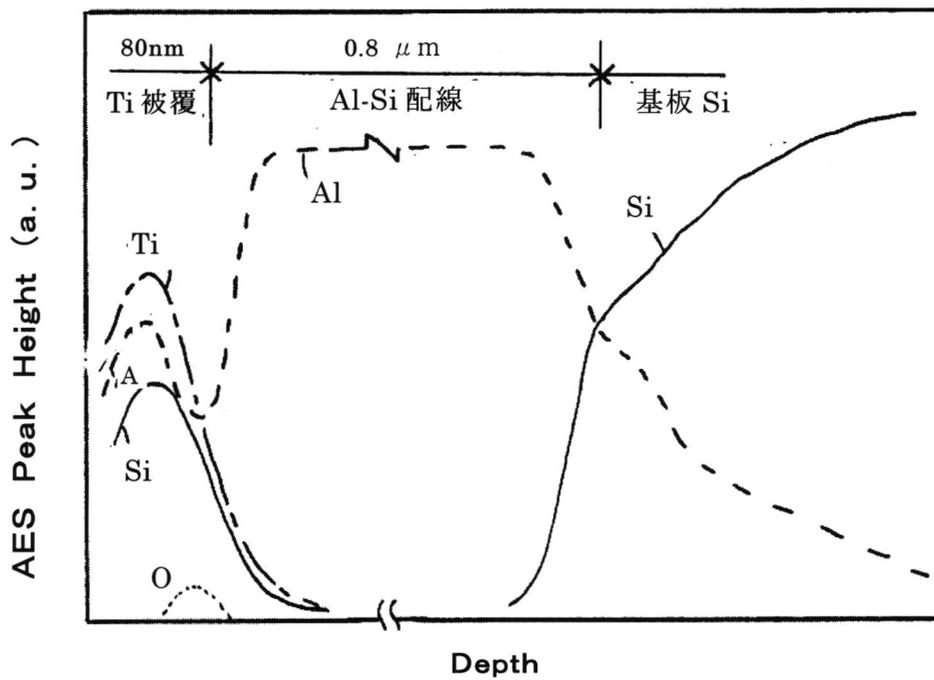


図4-21 Si基板上的Ti被覆Al-Si膜の450℃、20min熱処理後のAES深さ方向分布。

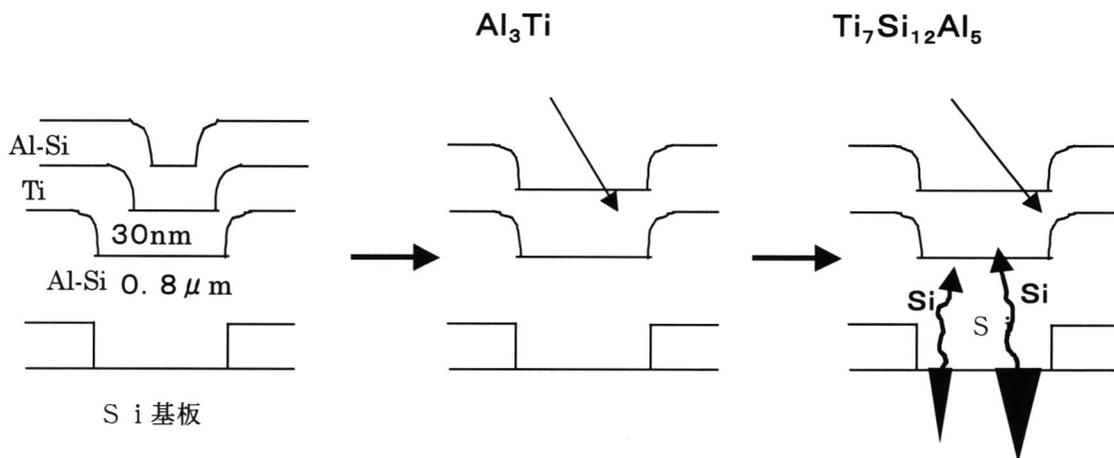


図4-22 Ti被覆Al-S(1%)配線における熱処理後に生じる基板Si接合破壊機構。

表4-1 Al₃Ti、Ti₇Si₁₂Al₅合金層形成に必要な各元素量(膜厚換算)。

金属間化合物相	Ti	Si	Al
Al ₃ Ti	30nm	—	88.8nm
Ti ₇ Si ₁₂ Al ₅	30nm	63.3nm	21.2nm

次に、図4-22に接合破壊機構を説明する。Ti被覆Al-Si(1%)膜は熱処理を受けることによって、第1段階として表面にAl₃Ti合金膜が生成する。さらに熱処理を受けることにより第2段階として、Al₃Ti合金からTi₇Si₁₂Al₅という3元合金に変化する。この段階で3元合金を形成するのに必要なSi量は表2-1に示すように、Ti膜厚30nmに対しては63.3nm膜厚分である。0.8μmのAl-Si(1%)膜中に含まれるSi量は約9nm膜厚分であるからSiが不足していることになる。この不足Si分が基板Siから供給されるのである。450℃でのAl中のSi原子の拡散距離は3分間で約12μmと速いために20分程度の熱処理時間で十分基板からAl膜表面のTi層に供給できる。以上の説明のように、Ti被覆Al-Si(1%)配線における接合破壊原因はAl-Ti-Siの3元合金の生成に起因したものである。従って、この不良対策として以下の2点を挙げる事ができる。

(1) 基板SiからのSiの供給を断つために、コンタクト部バリアメタルの設置。

(2) Al-Ti-Siの3元合金形成に必要なSi分を補給するために、予めTi層にSiを入れておく、例えばTiSi₂膜とする。

本研究ではコンタクトバリアメタルについてはすでに前章で報告したので、ここでは(2)のTiSi₂膜被覆Al-Si配線について検討した。

4. 2. 2. 3 TiSi₂/Al積層配線のエレクトロマイグレーション特性

図4-23にTiSi₂膜被覆Al-Si膜の熱処理後の膜表面SEM像を示す。Ti被覆の場合と同様に500℃熱処理後でもヒロックの発生がほとんど認められない。TiSi₂膜にもAl-Si膜のヒロック抑制効果があることが分かる。次にTiSi₂被覆によるヒロック抑制効果の原因を突き止める目的で、熱処理前後でのX線回折強度を測定した(図4-24)。熱処理前の膜ではAl(111)の強度が大きく認められるのみで、TiSi₂については存在しない。これはas depoではTiSi₂膜はアモーフス構造あるいは非常に微細な結晶粒のためにピークが現れないと考えられる。450℃、20分のアニール後にはAl(111)のピークの他に2θが約41°と約51°付近に弱いピークが現れた。この2つのピークはいずれもTi₇Al₅Si₁₂であると同定できた^(1,2)。すなわち熱処理によってTiSi₂とAlが反応してTi₇Al₅Si₁₂合金を形成することを示している。ヒロック抑制効果は、このAl-Ti-Siの3元合金が表面

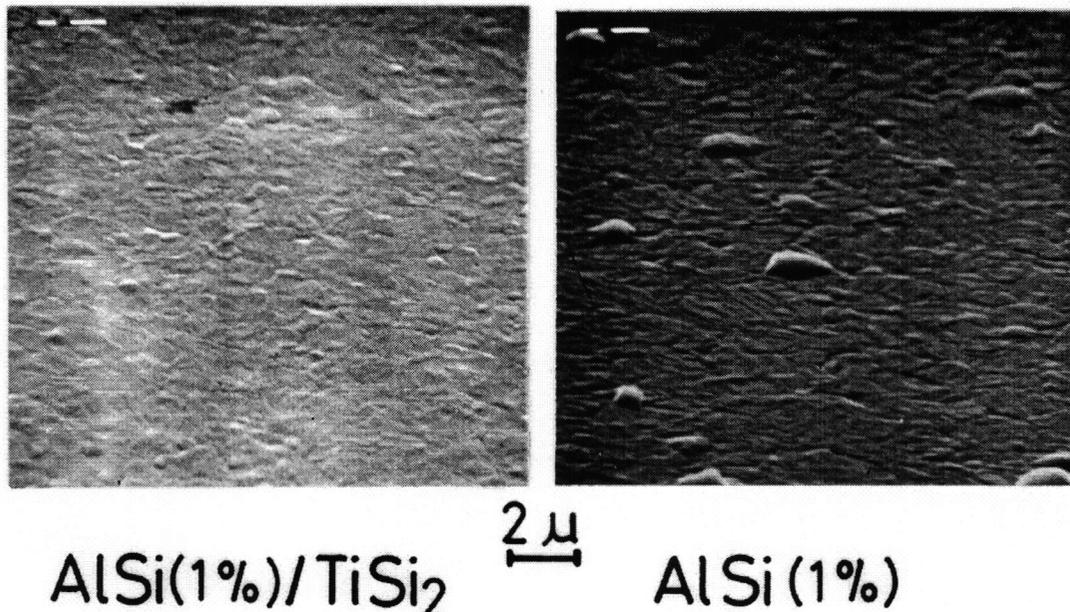


図4-23 TiSi₂被覆の有無でのAl-Si膜のヒロック成長比較。

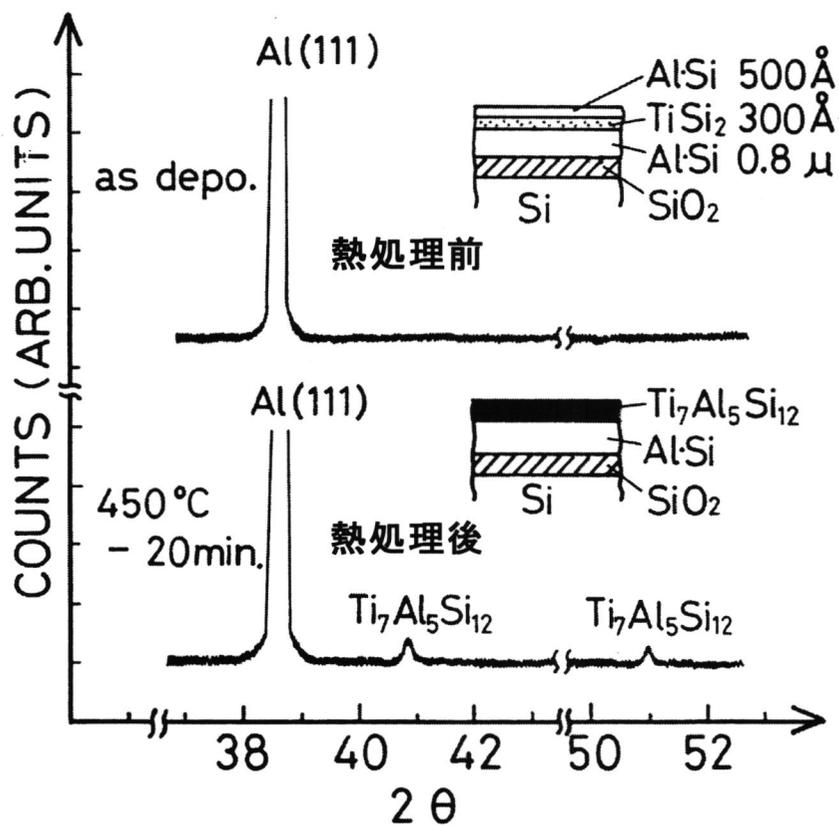


図4-24 TiSi₂被覆Al-Si膜の熱処理前後におけるXRD比較。

層およびAl-Si膜の粒界に形成するため、Al原子の粒界拡散を抑制するものであることが判明した。

実際にヒロック抑制効果がどの程度か、Al-Si膜上の層間絶縁膜の耐圧について評価した結果を図4-25に示す。絶縁耐圧評価は、Al膜上にLPCVD-SiO₂膜(膜厚500nm)を形成後(形成温度は400℃)、さらに絶縁膜上に上部電極としてAl膜(面積1mm²)を形成し、450℃、20分の熱処理を施した後、Al上部電極と下層Al層との間に電圧を印加して層間絶縁耐圧を測定した結果である。Al-Si(1%)膜の場合、ヒロックが成長するために絶縁耐圧は100V以下である。一方、TiSi₂膜被覆では200V以上の耐圧を示している。図4-25中のAl膜が無い場合の絶縁膜単独の絶縁耐圧分布と比較して約50V程度低い耐圧分布であり、ヒロック発生が抑制されている効果を示している。

ヒロックが抑制されてもTi被覆の場合に見られた基板Siの浸食作用があるならば実用化はできない。ではTiSi₂膜の場合はどうであろうか。図4-26はSi上に直接TiSi₂被覆Al-Si(1%)膜を形成したサンプルを450℃で熱処理後、Al膜をリン酸でエッチング除去した後のSi表面のSEM像である。Ti被覆膜で見られたSi表面のエッチピット(図4-20)はTiSi₂被覆の場合、全く生じていなかった。なお、図4-26中に見られる粒子はSiであり、Al-Si(1%)中のSiが析出したものである。TiSi₂被覆膜で基板Siにエッチピットが生じない理由は、TiSi₂膜が熱処理の結果、Alと反応してTi₇Al₅Si₁₂に変化してもTiSi₂中に含まれるSi量で十分に補うことができるからである。以上、示したようにTiSi₂被覆Al-Si膜を配線に使用した場合、ヒロックの抑制効果が十分にあり、かつ、Tiの場合に見られた基板Siの浸食現象が無いことを示した。次にエレクトロマイグレーション特性について検討した結果を示す。

前節でAl-Si配線のエレクトロマイグレーション寿命は限界近くになっていること、配線寿命を延ばすにはAl-Si以外の材料を用いることを考えなければならないことを提案した。そこでTiSi₂被覆Al-Si膜のヒロック抑制効果はAl原子の粒界拡散を阻止できたことに起因していることから、エレクトロマイグレーション特性の改善にも役立つはずである。図4-27はこのTiSi₂膜被覆Al-Si配線のエレクトロマイグレーション試験の結果をAl-Si配線と比較した結果である。TiSi₂膜被覆によって

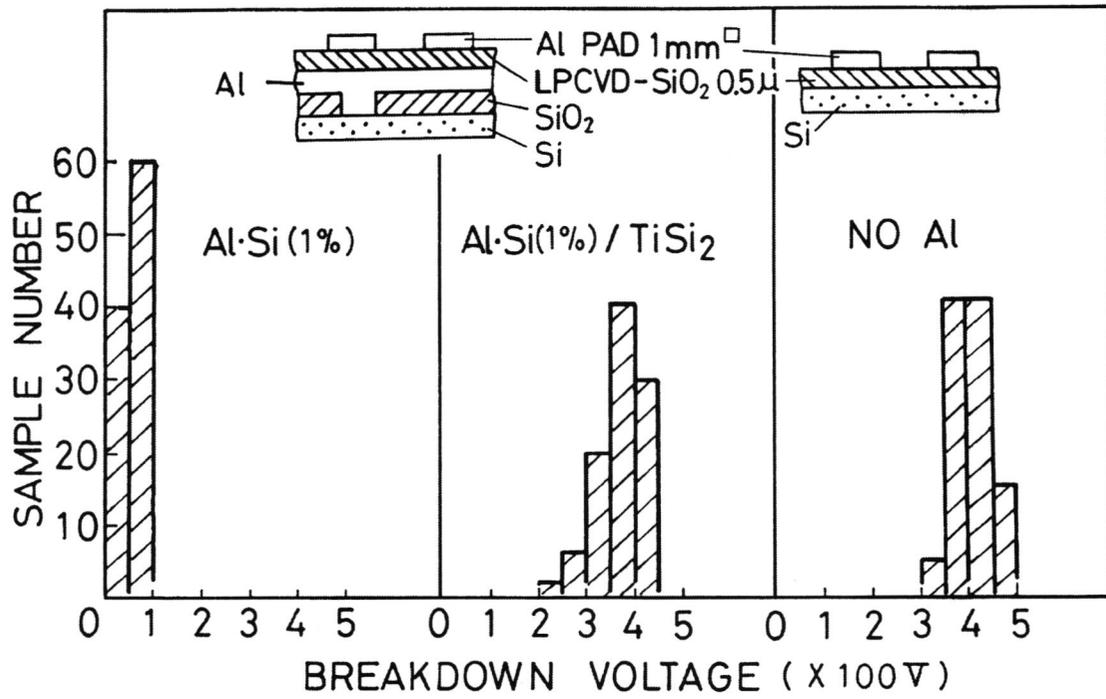


図4-25 LP-CVD SiO₂の絶縁破壊電圧比較によるヒロック抑制効果の評価。

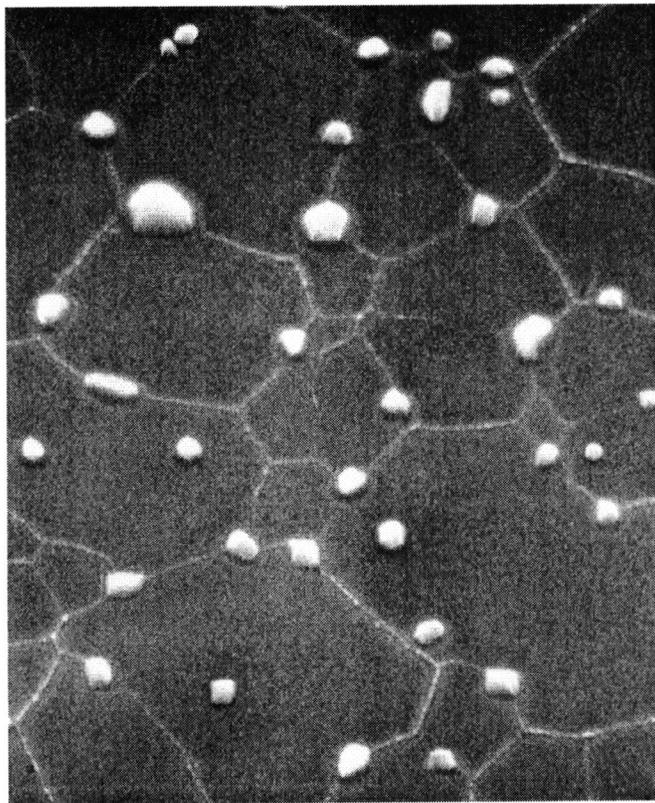


図4-26 TiSi₂被覆Al-Si膜の熱処理後の下地Si表面SEM像。

* 図4-20に見られたAlスパイクは無いが、Si析出物がある。

平均配線寿命の増加効果があることが明確に示されている。電流密度 $1 \times 10^6 \text{ A/cm}^2$ 、温度 200°C の加速条件下において、Al-Si (1%) 配線の粒径が大きな場合より3倍以上の配線寿命を示している。さらに、試験温度を変えて得られた平均配線寿命のデータを併せて、アレニウスプロットを図4-28に示す。これから活性化エネルギー値は 0.83 eV となり、Al-Si 配線の値 0.54 eV より大きくなっている。これはAl原子のエレクトロマイグレーションが生じにくくなったことを示す。前述したようにアニール後にAl配線粒界中に生成された $\text{Ti}_7\text{Al}_5\text{Si}_{12}$ が表面および粒界に存在して、粒界拡散とそれによって生じるヒロックとポイドの成長を抑制しているためと考えられる。さらに $1 \times 10^6 \text{ A/cm}^2$ 、 85°C におけるLSI動作実使用条件下での配線寿命を予測すると、 TiSi_2 被覆配線は36.5年、Al-Si 配線は1.48年となり、実使用条件下では TiSi_2 被覆によりエレクトロマイグレーション特性が大幅に改善される事が見出された。次に、 TiSi_2 被覆Al-Si 配線について、他の配線諸特性について述べる。先ず加工性について、塩素系のガスを用いるAl膜のRIE条件と全く同じ条件で TiSi_2 膜のエッチング加工が可能であった。これは、Ti系がAlと同じような塩素化合物において蒸気圧を有するためと、 TiSi_2 膜の膜厚が 30 nm と薄いためであり、エッチング時間が多少増加する程度であった。加工形状についても特に問題が無かった。配線抵抗については、 $\text{TiSi}_2/\text{Al-Si}$ 合計膜厚を $0.8 \mu\text{m}$ とした場合、通常のAl-Si 単独膜より10%の配線抵抗増加が生じた。ボンディング性については、ボンディング強度が規格 3 g 以上に対して、 6 g とUSボンディングについては100%の成功率を示して全く問題が無い。さらに、多層配線構造におけるビア接続歩留まりとビア抵抗については、Al-Si 膜との差が無く、 $1.5 \mu\text{m}$ 四方ビア部で $2.8 \times 10^{-2} \Omega$ の接触抵抗値を示した。拡散層Siとのコンタクトについても、Si侵食作用が無いので、Al-Si 膜と同程度であり、コンタクト抵抗値が $1.5 \mu\text{m}$ 四方で約 70Ω 、接合リーク電流においても $7.1 \times 10^{-13} \text{ A}$ (5 V 印加、 $1.2 \times 10^4 \mu\text{m}^2$ 面積) で問題が無かった。

以上述べてきたように、ヒロックの抑制、エレクトロマイグレーション耐性の増加等、微細高信頼性配線として TiSi_2 被覆配線は優れた特性を有していることを明らかにした。一方、配線側壁部についてはAl-Si 膜が露出していることから起因する「横ヒロック」の発生が懸念される。しかし、現状では問題となっていない。粒界拡散を抑制するために側面部についてもヒロックの抑制作用があると考えられる。

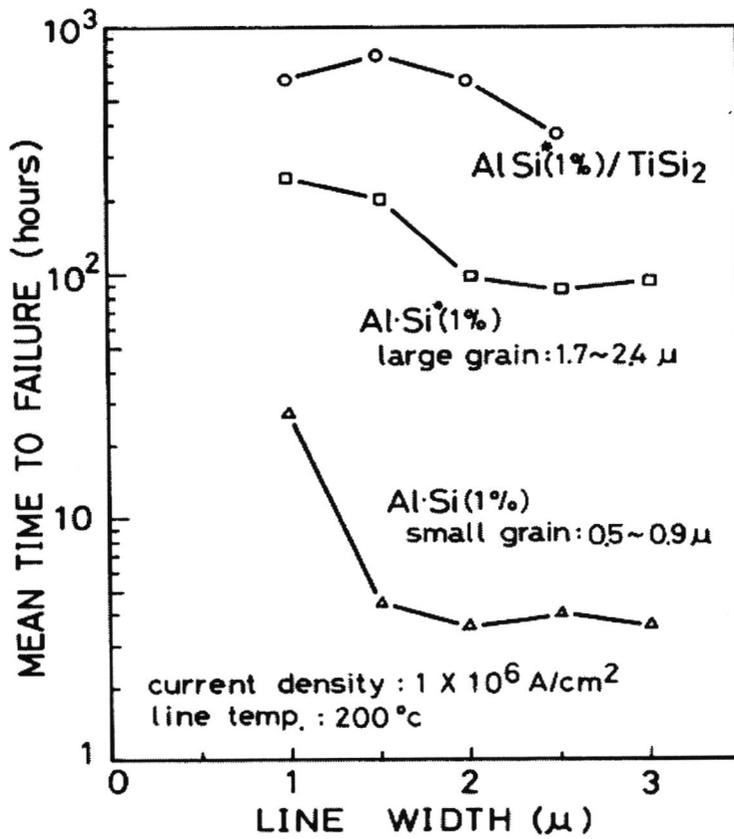


図4-27 TiSi₂被覆Al-Si配線のエレクトロマイグレーション寿命比較。

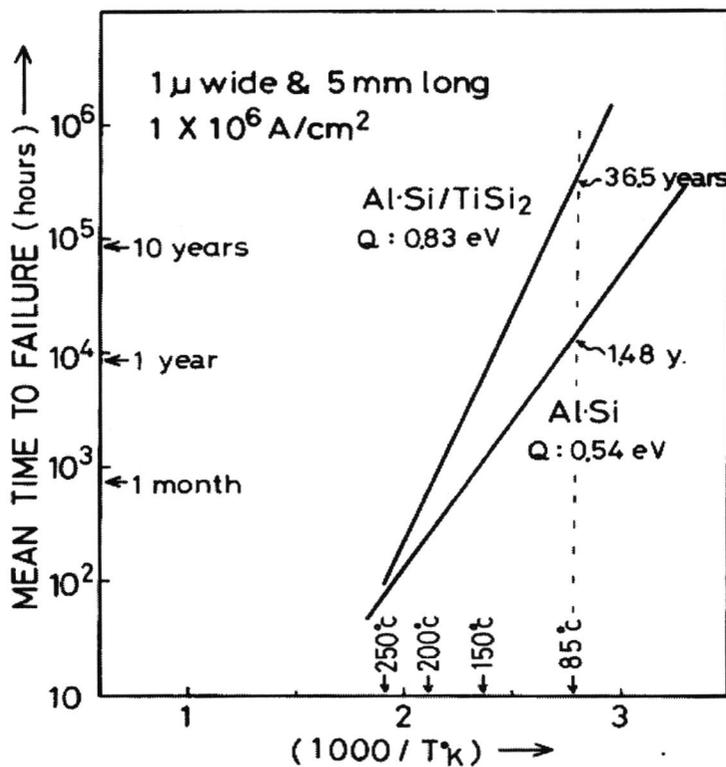


図4-28 エレクトロマイグレーション平均配線寿命(MTF)のアレニウスプロット。

4. 3 カーボン膜を利用したA l 配線大粒径化による高信頼化

論理デバイスの性能向上に伴い、A l 配線に対して耐EM（エレクトロマイグレーション）特性の大幅な向上が要求されている。素子の高速化のための動作周波数の増大が必須となり、配線遅延抑制のための配線の薄膜化が進み、その結果、A l 配線中の電流密度が増加するためである。現在の許容電流密度（E I 基準）は $2 \times 10^5 \text{ A/cm}^2$ であるが、今後 $0.35 \mu\text{m}$ ルールの論理デバイスで $4 \sim 5 \times 10^5 \text{ A/cm}^2$ 、さらに $0.3 \mu\text{m}$ ルールのデバイスでは $8 \times 10^5 \text{ A/cm}^2$ とE I 基準値の向上が必要とされている。このように電流密度が2—4倍に増加すると、エレクトロマイグレーションによる配線信頼性はB l a c kの経験式⁽¹⁰⁾ $MTF \propto J^{-2}$ （MTF：平均寿命、J：電流密度）に従うとして現状の4—16倍の寿命増加を必要とされる。

EM高信頼化対策として、材料面からはA l 粒界中のC uが粒界拡散を抑制する効果が大きいことからC u添加A l 配線が最も一般的に採用されている。しかし、上述のような高電流密度化に対しては、A l -C u配線というだけでは耐EM特性は不十分である。これに対し、配線膜の結晶構造の観点から高信頼化の指針をV a i d j aは提案した⁽⁹⁾。配線幅 \geq 粒径の領域では配線寿命は幅の微細化に伴って寿命が低下し、配線幅 \leq 粒径となると逆に幅が微細化になるほど高寿命化するという実験事実から、粒径を大きくすることが配線のEM信頼性向上に効果的であることを示した。このような配線幅 \leq 粒径という状態の高信頼性配線を、あたかも竹の節状に配線中に粒界が存在することから、“バンブー構造配線”と名付けた。V a i d j aはさらに、配線幅の配向性についても言及して、特にA l 膜の場合、(1 1 1)配向性が強いほど、また粒径分布のばらつきが小さいほど高信頼化することも示した。

“バンブー構造配線”が耐EM特性に優れている理由は、定性的には次のように説明できる。EMでボイド発生不良が生じる場所は多くの場合、粒界3重点であり、そこではEMを支配している粒界拡散による原子流の流入と流出の不均衡が生じ易い。そのため粒界3重点付近でボイドおよびヒロックが生じて配線不良が発生しやすい。“バンブー構造配線”ではこのような粒界3重点が無く、バンブー粒界では粒界からバルク中およびその逆という活性化エネルギーの高い拡散が支配的となるからである。最近ではM I Tのグループ⁽¹³⁾が高温アニールで大粒径化させたA l -C u(2%)-C r(0.3%)配線を用いて、3重点粒界の全く無い“完全なバンブー構造配線(H y p e r - B a m b o o)”と大多数はバ

ンブー粒界であるがごく少数だけは3重点のある“不完全なバンブー構造配線 (Near-Bambo o)” のEM特性を比較している。その結果、“Near-Bambo o”配線では寿命および故障発生分布のばらつきが配線幅依存性を示したのに対し、“Hyper-Bambo o”配線では両者ともに配線幅に依存しなくなり、しかも長寿命、低分散になる傾向を示した。さらに和田⁽¹⁴⁾がEM不良の原因となる粒界の全く無い単結晶Al配線にすることで、EM不良をほとんど無くすることができることをすでに示した。しかし、その実用化にはまだ解決すべき課題が多く残っている。したがって、より実用化に近い高信頼化配線を実現することが急務である。

今までの結果から、実用化に近い高信頼性Al配線を実現するには、“配向性の優れた完全なバンブー構造配線”を作ることである。配向性の優れた配線については、Al下層にTa-Al膜を設けた積層構造配線を実現する技術⁽¹⁵⁾が提案されている。一方、“完全なバンブー構造配線”を作るにはAlを大粒径化する技術が必要となる。Alの大粒径化方法は今までにいくつか提案されている。前出のAl-Cu(2%)-Cr(0.3%)配線のほかに、RTA法、レーザーアニール法などの高温で短時間の熱処理を施す技術である。ランプによるRTAを用いて大粒径化したAl配線のEM特性については、バンブー化によって活性化エネルギーが増加し、耐EM信頼性を改善できる。しかし、短時間とはいえ高温熱処理の現プロセスへの導入については、Alと絶縁膜との反応、熱応力による膜中クラック生成などの問題点の発生が懸念される。

本研究では現プロセスで実施されている450℃シンターの熱処理下でも、Al膜上にC(カーボン)膜を設けるだけで粒径が大きく成長し、“Near-Bambo o”構造配線を実現でき、EM信頼性が大きく向上する結果⁽¹⁶⁾を得たのでそれについて報告する。

4. 3. 1 実験方法および条件

— 膜形成方法およびプロセスフロー

AlおよびC膜の形成はともに枚葉式スパッタ装置を用いた。膜形成条件を表4-2に示す。Al膜上にC膜を形成するプロセスで最初に問題となった点は、C膜とAl表面との密着性であった。C/Al積層膜は当初大粒径化のための熱処理冷却時にC膜はがれが発生した。これについてはC膜スパッタ直前にAl膜に10minのO₂プラズマ処理を実施することでC膜はがれを防止できた。さらにこの処理の効果は密着性ばかりでなく、

A1 中へのCの拡散防止、大粒径化の促進という点でも大きな意味があった。これについては後述する。またC膜をいつの時点でA1上に形成して熱処理し大粒径化するかという点については、A1配線加工後にC膜を被覆してから熱処理する工程を標準プロセスとした。この理由はプロセス上、新規なプロセスを導入しなくて済むからである。その他、ブランケットA1膜上にC膜を形成してから大粒径化するプロセス、PEP反射防止膜としてのC膜をそのまま利用し配線の上部にのみC膜がある状態でアニールするプロセスとも比較した。

図4-29に本研究で実施したC（カーボン）膜被覆A1大粒径化の実験の標準プロセスフローを示す。

一 配線信頼性測定方法

C膜により大粒径化処理したA1配線のEM信頼性測定は、従来の試験方法とは異なる技術で実施した。その理由は高信頼化対策により配線寿命が延びるので、評価に長時間を要してしまう。そこで高加速・短時間評価方法であるBEM法⁽¹⁷⁾（Break down Energy of Metal）を採用した。BEM法は配線に高電流密度の電流を流し、ジュールヒーティングによる配線の自己発熱で生じる高温化を利用する。従って、加速配線の寿命は時間単位ではなく、断線までに費やした電流エネルギー総量で表す。配線抵抗をモニターしながら負荷電流を徐々に増加させ、所定の配線温度となった時点で負荷電流の増加を止め、以後は配線温度が一定となるよう負荷電流を調整する。式4-2にBEM寿命計算式を示す。また今回使用した配線の構造と測定条件を表4-3に示す。

$$EF = \int_0^{t \cdot \text{fail}} \frac{I^2 R}{L} \cdot \exp(-Ea / kt) dt \quad (4-2)$$

ここでEFは、BEM法による配線寿命でEF：Energy to Fail (mJ/cm)と配線の断線までに要したエネルギーとなる。Iは負荷電流、Rは配線抵抗、Lは配線長、t・failは断線までの時間である。他の評価項目は、粒径測定はFIB法により、膜の構造、配向性はXR Dにより、相互拡散、反応はSIMSで解析し、膜の応力はウエハそり測定で、配線状態での応力はX線測定により求めた。さらにカーボン膜による加熱効果を波長5 μmの赤外線を用いて、C膜およびA1膜の赤外線吸収率により測定した。

表4-2 AlおよびC（カーボン）膜のスパッタ形成条件。

	Al膜	C（カーボン）膜
Power(kW)	6.0	4.0
Ar圧力(Pa)	2.5×10^{-1}	同左
形成速度(nm/s)	15.8	1.42

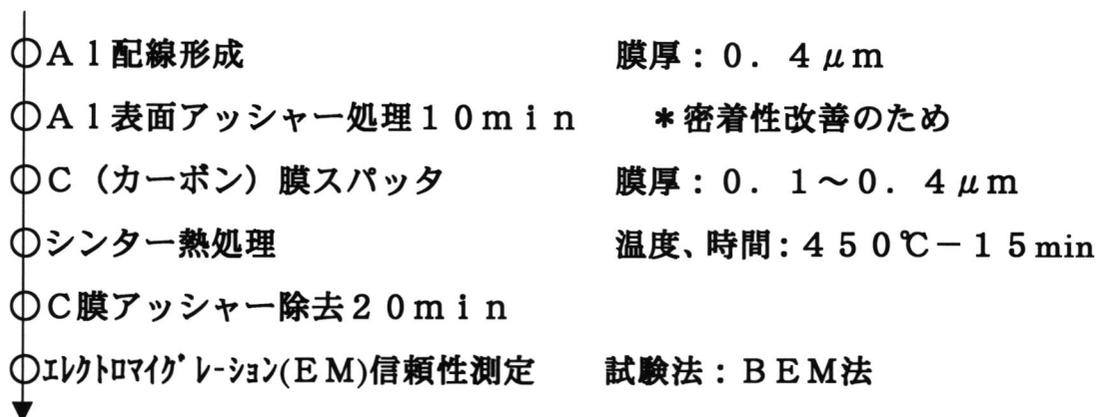


図4-29 大粒径化Al配線の標準形成プロセスフロー。

表4-3 BEM法によるエレクトロマイグレーション試験の配線構造および試験条件。

下地酸化膜	0.1 μm膜厚SiO ₂ 膜
Al配線膜厚	0.4 μm
配線長	500 μm
配線幅	2.0、1.0、0.6 μm
パシベーション膜	無し
配線膜種	Pure-Al、Al-Si(1%)、Al-Cu(0.5%)、 Al-Si(1%)-Cu(0.5%)、Al-Si(0.1%)-Cu(0.2%)
配線温度	300℃
電流密度	$3-4 \times 10^7 \text{ A/cm}^2$ (負荷電流一定領域)
測定配線本数	59本

4. 3. 2 実験結果および考察

4. 3. 2. 1 C有無による各種A1膜のBEM配線信頼性の比較

図4-30、31、32、33、34に各種A1配線のBEM試験で得た故障発生分布グラフを示す。横軸はBEM寿命(EF: Energy to Fail)で、縦軸は累積不良率を表し、対数正規確率紙にプロットした結果である。各々、2種類の配線幅(マスク寸法2.0、1.0 μm)についてカーボン膜400nm膜厚の被覆有無による寿命分布の比較である。なお、配線の熱処理温度はすべて450 $^{\circ}\text{C}$ 、15分と同一とした。ここで、我々が求める高信頼性の配線とは、寿命が長いだけでなく、寿命分布のバラツキが小さい特性を示すものである。従って、故障発生分布はグラフ上で右側に寄っていて、さらに分布が垂直近くに立っているほど高信頼性の配線である。

いずれもC膜を被覆して熱処理した配線の方が、被覆しない従来の配線に比較してBEM信頼性が大きく向上していることである。しかし、信頼性向上の程度はA1膜種および配線幅により異なっている。信頼性向上の傾向はA1膜種について大きく2つのグループに分かれる。1つは図4-30のA1-Cu(0.5%)、図4-32のA1-Si(0.1%)-Cu(0.2%)、図4-34の純A1であり、その他は図4-31のA1-Si(1%)、図4-33のA1-Si(1%)-Cu(0.5%)である。前者の3種の配線グループは、両配線幅ともにC膜被覆の有無ともに互いに寿命分布が類似している。2.0 μm 幅ではC膜被覆で大きく寿命が向上している。しかし、その分布を見ると不良率20%付近で折れ曲がっており初期不良の寿命が短くなっている。それに対し、従来のC無し配線は分布が直線状に乗ってそろっているが低寿命である。一方、1.0 μm の微細幅では平均寿命だけでみると、C膜被覆配線は従来配線と差は無い。しかし、従来の配線は初期不良の寿命が短くなっているのに対し、C膜被覆配線は初期不良の寿命が向上して分布のばらつきが非常に小さく改善されている。後者グループの2種の配線グループでの寿命分布の相違は、A1膜中の添加物であるSi、Cuが関係していると考えられる。Cu添加については純A1であるp-A1とA1-Cu(0.5%)配線でC被覆有無ともに寿命分布はほとんど同じ事から、今回の実験の0-0.5%の添加量の範囲内ではCuの影響が無いといえる。SiについてはA1-Si(1%)、A1-Si(1%)-Cu(0.5%)で低信頼性を示し、添加量を減らしたA1-Si(0.1%)-Cu(0.2%)ではp-A1と同等の信頼性を示している。この結果から、Si添加はC膜被覆による配線信頼性向上効果に悪影響を及ぼしていることがわかる。

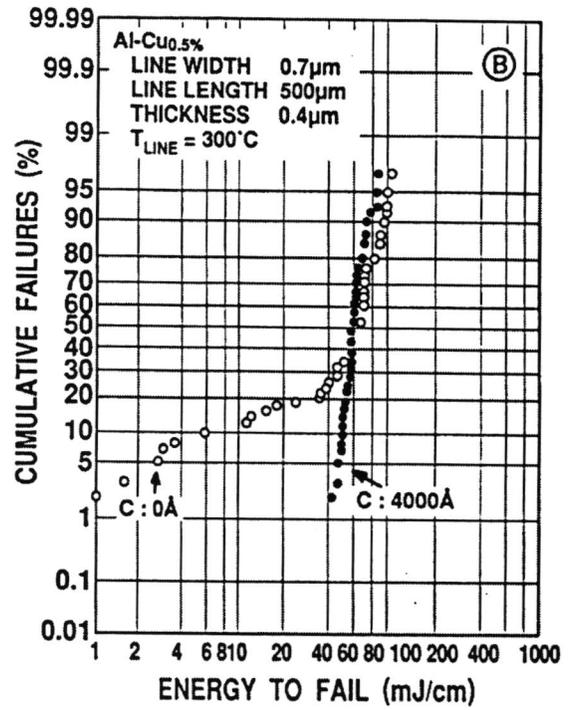
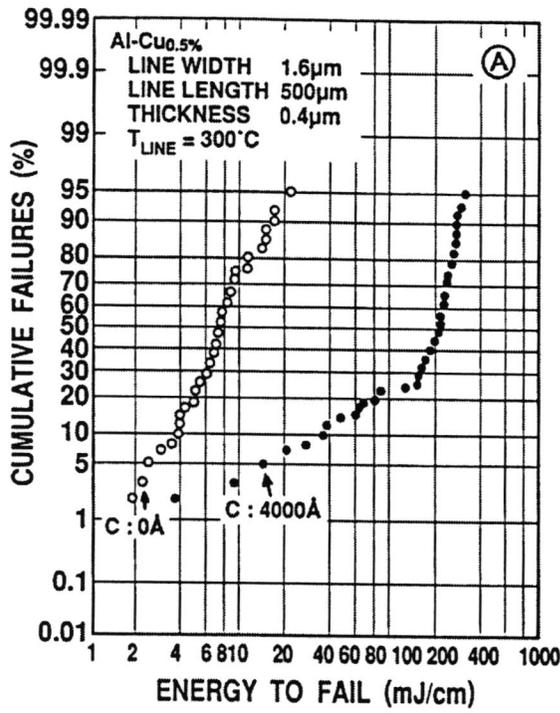


図4-30 Al-Cu(0.5%)配線のBEM信頼性寿命のカーボン膜有無依存性。

(配線幅 A: 1.6 μm 、B: 0.7 μm)

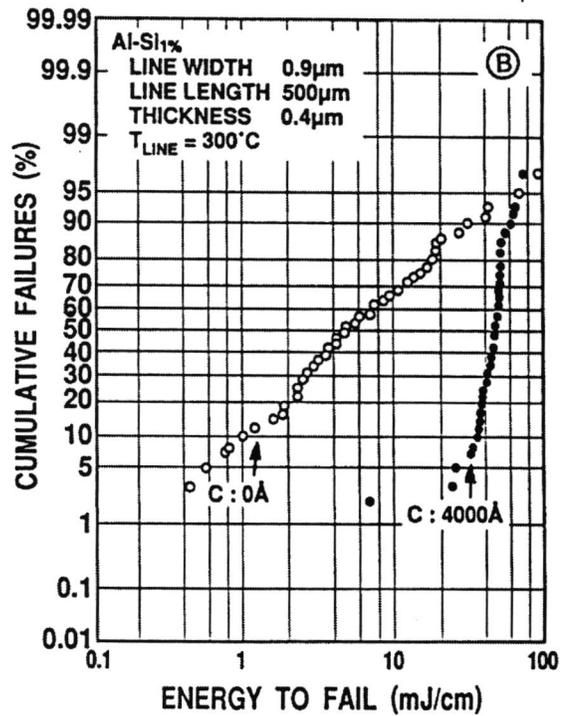
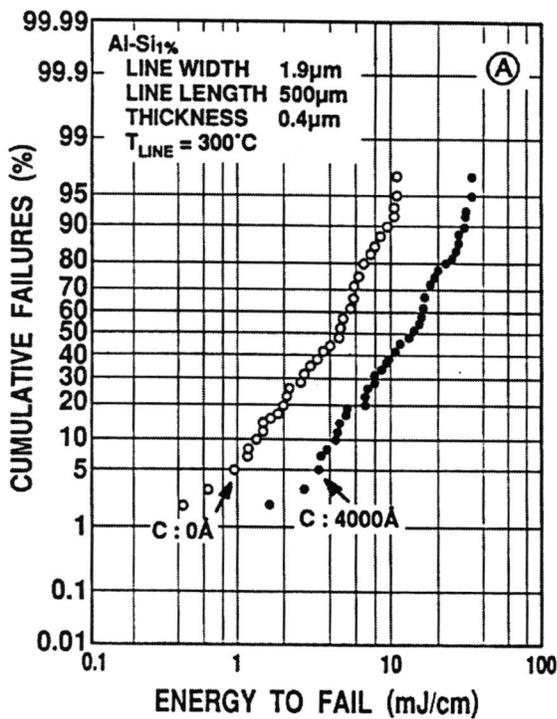


図4-31 Al-Si(1.0%)配線のBEM信頼性寿命のカーボン膜有無依存性。

(配線幅 A: 1.9 μm 、B: 0.9 μm)

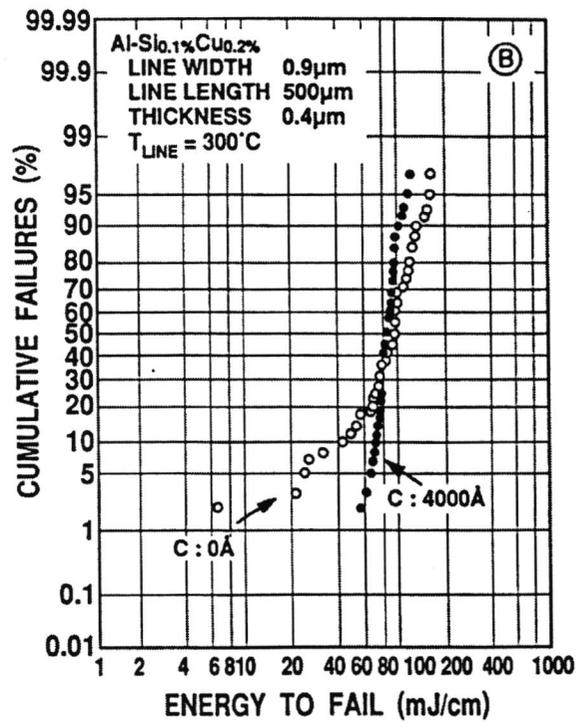
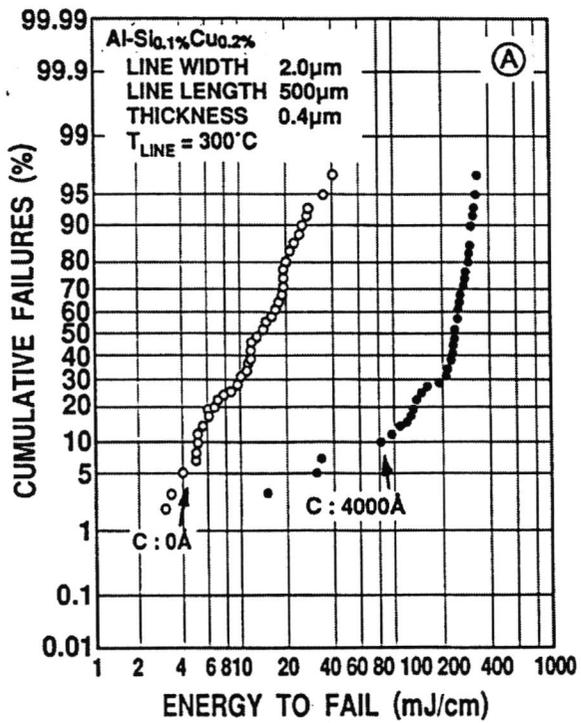


図 4-3-2 Al-Si (0.1%)-Cu (0.2%)配線のBEM信頼性寿命のカーボン膜有無依存性。(配線幅 A: 2.0 μ m、B: 0.9 μ m)

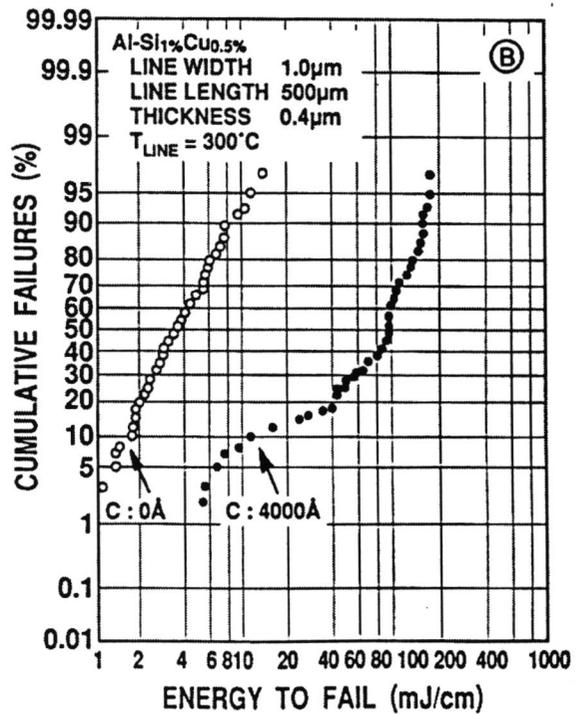
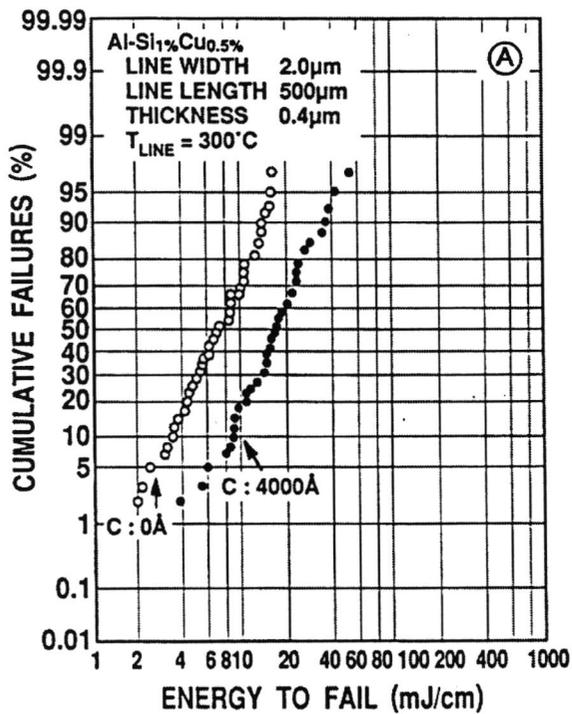


図 4-3-3 Al-Si (1.0%)-Cu (0.5%)配線のBEM信頼性寿命のカーボン膜有無依存性。(配線幅 A: 2.0 μ m、B: 1.0 μ m)

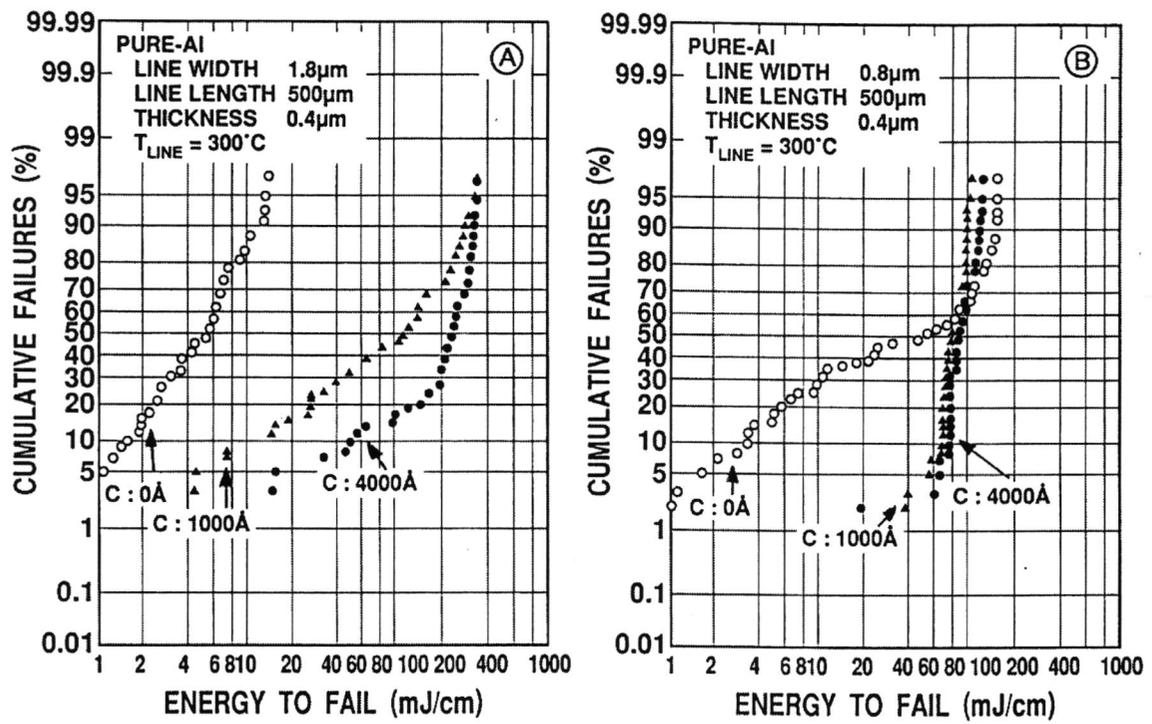


図4-34 pure Al配線のBEM信頼性寿命のカーボン膜有無依存性。

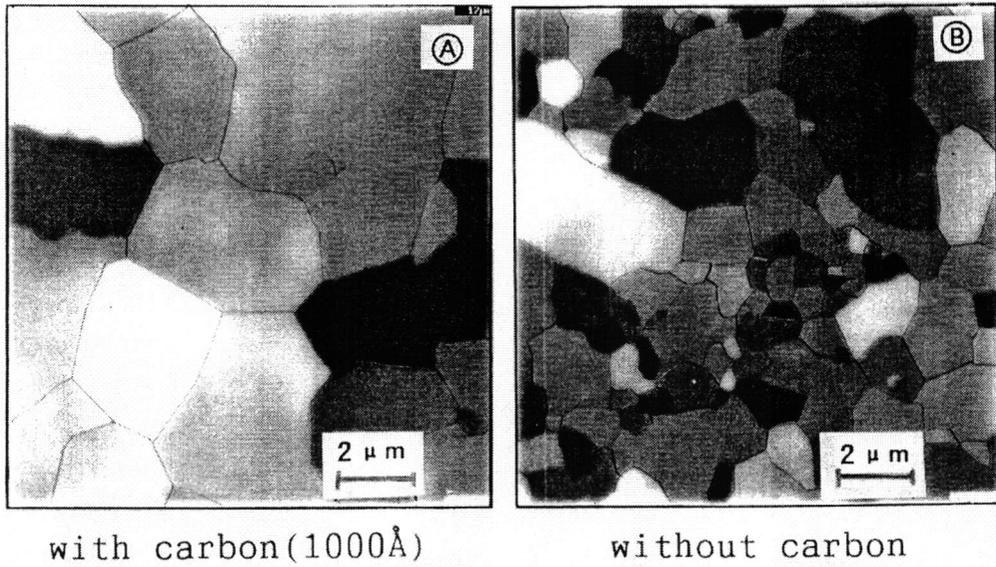
(配線幅 A: 1.8 μm、B: 0.8 μm)

4.3.2.2 C膜有無による粒径および粒径分布の比較

A1配線にC膜を被覆後、熱処理することでBEM信頼性を大きく向上できることが判明した。また、その向上効果がA1膜中のSi添加量に左右されることも明らかになった。これらの結果がどのような機構で生じるのかを探る目的で、先ず、A1膜の粒径とその分布をFIBで観察した。その結果を以下に示す。図4-35は450℃、15分熱処理後のFIB像である。400nm膜厚の純A1膜についてC膜100nmの被覆有無の比較結果である。C膜を被覆したA1膜は同一熱処理条件で、A1の粒径が大きく成長していることがわかる。図4-36は純A1膜の粒径分布を図4-35のFIB像から求めてプロットしたグラフである。平均粒径で比較するとC膜被覆有りが2.54 μ m、被覆無しが1.14 μ mでほぼ2倍に粒径が成長している。粒径分布状況はC膜なしでは粒径1.5 μ m付近にピークを示すが、C膜被覆A1は全体に粒径が大きく成長しているが、小粒子がまだ残っており、分布が大きく広がっている。A1-Si(1%)-Cu(0.5%)膜についての粒径分布を図4-37に示す。平均粒径で比較するとC膜有りが2.14 μ m、C膜無しが1.32 μ mで純A1と大きな差が無い。しかしながら分布状況はC膜無しでは純A1と同等であるが、C膜有りの場合は大きく異なっている。最頻値が1.5 μ m粒径であり、これらの小粒径結晶粒が純A1膜の場合より多く残存している。この多数の小粒径結晶粒の生成原因についてはまだ解っていないが、Si添加量の多さが関与している可能性が高い。その理由の一つとしてSi析出粒子であり、他の一つはBEM寿命がSiの添加量に左右されるが、Cuには影響されなかった実験事実である。

4.3.2.3 BEM寿命分布と粒径分布との相関関係

添加物による影響の無い単純な純A1配線について先ず考えてみる。図4-34および図4-36から2.0 μ mの太い配線において、C膜なしの配線では平均粒径<配線幅、C膜被覆の配線では平均粒径>配線幅の大小関係である。すなわち、C膜なしの配線では、配線中に非常に多くの粒界3重点を含む構造となっている。一方、C膜被覆配線は粒成長して大粒径化した分、バンブー粒界を多く含むようになり、その結果、BEM寿命が増大したと考えられる。しかし、粒径分布からまだ配線幅より小さな結晶粒が残存しており、これらがばらつきの大きなBEM寿命分布中で、低寿命を示す初期不良の原因になっていると考えられる。1.0 μ m幅の細い配線では、C膜なしの配線は平均粒径 \geq 配線幅、



with carbon(1000Å)

without carbon

図4-35 pure Al膜 (0.4 μm膜厚) の450°C、15min熱処理後のカーボン膜有無による粒径依存性 (FIB像)。

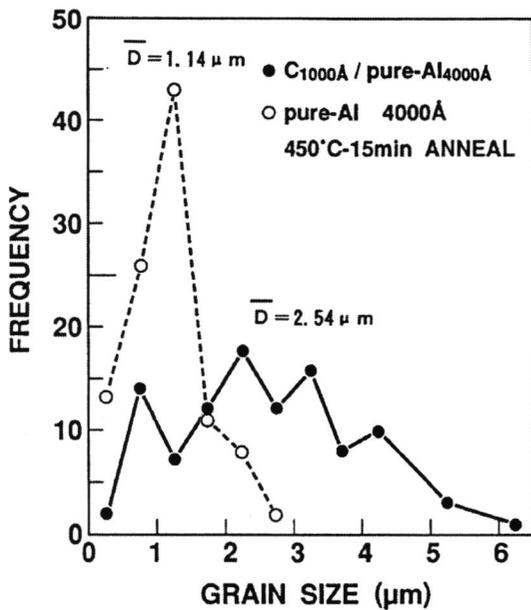


図4-36 pure Al膜の粒径分布。

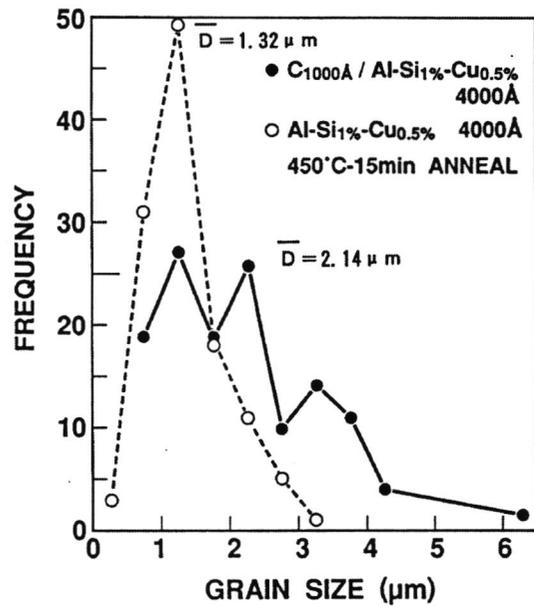


図4-37 Al-Si(1%)-Cu(0.5%)膜の粒径分布。

C膜有り配線では平均粒径 \gg 配線幅の関係となっている。この結果、C膜無しの配線でもバンパー構造を含むようになり長寿命化している。しかし、まだ小粒径結晶粒が多いために初期不良が低寿命をしめしている。これに対しC膜被覆大粒径化配線は配線中の粒界がほとんど全てバンパー構造になり、この結果、長寿命でかつ、ばらつきの小さな寿命分布を示すものと考えられる。これで多結晶構造の配線で理想的な構造を実現できた。

A1-Si(1%)-Cu(0.5%)については、 $2.0\mu\text{m}$ 幅の配線の場合、C膜被覆配線でもBEM寿命がそれほど改善されていない原因は、配線幅より小さな小結晶粒が純A1に比較してまだ多く残っているためと解釈できる。 $1.0\mu\text{m}$ 幅の配線になるとバンパー粒界が形成されて長寿命化するが、 $1.0\mu\text{m}$ 径の小粒子がまだ多くあるために初期不良が低寿命を示している。

以上、粒径分布とBEM寿命分布との相関についての定性的な解釈で、C被覆による大粒径化がA1配線の耐EM特性の向上に大きく寄与する事実が明確になった。さらに従来から言われてきたバンパー粒界の重要性について、実際にその構造を実現して、実証する事ができた。また、粒径を制御する具体的手段も提案できた。次に単に大粒径化すれば良いのか、また、C膜によるA1の大粒径化をプロセスのどの時点で実施するか（例えば、A1スパッタ後のべた膜で大粒径化するとどうなるかなど）などについて検討した。

4.3.2.4 各種大粒径化プロセスの比較—どの段階で大粒径化するか

図4-38は今回検討した種々の大粒径化プロセスフローである。これらプロセスを経た配線、特に純A1のBEM結果を図4-39に配線幅 $2.0\mu\text{m}$ の場合、図4-40に配線幅 $1.0\mu\text{m}$ の場合を示す。これら結果を比較すると、初期不良、平均寿命などを考慮して、高信頼性の順にプロセスを並べると、 $D > C > D' = B > A$ の順番になっている。まず、C膜被覆状態による差は、プロセスBとプロセスCにおける違いから、C膜被覆状態はプロセスBのA1配線上部だけよりも、プロセスCのようにA1配線全体を被覆したプロセスの方が高信頼性となっている。すなわち、A1配線の露出部を全く無くし、かつ、ウエハ面全体をC膜で覆うことが配線高信頼化のためには重要な点であることを示唆している。

さらにここで注目すべき別の特徴は、プロセスDとプロセスD'の信頼性の大きな違いである。プロセスD、D'ともにべた膜状態でA1をC膜被覆して予め大粒径化してあるが、

PROCESS

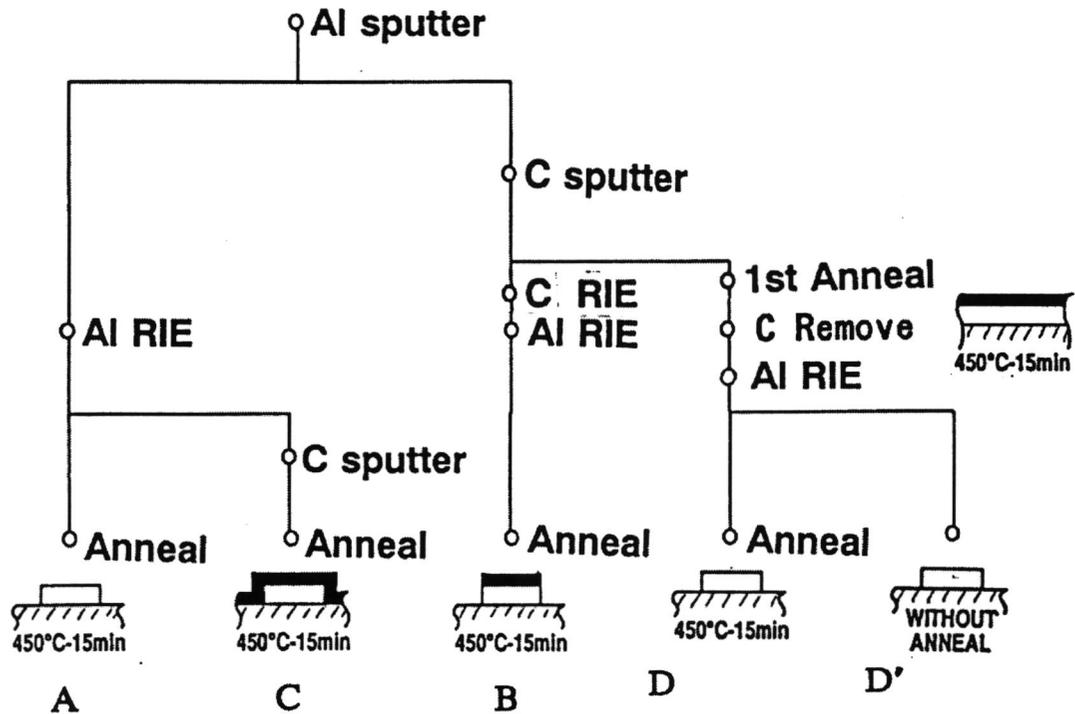


図4-38 各種の異なるAl大粒径化プロセスフロー。

- A : 配線エッチング後に熱処理（従来の工程）。
- B : C/A1積層膜を形成後エッチングし、熱処理。
- C : Aプロセス配線にC膜を被覆して熱処理。
- D : C/A1積層膜を熱処理してからC膜を除去し、配線エッチングし、さらに配線状態で熱処理。
- D' : Dプロセス配線で最後の熱処理を実施しない。

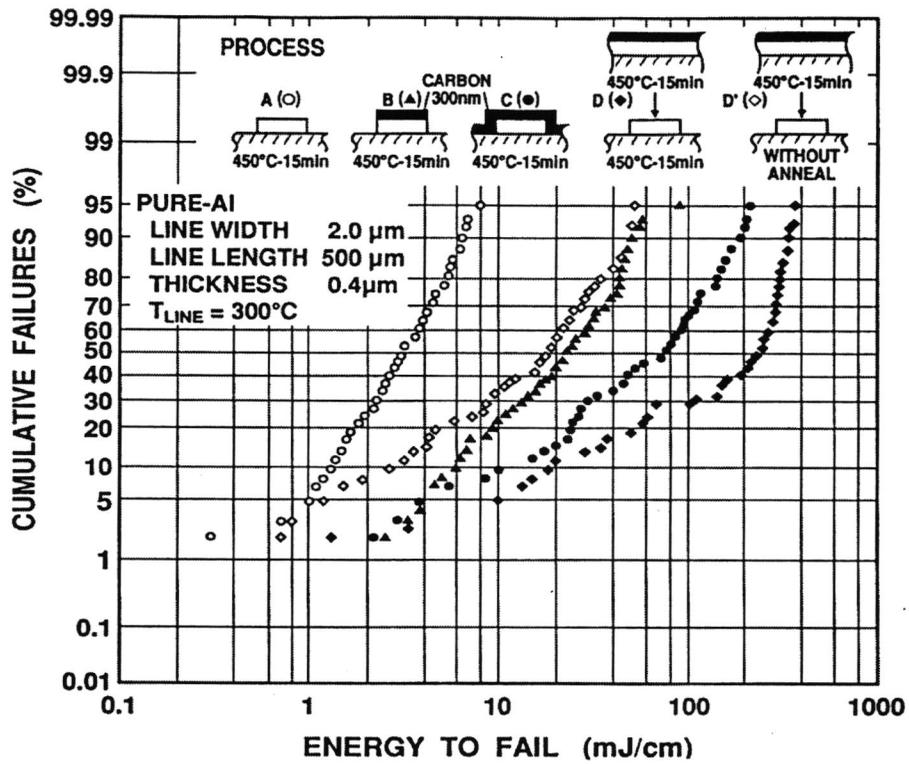


図4-39 配線幅 $2.0\mu\text{m}$ の pure Al 配線における各種プロセスの BEM 寿命分布。

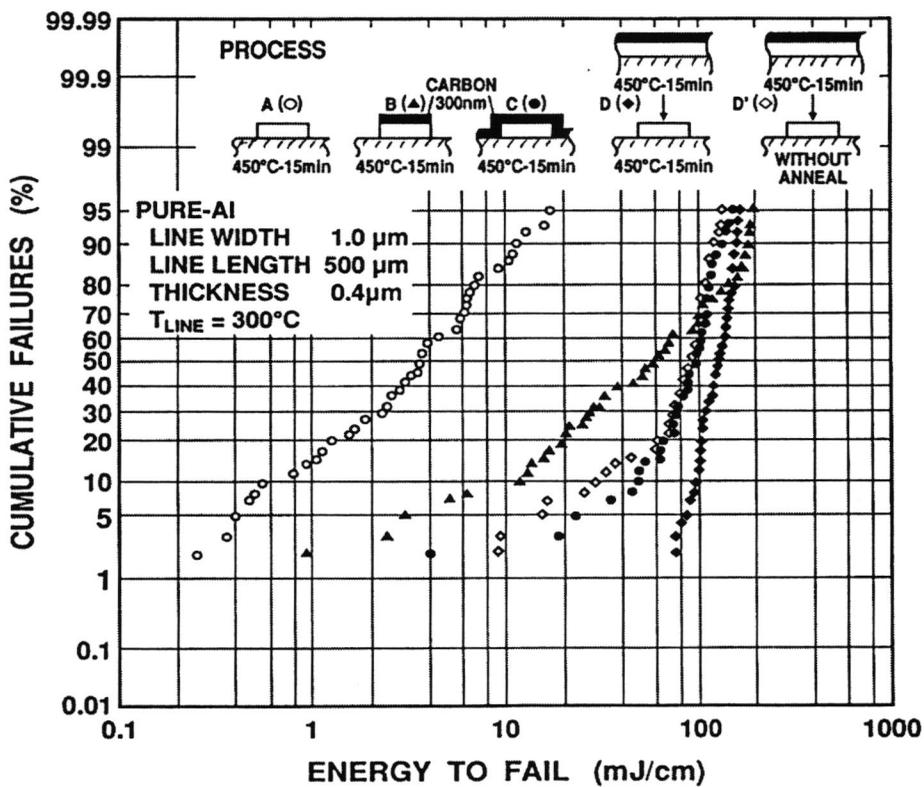


図4-40 配線幅 $1.0\mu\text{m}$ の pure Al 配線の各種プロセス後の BEM 寿命分布。

プロセスDは配線加工後に再度熱処理を加えている。一方、プロセスD'はそのままで再熱処理を実施していない。この配線加工後の熱処理がプロセスDとD'との信頼性の大きな差を生じさせる重要なポイントとなっていると考えられる。

この原因を探る目的で配線中の粒界構造、すなわちバンブーおよび3重点の粒界密度を求めた。配線のFIB像から粒界密度を計算した結果を図4-41に配線幅 $2.0\mu\text{m}$ について、図4-42に配線幅 $1.0\mu\text{m}$ について示す。ここでは特に信頼性が高い3種のプロセスC、D、D'について粒界構造と配線信頼性との関係を考察してみる。まず、配線幅 $2.0\mu\text{m}$ の太い配線の場合、平均配線寿命MEFと3重点(TRIPLE)粒界密度とがほぼ反比例の関係にある。幅 $1.0\mu\text{m}$ の細い配線でも同様な傾向を示している。この関係から、まず第1近似として、3重点粒界密度がEM信頼性を下げる大きな要因と考えて良いといえる。この事実は従来から言われてきた説と一致する。次にバンブー粒界密度の観点からみると、プロセスCとプロセスD'の比較から、バンブー粒界はMEFを低下させる要因になっていないと判断できる。これも従来から言われてきたバンブー粒界はEM耐性を上げるとの説を支持している。ではプロセスDとプロセスD'の違いはどうか、配線信頼性は $D > D'$ と明確な差があるが、2種の粒界密度に大きな差が無いようにみえる。ここで粒界のバンブー化率(バンブー粒界数/全粒界数)を計算した結果を図4-43に示す。すなわち、プロセスD'はプロセスD、Cに比較してバンブー化率が明らかに小さくなっている。以上をまとめると、EM耐性を上げるにはプロセスDのように全体の粒界数を少なくし、かつ、バンブー化率を上げるのが理想である(究極は粒界の無い単結晶配線)が、プロセスCのように全体の粒界密度が大きくなっていても、バンブー化率が高くなれば高信頼化はできる。プロセスD'は全体の粒界密度が小さくても、バンブー化率が低いために信頼性が低くなってしまっている。すなわち、配線信頼性の低下、配線寿命を3重点の存在密度が決める。これらをFIB像データから作った粒界構造のモデルとして図4-43にまとめておく。

4.3.2.5 C/A1膜の赤外線反射率とウエハ温度上昇特性

カーボン膜をA1膜上に被覆して熱処理すると、A1膜が大粒径化して配線中粒界野のバンブー化率が増大し、EM配線寿命が向上する事実が明らかとなった。ではなぜA1膜の粒成長が促進するのであろうか、赤外線による加熱効果の増大の観点から検討した。

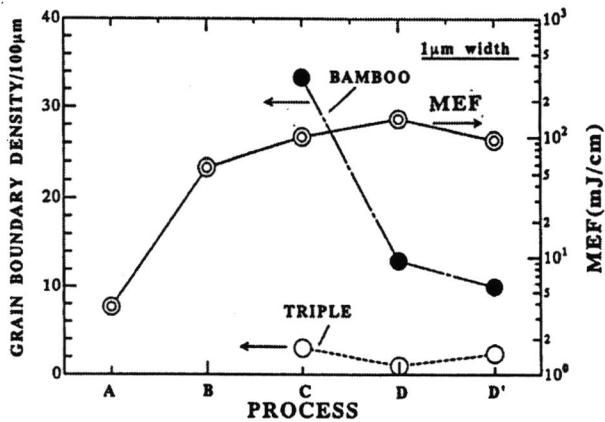


図4-41
各種、大粒径化プロセス後の配線中の
粒界構造密度とBEM配線寿命
との関係 (配線幅1.0 μm)。

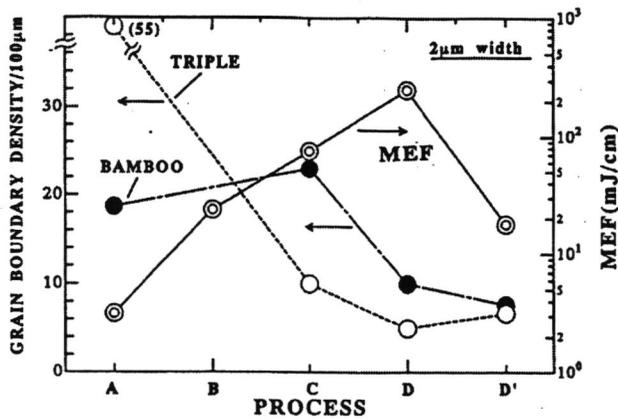


図4-42
各種、大粒径化プロセス後の配線中の
粒界構造密度とBEM配線寿命
との関係 (配線幅2.0 μm)。

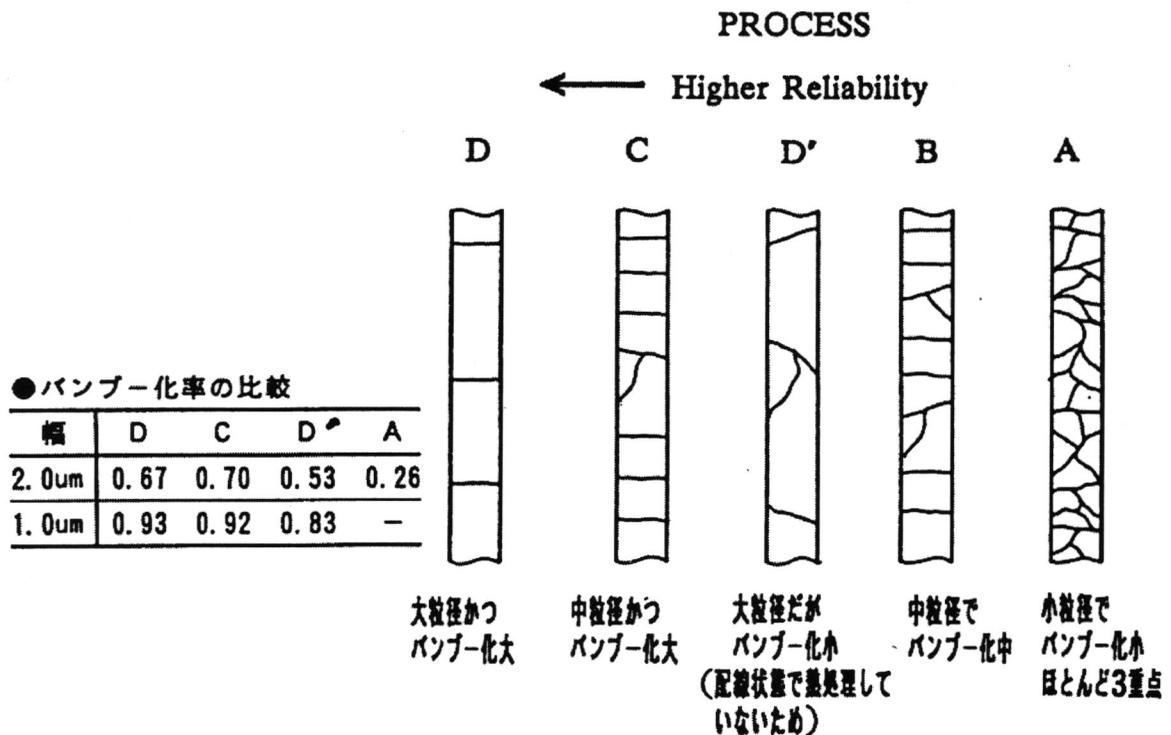


図4-43 各種の大粒径化プロセス実施後の配線中のバンパー化率の比較と、
配線中の粒界構造モデルおよびEM信頼性の大小関係。

図4-44はC膜の膜厚を変えた場合のC/A1積層膜について、波長5 μ mの赤外線を用いて測定した赤外線反射率の結果である。C膜厚が100nmまでは赤外線はほとんど反射されるが、200nmを越えると反射率が低下し始め、400nmでは反射率がゼロ近くまでなる。このカーボン膜による赤外線反射率の低下効果が実際のウエハ温度にどのように影響するか評価するために、450 $^{\circ}$ C設定熱処理炉における熱処理過程のウエハ温度を測定した結果を図4-45に示す。温度測定方法はA1膜側にアルメルクロメル熱電対を接着させて測定した。測定サンプルは2種類で、べたA1膜(A)とA1配線パターン(B)(A1面積10%以下)である。図中の温度変化は、右端が炉の入り口で温度上昇し始め、2分50秒後にウエハが炉の中央に達し、そこから15分間熱処理を実施している状況を示す。ウエハが炉中心に達した時点でのウエハ温度を各種カーボン膜厚について図中に示した。この結果から、カーボン膜被覆A1膜は温度上昇速度が大きく、最終到達温度も高くなっていることがわかる。図4-45のウエハ温度上昇特性のカーボン膜厚依存性と図4-44の赤外線反射率のカーボン膜厚依存性が良く一致している。赤外線反射率が低くなるほど(カーボン膜厚が200nm以上)、ウエハ温度上昇速度が大きく、最終到達温度も高くなる。以上、カーボン膜によるA1膜の大粒径化現象は、カーボン膜が加熱に寄与する赤外線をよく吸収するため、A1膜の温度が高くなりやすいことによるものと考えられる。

4.3.2.6 A1膜粒成長過程の観察

A1膜の大粒径化機構を理解する目的で、まず、加熱の初期段階からA1膜の粒成長過程を観察した。図4-46は熱処理炉で加熱する過程での所定温度に到達した時点の結晶粒のFIB観察結果である。図中に示す時間は所定温度に達した時の炉口からの経過時間である。図4-47はFIB像から求めた平均粒径の変化である。熱処理前、すでにカーボン付きA1膜が粒成長しているのは、カーボン膜スパッタ形成時の加熱効果によるものと考えられる。この観察結果から、A1膜は加熱開始後のごく初期段階の昇温過程で短時間に粒成長が短時間に進行し、あとはゆっくりと進むことがわかる。炉の中央部に達した時点ですでに粒成長がほとんど終了しているように見える。このような粒成長の傾向は、カーボン膜の有無に依らず同じであるが、粒径の変化は大きく異なっている。この原因としてカーボン膜が初期熱処理過程で昇温速度を大きくしていることが強く関与すると考え

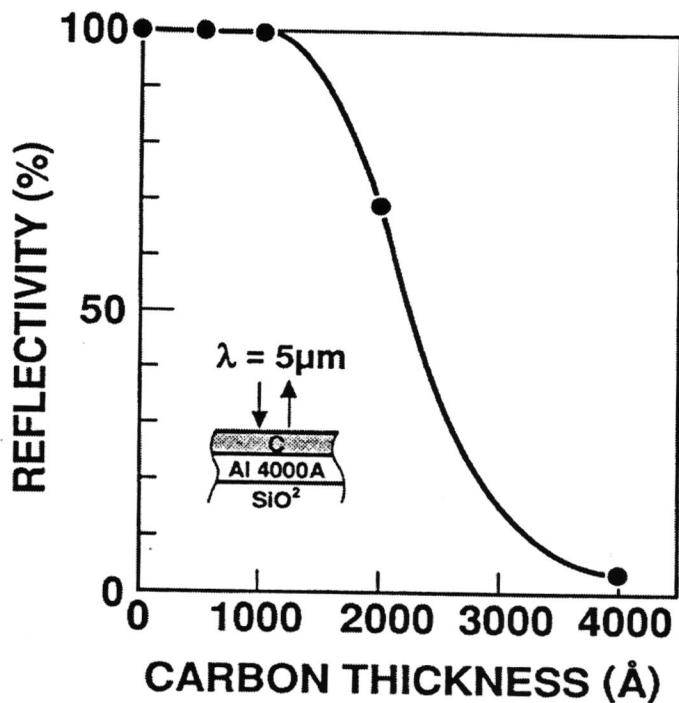


図4-44 赤外線 ($\lambda = 5 \mu\text{m}$) に対するC/Al積層膜の表面反射率のC膜厚依存性。

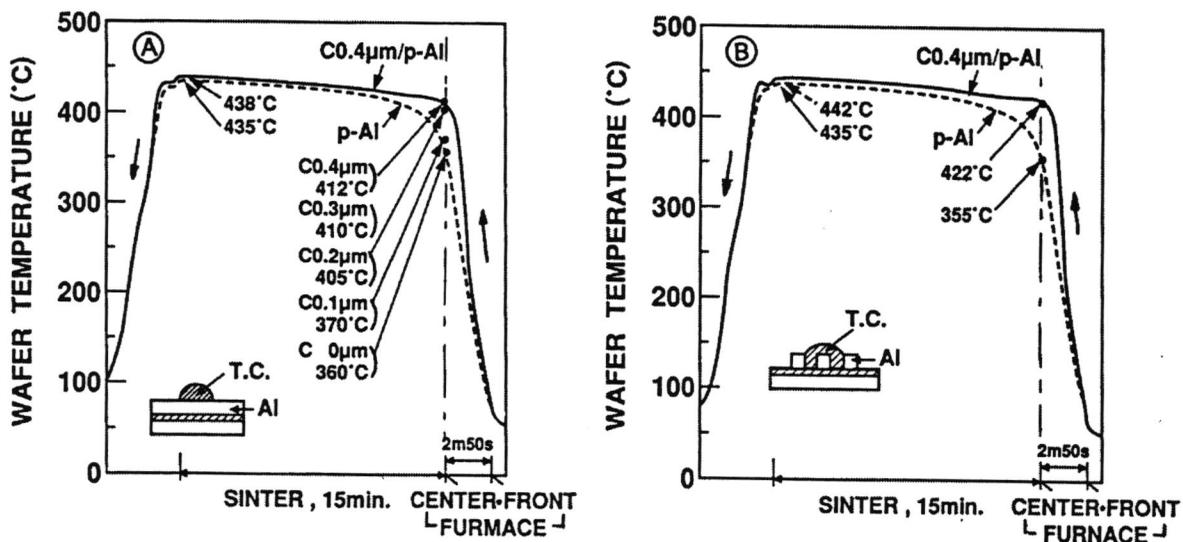


図4-45 横型加熱炉による熱処理過程 (450°C、15min) でのウエハ表面 Al膜の温度推移 (A:べた膜、B:配線パターン)。

* 横軸の右端から開始して、左端で終了

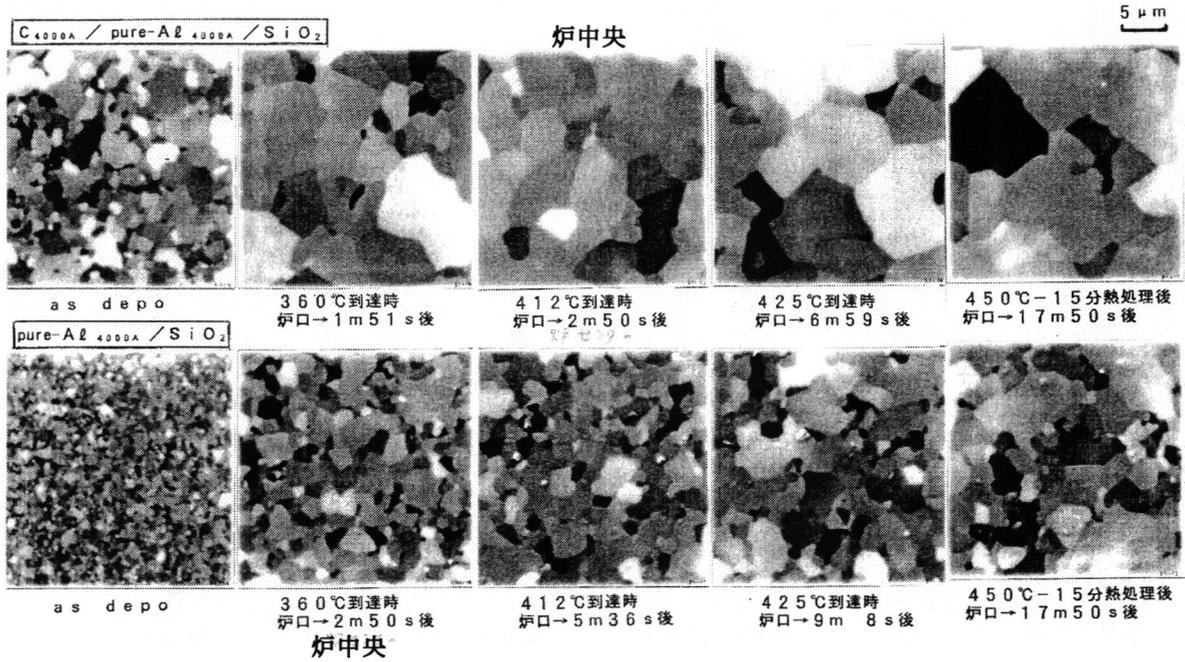


図4-46 横型加熱炉による熱処理過程（450℃、15min）でのAl膜粒径の推移（各熱処理後にウエハを急速に炉から引き出して急冷）。

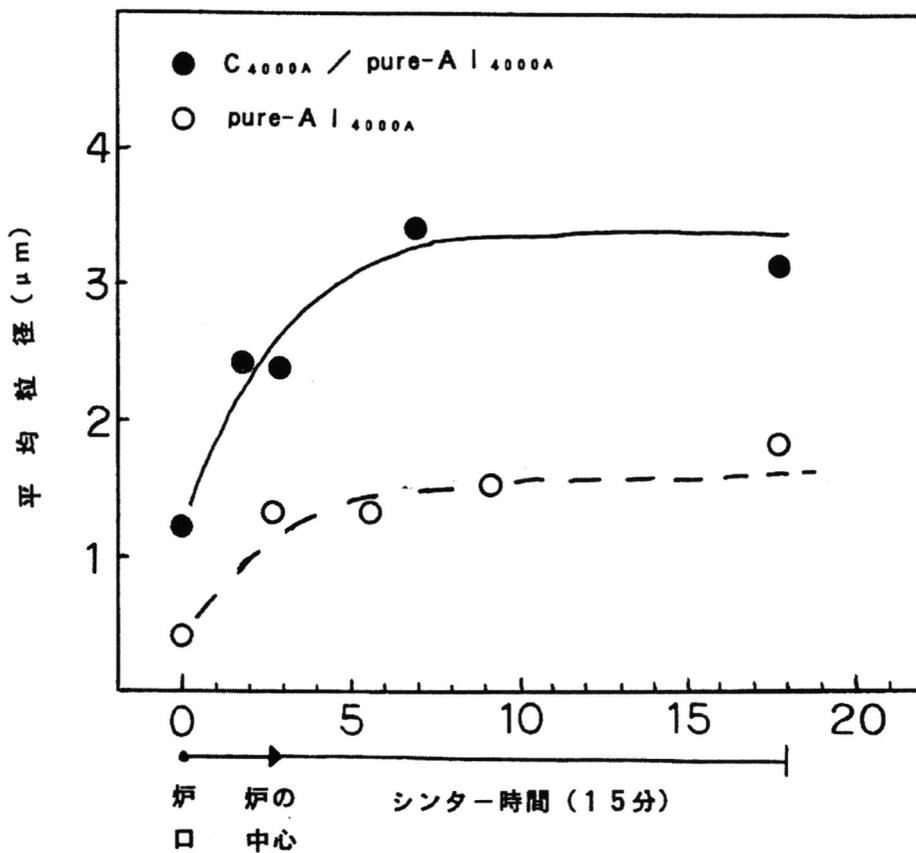


図4-47 各熱処理後（図4-46）FIB像から求めたのAl膜平均粒径の変化。

られる。一般に、等温焼きなましの場合、結晶粒の成長は次式の理論式で表される。

$$D = K t^n \quad (4-3)$$

ここで、Dは平均粒径、Kは定数、nはほとんどの場合 $\leq 1/2$ 、tは焼きなまし時間である。実際には図4-47の粒成長過程は等温条件ではなく、昇温時の非平衡において急速に粒成長しているので、この関係式に従っているわけではない。しかし、粒径変化の仕方はほぼこの関係式に従っている。

4.3.2.7 熱処理時間および温度を変えた場合の配線寿命変化

今までの結果から、粒成長を促進させて大粒径化することでさらに配線寿命を延ばすことができる可能性があることが明確になった。そこで標準条件450℃、15分の熱処理に対して、熱処理時間を60分に延ばした場合（図4-48）と、加熱温度を500℃に上げた場合（図4-49）についてBEM配線寿命を測定した。500℃については高温長時間でAl膜と下地のSiO₂膜との反応による悪影響を避けるために、熱負荷量を等しくなるような熱処理時間とした。結果は、カーボン膜被覆プロセスの有無、配線幅の大小に依らず、両熱処理条件ともに450℃、15分の条件に比較してBEM配線寿命の向上効果がほとんど見られていない。むしろ、寿命が低下しているものもある。この結果から、450℃の場合、熱処理時間をいわずに延ばしても配線寿命を上げる程度の粒成長が期待できないことを示す。これは前項で述べた熱処理のごく初期段階で粒成長がほとんど終了する観察結果を別の点から支持する結果である。また500℃と高温化することは、一部の試料では高寿命化の効果が見えてはいるが低寿命化している配線もあり、一概に良いとは言えず、Alと下地絶縁膜との反応などによる危険性を冒してまで採用するような熱処理温度とは考えられない。

4.3.2.8 カーボン/Al膜の応力および相互反応、拡散評価、膜配向性への影響

カーボン膜をAl膜に被覆して熱処理することで、Al膜の粒成長が大きく促進され、結果として配線がバンブー粒界構造になりやすくなり配線のEM耐性が向上することが明らかになった。このカーボン膜のAl膜に及ぼす影響を膜応力、相互反応（拡散）、膜配向性の各項目について検討した結果を以下に述べる。

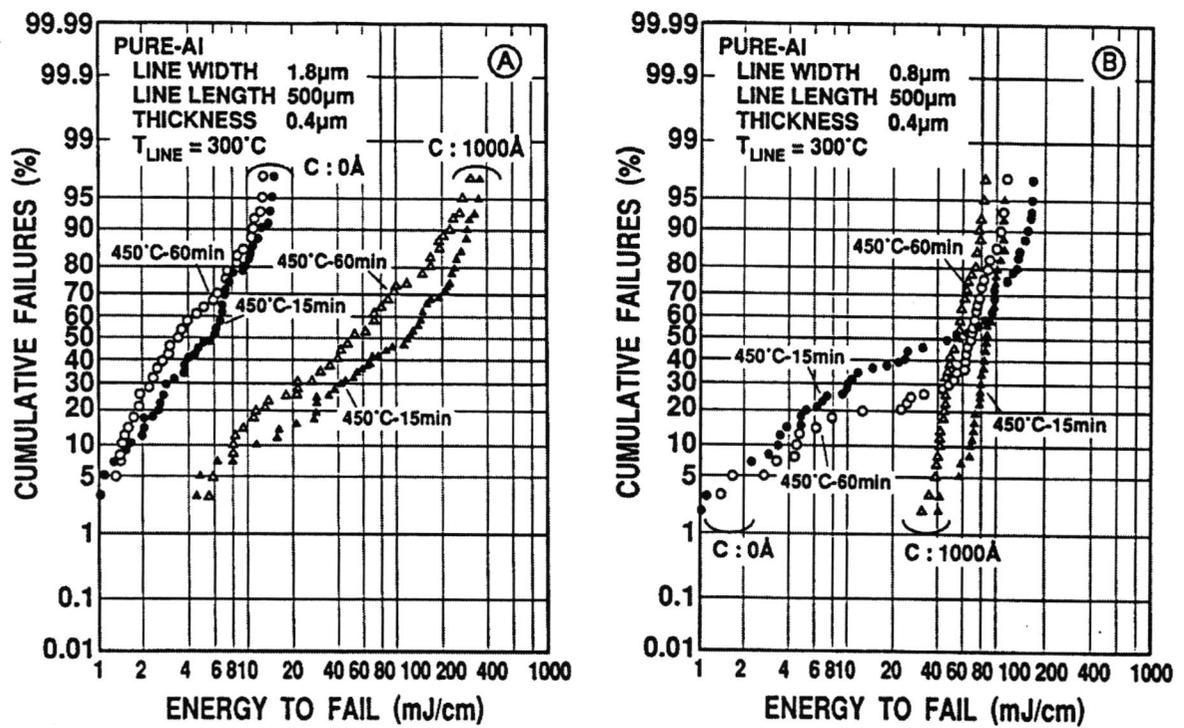


図4-48 450°C加熱温度で熱処理時間を変えた場合の pure Al 配線の BEM 寿命分布のカーボン膜有無の比較。

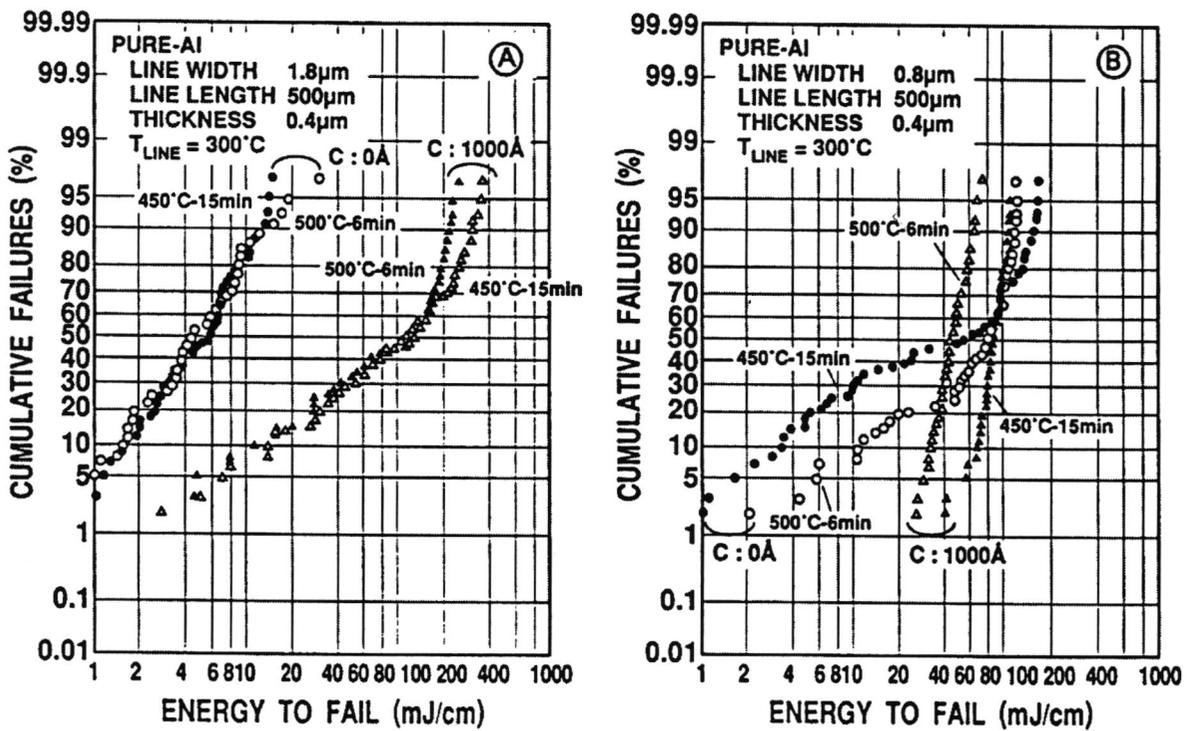


図4-49 熱負荷量(サマルパジェット)をそろえた各種熱処理条件での pure Al 配線の BEM 寿命分布のカーボン膜有無の比較。

膜応力について、ウエハのそり量から求めたカーボン膜およびA1膜の応力評価結果を図4-50に示す。A1膜はスパッタ形成後で 3.2×10^8 dynes/cm²の引っ張り応力を示し、450℃熱処理後にはさらに 2.0×10^9 dynes/cm²の強い引っ張り応力側にシフトする。カーボン膜は、A1と逆にスパッタ後で 3.2×10^9 dynes/cm²、熱処理後には 1.5×10^9 dynes/cm²の圧縮応力を有している。カーボン/A1積層膜の場合、A1膜はカーボン膜の強い圧縮応力のために 3.5×10^9 dynes/cm²の強い引っ張り応力を示し、熱処理後でも 2.4×10^9 dynes/cm²である。X線を用いて in-situ に測定したカーボン/A1積層膜の熱処理過程でのA1膜の応力変化は図4-51のような挙動を示す。一方、A1単独膜での応力変化は図4-52に示す変化をする。両者を比較すると、熱処理過程での応力変化量が、特に昇温過程において、カーボン/A1積層膜で非常に大きくなっていることが分かる。昇温過程では直線上に変化していることから、弾性変形がA1に生じ、250℃を越えると塑性変形が一挙に生じて応力変化を生じている。これは弾性変形で蓄えられた歪エネルギーが一挙に解放されたと考えられる。カーボン膜が無い場合、すぐに塑性変形が始まっている。熱処理過程でのこの大きな歪エネルギー解放過程が、粒成長の促進に寄与しているとも考えられる。前節で述べた赤外線吸収による昇温速度と温度の上昇とともに、この応力に効果も加わり大粒径化が進行するものと考えられる。

大粒径化の熱処理によりカーボン膜が絶縁膜およびA1膜と反応もしくは膜中に拡散することは、素子および配線特性に悪影響を及ぼすので好ましくない。そこで、SIMS分析により、450℃熱処理後のBPSG膜中(図4-53)とA1膜中(図4-54)へのカーボンの拡散を評価した結果を示す。いずれもカーボン膜の有無で同じカーボン分布であることから、カーボンのBPSG膜、A1中への拡散は無いと判断した。

次にA1膜の結晶配向性はEM特性に強く影響する1つの重要な因子である。カーボン膜被覆して熱処理したA1膜の(111)ピークのロッキングカーブを測定し、その半値幅で配向強度を評価した結果、カーボン膜無しのA1膜と全く同じロッキングカーブ形状、半値幅を示した。この結果から、カーボン膜被覆はA1膜の熱処理による再結晶過程において配向性になんら影響を及ぼさない特性を有することがわかり、A1配線のEM寿命向上は単に粒径特性、大粒径化効果によってのみもたらされたものと確認できた。

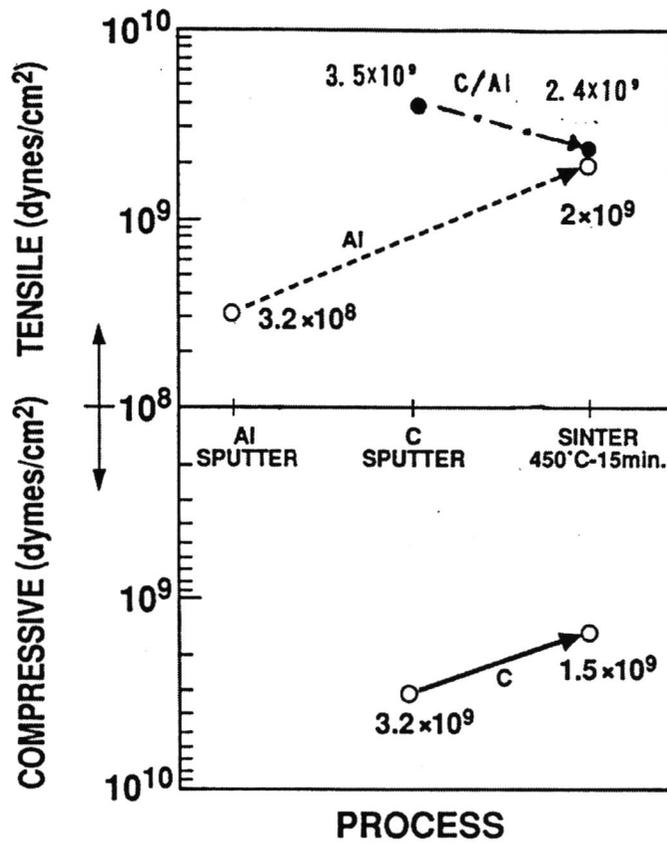


図4-50 ウエハのそり量から求めたAl、C単独膜、およびC/Al積層構造の各プロセス過程における膜応力。

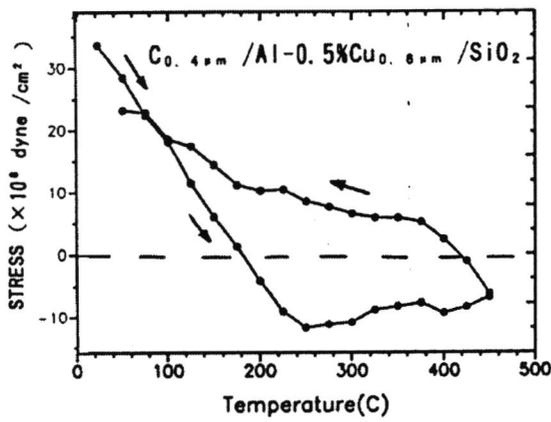


図4-51 C/Al積層構造でのAl膜の応力変化 (in-situ X線測定)

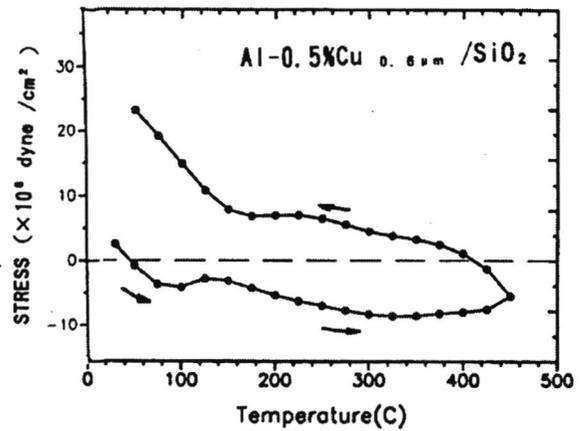


図4-52 Al単独膜の応力変化。(in-situ X線測定)

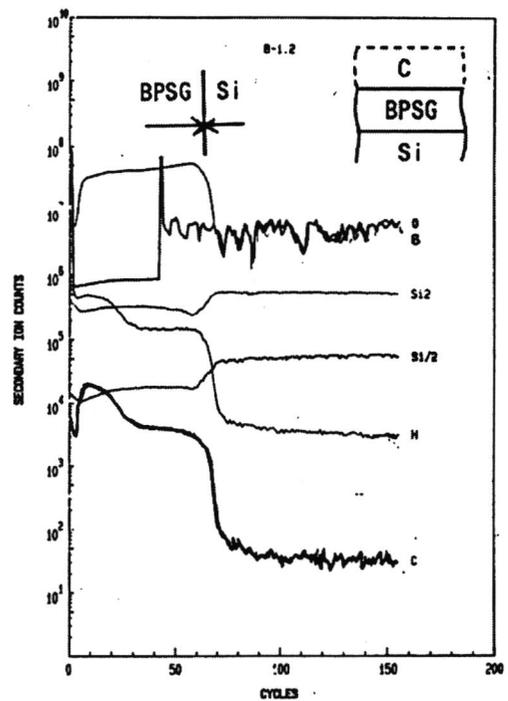
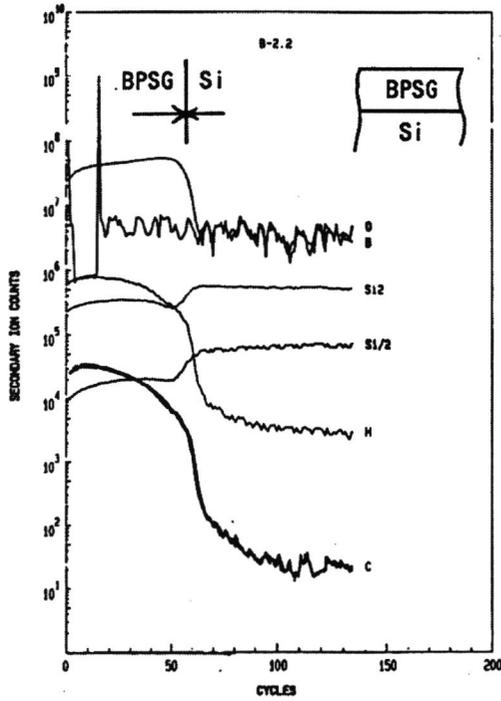


図4-53 450℃、15min熱処理後のBPSG中へのC拡散のC膜有無での比較。
(SIMS深さ方向分布)

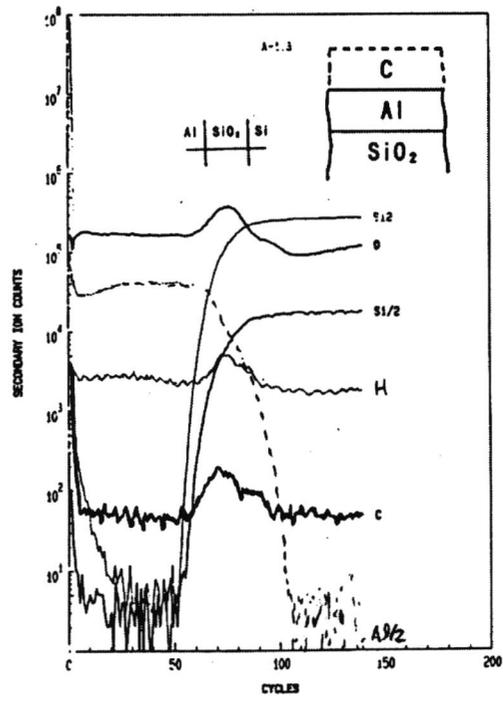
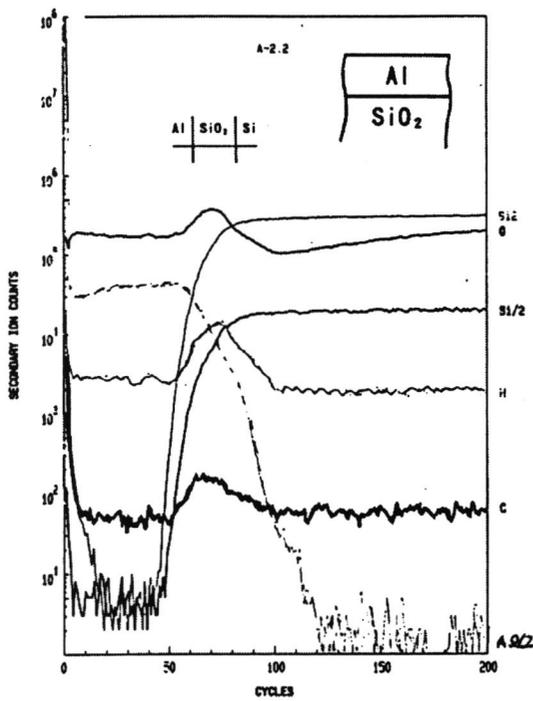


図4-53 450℃、15min熱処理後のAl膜中へのC拡散のC膜有無での比較。
(SIMS深さ方向分布)

4.3.2.9 実プロセスへの展開上の問題点（バリアメタル付きA1配線、

カーボン形成スパッタ工程）について

ここまで示した結果は、BEM信頼性測定の都合上すべてSiO₂下地上のA1膜についての大粒径化特性であった。現在のA1配線ではコンタクトの章で述べたようにTiNバリアメタルをA1膜の下に設けた高信頼性配線構造を実用化している。従って、実用化を考える上でこのバリアメタル付きA1膜の場合のカーボン膜大粒径化が適用できるかが問題となる。図4-55はこのバリアメタル付きA1配線とバリアメタル無しの結果を比較した結果である。バリアメタル上のA1膜は450℃、15分熱処理後の結晶粒がSiO₂下地に比較して大粒径化しにくい結果となっている。ただし、もともとTiN上のA1膜は結晶粒径が小さい。カーボン膜被覆で大粒径化はかなり促進されているが、1μm以下の小粒径の結晶粒がまだかなり残存している。この小粒径の結晶粒の影響でBEM配線寿命分布は図4-56のように、太い1.9μmは場の配線ではカーボン被覆してもそれほど高信頼化していない。しかし、細い0.9μm幅の配線ではかなり長寿命化するが、低寿命を示す初期不良がまだ多く存在している。しかし、その後実施した通常のEM寿命試験の結果では、カーボン膜被覆配線が長寿命化する事が確認されており、バリアメタル配線においても大粒径化効果によるEM長寿命化が実現できる。バリアメタル上のA1膜が粒成長しにくい原因については、熱処理によってA1とTiN膜が原子オーダーで界面反応し、この反応性生物が粒界移動のバリアとなって再結晶による粒成長を抑制していると考えられる。

4.3.2.10 カーボン/A1密着性について

これまでのカーボン膜によるA1大粒径化の結果は、すべてA1膜形成後に一旦スパッタ装置から出して、酸素プラズマ処理をしてからカーボン膜をスパッタ形成してカーボン/A1積層膜を形成していた。酸素プラズマ処理はカーボンのA1膜への密着性を強くするために必要だからである。プロセスの簡略化を必要とするので、スパッタ装置内で連続してA1とカーボン膜を形成するか、あるいは酸素プラズマ処理の代わりにA1膜表面をArスパッタエッチング処理してからカーボン膜を形成する工程を検討した。後者のArスパッタ処理によるカーボン/A1膜の粒径比較の結果を図4-57に示す。そのBEM配線寿命分布の結果を図4-58に示す。まず、密着性については、スパッタ装置内

でのA1、カーボン連続成膜は密着不良が生じたが、Arスパッタエッチング処理は、密着性が確保されカーボン膜がA1膜から剥がれることは無かった。しかし、図4-57に示すようにArスパッタエッチング後に形成したカーボン膜は熱処理をしてもA1膜の粒径増大効果がほとんど無かった。カーボン膜が無い場合のA1膜とほとんど同じであった。この粒径の結果はBEM配線寿命分布にそのまま反映しており、Arスパッタエッチング処理したカーボン/A1配線の寿命はカーボン膜の無い配線とほとんど同じとなっている。このような結果を得た理由は、熱処理の結果、カーボンがA1膜中に拡散し、熱処理過程でのA1膜の粒成長を抑制してしまったと考えられる。A1粒界中に拡散したカーボンがA1の粒界拡散を妨害したためである。すなわち、カーボンは自然酸化膜の無いA1表面からは容易にA1膜中に拡散しやすいことを示している。逆にA1膜上のA1の自然酸化膜はカーボン拡散のバリア層の役割をしていることになる。

4.3.2.11 他の大粒径化熱処理技術との大粒径化効果の比較

A1膜の大粒径化技術としては、今回検討したカーボン膜を利用する方法の他に拡散炉を利用した高温短時間熱処理法、レーザービームを利用する方法、ランプによるラピッドアニールなどの技術がある。ここでは、炉による高温短時間熱処理とレーザービームによる熱処理について、カーボン膜による技術と比較した結果を報告する。炉による高温短時間熱処理は、縦型拡散炉を改造し処理するウエハを高速に出し入れできる搬送系を設けた装置である。熱処理条件は660℃、70秒である。他のレーザービームアニール法は露光装置のステッパのように、絞ったエキシマレーザーを短時間ウエハ上に照射して瞬間的に熱処理する装置である。熱処理条件は400℃に加熱した基板上にウエハを載せ、真空中で0.5J/cm²のパルスレーザーを45nsec、7.6mm²の面積に照射した。

上記のように2種の方法で大粒径化したA1配線のBEM配線寿命分布の比較結果を図4-59に示す。レーザー照射の場合、0.8μmの細い配線では最も高い信頼性を示した。しかし、1.8μmの太い配線では低寿命の配線が多い。この配線幅による差が大きい原因は、A1表面でレーザーが反射されやすいために加熱のA1表面積依存性が大きく、表面積の大きな太い配線ではレーザー照射による配線部の温度上昇が小さくなっていると考えられる。レーザーパワーをあげると、今度は細い配線が溶断してしまう。表面積

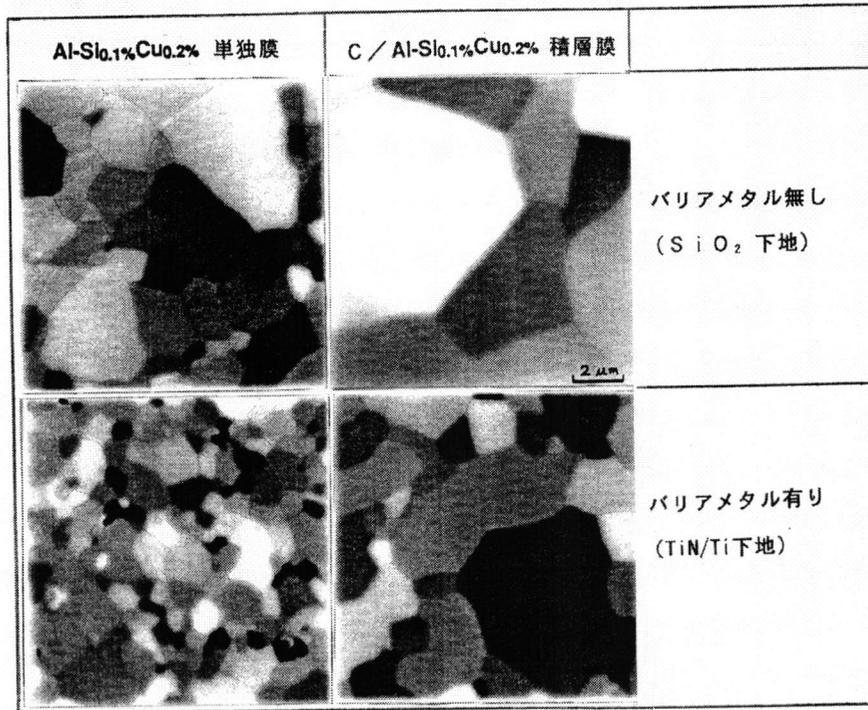


図4-55 Al/TiNバリアメタル膜構造でのC膜有無による粒成長の差。
(450°C-15min熱処理後)

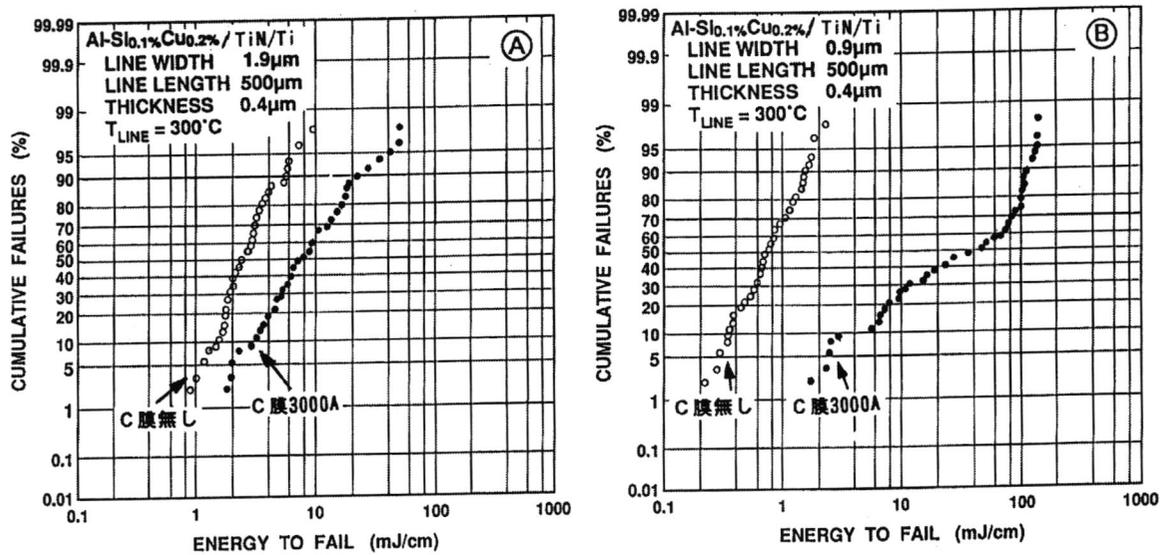


図4-56 Al/TiNバリアメタル膜構造の配線のBEM配線寿命のC膜有無での比較 (A:配線幅1.9μm、B:0.9μm)

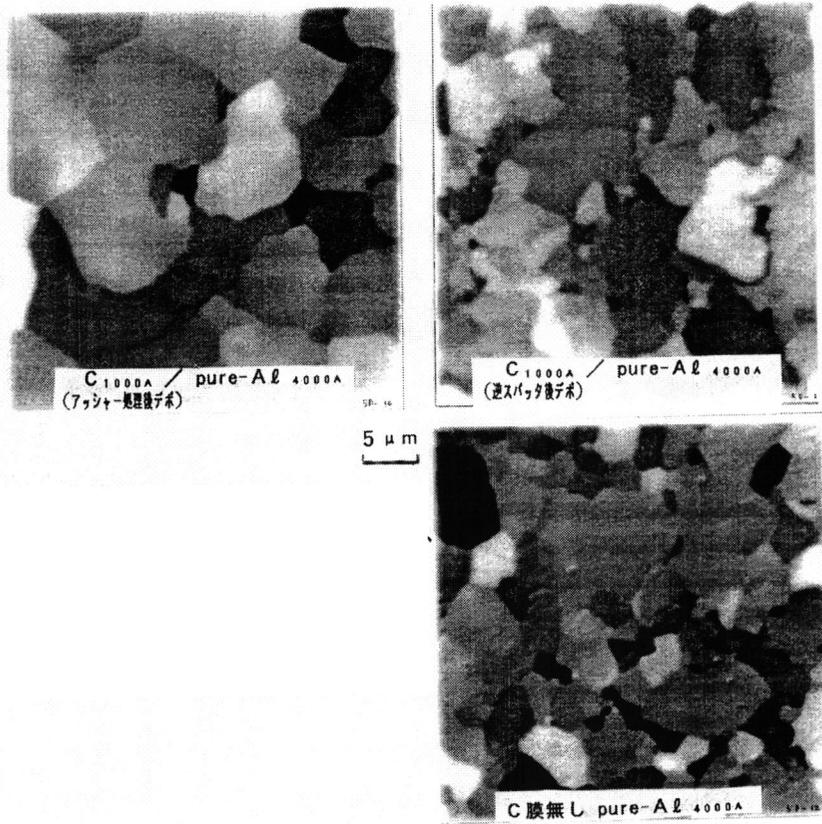


図4-57 C膜形成前のAl表面処理法（O₂プラズマ、Ar逆スパッタ）の違いによる450℃、15min熱処理後のAl膜粒径比較。

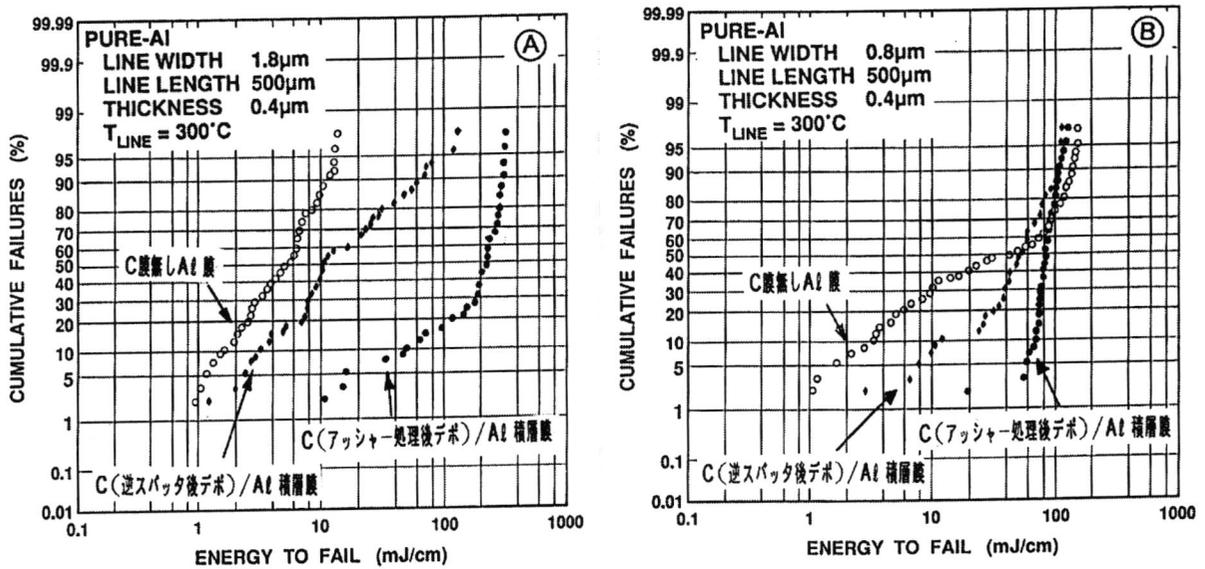


図4-58 C膜形成前のAl表面処理（O₂プラズマ、Ar逆スパッタ）違いによるAl配線のBEM寿命分布比較（A：配線幅1.8μm、B：0.8μm）。

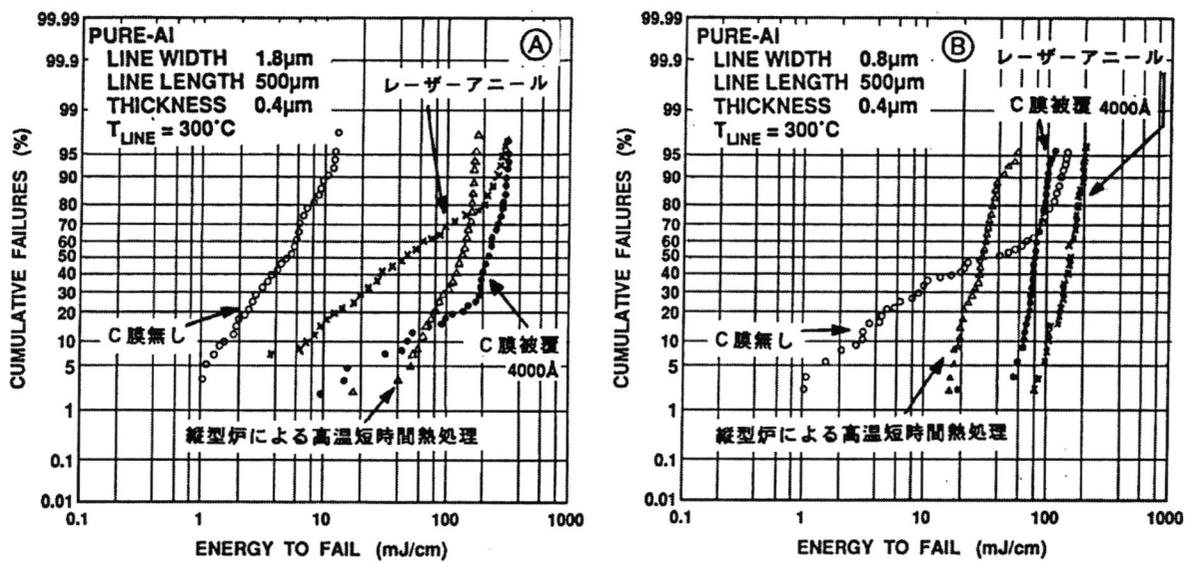


図4-59 異なるAl大粒径化技術のBEM配線寿命比較 (A: 配線幅1.8 μm、B: 0.8 μm)。

大粒径化技術: 1. C膜被覆

2. 縦型炉による高速昇温加熱

3. レーザー加熱

の大きな太い配線ではレーザー照射による配線部の温度上昇が極端に小さくなってしまい、同一のレーザー出力で異なる配線幅を同時に大粒径化することが困難である。一方、縦型炉による高温短時間熱処理は、 $1.8\ \mu\text{m}$ 幅の太い配線ではカーボン膜被覆と同程度の高信頼化を達成できているが、 $0.8\ \mu\text{m}$ の細い配線では改善効果を示すものの、カーボン膜に比較して寿命が短くなっている。やはり幅の異なる配線を同時に高信頼化することができていない。この原因は、 660°C と高温のため70秒の短い時間しか熱処理できない。ある程度の時間が粒成長のために必要と考えられる。

以上の結果から、カーボン膜被覆による大粒径化技術は、他の熱処理法に比較して 450°C という従来から使用している熱処理温度と同じ温度を使用していること、この温度で十分に $1\ \mu\text{m}$ 配線の高信頼化を達成できること、異なる配線幅の混在する実LSIチップで、同時に高信頼化を達成できることから実用技術としての可能性が大きい。

4. 4 Al/Al 積層構造による配線高信頼化の検討⁽¹⁸⁾

Al配線のエレクトロマイグレーション（以後、EM）およびストレスマイグレーション（以後、SM）対策として、Al-Si-Cu化、TiNバリアメタル積層化、絶縁膜デポの低温化、スパッタ装置の残留ガス管理強化、などの処置がとられている。なかでもAl/TiNバリアメタル積層構造配線では、SMに対して電氣的オープン不良の発生が皆無となった。もしAl配線部が切れても下層のバリアメタルでつながっていることが、その理由とされている。しかし、まだ明確にはなっていない。EMに対しては、抵抗増加という形で不良となり、10%抵抗増加を不良の基準とした場合、Al単層配線に比較して1桁程度の寿命改善となる結果が報告されている。現状ではAl配線の高信頼化対策として、このように他のメタルでAlを補強する手法が一般的になっており、各社で採用されている。

しかしながら、Al/バリアメタル配線ではSi析出、Al粒径の減少、Alとバリアメタルとの反応などにより、かえって配線信頼性が低下する場合があることが報告されている⁽¹⁹⁾。現在のAl-Si-Cu/TiN構造の配線では明らかな不良が生じてはいないが、Al粒径の減少、粒径の分散増加に起因すると考えられる配線寿命のロット間ばらつき増大の問題がある。その他、報告された問題点として、密着性不良に起因するAl腐食、ドライエッチング加工性の困難さ、などがある。今後ともこれらの点に留意して開発を進める必要がある。

一方、Al配線材料自体の高信頼化は新合金Al-Si-Pd⁽²⁰⁾、高温バイアスパッタ形成Al⁽²¹⁾、などが提案されているが、必ずしも十分な性能とはいえない。単結晶Al、TaAl下地膜を利用した高配向性Al、ランプ高速アニールによるAl大粒径化などが提案されている。このようなAl自体の強化、高信頼化は今後、最も重要な課題であり、実用可能な技術の早急な開発が望まれる。本研究では、特にストレスマイグレーション信頼性に注目して、バリアメタルを用いないでAl配線自体を高信頼化することを目的として開発したAl/Al積層構造の配線について述べる。その特徴は、現状のAl膜のままだSMとEMの高信頼化が同時に達成できること、配線材料やスパッタ形成法になんらの変更を加えていないので実用化が容易なことである。

4. 4. 1 実験方法および条件

A1配線材料としては現在使用しているA1-Si(1%)-Cu(0.5%)膜を用いた。A1/A1積層構造の形成方法は、種々の方法を検討した結果、最終的には先ず下層A1膜を200nm膜厚形成後、スパッタ装置から出し、水洗処理を加えた。その後、再び上層のA1層を膜厚200nm形成し、合計膜厚が400nmとしてから配線加工を実施した。プロセスフローは以下のとおりである。

- Si基板上に熱酸化膜形成 膜厚：850nm
 - 下層A1-Si-Cu膜形成 膜厚200nm 基板加熱スパッタ形成
 - 純水洗浄 5分
 - 上層A1-Si-Cu膜形成 膜厚200nm 基板加熱スパッタ形成
 - 配線加工 RIE
 - 熱処理 450℃15分
 - パシベーション絶縁膜形成 P-SiN/PSG
- 

信頼性評価はSMとEMについて実施した。EM試験は信頼性が向上しているので効率の良い加速試験としてBEM評価を実施した。また、積層界面のA1酸化膜の配線信頼性への影響を見る目的で、配線抵抗およびコンタクト抵抗を評価した。界面のA1酸化膜の分析を断面TEM、粒界分断の様子をFIB、界面不純物分布をSIMSで分析した。SM試験評価上、膜応力が重要なパラメータであるので、特に応力緩和特性はクリープ変形と対応するため、べた膜でウエハのそり変化法によりA1膜応力を測定した。

4. 4. 2 実験結果および考察

4. 4. 2. 1 SM (ストレスマイグレーション) 信頼性向上効果

本節での主目的であるSM信頼性評価を、配線長60cm、配線幅0.65、0.8、1.0μmについて、高温放置温度125、150、175、200℃で3000時間以上試験し、1000本の配線について評価し、配線抵抗が1MΩ以上となった(1V印加し1μA以下)ものをオープン不良と判定した。図4-60はSM信頼性結果の配線幅依存性を従来の単層配線と比較した結果である。積層配線の場合、150℃、7000時間

の放置試験後、どの配線幅においてもオープン不良発生はゼロであった。一方、単層配線では配線幅の縮小化に比例して0.5%故障発生に至るまでの時間が短くなっており、配線幅の縮小化とともに信頼性が大幅に低下している。幅と寿命の関係は、関係式：配線寿命 \propto （配線幅） n で表され、本実験では $n = 2$ となっている。一般の報告例では $n = 2 - 3$ の範囲にあり、本実験に使用したAl-Si-Cu膜も同様な値を示している。このように、単層では不良発生が著しい配線膜を単純に積層するだけでSM耐性が大幅に向上することは驚異である。オープン不良を発生する配線材料でも、そのまま積層構造とすることでSM不良をゼロにすることができる可能性をこの結果は示している。積層にすることがSM発生メカニズムの基本的な部分に作用してSMを完全に抑制していると考えられる。次に図4-61に示す放置時間と不良率との関係について述べる。積層構造では当然ながら7000時間の試験範囲では不良が発生していない。単層配線では、放置時間の増加に伴い不良数が増加している。この不良率増加傾向は一般によくある報告例と一致している。なお、150℃以外の試験温度125、175、200℃においても、積層構造配線は4000時間経過後でオープン不良が発生していない。

4.4.2.2 EM（エレクトロマイグレーション）信頼性

次に、EM信頼性評価の結果を述べる。試験配線構造は幅 $1.2\mu\text{m}$ 、配線長 1.25mm であり、EM試験条件は 200°C 、 $2 \times 10^6\text{A}/\text{cm}^2$ で、配線本数30本について試験し、不良の判断基準では単層構造配線は従来通りオープン不良とし、積層構造配線はオープン不良しないことが判明したので10%の配線抵抗増加を不良と判断し、配線寿命とした。さらに前節で導入した新しいEM試験法のBEM法でもEM試験を実施した。BEM法では配線温度を 300°C となるような高電流密度約 $2.2 \times 10^7\text{A}/\text{cm}^2$ を印加し、ジュールヒーティングによる自己発熱で加速試験をする。通常のEM配線試験の結果を図4-62に示す。故障率50%の平均配線寿命(MTF)を比較すると、積層構造配線では単層配線のおよそ4倍に長寿命化している。さらに注目すべき点は、分散(σ)が積層構造配線では小さくなっている。LSIの配線の実使用条件は加速試験温度より低温であり、市場不良として初期故障率が最も問題となる。いくら平均配線寿命が長くてもばらつき(σ)が大きければ、初期故障は逆に短時間で生じることとなり性能としては良くない。従って、ばらつき(σ)は小さく、平均配線寿命が長い特性の配線、すなわち図4-62中での分布が立った形の特性を示す配線が望ましい。積層構造の配線は、この条

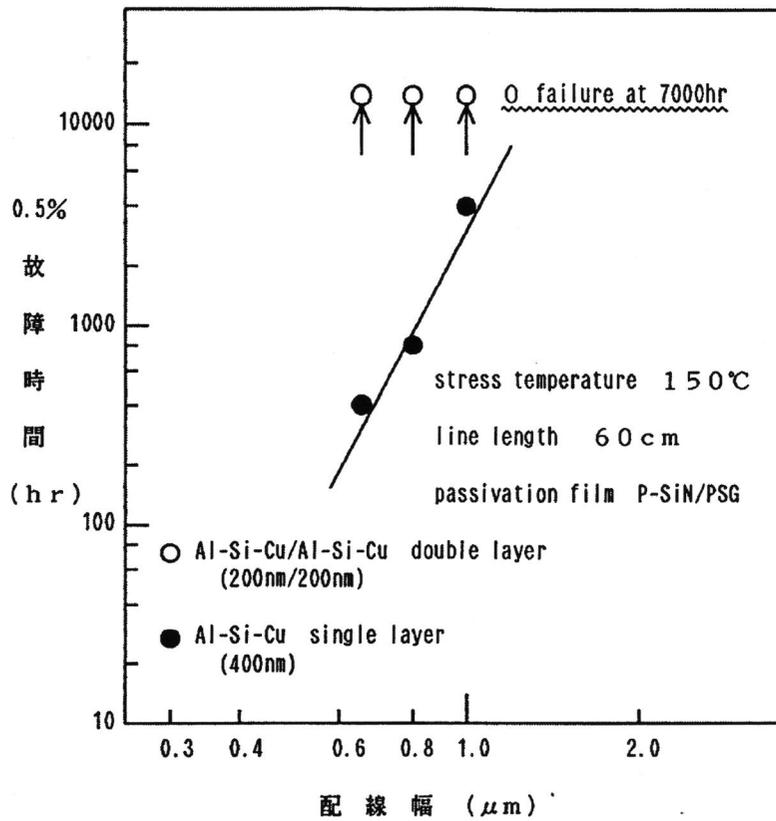


図4-60 積層構造と単層構造とのストレスマイグレーション配線寿命の比較。

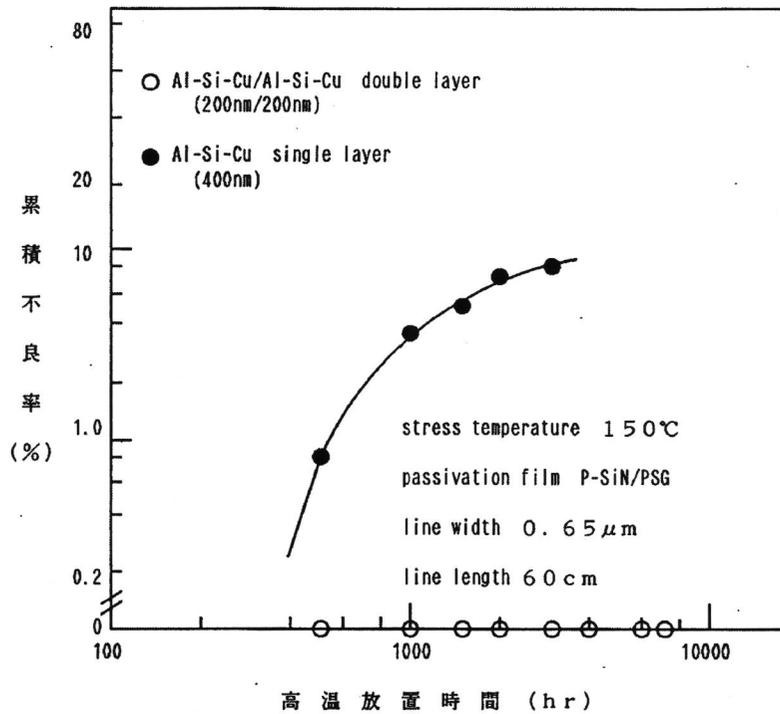


図4-61 ストレスマイグレーションによる配線不良率の放置時間依存性。

件を満足しており、1%不良で比較すると配線寿命は単層構造の配線より10倍の差となる。さらに不良率の低い部分、例えば0.1%などで比較するとますますその差が広がる。表4-4に示すBEM評価結果も同様の結果を示しており、積層構造配線が単層配線に比較して、高電流密度条件下においても、高信頼性を示す事が明確となった。EM試験後における積層構造配線の不良発生部の状況を知る目的で、SEM中においてin-situのEM試験を実施してボイド発生部を観察した結果を図4-63に示す。ボイド部のコントラスト差からボイドが上層と下層に完全に分離して発生することが観察された。これはEMで発生するボイドが上層と下層で独立に成長していることを示している。そのために、ボイドが配線膜厚方向で完全に繋がる確率が減少し、容易に断線不良とならないと考えられる。さらにこの結果は、積層界面がEMのような高電流密度下やSMの高温下において安定な界面と機能していることを示唆している。

4.4.2.3 膜応力特性

次にSM不良について考察する。SM不良発生には配線に加わる引っ張り応力が大きな役割をしている。従って、積層配線の耐SM高信頼化の原因を考察する上で、積層構造配線の応力を評価することは高信頼化メカニズムの把握に役立つ。積層構造配線膜の応力測定はブランケット膜について実施し、ウエハのそりをレーザースキャンにより求める方法で評価した。特に、SMはパシベーション膜の存在が大きな寄与をしているため、パシベーション膜を被覆したA1膜についても測定を実施した。熱処理後の膜応力特性について測定した結果を以下に述べる。図4-64に示すSiウエハ上のA1膜の場合、A1の熱膨張係数がSiのそれより大きいため、高温熱処理後は室温で引っ張り応力状態になる。積層膜では同一膜厚の単層膜に比較して、およそ2倍の引っ張り応力を示している。この結果は積層にすることで、膜が塑性変形しにくくなることを意味している。破線はA1膜の塑性変形が無い場合の応力値で、温度差だけで決まる熱応力である。一般にA1膜は冷却過程で降伏応力値(約 1×10^9 dynes/cm²)を越えるために塑性変形を生じて引っ張り応力値は熱応力値より低くなる。積層膜が単層膜より大きい引っ張り応力になっているのは、この冷却過程での塑性変形が少ないことを示している。

一方、図4-65に示すパシベーション膜が被覆された状態でのA1膜について考察する。パシベーション膜を被覆したA1膜を室温放置しておくと、時間の経過に従って引っ張り応力が減少していく。積層膜と単層膜ではこの挙動が大きく異なっている。積層膜

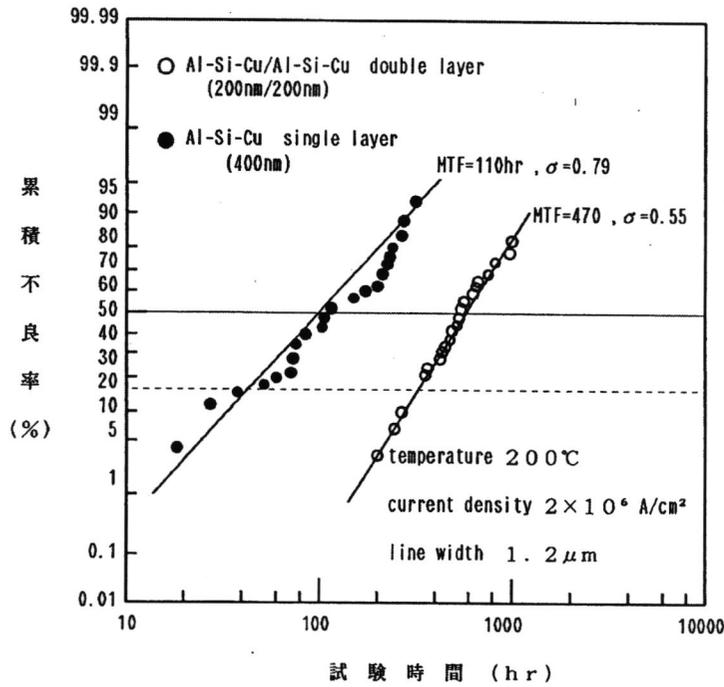


図4-6-2 積層と単層構造の配線のエレクトロマイグレーション信頼性比較。

表4-2 積層と単層構造のBEM信頼性寿命比較。

	Al-Si-Cu/Al-Si-Cu double layer (400nm/400nm)	Al-Si-Cu single layer (800nm)
MEF	14.41-17.32 (mJ/cm)	11.93-12.57
σ	0.29-0.36	0.43-0.59



図4-6-3

SEM中 in-situ 観察中の積層構造配線のボイド発生状況。

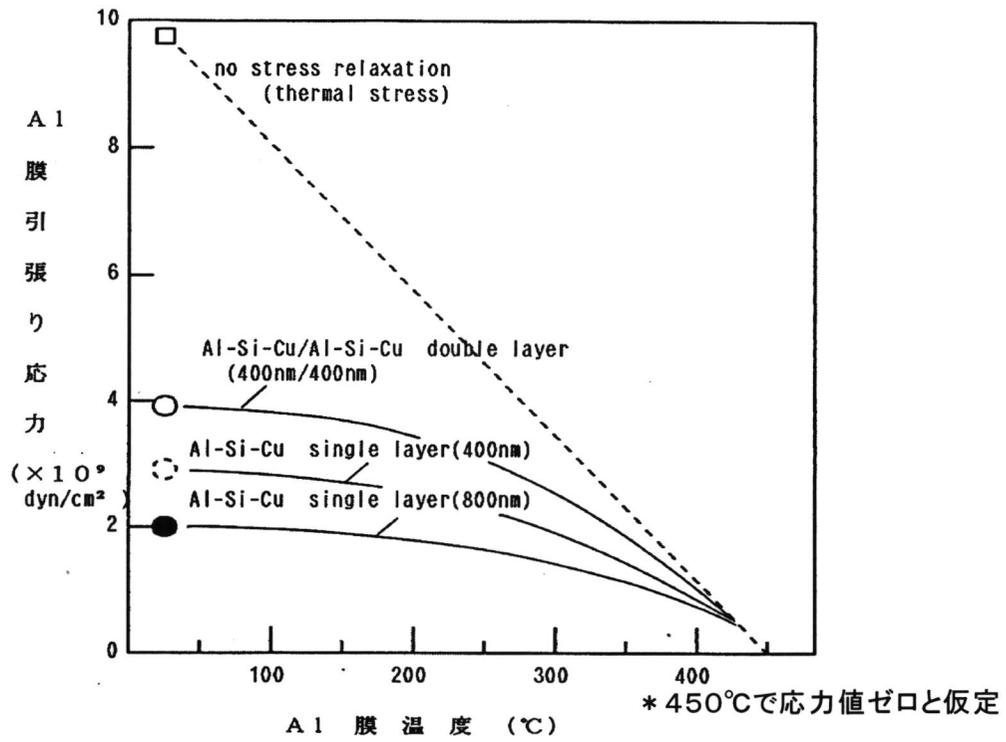


図 4-64 450°C 熱処理後に室温に戻った時の応力値の比較。

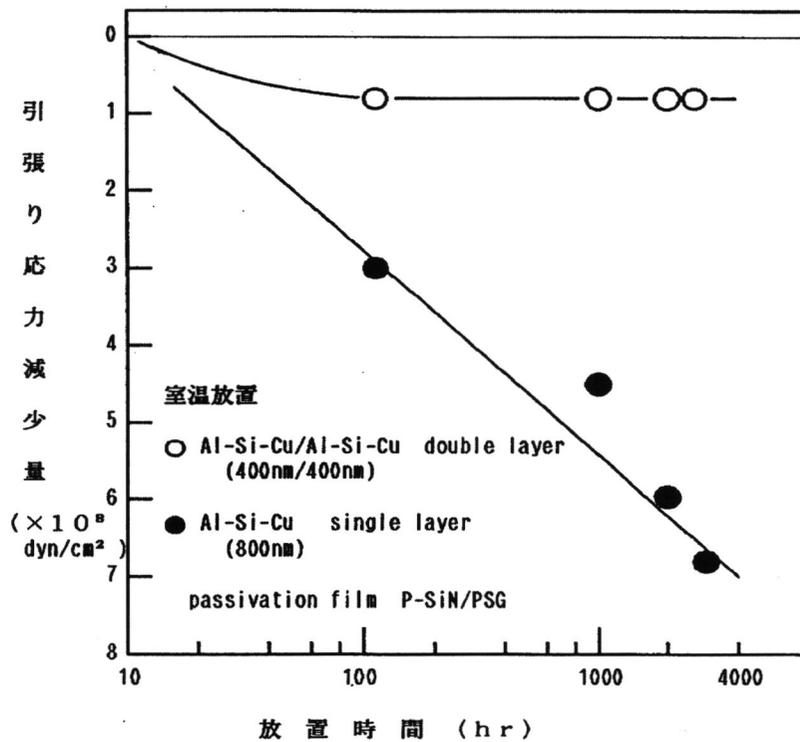


図 4-65 積層と単層構造膜の引っ張り応力緩和量の室温放置時間依存性。

の場合、パシベーション膜被覆後100時間ですでに引っ張り応力の減少が停止している。単層膜では3000時間後でも引っ張り応力の減少が続いている。その応力の減少は、時間に対して指数関数である。

以上のような応力特性を持つ積層膜を配線加工し、配線特性について評価した。積層構造とすることで配線特性に悪影響を与えることが懸念される。特に積層膜では途中で水洗工程を入れているために、積層界面にはAl酸化膜が形成されている。その影響を評価するために配線形状、配線抵抗およびコンタクト抵抗を測定した。まず、配線加工形状については、積層配線は通常の単層膜のRIE加工と同一のエッチング条件で形状に問題なく加工できた。残渣の発生も無かった。このことは積層界面のAl酸化膜層はエッチングに悪影響を与えないほどに極薄いことを示している。パシベーション膜被覆後1000時間室温放置した積層配線の表面状態（パシベーション膜は除去）のSEM像を図4-66に示す。ノッチの発生が認められるが、上層膜にのみ形成されており、ノッチの成長は積層界面で止まっている。定量的評価はしていないが、単層膜に比較してノッチのサイズおよび発生密度は小さい。図4-67に示す配線抵抗については、配線長25mm、配線幅0.8-1.8 μm 、膜厚400nmの配線抵抗を測定した結果、積層構造と従来の単層構造で差異はなかった。図4-68に示す n^+ 拡散層に対するコンタクト抵抗については、コンタクト面積1.0-4.0 μm^2 では積層配線と単層配線でほぼ同様の抵抗値を示していた。

4.4.2.4 断面構造解析

これまで述べてきたようにAl膜を積層にすることで配線の信頼性を大幅に向上する事ができた。次に、その原因を探る目的で積層膜の各種分析を実施した。まず、膜断面の分析を試みた。図4-69は断面TEM像であり、Al結晶粒が積層界面を境に完全に上下に分離していることが明らかになった。さらに界面の拡大像から、下層Al膜凹凸に沿って約3nmの極薄膜が存在している事が判明した。この界面に存在する極薄膜は、上下で結晶粒が融合していないことから、450 $^{\circ}\text{C}$ の熱処理に耐えられる強固な膜であることがわかる。さらに、配線状態での断面の様子をFIBで評価した結果は、図4-70のように配線状態でもAl結晶粒が完全に分離していた。この積層界面についてSIMS分析による積層膜の深さ方向分析の結果は、図4-71のように界面付近に酸素および窒素のピークが存在している。特に酸素が多く存在しており、予測通りAl酸化膜が形成されて

上層配線部に生じたノッチ ○内

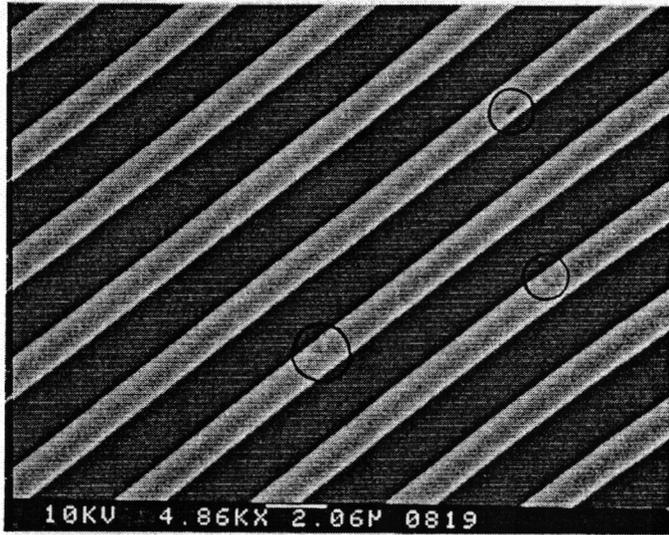


図4-66 積層構造配線に生じたストレスマイグレーションによるノッチポイド。

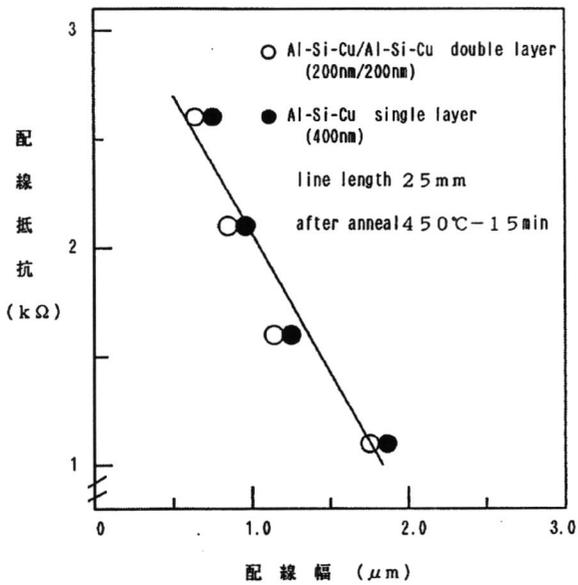


図4-67 配線抵抗の評価。

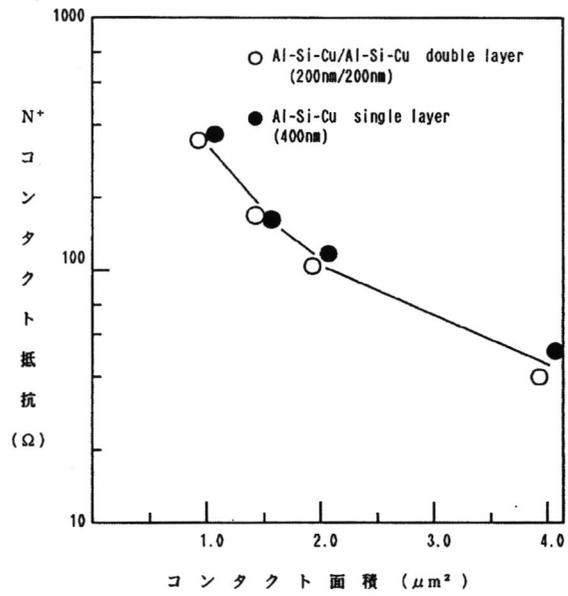


図4-68 コンタクト抵抗の評価。

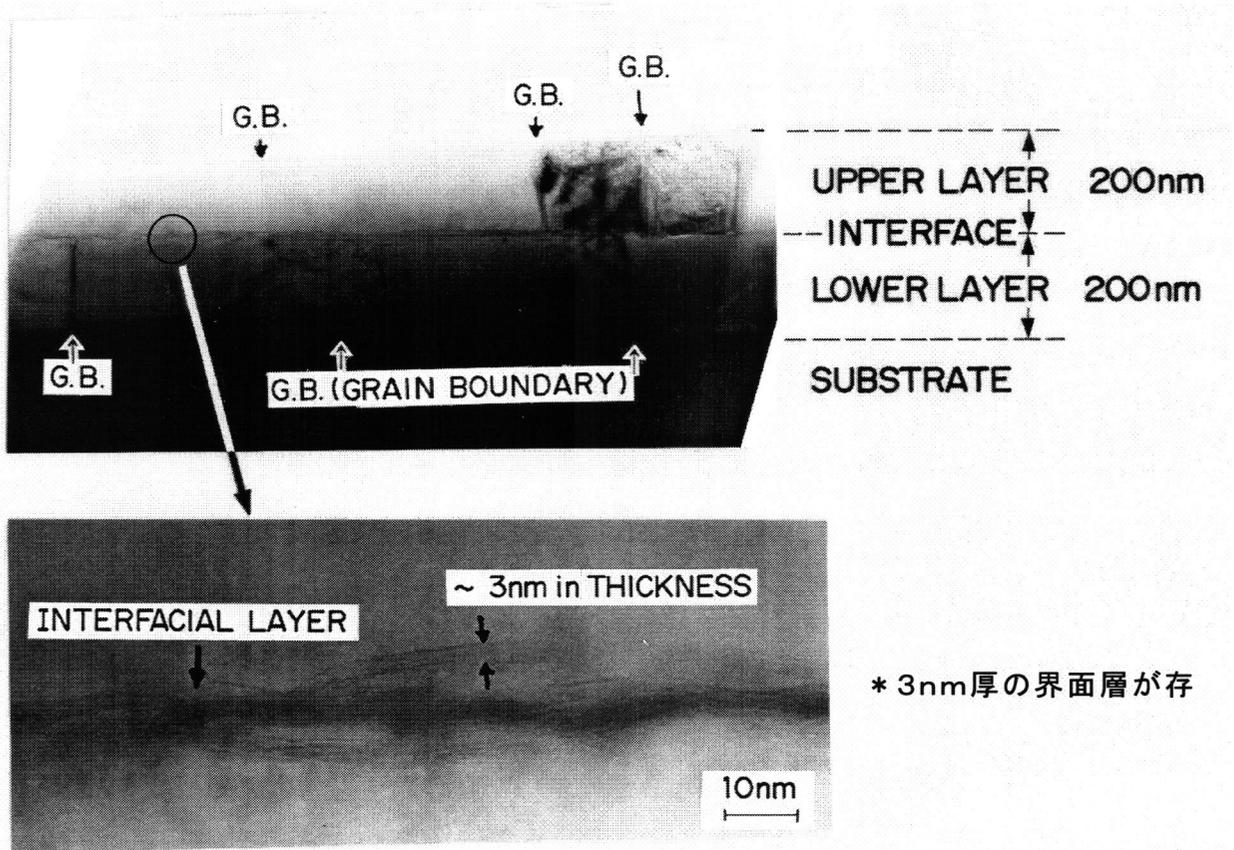


図4-69 積層構造配線の断面構造TEM観察。

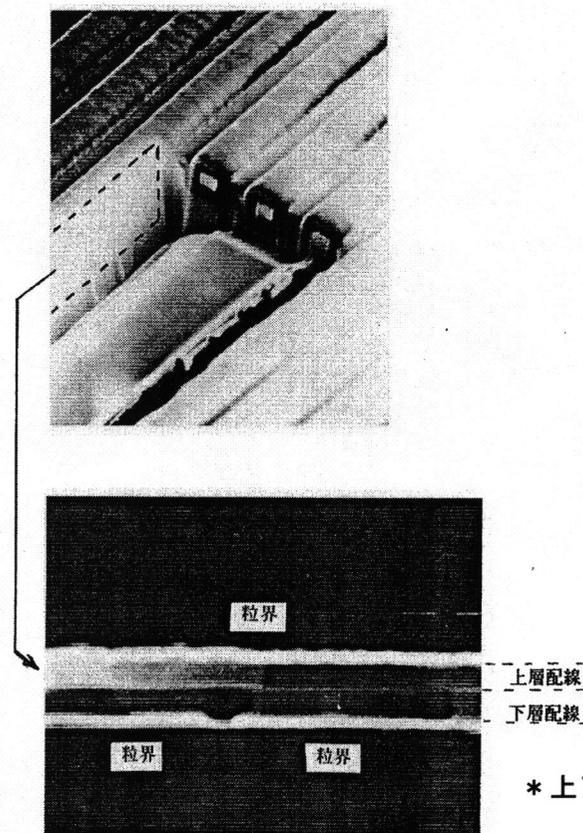


図4-70

積層構造配線のFIBによる配線断面の粒界構造観察。

* 上下で粒界が完全に分断されている。

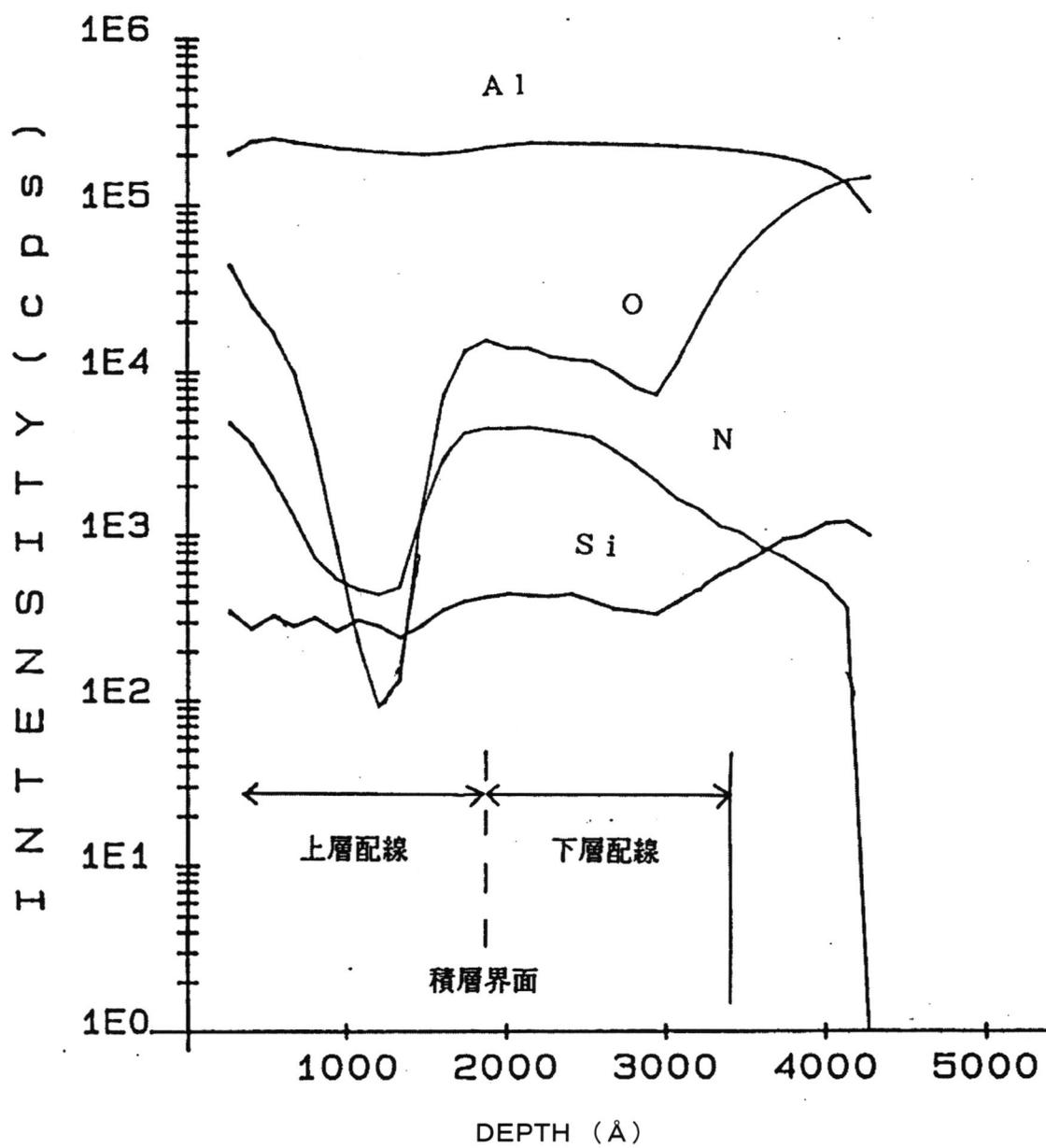


図4-71 積層構造膜の深さ方向SIMS分析。

いると考えられる。A1は室温で空气中に放置するだけで表面酸化が始まり、30分後には酸化膜厚が飽和することが報告されている⁽²²⁾。飽和酸化膜厚の報告値は2.7nmであり、図4-69の積層界面の膜厚3nmとほぼ一致している。

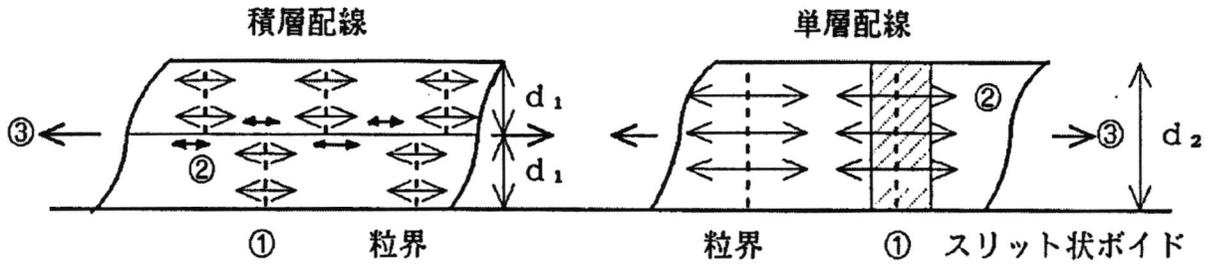
4.4.2.5 高信頼化機構

まず、このような積層構造による配線の検討をなぜ始めたかその理由を述べる。A1配線の信頼性上の問題点は微細化の観点から2つあり、SMとEMである。したがって、SMとEMの両問題点を同時に解決できる対策が必要である。ここでSMとEMとは、両方も共通してA1の粒界構造と密接に関わっている。現状の1 μ m前後の配線幅領域を考えると、配線幅=粒径となっている。幅の微細化傾向に伴って配線の粒界構造は竹の節状の「バンパー粒界」となる。SMオープン不良はこの粒界で発生している。従って、微細配線ほど不良率が高くなっている。一方、EMはバンパー粒界構造を持つ微細配線ほど配線寿命が長くなる。すなわち、配線幅と信頼性の関係はSMとEMとで全く反対の傾向を示す。

そこで耐EMに必要なバンパー粒界構造を保持しつつ、耐SMには不必要なバンパー粒界が無い配線構造を実現することで信頼性を向上できるはずである。本研究で提案した積層構造配線ではこの要求を満たすことができる。すなわち、積層構造では各層ではバンパー粒界を持ち、配線全体で見るとSMオープンにつながるようなバンパー粒界が無いからである。次に、このような積層構造で信頼性が向上するメカニズムについて、対象をSMに絞って考えてみる。しかし、SMの発生機構についてまだ十分に理解できた訳ではないので、ここでは積層配線の高信頼化モデルを図4-72に従い、いくつか提案する。

最初のモデルは、単純に上層配線では不良が生じて切れているが、上下に繋がったバンパー粒界が無いので下層配線は切れなくて導通不良が生じないというものである。これは配線上部角に応力集中が生じているシミュレーション結果を支持するものである。現在のA1/バリアメタル積層はこのモデルでその耐SM性が説明できる。A1/A1積層で図4-66のノッチ発生状況（上層に生じ、界面で成長が止まっている）をみる限りこのモデルに従っているようである。しかし、オープン不良に見られるようなスリット状のポイドに関しては、現在までにまだこのモデルを支持できる実例は発見されていない。単層の場合と積層の場合とで平均粒径を比較すると、単層の場合は0.5-1.5 μ m、積層では膜厚が半分のため各層の粒径は0.3-0.5 μ mと小さい。従って、バンパー粒界

A : SM抑制モデル



① バンプ-粒界が配線を貫通していない。

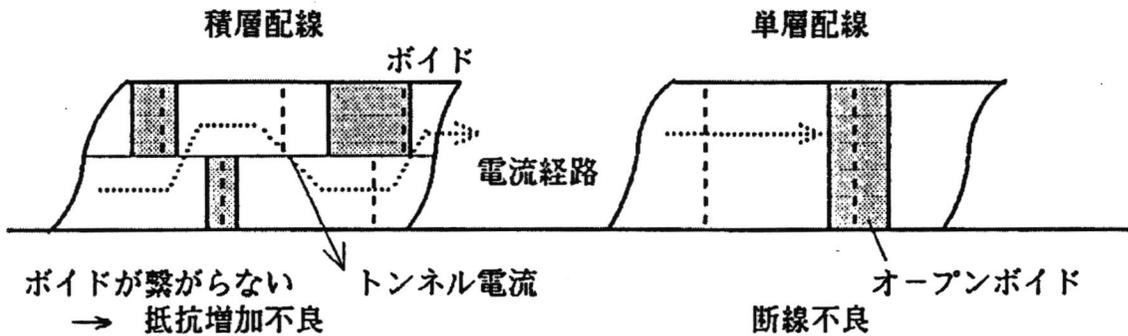
② 積層界面の存在が応力を分散。

③ 配線強化 (Hall-Petchの関係式)

$$\text{降伏応力 } \sigma_{Y1} = \sigma_0 + K d_1^{-1/2} \quad \sigma_{Y2} = \sigma_0 + K d_2^{-1/2}$$

$$d_1 < d_2 \rightarrow \sigma_{Y1} > \sigma_{Y2}$$

B : EM配線寿命向上モデル



ボイドが繋がらない
→ 抵抗増加不良

オープンボイド
断線不良

図4-72 積層構造配線によるA: ストレスマイグレーション (SM) 抑制モデル、
およびB: エレクトロマイグレーション (EM) 信頼性向上モデル。

そのものが形成できる確率が非常に減少する。従って、スリット状ポイドが無く、ノッチ状ポイドとなる。2番目のモデルとして、積層界面の存在が応力を分散して、配線の粒界の加わる実質的な引っ張り応力値を低下させていることも考えられる。3番目のモデルは、積層によって配線全体の機械的強度が増加すると考えるものである。薄膜の機械的強度を上げることは、その応用上重要な課題となっており、今までに各種対策が提案されている。そのひとつに、今回実験した積層に類似したもので、材料の異なる薄膜を何層も重ねるという方法がある。積層膜の各層の膜厚を d とすると、この薄膜の機械的強度、ここでは降伏応力 σ_y は次の Hall-Petch の関係式に従うことが確認されている⁽²³⁾⁽²⁴⁾。

$$\sigma_y = \sigma_0 + K d^{-1/2} \quad (4-4)$$

すなわち、各層の膜厚を薄くするほどその薄膜の機械的強度が増すことを示している。

この関係式はもともとバルク材料の分野で知られているもので、 d は粒径を示している。この関係式の定性的な意味は、材料の変形には転位が必ず関与しており、粒径が小さいほど粒界に転位がすぐにトラップされて、変形に対し耐性が大きくなるというものである。今回実験した Al/Al 積層膜にも (4-4) 式が適用できると考えているが、この薄膜の機械的強度が未だ評価できていないので、ここではまだ推測の段階である。試みに既発表データでの比較を次にしてみる。先ず文献⁽²⁴⁾の蒸着中に O_2 ガスを導入して形成した Al/Al_xO_y 多層構造の蒸着 Al 膜では $d = 200$ および 400 nm に対して、各膜の降伏応力 σ_y は 2.8×10^9 dynes/cm² ($d = 200$ nm)、 1.6×10^9 dynes/cm² ($d = 400$ nm) となる。一方、最近バルジ法で測定された⁽²⁵⁾ 単層のスパッタ Al-Cu (膜厚 $1 \mu\text{m}$) 膜の降伏応力 σ_y は 1.5×10^9 dynes/cm² の値が報告されている。バルク材料の降伏応力 σ_y は、一般に約 1×10^9 dynes/cm² 程度とされている。これらのデータから、総合すると膜厚 $1 \mu\text{m}$ 前後の単層 Al 膜の σ_y は 1.5×10^9 dynes/cm² 近くにあると考えられる。従って、2層に重ねることで σ_y はおよそ 1.8 倍に機械的強度が増加する。今後の課題として、積層膜と単層膜を比較しながらそれらの機械的性質の実験データを把握していく必要がある。

図 4-73 のパシベーション膜の無い単層膜での引っ張り応力緩和の評価は、上述の変形に対する強度を示していると思われる結果である。室温において単層膜では引っ張り応力で変形が進行している。一方、積層膜では初期段階を除いて応力変化が止まっており、

-WITH PASSIVATION FILM-

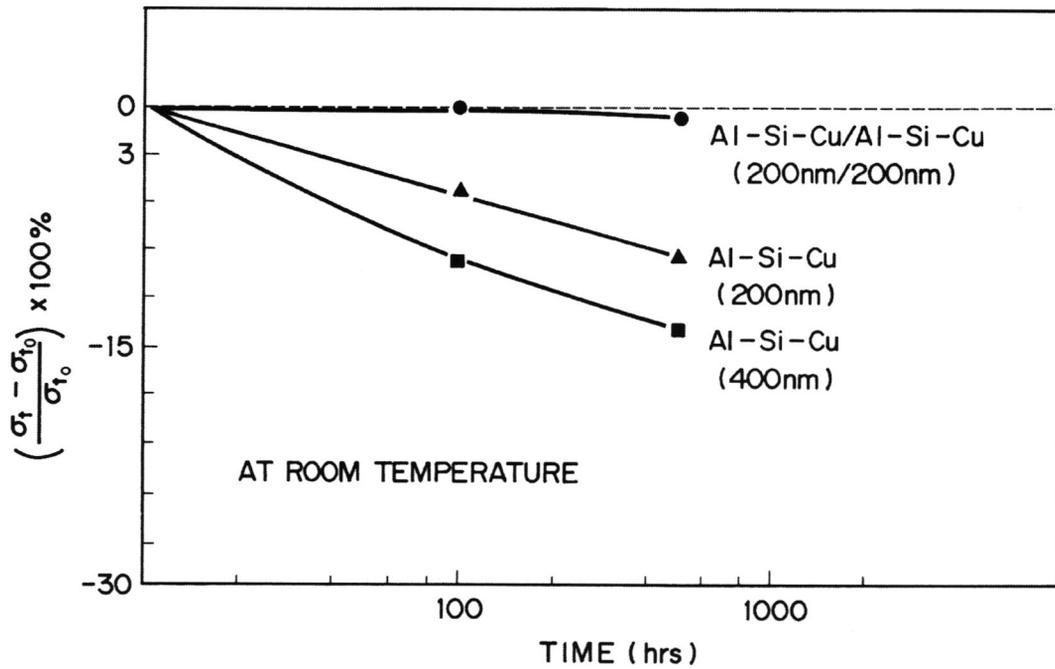


図4-73 パシベーション膜被覆時の各種Al膜の室温放置での膜応力緩和変化。

-WITHOUT PASSIVATION FILM-

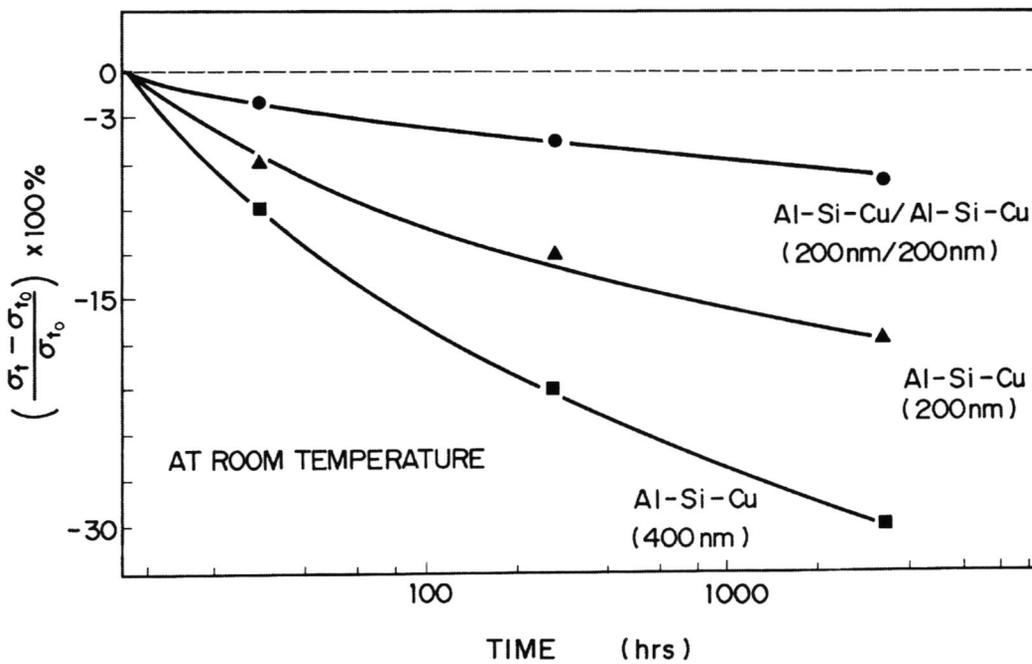
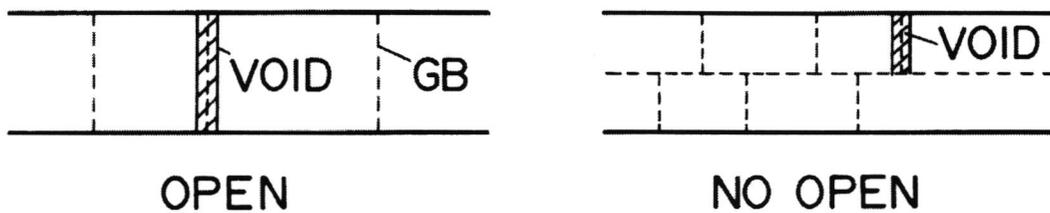


図4-74 パシベーション膜が無い各種Al膜の室温放置における膜応力緩和。

1. VOID GROWTH IS INTERRUPTED BY INTERFACIAL LAYER



2. LARGER YIELD STRESS (σ_y)

- HALL-PETCH RELATION $\sigma_y = \sigma_0 + Kd^{-1/2}$

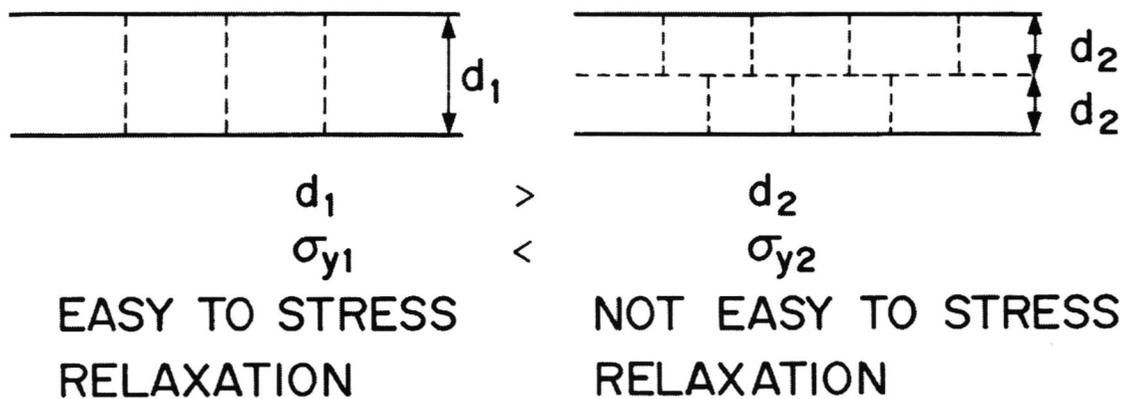


図4-75 積層構造配線におけるSM高信頼化機構の説明モデル。

1. 粒界分断効果によるボイドつながり抑制。
2. ホールペッチ機構による降伏応力値の増大。

応力緩和に対する変形がほとんど無いことを示している。SMはクリープ変形現象であると認められており、Al配線の場合、引っ張り応力の緩和量に比例してノッチおよびスリット状ボイドが発生、成長する。従って、この膜の応力緩和量の大小で不良率を表すことができる。図4-73中に示すの積層膜の応力の初期緩和は、上層に生成したノッチ（図4-66）に消費された分と考えられる。単層では応力緩和が続いており、この応力緩和分がスリット状ボイド、すなわちオープン不良に結びつくと考えられる。以上、考察してきた積層配線の高信頼化モデルを、各々SMとEMについて図4-14に示した。

4.5 結言

本章ではAl配線に関し信頼性上の種々の問題点を先ず明らかにし、次に不良発生の原因に立脚したいくつかのAl配線高信頼化対策を提案した。以下に本論文で提案した具体的なAl配線高信頼化について結論を記す。

先ず、本研究によりAl配線の配線寿命の限界を打破できる配線構造としてTi系膜をAl-Si配線上に被覆するTiSi₂/Al-Si構造の配線がヒロック抑制効果、エレクトロマイグレーション改善に効果があることを示した。

- (1-1) Al-Si配線においても、配線幅の微細化に伴い配線寿命が長くなる。これは配線中の粒界密度が減少し、粒界拡散経路が減少する効果によっている。
- (1-2) エレクトロマイグレーション配線寿命の配線幅依存性、膜の粒径と配線幅との配線寿命依存性、配線膜厚による配線寿命の差、などの関係はAl原子の粒界拡散、および拡散経路の密度で定性的に説明できる。
- (1-3) Al-Si材料の配線は寿命の限界が存在し、現Al-Si膜はほぼ限界の性能まで達している。
- (1-4) TiSi₂被覆によりAl-Si配線の寿命は約2.5倍に長く改善できる。
- (1-5) TiSi₂膜被覆によるヒロック、エレクトロマイグレーション抑制効果は、Al-Si膜表面にTi₇Al₅Si₁₂という3元合金が形成される結果、Al原子

の粒界拡散が抑えられるためである。

- (1-6) Ti膜では接合破壊現象が生じてしまい実用化技術とはならない。その理由は、
先ずAlとTiが反応してAl₃Ti合金形成後、次にSiが存在すると三元合金
Ti₇Al₅Si₁₂の形成が始まり、この三元合金の形成に必要なSi量がAl-Si
膜中のSi量だけでは不足し、基板SiのSiが侵食されてピットが形成され
てしまうことによる。従って、Ti膜を使う場合はバリアメタルが必須となる。
- (1-7) TiSi₂膜被覆の場合は、Al-Ti-Si合金形成に必要なSi量がTiSi₂
中に十分に含まれているために接合破壊を生じない。
- (1-8) TiSi₂被覆Al-Si配線のヒロック、エレクトロマイグレーション以外の必要
な配線特性はAl-Si配線と同じのため、超LSI用微細多層配線材料としての必
要な特性を備えている。

次に、Al結晶粒の大粒径化を目的とし、Al配線にカーボン膜を被覆してから熱処
理することで、Al配線のエレクトロマイグレーション特性を向上できる次の結果を得た。

- (2-1) カーボン膜を被覆したAl膜は、従来と同じ450℃熱処理条件でカーボン膜の
無いAl膜より約2倍大粒径化する。
- (2-2) 大粒径化は配線中の粒界密度の減少とバンブー粒界構造化をもたらし、Al配線の
エレクトロマイグレーション耐性を大幅に向上できる。
- (2-3) Al合金膜の場合、大粒径化に対してSiは阻害するが、Cuは阻害しない。
- (2-4) TiNバリアメタル上のAl膜の場合、もともと小粒径のためAl大粒径化後でも
粒径は小さいが、粒径増大効果は同様に達成できる。
- (2-5) Al膜上のカーボン膜は、赤外線の反射率を低下させて吸収しやすくし、熱処理
温度の昇温速度の増大と到達温度の上昇を実現する。
- (2-6) Al膜上のカーボン膜は、その強い圧縮応力によりAl膜に強い引っ張り応力を
誘起させ、熱処理過程でのAl膜の蓄積歪エネルギーを増加させ、急激な応力緩和
を伴う粒成長を伴っている。
- (2-7) 他の大粒径化技術、レーザー、高速昇降温炉では、幅の異なる配線を同時に高信頼
化できなく、この点においてカーボン大粒径化技術は実用化の観点から優れている。

最後に、ストレスマイグレーション（SM）対策として、配線を積層構造にすることによって、従来の配線材料を用いても配線信頼性を大幅に向上できることを示した。この積層配線の特性を以下に記す。

- (3-1) SM信頼性は、最小線幅 $0.65\ \mu\text{m}$ 、配線膜厚 $400\ \text{nm}$ の配線に対し、 150°C 放置試験で 7000 時間までオープン不良発生件数はゼロである。
- (3-2) EM信頼性は、 200°C 、 $2 \times 10^6\ \text{A}/\text{cm}^2$ の試験条件で幅 $1.2\ \mu\text{m}$ 、膜厚 $400\ \text{nm}$ の配線で、単層配線に比較して平均配線寿命は4倍、分散は0.7倍である。従って初期不良故障率が低くなる。
- (3-3) 積層界面には厚さ $3\ \text{nm}$ のAl酸化膜が成長しており、Al結晶粒は上下に完全に分断されている。この酸化膜は 450°C 熱処理に対しても非常に安定である。
- (3-4) この界面Al酸化膜は、配線抵抗、コンタクト抵抗に悪影響を一切与えない。薄いためにトンネル効果で電流が流れていると考えられる。さらにこの界面酸化膜はRIE加工にも影響しない。
- (3-5) 応力緩和特性は、室温放置の結果、積層膜はほとんど応力緩和、すなわち塑性変形をしないが、単層膜では応力緩和が 3000 時間後でも進行している。
- (3-6) SMに対しては、応力緩和しないこと、すなわちクリープ変形が生じないために信頼性が向上すると考えられる。
- (3-7) EMに対しては、上下に分断されているためにポイド分散効果で信頼性が向上すると考えている。
- (3-8) 理想的な積層配線構造は、下層部でバンブー粒界構造を有する大粒径Al膜、上層部が降伏応力の大きな小粒径Al膜となっている構造と提案できる。

第4章の参考文献

- (1) 嶋 昇平, DENKI KAGAKU, 57, 5 (1989)
- (2) F.M.D'Heurle, Metallurgical Transactions, 2, 683 (1971)
- (3) S.Shima,T.Moriya,and M.Kashiwagi, Ext.Abstacts 15th. Conf. on Solid State Devices and Materials, 233 (1983)
- (4) S.Shima,T.Moriya,and M.Kashiwagi, VLSI Multi-level Interconnection Conf., 61 (1984)
- (5) B.N.Agarwala, M.J.Attardo and A.P.Ingraham, J.Appl.Phys., 41, 3954 (1970)
- (6) J.M.Schoen, J.Appl.Phys., 51, 513 (1980)
- (7) E.Kinsborn, Appl.Phys.Lett., 36, 968 (1980)
- (8) S.Vaidya, D.B.Fraser and A.K.Sinha, Proc.of 18th. Ann. Rel. Phys. Symp. IEEE, NY, 165 (1980)
- (9) S.Vaidya and A.K.Sinha, Thin Solid Films, 75, 253 (1981)
- (10) J.R.Black, Proc.of 16th.Ann.Rel.Phys.Symp.IEEE, NY 233 (1978)
- (11) R.W.Bower, Appl.Phys.Lett., 23, 99 (1973)
- (12) A.Raman and K.Schubert, Z.Metallkde, 56, 44 (1965)
- (13) C.V.Thomson and H.Kahn, J.Electronic.Materials, 22, 581 (1993)
- (14) J.Wada, K.Suguro,N.Hayasaka, and H.Okano,Pproc.31st Reliability Physics Symp., IEEE, 71 (1993)
- (15) H.Toyoda, T.Kawanoue, M.Hasunuma,H.Kaneko, and M.Miyauti, Proc.32nd Reliability Ohysics Symp. ,IEEE 1 17 178 (1994)
- (16) 嶋 昇平,まてりあ,日本金属学会会報, 36, 69 (1997)
- (17) C.C.Hong and D.L.Crook,Pproc. 23rd Reliability Physics Symp.,IEEE, 35 (1985)
- (18) S.Shima,I.Ito,and S.Shingubara, Digest of Sympojum on VLSI Technology, 27 (1990)
- (19) T.Fujii et.al, VLSI Multi-level Interconnection Conf., 477 (1989)
- (20) J.Onuki et.al, IEDM, 454 (1988)
- (21) T.Hariu et.al, 27rd Reliability Physics Symp.,IEEE, 210 (1989)

- (22) 「薄膜工学ハンドブック (エレクトロニクスへの応用)」オーム社 II-55
(1980)
- (23) R.W.Springer et.al, Thin Solid Films, 54, 197 (1978)
- (24) D.A.Hardwick, Thin Solid Films, 154, 109 (1987)
- (25) C.T.Rosenmayer et.al, MRS Symp.Proc.(Thin Films:Stress and Mechanical properties), 130, 77 (1988)

第5章 A1に代わる低抵抗・高信頼性Cu配線の諸問題

LSI素子の高速化、高機能化への進展に伴い、LSIの中心は高集積メモリ素子、すなわちDRAMから、メモリとMPUなどを混載したシステムLSIに移行している⁽¹⁾。この結果、素子に求める性能も大容量から高機能、高速化に移っている。勿論、微細化による高集積化は当然に求められている。このうち、素子の高速動作化については、微細化により自ずと実現できる点もあるが、電極・配線について言えば、微細化、イコール抵抗増加である。すなわち、配線は微細化すればするほど当然に配線抵抗が増大する。これは物理的な制約である。また、配線の場合、配線間容量も関係しており、配線遅延と呼ばれているところのRC遅延対策が大きな課題となっている⁽²⁾。これは微細化による配線間隔の狭小化により、配線間容量が増大していく。さらに多層配線化は、配線層間の容量をも増大させる。結局のところ、素子の高集積化を満たすべく微細化を進めると、配線特性にとっては、抵抗の面と配線容量の面から二重苦となっている。

これに対して、一部の最先端高速素子において、配線金属材料をAlから比抵抗率が低く、従来から電線材料に使われてきたCuに代える動きが活発となった。抵抗率が低いのにCuが今まで使われなかった理由として、CuはSi中の拡散速度が大きく、Si半導体内で深い準位をつくりMOS素子の安定動作を阻害するからである。しかし、MOS素子製造プロセスの進歩に伴い、Si基板の高純度化、不純物ゲッタリング技術の進歩、洗浄、表面処理技術、その他、高信頼性の絶縁膜材料形成技術等の進歩によりCuの使用が可能となった。さらに第3章で触れたバリアメタルプロセスが進歩し、Cu配線に対してはTa、Ta₂Nなどがバリアメタルとして適用可能なことが明確になり、絶縁膜中へのCu拡散汚染の問題点が無くなった。また、最大の寄与は、ダマシン配線形成プロセス⁽³⁾が可能となり、金属配線のエッチングが不要となりCMP技術により配線部を形成できることになったことが大きい。CuはAlと異なりCl₂系ガスとの化合物であるCuCl₂の蒸気圧が低いために、RIE加工が高温でないと困難である。このように制限条件が次々と解消され、Cuを配線に使用することへの抵抗が無くなったためである。

一方、Cu膜の形成方法に関しては、Alの場合はスパッタ技術が長い間採用されてきた。微細化による高アスペクト比のコンタクト、あるいはビア孔への埋め込み特性にスパッタ技術は原理的に問題があるが、バイアス、イオン化スパッタ法など改良技術での

いできた。これに対しCu膜の場合、めっき技術が古くから用いられてきた歴史的経緯からLSIにおけるウエハメタライゼーションに対しても、めっき技術が採用された⁽⁴⁾⁽⁵⁾。原理的に埋め込み性の良さが存在したためである。その他の成膜技術としてCVD法、スパッタ法も検討されているが、膜中の不純物による高抵抗性、カバレッジ、コストの面で問題がある。めっきCu膜の成膜として、スーパーフィルアップ埋め込み特性があること、原理的にコンフォーマル性があることなどでめっきCu成膜技術が圧倒的に優位である。

一方、めっきCu膜の検討が進むうちに、めっきCu膜は成膜後に室温に保持しておくだけで膜の特性が大きく変化する特徴が見出された⁽⁶⁾。図5-1はめっきCu膜の室温放置での膜質変化(XRD配向性の変化結果)をX線回折による(111)面と(100)面の結晶粒のピーク変化を示した結果である。めっきCu成膜直後は(111)結晶粒のピークのみが存在して(100)面は存在していない。しかし、成膜後の放置24時間で(100)ピークが現れ始める。それと同時に(111)面のピーク強度も大きくなる。この(100)と(111)面の成長は100時間後まで進行し、100時間で停止している。この現象は結晶粒の成長、結晶化が進行していることを表している。室温という金属の結晶化温度としては低温において、めっきCu膜は大きく結晶化が進むことを示している。この結晶化が進むということは、膜の特性が変化することを示しており、LSI配線に適用した場合、膜のその他の特性、応力、抵抗率などがプロセス進行中に変化すること示している。プロセス中での膜特性の変化は、欠陥の形成、プロセス条件の変動など好ましくない結果を生む。従って、プロセス途中での膜の特性を安定化させる必要がある。この問題点はCu膜質の何らかの変化を示しており、信頼性上の潜在問題点である。本研究ではこのCu膜特性の変化に注目し、これを問題視してアニールによるCu膜表面変化を観察した結果、欠陥の発生を発見した。またこのCu膜特性変化を抑制するにはめっき直後に熱処理をすることで膜特性の変化を抑制でき、膜の欠陥発生を抑制できることを見出したのでそれについて報告する。

5. 1 めっきCu膜に発生するボイド欠陥とその抑制方法

ダマシン配線形成工程フローは、先ず絶縁膜中の溝に配線、およびビア孔を形成し、次にバリアメタルを薄く形成し、続いて主配線層であるCu膜を電解めっきするための低抵抗導電層を確保するための薄いシードCu膜をスパッタ技術により形成し、その後、電

解めつき技術によりCu膜を形成し、最後に余分なCu膜をCMPにより除去している。その後は、絶縁層の被覆などがあり、この絶縁層被覆プロセスにおいて400℃前後の熱処理が加わる。この熱処理によりCu配線膜の表面、および膜中にボイド、あるいはヒロックなどの欠陥が生じる。この欠陥は、その後の多層工程において、表面モフォロジー凹凸の強調などが生じ、CMP工程などで、Cu膜のショート不良、ディング不良、また配線特性自体の信頼性上の欠陥、断線、ストレスボイド、エレクトロマイグレーション配線寿命低下不良などの原因となる。

5. 1. 1 実験方法および条件

Cu配線の形成は、TEOS絶縁層中に配線ダマシン溝をエッチング形成後、スパッタ法でTaとTa₂N₅積層バリアメタル層を合計30nm膜厚形成し、次いでスパッタ法によりシードCu膜を膜厚80nm形成後にCuSO₄を含む硫酸浴で電解めつきCu膜を形成した。その後、CMP処理を実施して表面が平滑にされたCu配線層を形成して評価試料とした。現在、LSIに適用されているCu配線の典型的な形成プロセスである。その後、熱処理を実施し、表面に生成した欠陥をSEM、光学顕微鏡で観察、さらに微小な欠陥の観察のため光学的位相差を利用したマイクロマップによる表面欠陥観察を実施した。また、膜中の欠陥観察としてFIBによりCu膜の断面を露出させたのち、SEMによりCu膜断面部を観察した。

5. 1. 2 実験結果および考察

熱処理実施後に発生するCu膜の表面欠陥のSEM観察結果を図5-2に示す。図5-2aは、熱処理前のCu膜でありCMP後のために非常に平滑な表面をしており、一切の欠陥が見えていない。このCu膜に対し熱処理を実施すると、図5-2bに示すように、400℃-10min、N₂中での熱処理後に表面に多くのボイド状の欠陥が生成しているのがわかる。熱処理炉中の酸素濃度を10ppm以下にして熱処理中での酸化の影響を排除した。さらに3×10⁻⁴Pa中の真空中の熱処理においても図5-2bのように発生しており、熱処理時での酸化等の影響が原因では無いと考えられる。これらの欠陥は、詳細に観察すると熱処理の結果、Cu膜の再結晶化が進み粒径が大きくなって、その結晶粒界に形成されているように見える。従って、これらの欠陥は、Cu膜の再結晶化と粒成長

に伴い生成された欠陥であると推測される。次にFIBによるCu膜断面観察結果を報告する。図5-3aはCu膜断面の観察結果で、表面側において結晶粒界に生じている凹部ポイドが観察される。さらに注目すべき点は、膜内部に直径が10nmの微細なマイクロポイドが観察される。図5-3aからcは、300℃-5min、400℃-20min、450℃-5minの熱処理の結果である。高温になるほどマイクロポイドの発生密度が高くなる傾向を示す。このマイクロポイドの発生は一部で報告されているが、その成因については未だ不明である。考えられる原因として、膜中に最初から存在した空孔、あるいは欠陥が集積し、これらがさらに凝縮してポイドとなると考えられている。このマイクロポイドはめっきCu成膜中に形成されたものであり、めっきCu成膜には、界面活性剤、表面平滑剤など他多くの添加物が含まれているので、それらが原因の可能性もある。

次にこれらの欠陥は、熱処理によるマイクロポイド、あるいはCu膜結晶粒界の欠陥に含まれる空孔が熱処理により集積化して大きく成長した結果であるとの機構モデルを立て、それならばCu膜めっき成膜後に一度、熱処理を実施して欠陥を外に放出させてしまえば良いと考えた。CMP実施前のめっき直後に熱処理を実施して欠陥を消滅あるいは減少させておけば、再度熱処理が加わっても、その時の欠陥発生密度は減少すると考えた。このモデルの妥当性を示す結果を図5-4a, bに示す。めっきCu膜形成後に熱処理を実施し、CMP処理後の表面SEM像を図5-4aに、この膜を真空中で400℃-10min追加熱処理後の結果を図5-4bに示した。一部に欠陥の形成がみられるが、その発生密度は大幅に減少している。この予備熱処理の温度依存性を検証する目的で種々の熱処理温度に対して、欠陥密度減少を評価した。試料は実プロセスに対応させるため、CMP後にP-SiN層間膜を形成後、種々の温度で熱処理を実施した。図5-5は光学顕微鏡による観察結果で、これはその後のプロセスにおいて致命的となる大きな欠陥をチェックする意味でポイドを観察した。図5-5から熱処理無しの場合、85 μ m角の面積内に47個の大きな欠陥を見出す事ができ、300℃-1minでは20個に減少している。すなわち、予備熱処理温度の上昇に伴い欠陥発生が減少している。さらに種々の熱処理方法で実施し、それぞれについて欠陥数と熱処理のサーマルバジェットに換算してプロットした結果を図5-6に示す。熱処理は通常の炉タイプ、真空スパッタ装置内の熱板によるもの、ランプ加熱によるものなどである。この結果を欠陥密度数がサーマルバジェット、および活性化エネルギーに依存するとしてアレニウスの式にあてはめてみると、図5-6中の

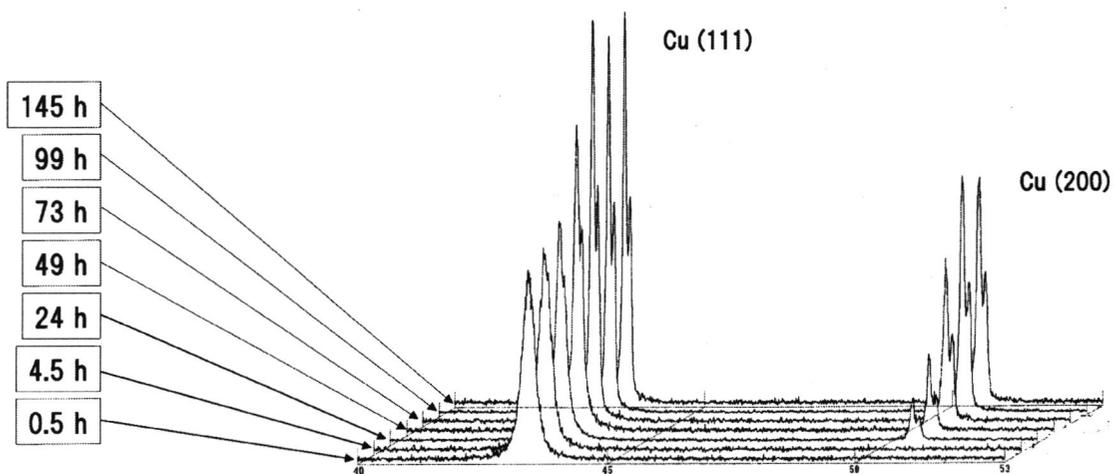
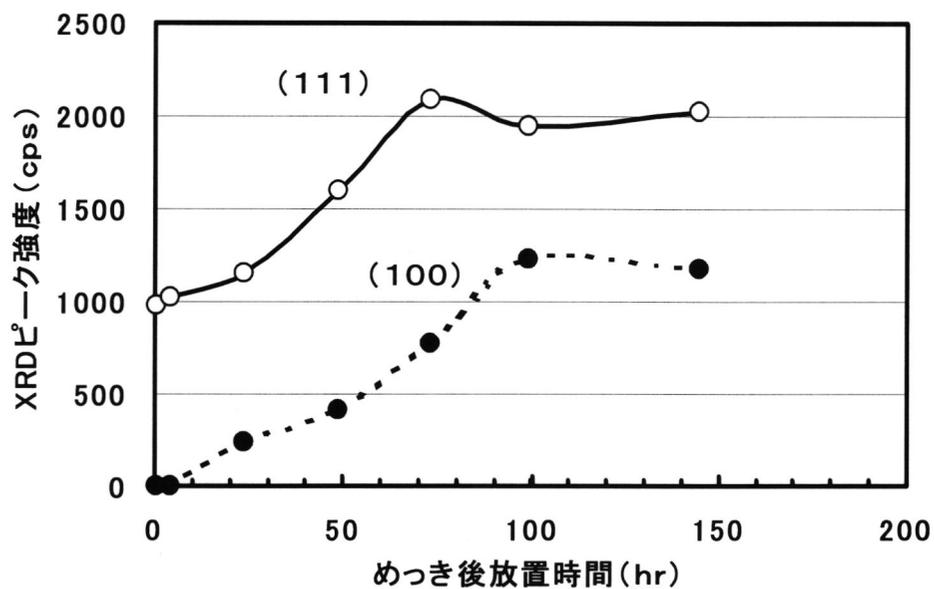
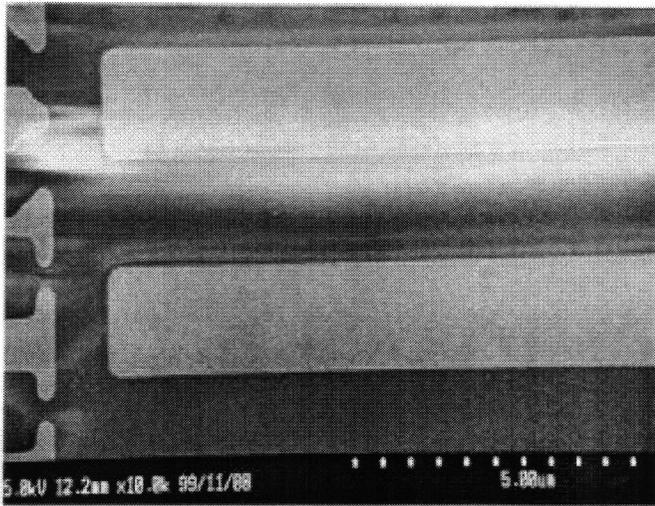
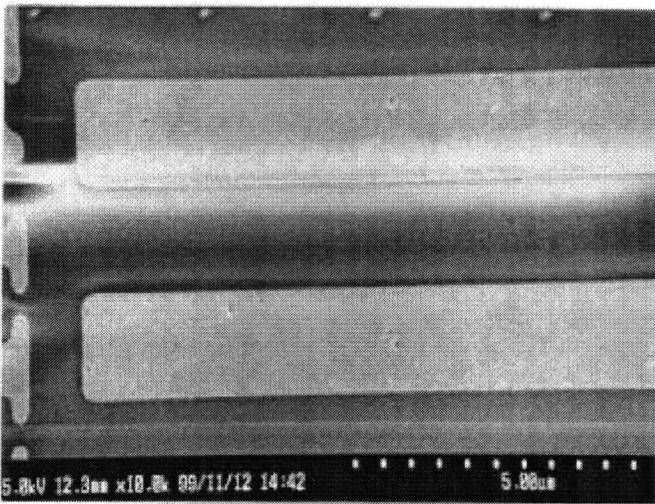


図5-1 めっきCu膜におけるめっき後の室温放置状態での結晶配向性の変化。



(a) 熱処理前

CMP 後の平坦な表面

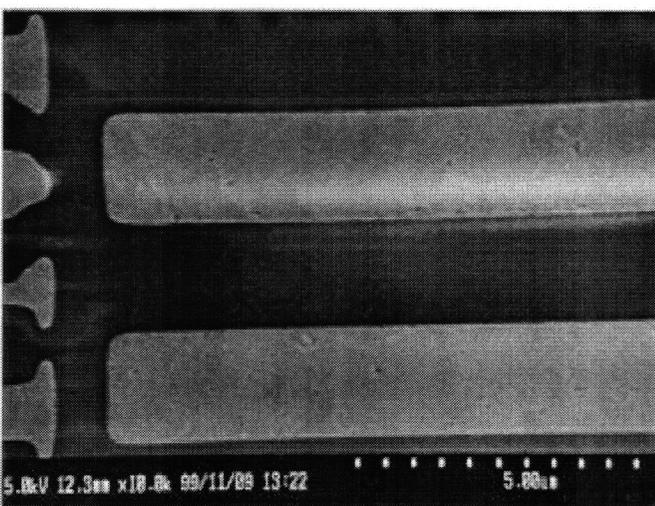


(b 1) 熱処理後

N_2 中 ($6.65 \times 10^{-4} \text{ Pa}$)

$400^\circ\text{C} - 10 \text{ min}$

* 表面に欠陥が生成



(b 2) 熱処理後

真空中 ($3 \times 10^{-4} \text{ Pa}$)

$400^\circ\text{C} - 10 \text{ min}$

* 表面に欠陥が生成

図 5 - 2 CMP 後の平坦な Cu 膜表面に熱処理後に生じる欠陥の SEM 像。

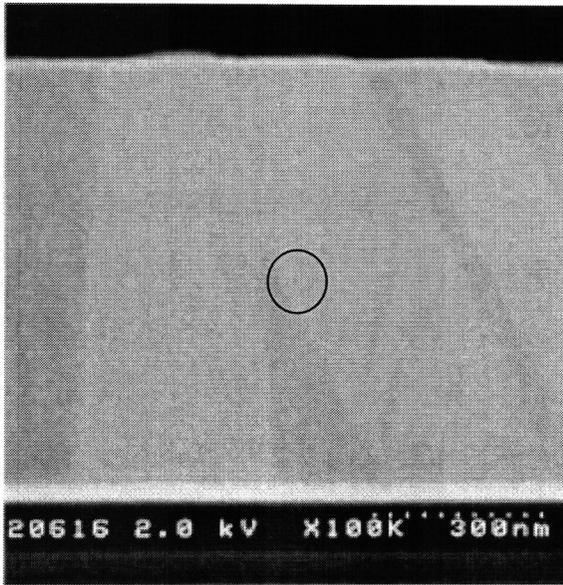


図5-3 (a)

300°C-5min熱処理
めっきCu膜のFIB断面
SEM像。

○印内にマイクロボイド有り

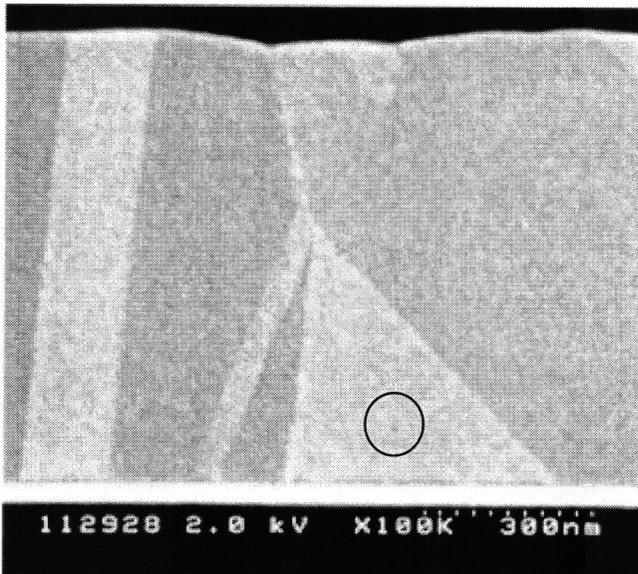


図5-3 (b)

400°C-20min熱処理
めっきCu膜のFIB断面
SEM像。

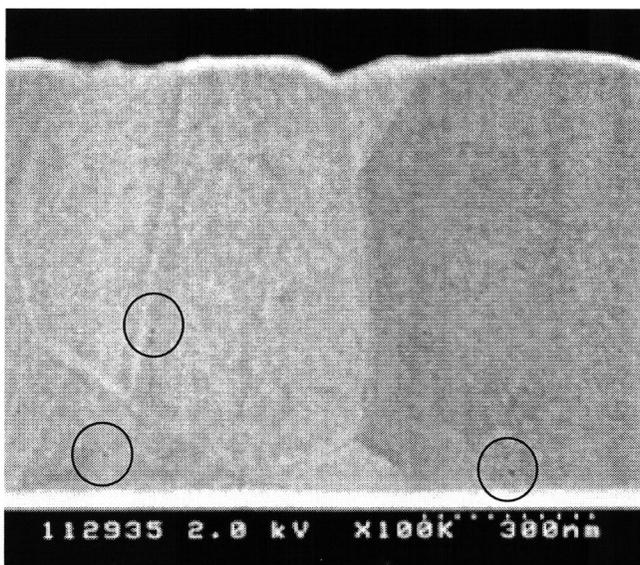


図5-3 (c)

450°C-5min熱処理
めっきCu膜のFIB断面
SEM像。

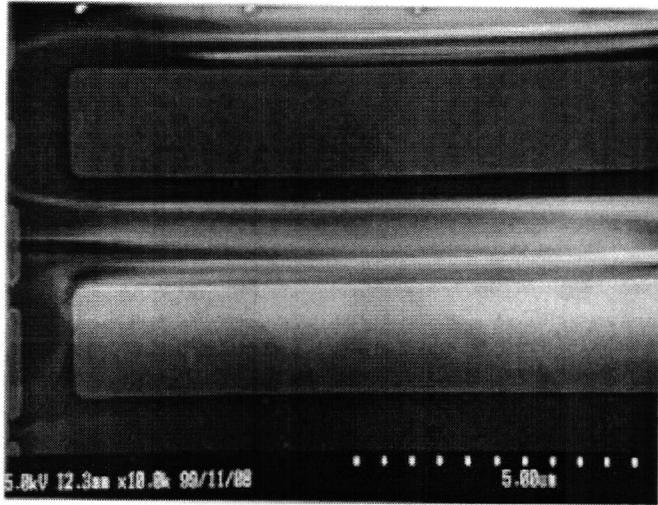


図5-4 (a)

めっき直後に400°C-10min
熱処理してからCMPした表面。

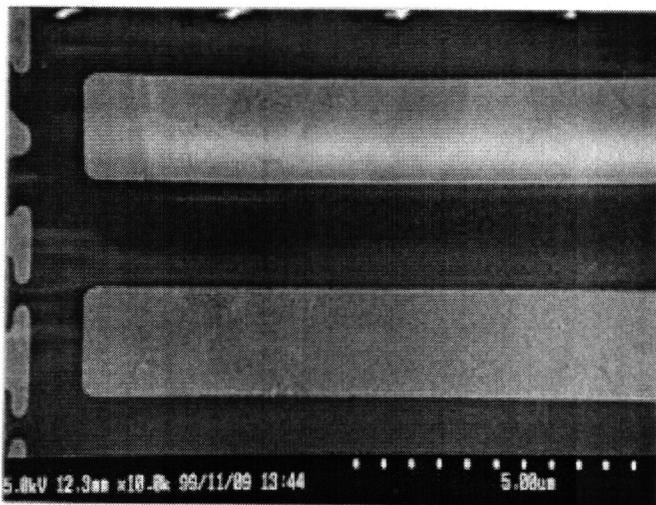


図5-4 (b)

上記4a膜を真空中
(3×10^{-4} Pa)で
400°C-10min熱処理。
*表面生成欠陥が少ない

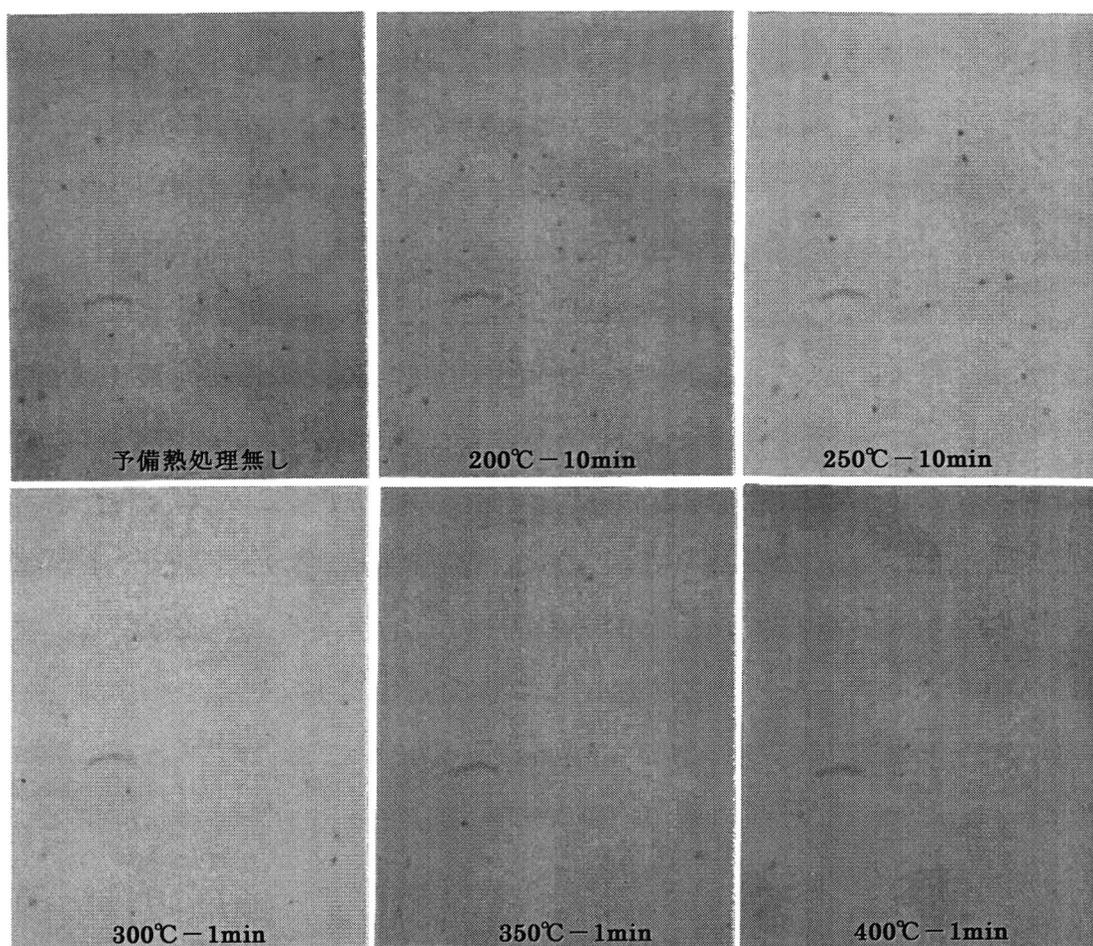


図 5 - 5 光学顕微鏡による Cu 膜表面欠陥の予備熱処理温度依存性

* 評価試料作成プロセス

めっき Cu 膜形成 → 予備熱処理 → CMP 平滑化 → SiN 膜被覆 70nm
 → 400 °C - 20 min 熱処理 → 光学顕微鏡による表面欠陥観察

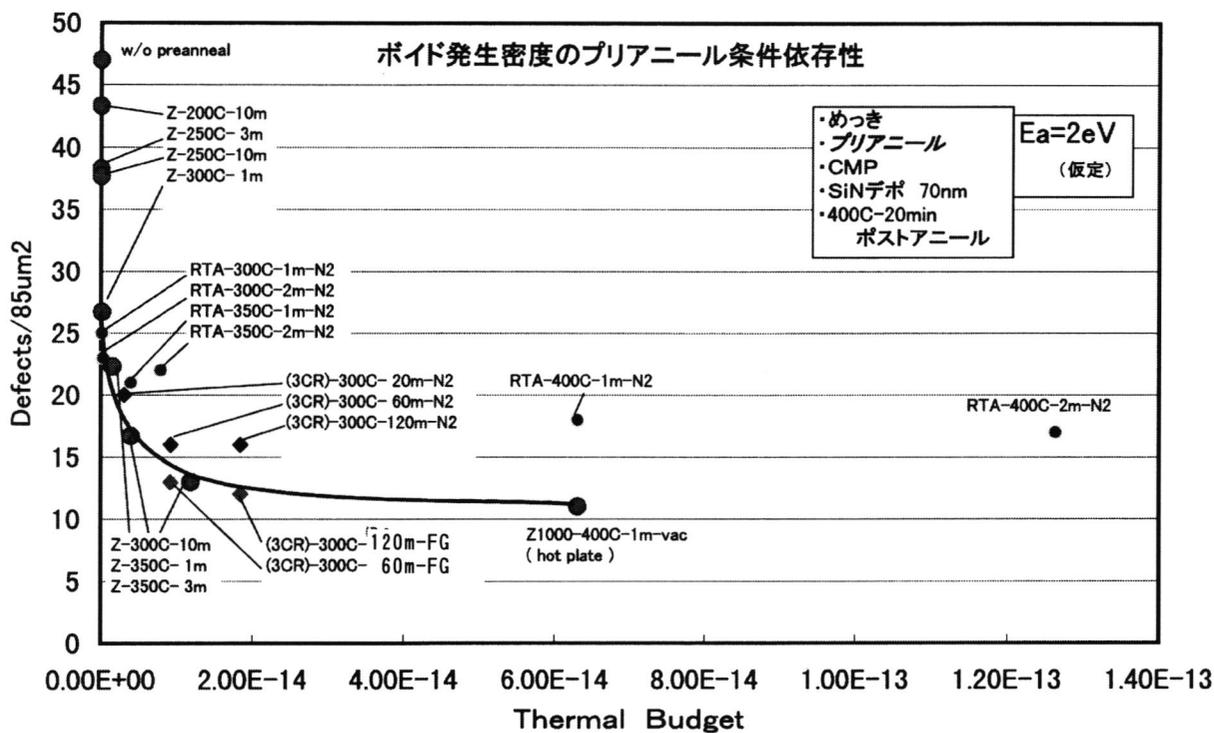


図5-6 各種予備熱処理条件によるボイドの光学顕微鏡観察結果をサーマルバジェットとボイド密度で整理プロットしたグラフ。

熱処理方法 1. Z-***C-*m-N2 : スパッタ装置内の熱板

2. RTA-***C-*m-N2 : ランプアニール

3. (3CR)-***C-*m-FG : 縦型拡散炉

ように活性化エネルギーを2 e Vとした場合、実験値と一致する。2 e VはCu膜の場合、粒界拡散の活性化エネルギー値に等しい。この結果からポイドの成長は、すなわち空孔等の欠陥が粒界を介して拡散し、凝縮して形成されることを示している。これは第4章で議論したA1の場合に、粒界拡散機構がヒロック、エレクトロマイグレーション等の欠陥成長の主要因であったように、Cuの場合も同じ粒界拡散が重要な役割をしていることを示している。

さらに微小サイズの欠陥を検知する目的で、光学顕微鏡を利用した「直接位相検出干渉計」を用いて欠陥評価を実施した。この評価法によれば×50の対物レンズ、照射光波長550 nm、1/3インチCCDカメラを用いた場合、横方向は0.144 μmの分解能、縦方向は数nmの微小な凹凸を検出できる。直径が0.5–1.0 μmのサイズの欠陥（1 μmより大きな欠陥はきずに起因するため除いた）について、画像解析を実施後、定量的にグラフ化した結果を図5-7、5-8にまとめて示す。図5-7は縦方向の寸法を大きい順に並べて比較したもので、凹部をポイド、凸部をヒロックとして高さ、あるいは深さを比較したデータである。予備熱処理無しと300℃–60minの予備熱処理を実施したもので比較すると、予備熱処理実施によりヒロックが劇的に減少している。ポイドについては、大きなものは変化が無いが、10 nm以下の浅いポイドが減少している。これを体積に換算した結果が図5-8である。体積については対数スケールでヒロックは小さく、ポイドの方が大きいので、ポイドの方が欠陥としてはより問題となる可能性が高いことが分かる。ポイドは体積が大きく、 $1 \times 10^{-2} \mu\text{m}^3$ 以上の大きな体積のものが予備熱処理で減少し、中間のものは変化無く、 $4 \times 10^{-2} \mu\text{m}^3$ 以下のもので減少している。以上みてきたように、予備熱処理実施は、その後の熱処理過程で成長するCu膜表面のポイド、あるいはヒロック等の欠陥発生を抑制する効果があることが明確となった。したがって、めっき直後に熱処理を実施してめっきCu膜中に含まれる欠陥をアニールアウトすることが必須と結論できる。なお、このめっきCu膜中の欠陥の実体について、現状ではまだ不明であり、今後はこの欠陥の解明を必要とする。

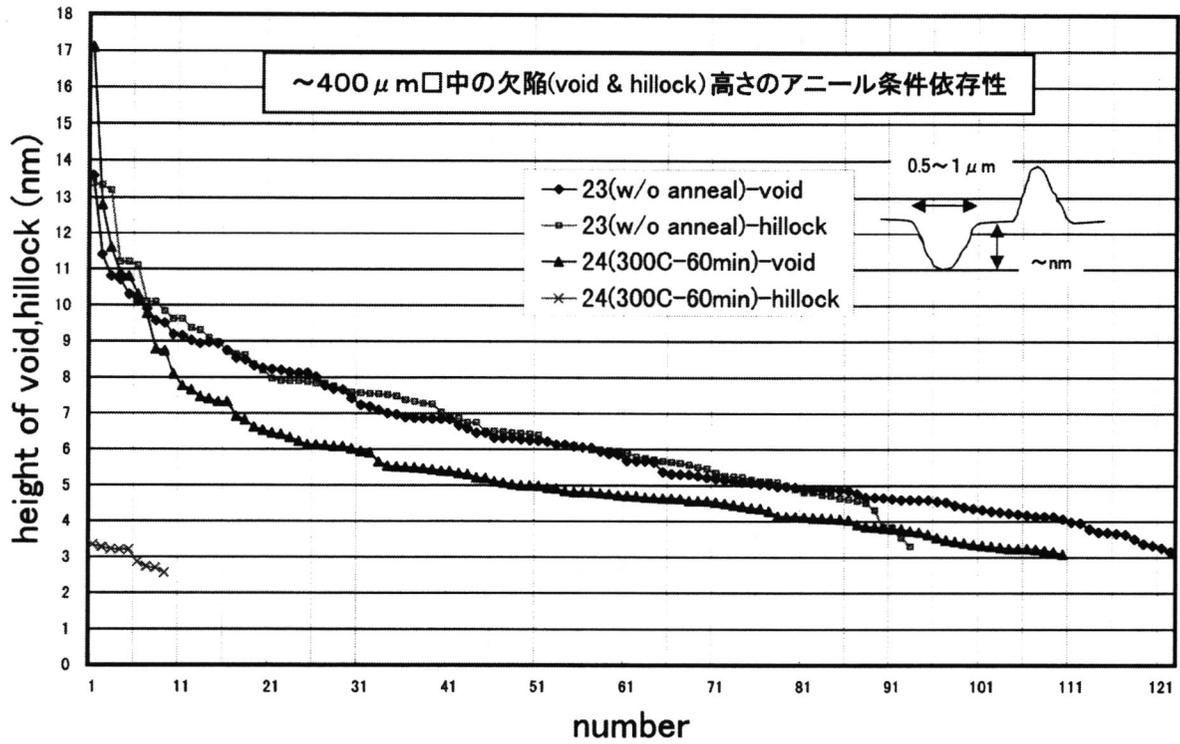


図5-7 マイクロマップ評価による欠陥（ポイド、ヒロック）の高さと深さ分布の予備熱処理有無の比較。

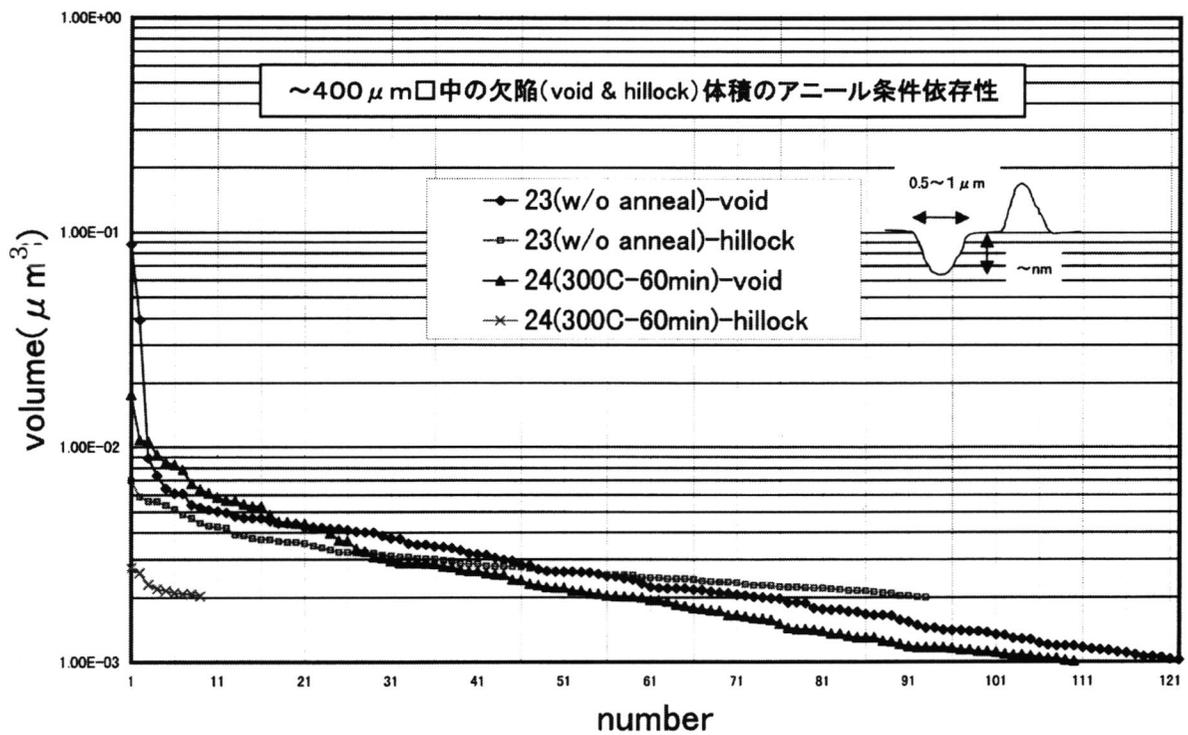


図5-8 マイクロマップ測定による欠陥（ポイド、ヒロック）体積分布の予備熱処理有無の比較。

5. 2 膜配向性と欠陥生成との相関

これらの結果に基づき、次にCu膜の配向性が欠陥生成に及ぼす影響について検討した。その理由は、5. 1節で述べたようにめっきCu膜は(111)および(100)の結晶面が主な配向面⁽⁷⁾であること、室温放置で結晶化が進行することから、膜表面の欠陥も結晶面の影響を受ける可能性が強いと考えたからである。

5. 2. 1 実験方法および条件

膜の配向性はブランケット膜についてX線回折で評価した。X線回折によりCu膜の配向性を評価したところ、めっきCu膜の配向性は下地バリアメタルの結晶構造の影響を強く受けることが分かった。これはAl膜の場合と同様な結果である。そこで、結晶性の強いTa₂N膜、および結晶性の弱いTa₂N膜をスパッタ形成し、その上にシードCu膜をスパッタ形成し、さらにそのシードCu膜上に硫酸銅めっきによる電解めっきCu膜を成長させた。

5. 2. 2 実験結果および考察

図5-9は(111)面の配向性が弱い場合の800nm膜厚のめっきCu膜X線回折結果である。一方、図5-10は(111)配向性が非常に強い場合の、800nm膜厚のめっきCu膜のX線回折像である。両者のCu膜の(111)配向性強度が異なる原因は、Ta₂Nバリア層の結晶性の影響を受けていることがわかる。Cu(111)配向性が強い場合は、アモーフাসに近いTa₂Nバリアメタル上に成長しやすく、一方結晶性が強いTa₂N膜の場合は、上層Cu膜の(111)強度が弱くなる。Cuのようにfcc構造の金属は、アモーフাসな下地上に形成した場合、おなじfcc構造のAlに見られたと同様、(111)配向性の強い膜が成長し易い傾向がある。しかし、下地に結晶性の膜があると、その結晶面の影響を受けてその配向性が変化する。Cu膜の場合は、Ta₂Nバリア膜の結晶性が強い場合、(111)面の成長が抑制される傾向があることを示している。

これら2種の膜を5. 1節と同様に、光学顕微鏡を利用した「直接位相検出干渉計」でCMP後の熱処理で表面凹凸欠陥を評価した結果を図5-13にまとめて示す。この結果から明らかな違いが生じており、(111)配向性の強いCu膜の場合、多くのボイド、ヒロック等の表面欠陥が生じている事がわかる。(111)配向性の弱いめっきCu膜には、

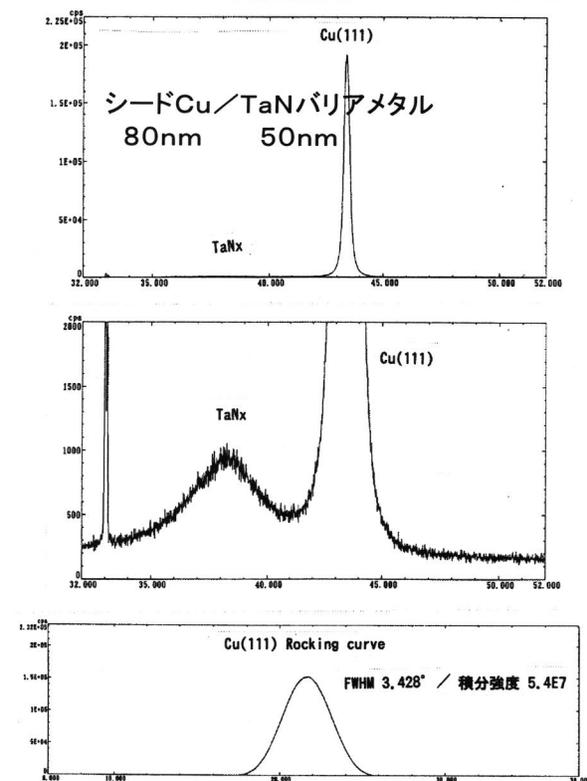
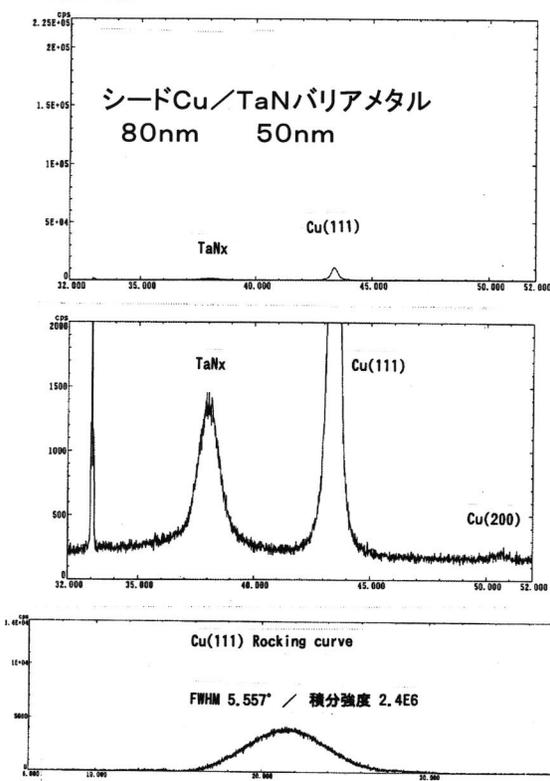


図5-9 (111) 配向性が弱いCu。 図5-10 (111) 配向性が強いCu。

* 下層Ta_xN結晶性が強い

* 下層Ta_xN結晶性が弱い

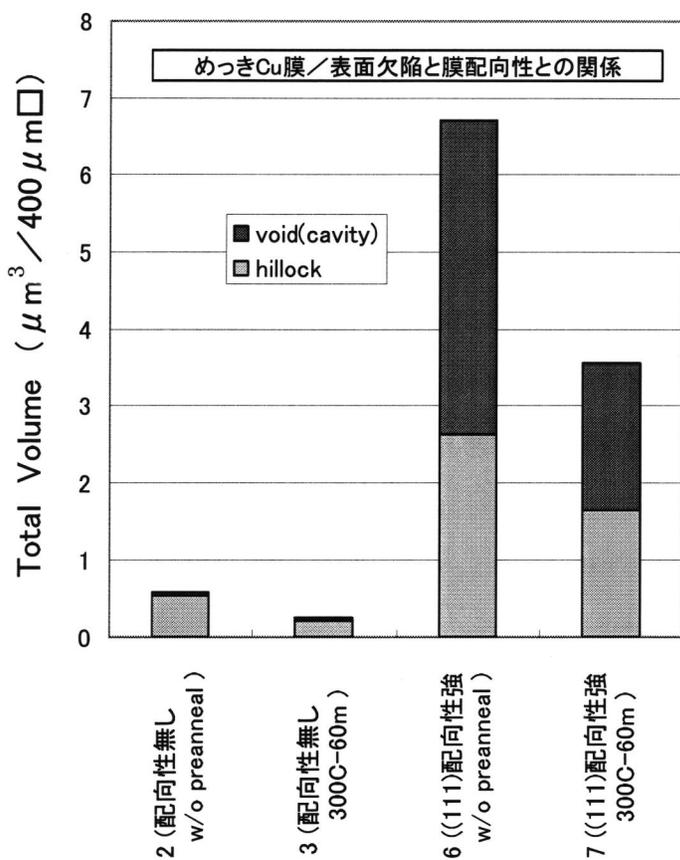


図5-11
めっきCu膜の配向性と
熱処理前後の欠陥密度との
関係。

このような欠陥密度がそれに比較すると小さくなっている。この(111)配向性の結晶粒が表面欠陥の生成に関係深いことを示唆しているが、これらの結果からは、十分に考察する事ができないので、個々の結晶粒を識別できるEBSD分析手法を新たに導入した。この結果について次節で述べる。

5.3 EBSD (Electron Back-Scatter Diffraction) 解析による結晶粒構造の解析

最近、SEMの電子ビームを利用して、多結晶膜について個々の結晶粒の結晶情報を識別できるEBSD (Electron Back-Scattering Diffraction) 解析技術⁽⁸⁾⁻⁽¹²⁾が進歩してきた。個々の結晶粒の情報、例えば結晶方位、粒径、粒界構造が明確になれば薄膜における種々の問題点について、結晶構造との相関関係が明確にでき、解析に大きく寄与できる。今回このEBSD評価によりめっきCu膜の解析を実施した。

5.3.1 実験方法および条件

配線加工した膜、めっき膜についてEBSD解析を実施した。サーマルフィールドエミッションタイプのSEMを用い、70°傾けた試料に電子ビームをスキャン照射し、試料から反射した電子線で形成される菊地パターンをコンピュータにより解析し、マッピングした。EBSDは観察する試料の表面ラフネスに敏感であるため、めっきCu膜の場合、表面の荒れが生じていたのでCMP処理して表面を平坦化してからEBSD観察を実施した。

5.3.2 実験結果および考察

(111)配向性が強い膜と(100)配向性が強いめっきCu膜のEBSD像を図5-12、図5-13に示す。各結晶粒はオイラー角により定義された方位である。さらにCu膜で特徴的なのは、(111)双晶粒界が非常に多いことである(図5-14)。結晶面を色分けし、(100)を赤、(111)を青にして表示した結果も示す(図5-15、図5-16)。配向性は逆極点図形で示す。これらの結果から結晶粒径が大きな結晶粒は(100)方位を持つものが多く、(111)方位の結晶粒は粒径が小さい傾向がある。熱処理による結晶粒の成長を(100)、(111)グレインに分離して、グレイン数の変化

から評価すると、結晶粒の多い小さな(111)グレインが成長はするが、結晶粒径はあまり大きくなり、(100)グレインが大きく成長することがわかる。これから、表面欠陥密度が高い(111)配向膜は小さな結晶粒が多く、その結果、粒界密度も高くなることから、熱処理によって粒界欠陥が集積しやすく、そのために欠陥が成長し易いと考えられる。(100)配向性の強い膜では結晶数が少ないので、粒界密度が小さくなり、予備熱処理によって(100)グレインが十分成長してしまう。その後の熱処理による再結晶化の進行が少なく、欠陥生成が小さくなると思われる。しかしながらまだ個々の結晶粒の相互関係に着目して欠陥形成がどの方位関係にあると出やすいかなどの検討項目が多い。さらにこのEBSD手法は配線部においても、その結晶粒を個々に分離して解析できるので、他の解析、例えばエレクトロマイグレーションによる故障発生の方角関係など今後、大いに期待できる解析手法である。

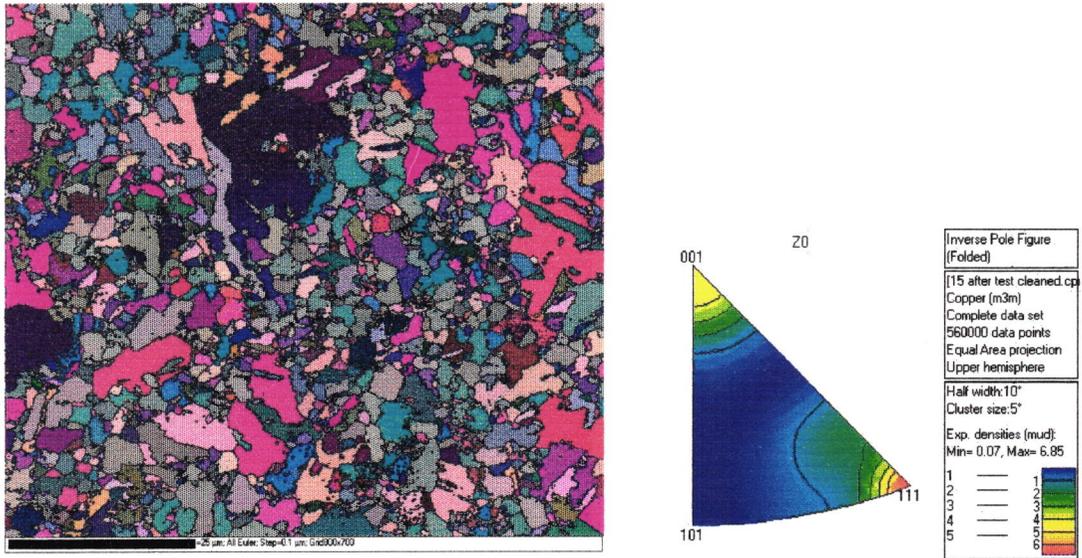


図 5 - 1 2 (1 1 1) 配向性の強い C u 膜の結晶粒構造と逆極点図。

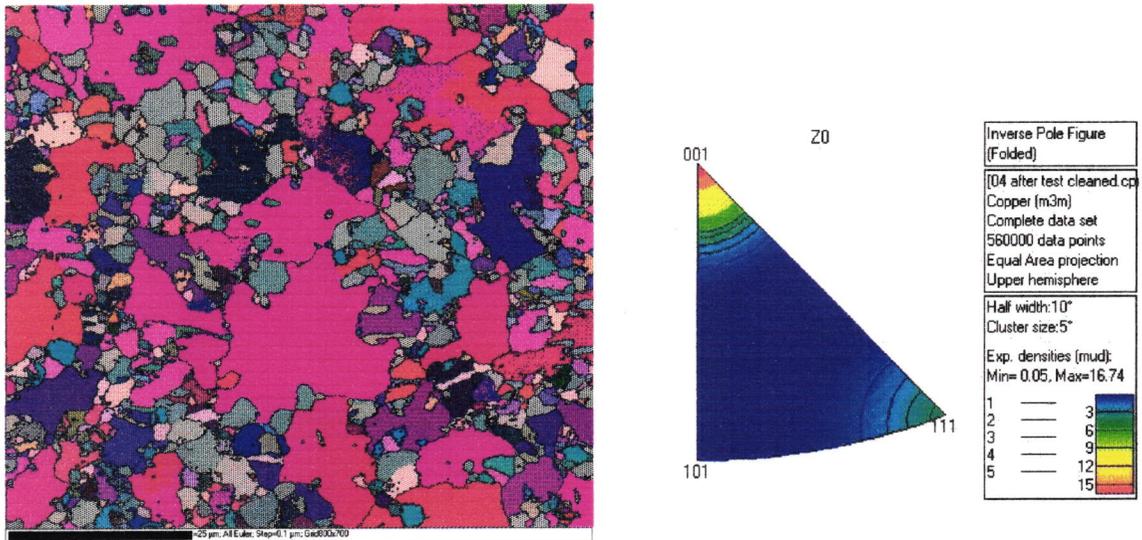


図 5 - 1 3 (0 0 1) 配向性の強い C u 膜の結晶粒構造と逆極点図。

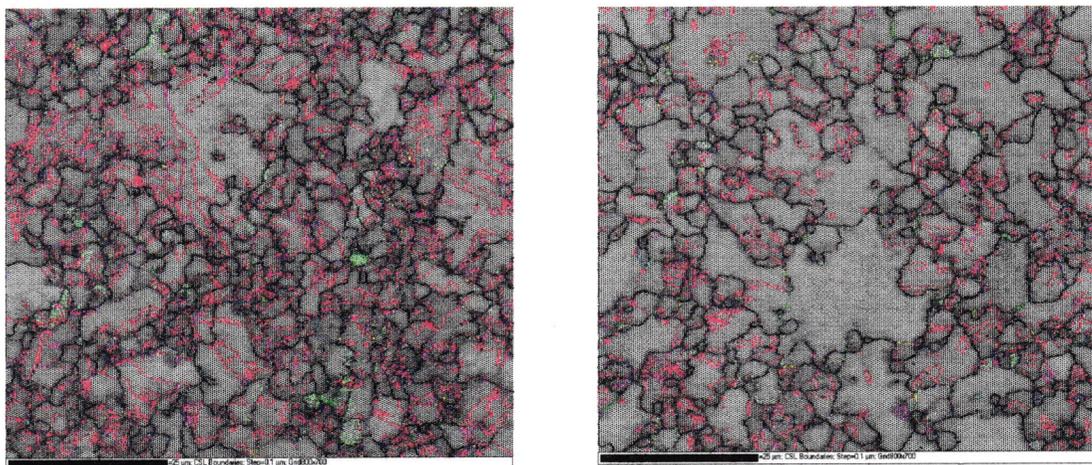


図 5 - 1 4 (1 1 1) 双晶粒界 (赤いライン) の様子 (左 : 図 5-12 膜、右 : 図 5-13 膜)

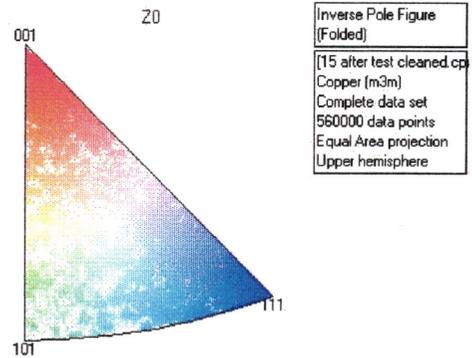
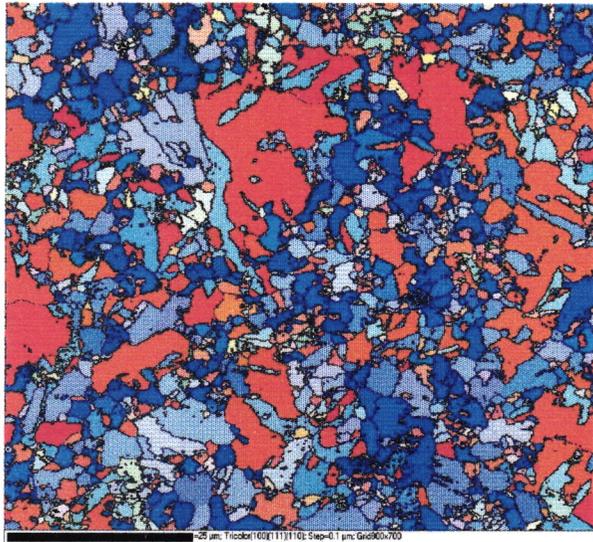


図5-15 (111) 配向性の強いCu膜：青(111)結晶面、赤(100)結晶面
*図5-12を結晶面で色分けしたもの。

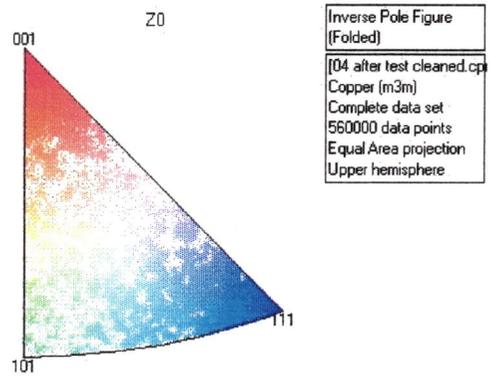
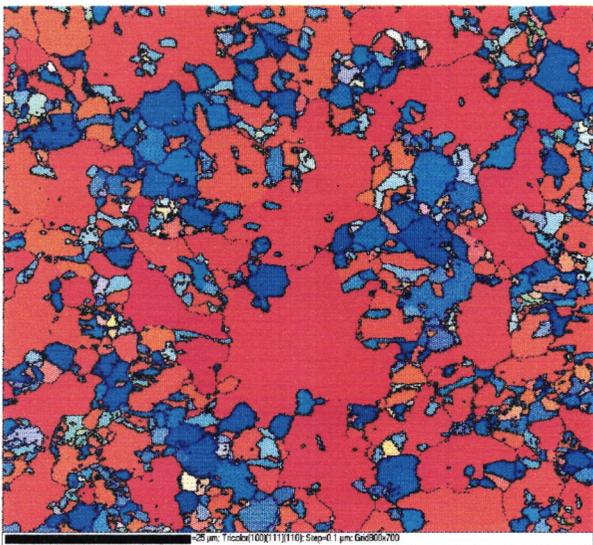


図5-16 (100) 配向性の強いCu膜：赤(100)結晶面、青(111)結晶面
*図5-13を結晶面で色分けしたもの。

5. 4 結言

A 1 に代わる新しい低抵抗、高信頼性配線材料としてCu配線が採用され始めている。このCu配線の信頼性についてはまだ不明点が多い。本研究ではA 1 よりも高融点であるCu膜でも熱処理により、いくつかの欠陥が形成することを見出し、この欠陥の生成原因について考察した。以下に明らかになった結論をまとめる。

先ず、CMP後の平坦化されためっきCu膜を熱処理した結果、Cu膜表面には光学顕微鏡で観察できるほどの欠陥が生成された。他にSEMによる高分解能観察でも微小な欠陥が発見された。この欠陥の特徴を以下にまとめる。

- (1-1) 電解めっきCu膜はめっき直後に室温で放置すると、室温で結晶化が進行する。すなわち膜特性が室温という低温でもどんどん変化していく。
- (1-2) Cu膜を熱処理すると表面に欠陥が発生する。欠陥は表面のポイド、凸部のヒロック、粒界のグルーピングなどである。
- (1-3) FIB加工断面のSEM観察の結果、膜中に直径が10nmの微小なマイクロポイドが生成している。これは高温熱処理した膜ほど生成密度が高い。
- (1-4) めっき直後に熱処理を実施してからCMP加工すると、その後の熱処理で欠陥の発生が減少する。
- (1-5) 欠陥密度を熱処理のサーマルバジェット（熱負荷容量）でデータ整理すると、活性化エネルギー2eVとなり、これはCuの粒界拡散の活性化エネルギーに近い。

次にXRDを利用して、結晶配向性の異なるめっきCu膜を評価することで表面欠陥が結晶性と強い相関があることが判明した。

- (2-1) めっきCuの結晶性は、下層バリア膜の結晶性の影響を受ける。
- (2-2) バリア膜の結晶性が強いとシードCuの(111)強度が弱くなる。
- (2-3) バリア膜がアモーフスに近い膜となるCu膜は自立的に(111)配向性が非常に強くなる。これはおなじfcc構造のAl膜と同じ挙動を示す。
- (2-4) 配向強度と熱処理後の表面欠陥生成密度と強い相関があり、(111)配向性が強いと欠陥密度が大きくなり、(111)配向性が弱く(100)が出現すると、欠陥密度が小さくなる。

最後に、あたらしいEBSD (Electron Back-Scatter Diffraction) 解析手法により個々の結晶粒に着目した解析が可能となった。めっきCu膜にこの解析法を適用して評価した結果、以下の結果を得た。

(3-1) (111) 配向性が強い膜の平均結晶粒径が小さく、配向性が弱いと平均結晶粒径が大きくなる。

(3-2) この原因は、(111) 結晶粒は粒径が小さく、(100) 結晶粒は粒径が大きいことに起因している。

(3-3) 熱処理により再結晶が進行するが、(100) 結晶粒がより大きく成長し易くなる。(111) 結晶粒は再結晶による結晶粒径が大きくなりにくい。

(3-4) (111) 配向性が強い膜で表面欠陥密度が多い理由は、結晶粒界密度が大きく、熱処理によって粒界部に欠陥が集積しやすいと考えられる。(100) 結晶粒は再結晶し易く、予備熱処理で十分に再結晶化し、その時点で欠陥がアニールアウトしてしまい、その後の熱処理で新たな欠陥が成長しにくい。一方、(111) 配向性の強い膜は、再結晶化速度が遅く、その後の熱処理で欠陥が発生しやすい。

(3-5) Cu膜には(111) 双晶が非常に多いことがEBSD解析で明確に判明した。しかし、双晶が再結晶、欠陥の生成等にどのように影響しているかについては、今後の詳細な評価、検討が必要である。

(3-6) EBSD解析により、配線状態での微細な結晶粒解析が可能となる。しかし、 $0.1\ \mu\text{m}$ 幅以下の微細配線のEBSD解析には、試料のドリフト、分解能等の評価技術の改善が必要である。

第5章の参考文献

- (1) International Technology Roadmap for Semiconductors 2001 Edition. SIA the Semiconductor Assosiation.
- (2) Edelstein, J. Heidenreich, R. Goldblatt, W. Cote, C. Uzoh, N. Lustig, P. Roper, T. Mcdevitt, W. Motsiff, et. al., I E D M Technical Digests, 773 (1997)
- (3) C.W. Kaanta, S.G. Bombardier, et. al., Proc. V M I C Conf. 144 (1991)
- (4) P.C. Andricacos, C. Uzoh, et. al., IBM J. Res. Develop., 42, 567 (1998)
- (5) P.C. Andricacos, Electrochem. Soc., Interface, Spring 32, (1999)
- (6) C. lingk and M.E. Gross, J. Appl. Phys. 84, 5547 (1998)
- (7) D.P. Tracy and D.B. Knorr, J. Electronic Materials, 22, 611 (1993)
- (8) 清水真人, 電子顕微鏡 35, 269 (2000)
- (9) 重松紀生, 構造地質, 45, 65 (2001)
- (10) 岡林秀和, LSI 配線における原子輸送・応力問題第5回研究会予稿集, 23 (1999)
- (11) 亀山明子, 岡林秀和, 上野和良, 菊池浩昌, LSI 配線における原子輸送・応力問題第6回研究会予稿集, 9 (2000)
- (12) 和田真, 小池淳一, 丸山公一, LSI 配線における原子輸送・応力問題第6回研究会予稿集, 11 (2000)

第6章 結論

本論文ではシリコン大規模集積回路のためのメタライゼーション技術に関して、配線材料を中心として第1章から第5章まで論じてきた。種々の金属材料を採り上げ、それらをLSIの電極・配線に応用する際に問題となる材料物性を研究するとともに、次世代材料の可能性や方向付けを行い、低抵抗耐熱配線、高信頼性コンタクト、高信頼性金属配線の基礎技術を確立した。以下に本研究で得られた成果をまとめ、今後の展望を述べて結論とする。

第2章では、低抵抗ゲート電極材料として先ずモリブデンシリサイドを採り上げた。高融点金属とシリコンとの合金であるシリサイドは、製造プロセス適用性に最も優れたポリSiに特性が近く、それに加えて低抵抗であることが大きな特徴である。素子の動作速度向上のために、金属シリサイドのような低抵抗ゲート電極材料を用いるのが必須である。しかし、合金化反応で形成するシリサイド膜はその過程において多くの問題点が生じる。本研究では特に合金形成過程の基本である結晶粒成長について観察し、結晶化過程における種々の膜特性の変化に着目し、その中でも特に結晶相変化と膜応力について論じた。この結果、合金形成過程において体積収縮が生じること、この体積収縮により大きな引っ張り応力がシリサイド膜に生成することを明らかにした。次に高融点金属配線として低抵抗なW配線材料について、基板Siとのコンタクト部で問題となるSiとの反応性を研究した。この結果、Siとの反応を抑制するにはバリアメタルを必要とすること、そのバリアメタルには高融点金属の窒化膜であるTiNが適していることを明らかにした。しかしながらTiN膜はコンタクト抵抗に問題が生じることが分かり、その原因がコンタクト界面における基板Si中の表面不純物濃度の低下が原因であることを見出した。この対策としてTiN膜形成後にイオン注入して界面の不純物濃度を高くすることで問題点を解決できることを見出した。さらに、このW配線についてエレクトロマイグレーション信頼性を評価し、W配線はその高融点特性ゆえにAl、Cu配線に比較して耐エレクトロマイグレーション寿命が10桁以上も優れていることを明らかにした。

第3章ではコンタクトでの信頼性の諸問題について評価した。コンタクト部での問題

は多種多様であり、本研究ではA1配線を用いた場合に必須となるバリアメタルについて、A1およびSi、バリアメタル相互の反応性を中心として考察した。その過程でA1およびSiとバリアメタルとの反応性は複雑で、用いるバリアメタル材料により非常に異なることを見出した。同じ材料であっても、膜の形成方法が異なると反応性が大きく異なってくる事実を見出した。その原因として、膜中の微量不純物の影響が大きいこと、さらに実用上では表面凹凸の被覆特性、すなわちステップカバレッジも問題となることを示した。次に、スパッタ法において、バリアメタル膜は形成した状態では欠陥を含み、この欠陥がバリア性破壊の原因となる事実を見出した。バリア特性向上プロセスとして、バリア膜欠陥部の強化(stuffed)処理の必要性を提案した。バリア膜表面の酸化などのstuffed処理は、特にTiNバリアメタルにおいてバリア性と密接な関係にあることを見出した。別の優れたバリアメタル材料としてCVD-Wがあり、選択的にコンタクト部に形成できること、その結果、コンタクト断差部を緩和できること、さらにA1-Si配線材料のSi析出と成長を抑制できることを見出した。これらのバリアメタルをA1配線下層に設けることで、コンタクト特性のみならず、A1配線自体の配線信頼性が向上できることも示した。

第4章では、A1配線自体の信頼性劣化問題について評価し、A1配線のその低融点特性がもたらすA1原子の膜中における拡散の容易さが、配線信頼性劣化原因の主要因となっていることを確認した。特に粒界拡散がその主原因であり、多くのA1配線信頼性上の問題点はこの粒界拡散を抑制することで解決できることを具体的な高信頼化対策を示すことで実証した。ヒロック成長に対しては表面にA1との合金層を形成し、表面への粒界拡散と成長を抑制できるTiSi₂積層構造配線を提案し、その高信頼化特性を明らかにした。この場合、バリアメタルと同様にA1との反応性のみならず、基板Siとも大きく関わっていることをTi被覆構造で明らかにした。A1配線信頼性上の最も大きな課題は、エレクトロマイグレーション現象である。従来A1配線の高信頼化は、実用上は他の材料との組み合わせで達成しているが、真の意味での高信頼化はA1自身を高信頼化することである。この事例として、粒界拡散に関わる粒界そのものを減らす大粒径化プロセスを提案した。これはLSI配線プロセスの制約に適合するもので、高温熱処理をする必要が無く、従来と同じ加熱温度でA1膜の大粒径化を達成できるカーボン膜被覆構造である。このプロセスによりA1配線中の結晶粒成長が促進し、“バンブー粒界構造”のA1配線を

形成できるようになり、エレクトロマイグレーション対策高信頼化を実現した。次に配線幅の微細化で顕在化してきた信頼性上の問題点であるストレスマイグレーションに対しては、A1/A1積層構造を提案した。それまでとは異なる新しい機構による信頼性上の問題点であり、絶縁保護膜が被覆された状態でのA1配線の機械的強度、拡散クリープ現象が関わっている。エレクトロマイグレーション対策をした“バンパー粒界構造”は、(111)結晶面バンパー粒界で断線不良を生じやすく、ストレスマイグレーションに対しては望ましくない構造であることが判明した。このトレードオフの関係に対し、両立できる高信頼化対策としてバンパー粒界構造の配線を積層する配線形成プロセスを提案した。A1配線の応力緩和が不良発生の主要原因であることを見出し、積層構造とすることで応力緩和を抑制でき、ストレスマイグレーションに対し強くなる対策を見出した。

第5章では、A1に代わる新しい配線材料であるCu配線について評価した。CuはそれまでのA1とは、特性も、LSI配線プロセスも大きく異なった材料である。A1よりも高融点であるCuは、信頼性上は本来A1よりも優位であると考えられる。しかし、実際には多くの問題点が存在し、本研究では表面欠陥の形成をはじめで見出した。新しい配線結晶構造評価手段としてEBSD (Electron Back-Scatter Diffraction) を採り上げ、Cu膜がA1とは結晶構造的に大きく異なっていることが判明し、この結晶構造がCu配線の信頼性上の問題と強く関わっている可能性を確認した。Cu配線については、まだ解析が始まったばかりであり、今後、さらなる信頼性上の問題点の究明と対策をする必要があることを見出した。

金属材料を利用した素子間の接続は、LSIを代表とする半導体素子において今後とも無くなることはない。さらなる微細化の進行は、新たなる配線信頼性上の問題点を生み出すことが予想される。この微細化で生じる課題は配線材料に対し、配線本体の微細構造のみならず表面、界面等における原子レベルでの評価と理解、および対策が要求される。最後に本研究で得られた数々の知見が、将来におけるULSIのための配線材料、および配線プロセス開発において役立つことを期待する。

謝 辞

本論文をまとめるに当たり、終始懇切なるご指導と有益なご助言を頂いた名古屋工業大学生産システム工学科後藤敬典教授に謹んで御礼申し上げます。また、論文執筆に際して有益なご討論と貴重なご教示を賜りました名古屋工業大学材料工学科隅山兼治教授、名古屋工業大学電気情報工学科中嶋堅志郎教授、名古屋工業大学生産システム工学科市川洋教授に深く感謝致します。

本研究は株式会社東芝 ULSI 研究所、マイクロエレクトロニクス技術研究所、プロセス技術推進センターにおいて多くの方々のご指導、ご鞭撻とご協力のもとに行われました。特に、本研究の遂行に当たり、武石喜幸氏（故）、柏木正弘氏、東中川巖氏、守屋孝彦氏（現芝浦エレクトック 株）、堀池靖浩氏（現東京大学教授）、奥村勝弥氏（現東京大学教授）、岡野晴雄氏（現アプライドマテリアルジャパン 株）、吉井俊夫氏、早坂伸夫半導体プロセス開発第五部長、金子尚史研究主幹には終始激励とご指導を頂きました。並びに、本研究をまとめるに当たり、望月徹氏（現サイベック 株）、柴田健二氏、須黒恭一氏、中崎靖氏、巴月良一氏（故）、中田錬平氏、伊藤仁氏、岩淵修一氏（現奈良女子大教授）、蓮沼正彦氏にご支援とご助言を頂きました。他の方々にも試料の作成、評価等で大変お世話になりました。ここに併せて皆様への感謝の意を表します。

最後になりましたが本論文は柴垣正弘氏（現昭和真空 株）の強力なご支援のおかげで完成いたしました。終始、叱咤激励を頂きましたこと、重ねてお礼申し上げます。

研究業績

発表論文

- (1) "Crystalline Structure Changes of Molybdenum Silicide Films Deposited by Sputtering and by Coevaporation after Isochronal Annealing", K. Shibata, S. Shima, and M. Kashiwagi, *J. Electrochem. Soc.*, **129**, 1527-1531 (1982)
- (2) "High Aspect Ratio Hole Filling with CVD Tungsten for Multilevel Interconnection", K. Suguro, Y. Nakasaki, S. Shima, T. Yoshii, T. Moriya, and H. Tango, *Ext. Abstracts 18th. Conf. on Solid State Devices and Materials*, 503-505 (1986)
- (3) "High aspect ratio hole filling by tungsten chemical vapor deposition combined with a silicon sidewall and barrier metal for multilevel interconnection", K. Suguro, Y. Nakasaki, S. Shima, T. Yoshii, T. Moriya, and H. Tango, *J. Appl. Phys.*, **62**, 1265-1273 (1987)
- (4) "Tungsten / titanium nitride low-resistance interconnections durable for high-temperature processing", Y. Nakasaki, K. Suguro, S. Shima, and M. Kashiwagi, *J. Appl. Phys.*, **65**, 3263-3268 (1988)
- (5) "Reaction Kinetics in Tungsten/Barrier Metal/Silicon Systems", K. Suguro, Y. Nakasaki, T. Inoue, S. Shima, and M. Kashiwagi, *Thin Solid Films*, **166**, 1-14 (1988)
- (6) "Barrier Effects of Tungsten Inter-Layer for Aluminum Diffusion in Aluminum/Silicon Ohmic-Contact System", T. Hara, S. Enomoto, N. Ohtsuka, and S. Shima, *Jpn. J. Appl. Phys.*, **24**, 828-831 (1985)
- (7) "Planar Metallization Process – Its Application to Tri-level Aluminum Interconnection", T. Moriya, S. Shima, Y. Hazuki, M. Chiba, and M. Kashiwagi, *Proc. IEEE Int. Electron Devices Meetings*, 550-553 (1983)
- (8) "Effects of Ti Interlevel Existence in Al/Ti/TiN/Ti Structure for Highly Reliable Interconnections", T. Maeda, T. Nakayama, R. Aoki, S. Shima, T. Shinki, and J. Matsunaga, *Digest of Symposium on VLSI Technology*, 50-51 (1985)
- (9) "Highly Reliable One-Micron-Rule Interconnection Utilizing TiN Barrier Metal", T. Maeda, S. Shima, T. Nakayama, K. Mori, S. Iwabuchi, R. Aoki, and J. Matsunaga,

Proc.IEEE Int.Electron Devices Meeting, 610-613 (1985)

- (10) “A Highky Reliable Interconnection for a BF₂+ Implanted Junction Utilizing a TiN/Ti Barrier Metal System”, T.Maeda,T.Nakayama,S.Shima, and J.Matsunaga, IEEE Trans.Electron Devices, ED-34, 599-606 (1987)
- (11) “A New Application of Al-Si Films Coated with TiSi₂ in VLSI Multilevel Interconnections”, S.Shima,T.Moriya, and M.Kashiwagi, Ext.Abstracts 15th Conf. on Solid State Devices and Materials, 233-236 (1983)
- (12) “Al/Silicide Layer Conductors for VLSI Multilevel Interconnections”, S.Shima, T.Moriya, and M.Kashiwagi, VLSI Multi-level Interconnection Conf. 61-67 (1984)
- (13) “Effects of Stress on Electromigration MTF in Al Based Interconnection”, S.Shingubara,S.Iwabuchi, and S.Shima, Ext. Abstracts 19th Conf.on Solid States Devices and Materials, 455-458 (1987)
- (14) “アルミニウム配線－信頼性と膜構造の関係－”, 嶋 昇平, DENKI KAGAKU, 57, 5-8 (1989)
- (15) “Supressing Stress-Induced and Electromigration Failures with Al/Al Stacked Structure”, S.Shima,H.Ito, and S.Shingubara, Digest of Symposium on VLSI Technology, 27-28 (1990)
- (16) “アルミニウム配線のバリア材”, 嶋 昇平, まてりあ (Materia Japan) , 日本金属学会会報, 36, 582-586, (1997)

研究会資料

- (1) “超L S I用多層配線”, 巴月良一、守屋孝彦、嶋昇平、柏木正弘, 電子通信学会 S S D 81-72 (1996)
- (2) “最近の電子デバイス技術の動向－L S I配線技術について－”, 嶋 昇平, 平成7年度粒子線技術開発定例研究会資料集 ISSN 1341-385X, 47-51, (1996)

登録特許

- (1) “半導体装置の製造方法”, 東中川巖, 嶋昇平, 登録#1309563, (1975.09)
- (2) ”半導体装置の製造方法”, 嶋昇平, 登録#1885611, (1985.09)
- (3) “半導体装置の製造方法”, 嶋昇平, 登録#1526003, (1980.12)
- (4) “半導体装置の製造方法”, 嶋昇平, 登録#1573837, (1980.10)
- (5) “半導体装置の製造方法”, 嶋昇平, 登録#1596070, (1983.05)
- (6) “半導体装置の製造方法”, 嶋昇平, 登録#2577363, (1986.10)
- (7) ”Wiring Forming Method”, 和田純一, 嶋昇平, USP#5723367, (1993.11)
- (8) ”Method of manufacturing a semiconductor device with an interconnection electrode layer”, 嶋昇平, EPC#50972, (1980.10)

著作物

- (1) 「L S Iハンドブック」1984年11月（電子通信学会 編、オーム社）
4編 製造技術 2章 ウエハプロセス技術 2・3 電極配線技術(275-281)を担当.
- (2) 「CMOSデバイスハンドブック」1987年9月
（CMOSデバイスハンドブック編集委員会 編、日刊工業新聞社）
Ⅲ編 CMOSデバイスのプロセス技術 2.2.3 配線技術(326-329,332-340)を担当.
- (3) 日本半導体年鑑（プレスジャーナル）
「電極・配線形成技術」の節を執筆, 1985(458-462),1986(158-161),1987(423-428),
1988(392-394),1990(159-163),1991(162-165),1992(160-163),1993(159-162),
1994(327-329),1996(346-348)を担当.
- (4) 半導体テクノロジー大全（電子ジャーナル）
「スパッタリング技術と装置・材料」の節を執筆, 1999年～2001年.

