

光通信用In P / In GaAsへテロ接合  
アバランシ・フォトダイオードの  
高速化と高感度化に関する研究

1990年1月

田口 劍 申

光通信用In P / InGaAsへテロ接合  
アバランシ・フォトダイオードの  
高速化と高感度化に関する研究

1990年1月

田口 劍 申

## 目次

第1章	序論	1
1-1	緒言	1
1-2	本研究の背景と目的	1
1-3	本論文の構成	4
	参考文献	7
第2章	InP/InGaAsPヘテロ分離構造APDが示唆する光吸収層と増倍層分離の必然性と問題点	11
2-1	緒言	11
2-2	ヘテロ分離構造APDの提案と試作	12
2-2-1	禁制帯幅の大きな半導体中にpn接合を形成するヘテロ分離構造の意図	12
2-2-2	ヘテロ分離構造APDの試作	14
2-3	ヘテロ分離構造APDと従来構造の特性比較	15
2-4	ヘテロ分離型InP/InGaAsP-APDの諸特性と問題点	18
2-4-1	暗電流と増倍特性	18
2-4-2	分光感度特性、量子効率	21
2-4-3	光パルス応答特性	22
2-4-4	増倍特性の波長依存性	23
2-5	結言	25
	参考文献	26
第3章	InP/InGaAsP/InGaAs 結晶成長	28
3-1	緒言	28
3-2	InP/InGaAsP/InGaAs-LPE	28
3-2-1	LPE成長方法	29
3-2-2	成長温度での格子整合条件	31
3-2-3	過飽和度	33
	(I)ステップ・クールの度合いと成長速度の関係	33
	(II)成長速度の組成(波長)依存性	34

	(III)メルト組成の変更による成長速度アップ	36
3-2-4	メルト・バック量(界面の凹凸)の評価	37
3-2-5	低転位化の検討	39
	(I)従来方法の問題点	39
	(II)2回成長	44
	(III)InP成長用メルトの「落とし込み」法	46
3-2-6	LPEウエーハを用いたAPD試作	48
3-3	ハイドライド気相成長(VPE)法によるInP/(InGaAsP)/ InGaAs結晶成長	51
3-3-1	多成長室ハイドライドVPE成長系	51
3-3-2	組成制御とInP/InGaAs/InP-VPE	53
3-3-3	InPの高純度化	56
	(I)成長系の純度-不純物取り込み係数	57
	(II)HClガスのInソースとの接触時間依存性	59
	(III)ソース・ガスの分圧依存性	60
	(IV)電氣的・光学的評価	62
3-3-4	InGaAsの高純度化	65
	(I)酸素添加によるInGaAs成長の高純度化	67
	(II)結晶面方位の違いによる濃度と低温PLスペクトルの評価	69
3-3-5	多成長室による成長技術の展開	70
3-4	結言	73
	参考文献	74
第4章	InGaAs p+n接合における電流輸送機構	77
4-1	緒言	77
4-2	素子作製	78
4-3	高バイアス下でのトンネル・ブレイクダウン特性 (トンネル電流特性)	78
4-4	トンネル電流の温度依存性	80
4-5	低バイアス下での暗電流特性と実効ライフタイム	82
4-6	低バイアス暗電流の温度依存性	85

4-6-1	拡散電流と発生電流の分解	85
4-6-2	拡散電流成分の温度依存性	88
4-6-3	発生電流成分の温度依存性	92
4-6-4	異常暗電流成分とその温度依存性	93
4-7	結言	95
	参考文献	97
第5章	InPのイオン化率	99
5-1	緒言	99
5-2	ヘテロ分離構造APDでのイオン化率	99
5-3	試料作製と増倍率測定系	101
5-4	室温(25°C)におけるイオン化率	103
5-5	InPイオン化率の温度依存性	108
5-6	アバランシ理論(Baraff、Okuto-Crowellの式)との比較検討	111
5-6-1	電子に対するフォノン・エネルギーと平均自由行程	112
5-6-2	正孔に対するフォノン・エネルギーと平均自由行程	113
5-6-3	考察	114
	<諸パラメータの電界依存性について>	114
5-7	結言	115
	参考文献	117
第6章	プレーナ化技術	119
6-1	緒言	119
6-2	InP中でのp <sup>+</sup> n接合形成	119
6-3	低温熱拡散によるp型不純物プロファイルと傾斜型接合形成	122
6-3-1	Cd <sub>3</sub> P <sub>2</sub> ソースによる低温Cd拡散	122
6-3-2	Znによる低温拡散	125
6-4	Beイオン注入による傾斜型接合の形成	128
6-5	InP/InGaAs(P)ヘテロ構造でのガードリング形成	130
6-5-1	セルフ・ガードリング効果	130
6-5-2	n <sup>-</sup> /n構造の適用	132

6-5-3	選択的横拡りガードリング (PLEG) 構造	136
6-6	結言	139
	参考文献	140
第7章	プレーナ型ヘテロ分離構造 InP / InGaAs - APD の設計	141
7-1	緒言	141
7-2	プレーナ構造の設計	141
7-2-1	光吸収 InGaAs 層の設計	142
7-2-2	アバランシ領域の設計 (領域 I)	143
7-3	ガードリング領域の設計	146
7-3-1	ガードリング領域 II の設計	146
7-3-2	ガードリング領域 III の設計	147
7-4	APD 動作特性理論とヘテロ分離型 InGaAs - APD 特性の設計	148
7-4-1	増倍率 - 雑音特性理論とヘテロ分離型 APD の過剰雑音特性	148
7-4-2	応答速度	153
7-4-3	受信特性	155
(A)	正弦波変調方式	155
(B)	デジタル変調方式	156
7-5	結言	159
	参考文献	161
第8章	PLEG 構造を持つプレーナ型 InGaAs - APD の 試作と特性評価	162
8-1	緒言	162
8-2	素子作製	162
8-3	静特性	166
8-3-1	暗電流と増倍特性	166
8-3-2	量子効率、分光感度	171
8-3-3	雑音特性	172
8-4	動特性	174
8-4-1	応答速度のゲイン・バンド幅積 (G・B 積) による制限	174

8-4-2	光励起正孔キャリアの蓄積効果	177
8-4-3	受信特性	178
8-5	受光径依存性	181
8-6	結言	183
	参考文献	184
第9章	InGaAs/InP材料による受光素子の高速限界	185
9-1	緒言	185
9-2	周波数応答特性基本式	185
9-2-1	ドリフト電流の一般解	187
9-2-2	拡散電流の一般解	190
9-2-3	p型中性領域での拡散電流	191
9-2-4	n型中性領域での拡散電流	192
9-3	InP/InGaAs/InP PIN-PDの 周波数応答解析	193
9-3-1	表面側から光入射の場合	194
9-3-2	基板側入射の場合	195
9-4	InGaAsフォトダイオードの周波数応答特性と高速性の限界	196
9-4-1	性能限界	201
9-4-2	容量の影響	202
9-4-3	InGaAs層の濃度と層厚の影響	202
9-4-4	ヘテロ接合型APDへの設計指針	203
9-5	ヘテロ分離型InGaAs-APDの周波数応答特性の高速設計	206
9-6	高濃度InPアバランシ層APDの試作と問題点	209
9-7	InGaAsP緩衝層の多層化とGB積のヘテロ電界依存性	211
9-8	結言	214
	参考文献	215
第10章	結論	217
	謝辞	221
	本研究に関する発表論文	222

# 第 1 章 序論

## 1-1 緒言

光を情報の伝達媒体として利用することは、溯れば、狼煙、あるいは、松明の符号化など人類史と共に歩んできたものと考えられる。現代においては、ISDN(Integrated Services Digital Network)に象徴、期待される知識・情報の共有と財産化を計り、より良い社会生活環境を作り上げて行くことを目的とした高度情報化通信網の構築の為の手段として、光ファイバーを用いた通信が必要不可欠なものとなってきている。

光ファイバーを伝送路とする通信への期待は、希しくも、1970年にAlGaAs/GaAs材料による半導体レーザ(LD)の室温連続発振<sup>1)</sup>と低損失シリカ光ファイバーの開発<sup>2)</sup>が相次いで報告されたことにより加速された。これ以降、光ファイバーの製造技術の進展には目を見張るものがあり、1979年には波長 $1.55\mu\text{m}$ で伝送損失 $0.2\text{dB}/\text{km}$ <sup>3)</sup>という理論限界に近いファイバーが実現された。これにより、光ファイバー屈折率の材料分散が零となる $1.3\mu\text{m}$ 波長と共に、 $1.55\mu\text{m}$ 光が長波長帯の長距離・大容量光通信の2大中心波長となった。

光通信の3大要素技術として、光ファイバー、半導体レーザと共に、高速・高感度な受光素子の開発が上げられる。開発当初の光ファイバーはOH基を十分除去できなかった為に、低損失の窓が $0.8\mu\text{m}$ 波長域にあり、偶然にも、この領域はAlGaAs/GaAs-LDの発振波長域と一致することから、 $0.8\mu\text{m}$ 帯での光通信用の高感度受光器としてSi(シリコン)アバランシ・フォトダイオード(APD)の研究、開発が促進された。しかしながら、長波長用受光材料としてはSiはバンド・ギャップが大きく、既存の $1\sim 1.5\mu\text{m}$ 用Ge-APDではイオン化率と暗電流の点からSi-APDと比ぶべくもないため、新材料による長波長帯光通信用高感度APDへの期待が高まった。

本論文は、このような背景のもとで、Ge-APDに変わる高性能な受光素子としてInGaAs/InPヘテロ構造APDの研究・開発を行ってきた成果をまとめたものである。

以下、本章においては、本研究の位置づけ、本研究の目的とその意義について述べる。

## 1-2 本研究の背景と目的

APDはpn接合(あるいはショットキー接合)に降伏電圧に近い逆バイアスを印加して



高電界をつくり、この領域に光励起によって発生した電子あるいは正孔を注入して格子原子と衝突電離を繰り返させて、キャリアの雪崩増倍を促すことにより受光感度を向上させる機能を持つ。APDのS/Nは、基本的には半導体材料に固有な電子と正孔のイオン化率によって決められる<sup>4)</sup>。

光の波長帯域1.0~1.6 $\mu\text{m}$ の、いわゆる長波長帯での光ファイバー通信が目ざされ始めたのは1976年に0.5 dB/kmのファイバーが報告<sup>5)</sup>されて以来であり、それ以前における受光素子としては0.8 $\mu\text{m}$ 波長帯用のSi-APDの開発が主体であった。長波長用としては、わずかに1.06 $\mu\text{m}$ 波長のYAG用の光検出器の検討が進められていた程度である<sup>6,7)</sup>。波長0.8 $\mu\text{m}$ 域は、いわゆる短波長であるが、この波長域ではAlGaAs/GaAs-LDを光源とする光通信が考えられていた。Si-APDの開発は、トランジスタ、LSI技術等で開発されたSi製造技術を利用することにより優れた特性が得られていた<sup>8-12)</sup>。Siでは電子と正孔のイオン化率比が20~50と大きく、この特徴を反映した低雑音Si-APDの開発により、高感度受信系が構成できることが示されてきていた。これと比べ、1~1.5 $\mu\text{m}$ の波長用として、既に、Ge-APDが存在していたが、暗電流と雑音が大きく、新材料への期待が高まっていた。

低損失な光ファイバーを用いる長距離・大容量の光通信に適う1 $\mu\text{m}$ 帯の光半導体素子の研究開発は、主にLDの開発が主流ではあったが、材料的には大きく分けて、InGaAsP/InP系<sup>13-20)</sup>とAlGaAsSb/GaSb系<sup>21-24)</sup>の研究開発が進められた。その中でInP基板との格子整合を前提とするInGaAsP材料は酸化に影響されることの少ない取り扱い易い材料系(素材を用いた結晶)であり、LDあるいはLED(発光ダイオード)としての寿命が転位の影響を受けにくく安定な結晶であることが判る<sup>25,26)</sup>につれて決定的な地位をしめるに至った。受光素子の研究・開発においても、一方ではGe-APDの改良<sup>27-32)</sup>が進められたが、発光素子同様の材料系、主にInGaAs(P)/InPでのPIN型のフォトダイオード(PD)あるいはAPDの検討が進められた。しかしながら、APD化の研究・開発は、当初の結晶成長技術の不十分さもあるが、SiあるいはGeと同様の考え方で設計試作を行なった結果からは、暗電流が大きく、増倍率が最大でも10倍程度しか得ることができず<sup>33-42)</sup>、実用化の困難さが予想された。暗電流が大きい原因としてマイクロプラズマ現象が観察され、結晶性の不完全さも問題点に上がっていたが<sup>36)</sup>、Forrest<sup>43)</sup>、あるいは、Takanashi等<sup>44)</sup>により、ほぼ同じ時期に、バイアス電圧に対して指数関数的に増加する暗電流はInGaAs(P)材料に固有のバンド間ト

ンネル電流と理解した方が良いことが示された。Takanashi等<sup>44)</sup>はこの不可避なトンネル現象を抑圧してアバランシ降伏を支配的とする為のInGaAs(P)の不純物濃度を推定し、InGaAsの場合には $10^{14} \text{ cm}^{-3}$ 位の結晶成長技術が必要であることを示した。

筆者等は、このような考え方とは異なるヘテロ構造を利用した低暗電流他の特性改善の可能性を検討していた<sup>45)</sup>。暗電流を構成する発生・再結合電流と拡散電流は、共にそのバンドギャップと指数関数的な逆比例の関係がある<sup>46)</sup>。そこで、バンド・ギャップの狭い光吸収半導体層の結晶品質が完全なものでもなくとも、禁制帯幅の広い半導体層中にpn接合(即ち、高電界)を形成することにより低暗電流化を計る検討を進めた。1979年にInP/InGaAsPを用いて、InGaAsP層を光吸収層としpn接合をInP層中に形成するヘテロ構造により低暗電流で最大3000倍というこの材料系ではかつてない高増倍を実現した<sup>47,48)</sup>。この成果は、InGaAs(P)材料でバンド間のトンネル電流の存在が明かとなり<sup>43,44)</sup>、このトンネル電流は、バンド・ギャップが狭くなり、これに伴って電子の有効質量が小さくなるというバンド理論からも不可避であることが予想され、長波長帯でのAPDの研究開発方向を決定づけた。これ以降、InGaAs(P)中でのホモ接合的なAPDの研究・開発は影をひそめ、バンド・ギャップの狭い光吸収層からアバランシ領域をバンド・ギャップの広い半導体層中に分離・独立させる機能分担型(ヘテロ分離構造)のAPDの研究・開発が主流となった<sup>49-54)</sup>。一方、ヘテロ分離構造APDによる可能性が示されたとはいえ、結晶成長技術やプロセス技術の未熟さもあって、高性能化、実用化への道のりは厳しいものがあつた。そこで、一方ではInGaAs PIN-PDの開発と共に、PIN-PDとGaAs-FETの組み合わせによる高インピーダンス受信系が、主な適用範囲は数100Mbit/s以下ではあるが、Ge-APDを凌駕する受信系として検討が進められた<sup>55-59)</sup>。

ヘテロ分離構造APDの開発・実用化への過程は、Si-APDの場合の、半ば確立した半導体技術を利用して最適設計論を試作・実験に移すことのできた状況とはことなり、殆ど全ての関連技術の開発を余儀なくされた。同じInGaAs(P)/InP材料を用いるとは言っても、LDの場合には薄膜成長が基本であり、pn接合/不純物添加方法も成長接合/高濃度添加であり、メサ、埋め込み等、成長前後での基板加工によって構造を決定し特性の優位性を出す努力が払われた。これと比べて、プレーナ型受光素子の場合には、厚膜成長と高純度化、選択拡散が基本であり、層構造は殆ど一方的に決まる。受光素子の開発とその性能は結晶成長及びプロセス技術の開発と、それを支え、あるいは、それに支

えられた設計が重要な位置を占め、本研究もこれらの開発、実現に関するものと言える。

ヘテロ分離構造ゆえに克服しなければならない問題も発生した。InP/InGaAs系では価電子帯での不連続が大きく、光励起の正孔キャリアがこのバンド・オフセットで蓄積され、光応答速度を劣化させることがForrest等<sup>60)</sup>により示された。この光応答劣化の回避策として、ヘテロ界面の組成制御が基本ではあるが<sup>60, 61)</sup>、InGaAsP四元層を導入することにより克服されてきた<sup>62-65)</sup>。

これらの成果が結晶成長技術とプロセス技術の進展と相まって、InP/InGaAsヘテロ分離型APDが波長1~1.6 $\mu$ m域での最も高感度な受信系を構成できる受光素子であることが示されるようになってきた<sup>65-69)</sup>。InGaAs-APDは1.2 Gbit/sあるいは1.6 Gbit/s等の幹線系光システムに採用され始めており、次世代の海底中継システムへの使用も検討されるまでに至った。さらに、結晶成長技術の進展にも目を見はるものがあり、当初は、殆ど全てLPEであったものが、VPE<sup>70)</sup>ばかりでなく、最近では、MO-VPE(有機金属を原料とするVPE)<sup>71)</sup>、MBE(分子線エピタキシャル成長)<sup>72, 73)</sup>によるAPDの検討も盛んになってきた。

今、また、10 Gbit/s領域への開発に向けて、デバイスの革新が求められる時にさしかかっている。APD動作はゲイン・バンド幅積(GB積)の制限を受ける<sup>74)</sup>。そのため、一方では、PINフォトダイオードによる超高速化の追求が進められている。又、InP/InGaAs-APDでの雑音特性とイオン化率からGB積/高速限界が明らかにされるに従い、新たな新材料への期待と、最近の半導体薄膜成長技術の進展によるバンドギャップ・エンジニアリング(band-gap engineering)ということばに代表される人工超格子を利用したイオン化率の設計・制御の可能性の追求が始められつつある。

### 1-3 本論文の構成

本研究は、波長1.0~1.6 $\mu$ mの光ファイバー伝送用の高速・低雑音なAPDの実現を目的として行なわれたものである。

本論文により、SiあるいはGeに代表される従来からの単一組成からなるAPDの概念とは異なる、InP/InGaAs(P)ヘテロ構造を利用した光吸収層とアバランシ層を別々の領域に分離・独立したヘテロ分離型APDを提案、実現した。具体的には、光吸収層であるバンド・ギャップの狭いInGaAs(P)半導体層とは独立にアバランシ増倍用InP層をプレーナ構造で構成するための結晶成長技術を開発し、接合形成技術とヘテ

ロ・プレーナ構造で高性能化に必要なHi-L<sub>o</sub>不純物分布構造でのガードリング(GR)構造として選択横拡りGR構造(PLEG)を開発することにより、プレーナ構造での素子(構造)設計を可能とした。これらの技術を取り入れて、高速性能と低雑音性を併せ持つ素子設計方法を確立し、試作素子の評価から、このInP/InGaAsヘテロ分離型のAPDが、Ge-APDと比べ全ての特性に優れており、波長1.0~1.6 $\mu$ mにおける光通信システムとして最高性能を引き出す受光素子であることを示した。

本論文は、以上の研究より得られた結果をまとめたものであり10章からなる。その内容は以下のものである。

第1章では、InGaAs材料によるAPD開発の目的を光通信及び光通信システムの研究・開発の動向(背景)と共に述べた。

第2章では、InP/InGaAsP材料を用いて、InP層中にpn接合を形成して光吸収InGaAsP層からアバランシ増倍領域を分離することにより、低暗電流と高増倍特性が得られることを提案、実証し、長波長APDとして、このヘテロ分離構造概念が必要不可欠なものであることを明らかにした。

第3章においては、ヘテロ分離構造InP/InGaAs-APDをプレーナ構造で実現する為の結晶成長について実験、検討した。液相成長、ハイドライド気相成長について、APD化に必要な不可欠な低転位結晶成長の問題点とAPD設計に必要な不純物制御の難易性についてその制約因子を明らかにした。

第4章では、InGaAs p<sup>+</sup>n接合の暗電流特性を詳細に調べ、高バイアス下でのトンネル電流の特徴及び理論との対比によるその制御方法と、低バイアス下での暗電流特性としての発生・再結合電流、拡散電流の限界特性を明らかにした。

第5章では、InPのイオン化率を室温以上の広い範囲にわたりヘテロ分離型APDを用いて測定し、Baraff理論を踏襲したOkuto-Crowell表式に従うフォノン散乱エネルギーとその平均自由行程を実験値と自己無撞着となるように決定し、一般式を明らかにした。

第6章では、プレーナ構造を作成する上で不可欠な技術であるp<sup>+</sup>n接合形成技術とガードリング(GR)形成上の問題点を明らかにした。素子高性能化に必要なHi-L<sub>o</sub>不純物分布のヘテロ構造APDへのGRとして、新構造のPLEG構造を提案し、その有用性を明らかにした。

第7章では、この章までに得られた結晶成長技術、プロセス技術を前提としたプレーナ構造InGaAs-APDの設計と、これにもとづく設計特性を明らかにした。

第8章では、設計論にもとづく素子試作と、得られた素子特性について明らかにした。APDの総合特性として最小受信レベルをGe-APDとの比較した形で実験し、その優位性を明らかにした。

第9章においては、周波数応答特性の解析を行ない、InP/InGaAs(P)の材料によって規定される高速限界を明らかにし、10Gbit/s光通信への実用APDを得るための指針と問題点について明らかにした。

第10章では、本研究によって得られた結果を要約した。

本論文の構成を図1-1に流れ図として以下に示した。

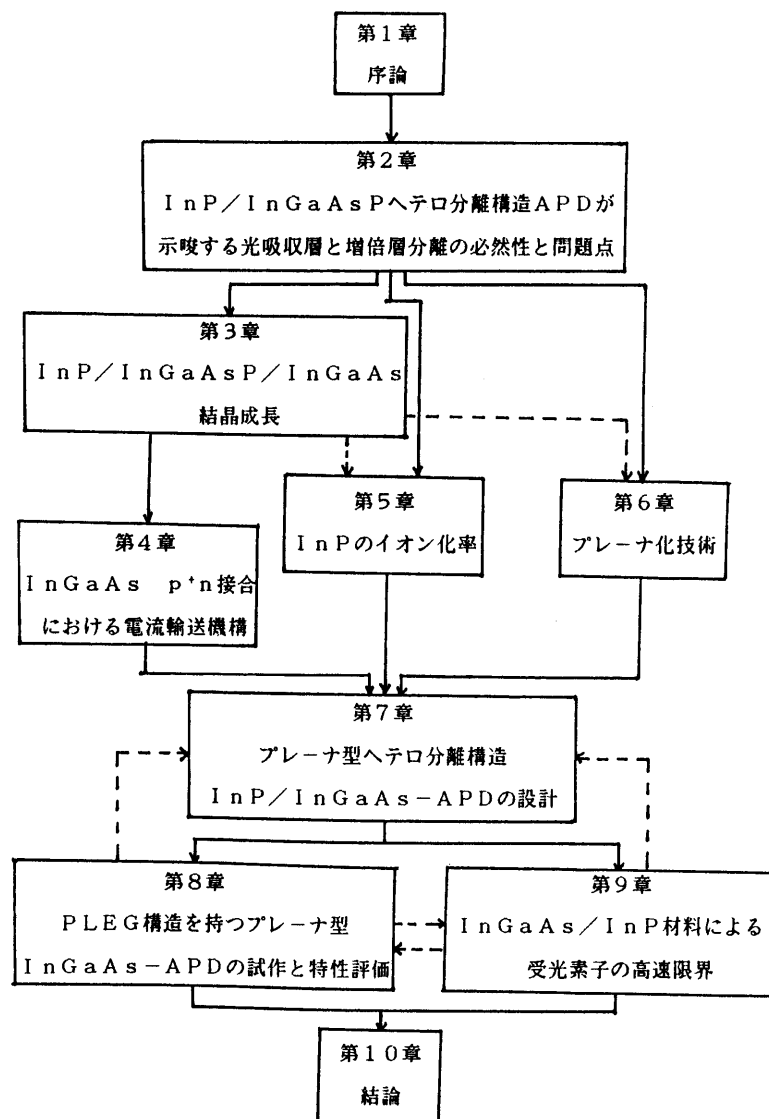


図1-1 本論文の構成

## 参考文献

- (1) I. Hayashi, M. B. Panish, P. W. Foy and S. Sumski: *Appl. Phys. Lett.* 17(1970)109.
- (2) F. P. Kapron, D. B. Keck and R. D. Maurer: *Appl. Phys. Lett.* 17(1970)423.
- (3) T. Miya, Y. Terunuma, T. Hosaka and T. Miyashita: *Electron. Lett.* 15(1979)106.
- (4) R. J. McIntyre: *IEEE Trans. Electron Devices* ED-13(1966)164.
- (5) M. Horiguchi and H. Osanai: *Electron. Lett.* 12(1976)310.
- (6) G. E. Stillman, C. M. Wolfe, A. G. Foyt, and W. T. Lindley: *Appl. Phys. Lett.* 24(1974)8.
- (7) R. C. Eden and K. Nakano: *IEEE Trans. Electron Devices* ED-21(1974)742.
- (8) J. Conradi: *Solid-State Electron.* 17(1974)99.
- (9) S. Takamiya, A. Kondo, and K. Shirahata: *IEEE Int. Quantum Electron. Conf.* (1974)85.
- (10) P. P. Webb, R. J. McIntyre, and J. Conradi: *RCA Review* 35(1974)234.
- (11) H. Kanbe, T. Kimura, Y. Mizushima, and K. Kajiyama: *IEEE Trans. Electron Devices* ED-23(1976)1337.
- (12) K. Nishida and K. Taguchi: *NEC Res. & Dev. No.* 55(1979)48.
- (13) G. A. Antypas and R. L. Moon: *J. Electrochem. Soc.* 120(1973)1574.
- (14) P. D. Wright, E. A. Rezek, and N. Holonyak, Jr.: *J. Cryst. Growth* 41(1977)254.
- (15) R. E. Nahory, M. A. Pollack, W. D. Johnston, Jr., and R. L. Barns: *Appl. Phys. Lett.* 33(1978)659.
- (16) S. B. Hyder, R. R. Saxena, and C. C. Hooper: *Appl. Phys. Lett.* 34(1979)584.
- (17) M. Feng, L. W. Cook, M. M. Tashima, G. E. Stillman, and R. J. Blatter: *Appl. Phys. Lett.* 34(1979)697.
- (18) K. Nakajima, S. Komiya, K. Akita, T. Yamaoka, and O. Ryuzan: *J. Electrochem. Soc.* 127(1980)1568.
- (19) L. W. Cook, M. M. Tashima, and G. E. Stillman: *Appl. Phys. Lett.* 36(1980)904.
- (20) S. J. Anderson, F. Scholl, and J. S. Harris: *Inst. Phys. Conf. Ser. No.* 33b(1977)346.
- (21) R. L. Moon, G. A. Antypas, and Y. G. Chai: *Inst. Phys. Conf. Ser. No.* 45(1979)78.
- (22) A. Joulie and P. Gautier: *J. Cryst. Growth* 47(1979)100.
- (23) G. Motosugi and T. Kagawa: *J. Cryst. Growth* 49(1980)102.
- (24) H. D. Law, R. Chin, K. Nakano, and R. A. Milano: *IEEE J. Quantum Electron.* QE-17(1981)275.

- (25) C. C. Shen, J. J. Hsieh, and T. A. Lind: Appl. Phys. Lett. 30(1977)353.
- (26) S. Yamakoshi, M. Abe, O. Wada, S. Komiya, and T. Sakurai: IEEE J. Quantum Electron. QE-17(1981)167.
- (27) H. Ando, T. Kimura, T. Yamaoka, and T. Kaneda: IEEE J. Quantum Electron. QE-14(1978)804.
- (28) O. Mikami, H. Ando, H. Kanbe, T. Mikawa, T. Kaneda, and Y. Toyama: IEEE J. Quantum Electron. QE-16(1980)1002.
- (29) T. Mikawa, S. Kagawa, T. Kaneda, T. Sakurai, H. Ando, and O. Mikami: IEEE J. Quantum Electron. QE-17(1981)210.
- (30) I. Hino, T. Torikai, H. Iwasaki, K. Minemura, and K. Nishida: NEC Res. & Dev. 67(1982)67.
- (31) T. Mikawa, S. Kagawa, and T. Kaneda: IEEE Trans. Electron Devices ED-31(1984)971.
- (32) M. Niwa, Y. Tashiro, K. Minemura, and H. Iwasaki: Electron. Lett. 20(1984)552.
- (33) C. E. Hurwitz and J. J. Hsieh: Appl. Phys. Lett. 32(1978)487.
- (34) M. Ito, T. Kaneda, K. Nakajima, Y. Toyama, T. Yamaoka, and T. Kotani: Electron. Lett. 14(1978)418.
- (35) H. D. Law, L. R. Tomasetta, and K. Nakano: Appl. Phys. Lett. 33(1978)920.
- (36) T. P. Lee, C. A. Burrs, and A. G. Dentai: IEEE J. Quantum Electron. QE-15(1979)30.
- (37) G. H. Olsen and H. Kressel: Electron. Lett. 15(1979)141.
- (38) R. Yeats and S. H. Chiao: Appl. Phys. Lett. 34(1979)581.
- (39) M. Feng, J. D. Oberstar, T. H. Windhorn, L. W. Cook, G. E. Stillman, and B. G. Streetman: Appl. Phys. Lett. 34(1979)591.
- (40) Y. Takanashi and Y. Horikoshi: Jpn. J. Appl. Phys. 18(1979)1615.
- (41) Y. Matsuhima, K. Sakai, S. Akiba, and T. Yamamoto: Appl. Phys. Lett. 35(1979)466.
- (42) R. Yeats and S. H. Chiao: Appl. Phys. Lett. 36(1980)167.
- (43) S. R. Forrest, M. Didomenico, R. S. Smith, and H. J. Stocker: Appl. Phys. Lett. 36(1980)580.
- (44) Y. Takanashi, M. Kawashima, and Y. Horikoshi: Jpn. J. Appl. Phys. 19(1980)693.
- (45) 田口、西田：特願昭52-72448「ヘテロ接合アバランシ・フォトダイオード」  
田口、西田：特願昭52-81316「ヘテロ接合アバランシ・フォトダイオード」

田口、松本、西田：特願昭53-87850「半導体装置」

田口、西田：特願昭54-39169「半導体装置」

- (46) S. M. Sze: Physics of Semiconductor Devices (Wiley, New York, 1969).
- (47) K. Taguchi, Y. Matsumoto, and K. Nishida: Electron. Lett. 15 (1979) 453.
- (48) K. Nishida, K. Taguchi, and Y. Matsumoto: Appl. Phys. Lett. 35 (1979) 251.
- (49) H. Kanbe, N. Susa, H. Nakagome, and H. Ando: Electron. Lett. 16 (1980) 163.
- (50) F. Osaka, K. Nakajima, T. Kaneda, T. Sakurai, and N. Susa: Electron. Lett. 16 (1980) 716.
- (51) V. Diadiuk, S. H. Groves, and C. E. Hurwitz: Appl. Phys. Lett. 37 (1980) 807.
- (52) Y. Matsushima, K. Sakai, and Y. Noda: IEEE Electron Device Lett. EDL-2 (1981) 179.
- (53) O. K. Kim, S. R. Forrest, W. A. Bonner, and R. G. Smith: Appl. Phys. Lett. 39 (1981) 402.
- (54) S. R. Forrest, G. F. Williams, O. K. Kim, and R. G. Smith: Electron. Lett. 17 (1981) 918.
- (55) D. R. Smith, R. C. Hooper, and I. Garrett: Opt. & Quantum Electron. 10 (1978) 293.
- (56) D. R. Smith, R. C. Hooper, K. Ahamad, D. Jenkins, A. W. Mabbitt, and R. Nicklin: Electron Lett. 16 (1980) 69.
- (57) T. P. Lee, C. A. Burrus, A. G. Dentai, and K. Ogawa: Electron. Lett. 16 (1980) 156.
- (58) D. R. Smith, A. K. Chatterjee, M. A. Z. Rejman, D. Wake, and B. R. White: Electron. Lett. 16 (1980) 750.
- (59) M. J. Omahony: Electron. Lett. 16 (1980) 752.
- (60) S. R. Forrest, O. K. Kim, and R. G. Smith: Appl. Phys. Lett. 41 (1982) 95.
- (61) H. Ando, Y. Yamauchi, and N. Susa: Electron. Lett. 19 (1983) 543.
- (62) Y. Matsushima, S. Akiba, K. Sakai, Y. Kushiro, Y. Noda, and K. Utaka: Electron. Lett. 18 (1982) 945.
- (63) K. Yasuda, T. Shirai, Y. Kishi, S. Yamazaki, and T. Kaneda: in Proc. 14th. Conf. Solid State Devices (1982) 291.
- (64) K. Taguchi, Y. Sugimoto, T. Torikai, K. Makita, K. Minemura, and K. Nishida: in Tech. Dig. Topical Meet. Optical Fiber Commun. (1983) 18.
- (65) J. C. Campbell, A. G. Dentai, W. S. Holden, and B. L. Kasper: Electron. Lett. 19 (1983) 818.
- (66) T. Shirai, T. Mikawa, T. Kaneda, and A. Miyauchi: Electron. Lett. 19 (1983) 534.
- (67) Y. Matsushima, N. Seki, S. Akiba, Y. Noda, and Y. Kushiro: Electron. Lett. 19 (1983) 845.



- (68) Y. Sugimoto, T. Torikai, K. Makita, H. Ishihara, K. Minemura, and K. Taguchi: *Electron. Lett.* 20 (1984) 653.
- (69) K. Taguchi, T. Torikai, Y. Sugimoto, K. Makita, H. Ishihara, S. Fujita, and K. Minemura: *IEEE Electron Device Lett.* EDL-7 (1986) 257.
- (70) F. Cappasso, H. M. Cox, A. L. Hutchinson, N. A. Olsson, and S. G. Hummel: *Appl. Phys. Lett.* 45 (1984) 1193.
- (71) R. D. Dupuis, J. R. Velebir, J. C. Campbell, and G. J. Qua: *Electron. Lett.* 22 (1986) 235.
- (72) W. T. Tsang, J. C. Campbell, and G. J. Qua: *IEEE Electron Device Lett.* EDL-8 (1987) 294.
- (73) J. C. Campbell, W. T. Tsang, J. C. Qua, and J. E. Bowers: *Appl. Phys. Lett.* 51 (1987) 1454.
- (74) R. B. Emmons: *Appl. Phys. Lett.* 38 (1967) 3705.

## 第2章 InP / InGaAsヘテロ分離構造 APDが示唆する光吸収層と 増倍層分離の必然性と問題点

### 2-1 緒言

長波長用光検出器としては、Ge (ゲルマニウム)材料を用いたPD (photodiode)あるいはAPD (avalanche photodiode)が知られているが、暗電流が大きく、電子と正孔のイオン化率が同程度であるために、APD動作に伴う過剰雑音が大きいためから光通信用として適しているとは言い難い。また、Ge材料では、その光吸収特性からシリカ・光ファイバーの極低損失波長である $1.55\mu\text{m}$ において、高速・高量子効率 (光電変換効率) な光検出器を得ることが難しい。このような背景から、III-V族などの化合物半導体材料を用いた高性能光通信用光検出器への期待が大きかった。

このような中で、InP基板に格子整合するInGaAsP混晶は光通信用光源である半導体レーザー (LD) あるいは発光ダイオード (LED) 用材料として、転位に起因する劣化の少ない系として注目されており<sup>1, 2)</sup>、光検出器用材料としても有望視されていた。しかしながら、受光素子の試作例からは、いずれも逆バイアス印加に伴って暗電流が指数関数的に増加し、増倍率も10倍程度しか得られなかった<sup>3-12)</sup>。当初、これらの特徴は結晶性の悪さに起因しているものと見られていたが、Forrest<sup>13)</sup>あるいはTakanashi<sup>14)</sup>等によりこの暗電流特性は価電子帯と伝導帯 (band-to-band) でのトンネル電流と理解した方がよく材料起因であることが示された。更に、Takanashiらは、このトンネル電流を抑制して、逆方向ブレークダウン特性がアバランシ過程により支配されるためには結晶の高純度化が不可欠であり、InPに格子整合する最長波長組成の $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ 材料においては $5 \times 10^{14} \text{cm}^{-3}$ 以下の不純物濃度が必要であることを指摘した<sup>14)</sup>。しかしながら、このような高純度化を再現性よく実現、保持することは容易なことではなく、今もってInGaAs層中に接合を持つ高増倍APDは実現されていない。

著者等は、このような方向とは異なる、ヘテロ構造を利用した低暗電流化の検討を進めていた<sup>15)</sup>。そして、1979年に、InPキャップ層中にpn接合を形成して、光吸収InGaAsP層からアバランシ領域を分離する構造により、低暗電流と高増倍というAPDの基本特性を初めて実現した<sup>16, 17)</sup>。この構造を「ヘテロ分離構造」と名付けたが、このヘテロ構造を利用した機能分担形の素子形態は、InGaAs (P) 材料でのバンド間

トンネル電流の存在が明らかにされたことにより<sup>13,14)</sup>、長波長用APDの開発方向に決定的な影響を与えた。低暗電流と高増倍特性が結晶性あるいはプロセスなどの優劣に起因するものではなく、「ヘテロ分離」という構造に起因した特性改善であることが理解、再現されるに伴い<sup>18-27)</sup>、長波長帯光通信用APDの構造として、ホモ接合によるpn構造APDの開発は陰をひそめ、ヘテロ分離構造が主流となってきた。

本章では、このような技術的背景の基となったヘテロ分離型のInP/InGaAsP-APDを取り上げ、低暗電流特性と高増倍特性を得るためにはヘテロ分離構造が不可欠であること、この構造による利害得失などの検討を行ない、本研究で考慮しなければならない項目の抽出を行なう。

## 2-2 ヘテロ分離構造APDの提案と試作

### 2-2-1 禁制帯幅の大きな半導体層中にpn接合を形成するヘテロ分離構造の意図

APDはブレークダウン直前で使用する素子であり、暗電流特性はプロセス技術の差異にもよるが、結晶品質の影響を大きく受ける。InGaAs(P)材料の受光素子開発の初期段階で、暗電流が大きい原因として、結晶性が懸念されたのはその為である。

ところで、一般的には、暗電流として拡散電流と発生・再結合電流が考えられるが、広い空乏層を必要とするAPDでは、一義的には発生・再結合電流が支配しているものと考えても差しつかえない。

発生電流は、発生(再結合)割合 $U$  ( $\text{cm}^{-3}\text{sec}^{-1}$ )を用いて次のように表わされる<sup>28)</sup>。

$$J_{\text{gen}} = \int_0^w q U dx \quad (1-1)$$

ここで $w$ は空乏層幅である。発生割合 $U$ は<sup>28)</sup>、

$$U = \sigma_p \sigma_n v_{\text{th}} N_t n_i / \{ \sigma_n \exp((E_t - E_i)/kT) + \sigma_p \exp((E_i - E_t)/kT) \} \quad (1-2)$$

$$= n_i / \tau_{\text{eff}} \quad (1-3)$$

と表わされる。 $\sigma_n$ ( $\sigma_p$ )は電子(正孔)の捕獲断面積、 $v_{\text{th}}$ はキャリアの熱速度、 $N_t$ はトラップ密度、 $n_i$ は真性キャリア密度、 $E_t$ はトラップのエネルギー準位、 $E_i$ は真性フェ

ルミ準位である。τ<sub>eff</sub>は実効ライフタイムであり、結晶品質を表わす指標と言える。

式(1-2)から、発生電流は結晶品質(欠陥密度)に比例すると共に、真性キャリア密度 n<sub>i</sub>に依存することが判る。n<sub>i</sub>は次式の様に表わされる<sup>28)</sup>。

$$n_i = \sqrt{N_c N_v} \exp(-E_g / 2kT) \quad (1-4)$$

ここで、N<sub>c</sub>(N<sub>v</sub>)は伝導帯(価電子帯)の実効状態密度、E<sub>g</sub>は半導体の禁制帯幅であ。これより、発生電流は欠陥密度が同程度であってもバンド・ギャップの大小により大きな影響(指数関数的に逆比例の関係)を受けることが判る。

また、InGaAs(P)系における暗電流の異常増大が結晶欠陥によるトラップを介してのトンネル電流と解釈すると、Riben等<sup>29)</sup>によって展開されているヘテロ接合の逆方向トンネル電流として、

$$J_r = (aF/h) N_v x_p P \quad (1-5)$$

と表わされる。ここで、aは格子定数、Fは最大電界、x<sub>p</sub>は空乏層幅である。Pはトンネル確率であり、

$$P = \exp\{-4(2m^*)^{1/2} E_b^{3/2} / 3qhF\} \quad (1-6)$$

と表わされる。ここで、m\*は有効質量、E<sub>b</sub>はトンネル障壁の高さである。トンネル過程はシングル、マルチ・ステップが考えられるが、式(1-5)から、電流値は電界(印加電圧)の関数で、その値に大きく左右されることが予想される。

それゆえ、結晶品質に疑問(不完全性)が残るとしても、pn接合をバンド・ギャップの大きな半導体中に形成して、バンド・ギャップの小さい(光吸収)半導体中には高電界を形成しない構造を採用することにより、暗電流を低下できる可能性を有している。

一方、従来型のInGaAs(P)受光素子においては高い増倍率が得られないという大きな問題点がある。この点に関しては、例えば、Miller<sup>30)</sup>の経験式を展開した増倍率M<sub>0</sub>の式<sup>31)</sup>、

$$1/M_0 = 1 - \{(V_{bb} - (I_p + I_d)R) / V_B\}^n \quad (1-7)$$

から(ここで、 $V_{bb}$ はバイアス電圧、 $V_B$ は降伏電圧、 $I_p$ は光電流、 $I_d$ は暗電流、 $R$ は直列(負荷)抵抗)、暗電流が大きい場合には<sup>31,32)</sup>、

$$M_{max} \sim (V_B / n I_d R)^{1/2} \quad (1-8)$$

と近似できる。これは、高増倍特性を得るためには低暗電流化が不可欠であることを示している。

以上の検討から、低暗電流で高増倍特性を得るための新しいAPD構造として、図2-1(a)に示すような、光吸収層(InGaAsP)とは異なるバンド・ギャップの大きな半導体(InP)層中にpn接合を有するAPD構造を提案、「ヘテロ分離構造」と呼び、図2-1(b)に示したような従来型の受光素子とは区別するものとする。

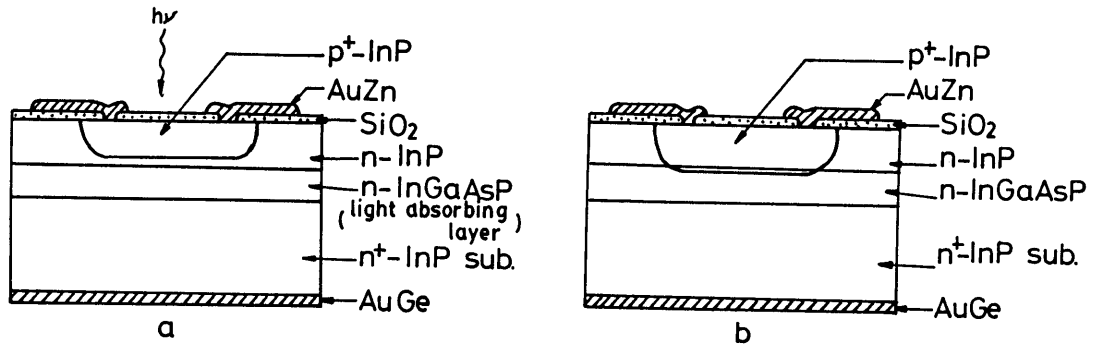


図2-1 (a)ヘテロ分離構造APDの素子断面図 (b)従来型の受光素子断面図

### 2-2-2 ヘテロ分離構造APDの試作

試作用ウエーハは(100)面をもつSn(錫)ドーパInP基板を用い液相成長法より得た。成長開始温度650°C、冷却速度0.2°C/minのタイム・スケジュールによりInGaAsPのダブル・ヘテロ構造を作製した。光吸収層としての用をなす四元層の組成は $In_{0.77}Ga_{0.23}As_{0.51}P_{0.49}$ で膜厚が約2μm、InPキャップ層の膜厚は約4μmである。結晶成長は、全てノン・ドーパで行ない、四元層及びInPキャップ層の不純物濃度はおのおのn型で $4 \times 10^{16} \text{ cm}^{-3}$ 程度であった。このウエーハを用いて、SiO<sub>2</sub>膜を拡散マスクとしCd<sub>3</sub>P<sub>2</sub>を拡散源としたCd(カドミウム)の選択拡散によ

り、ヘテロ界面近傍のn型InP層中にpn接合を形成した。図2-1(a)にその素子構造図を示す。素子特性のpn接合位置依存性を実験するために同一ウエーハを用いて、異なるInPキャップ層厚、あるいは拡散時間を調整・制御することによりInGaAsP層中にpn接合が存在する試料を同時に作製した(図2-1(b))。Cdの拡散径は50~100 $\mu\text{m}$ であり、オーミック電極としてp側はAuZn、n側はAuGeのアロイ電極を用いた。受光面には反射防止のためにSiO<sub>2</sub>膜を施した。

### 2-3 ヘテロ分離構造APDと従来構造の特性比較

図2-2にCd拡散フロント(pn接合面)の位置に依存する暗電流と光電流特性を示す。aは拡散フロントがInGaAsP層中約0.5 $\mu\text{m}$ にある場合の特性であり、ソフ

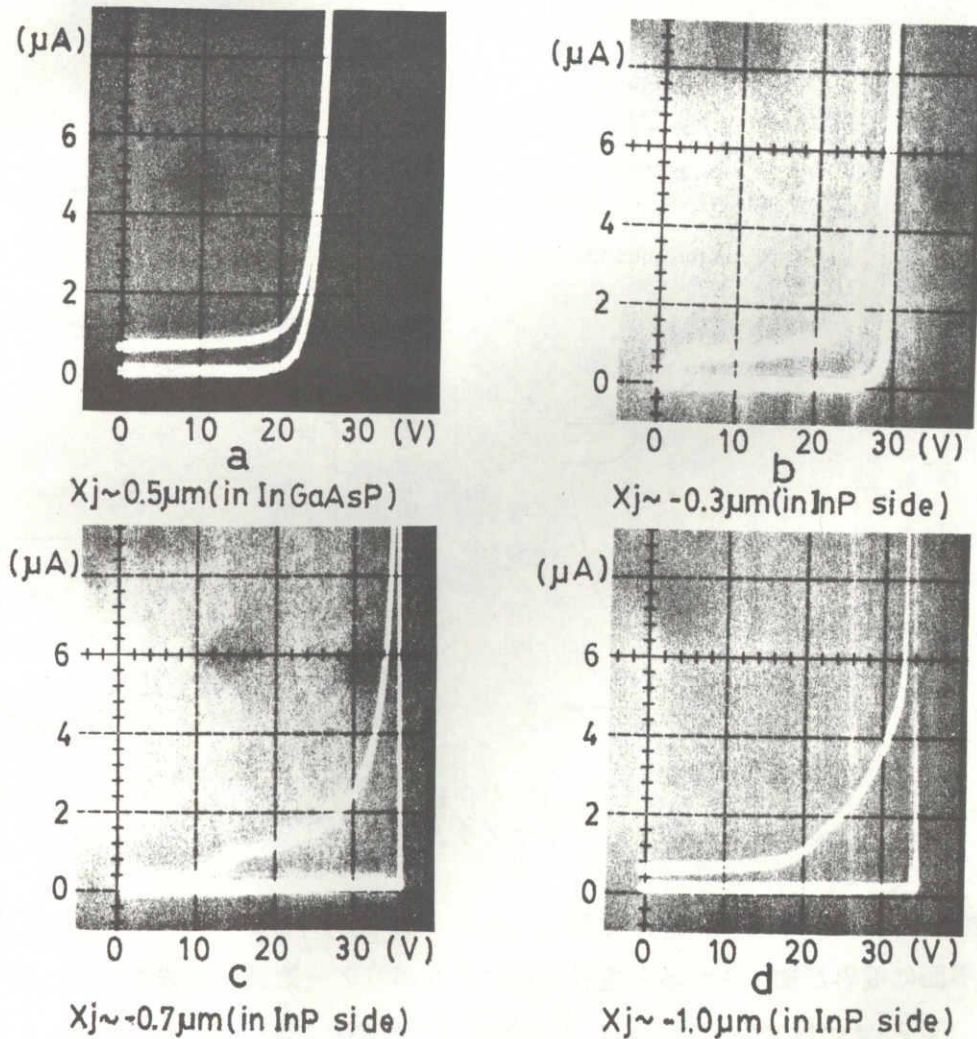


図2-2 pn接合の位置に依存した暗電流特性と光電流特性

(各図の上段が光電流、下段が暗電流)

ト・ブレイクダウンで暗電流が大きく、増倍も高バイアス下で数倍程度である。これと比較して、bからcへと拡散フロントの位置がヘテロ界面からInP層中へと離れるに従いハード・ブレイクダウンになり、かつブレイクダウン電圧が上昇し増倍特性が改善されている。一方、dは拡散フロントがヘテロ界面から離れ過ぎた場合(InP中約1 $\mu$ m)であり、この場合には、高バイアス時にプリ・ブレイクダウンを起こすため、光電流特性に折れ曲がりが生じている。この場合には均一高増倍特性は得られない。

拡散フロントをInPキャップ層中に形成した場合、光電流特性にステップが生じている。これはInPとInGaAsP界面での価電子帯のエネルギー・ギャップ差 $\Delta E_v$ に起因するもので、空乏層がInGaAsP光吸収層中に拡って光電流感度が現われることに対応している。図2-3にこの光電流ステップを説明するためのバンド・ダイアグラムを示

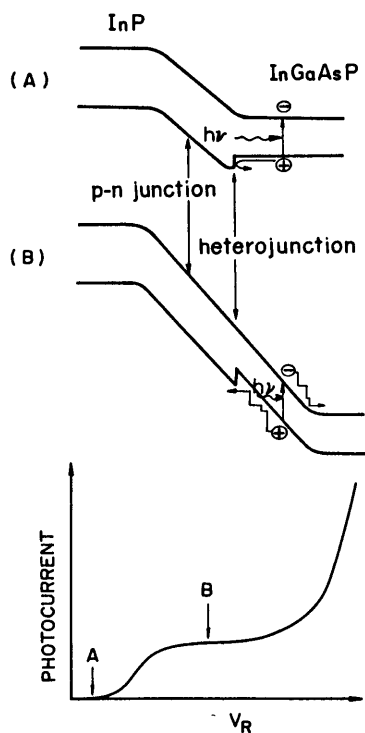


図2-3 InP/InGaAsP-APDの光電流特性とバンド・ダイアグラム

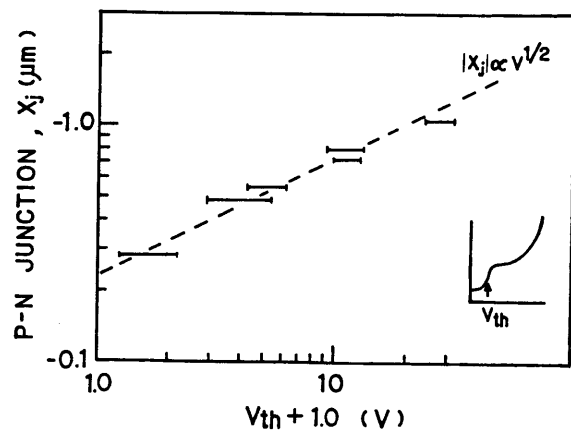


図2-4 p-n接合のヘテロ界面からの距離と光電流しきい値電圧の関係

す。低バイアスでは $\Delta E_v$ が光励起正孔キャリアーに対してバリアーとして働くが、ヘテロ界面に電界が加えられると電界効果によりバリアー効果が軽減する為と説明できる。

図2-4には光電流に現われるステップに対応した電圧 $V_{th}$ (threshold voltage)とp-n接合の位置との関係を示す。ヘテロ界面からp-n接合までの距離( $X_j$ ; n-InP領域厚)

はへき開後にステイニング、あるいは角度研磨後ステイニングを行なうことにより測定した。 $X_j \propto V_{th}^{1/2}$ の関係があることから  $V_{th}$  がヘテロ界面の空乏化に対応した電圧であることが分かる(ここで、pn接合のビルト・イン電圧として1Vを仮定した)。このようにヘテロ分離構造であるが故に光電流特性はしきい値電圧  $V_{th}$  を持ち、 $V_{th}$  より低バイアスでは量子効率が零、あるいは非常に小という特徴を持つ。

Cdの拡散フロントの場所依存性として、図2-5に、ブレイクダウン電圧  $V_B$  と  $0.9V_B$  での暗電流 ( $I_d$ )、最大増倍率 ( $M_{max}$ ) の関係を示す。ここで、 $M_{max}$  は InGaAsP / InP-LED (波長  $1.25\mu m$ ) を用い光チョッパーを通して初期光電流 ( $I_{po}$ )  $100nA$  で測定を行なった。 $V_B$  の上昇はCd拡散フロントがヘテロ界面からInP層中に離

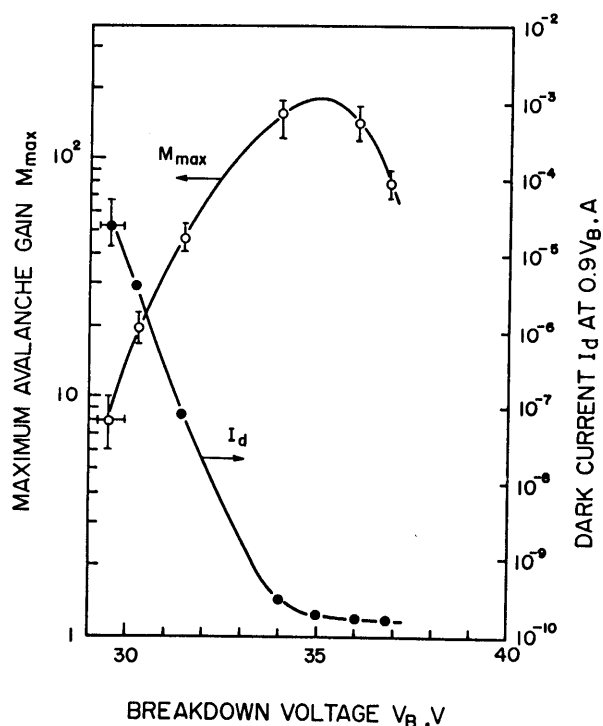


図2-5 ブレイクダウン電圧と最大増倍率、暗電流の関係

れることに対応しており、これに伴い暗電流が減少していることが判る。これは高電界をInP層中に形成することによりInGaAsP層中での電界を低下させた結果、InGaAsP層での指数関数的なトンネル電流が抑制された為と解釈できる。また、図は、高増倍なAPDを得るためには最適なCd拡散位置が存在することを示しており(本実験ではヘテロ界面から $0.7\mu m$ 前後)、これは次のように説明される。即ち、一般にブレイクダウン電圧  $V_B$  は禁制帯幅  $E_g$  と



$$V_B \propto E_g^{3/2} \quad (1-9)$$

の関係がある<sup>33)</sup>。単純なプレーナ接合ではプレーナ端での曲率効果によりエッジ・ブレイクダウンが発生するが<sup>33)</sup>、InP/InGaAsPへの選択拡散においては、式(1-9)に従うInP層とInGaAsP層でのバンド・ギャップ差に起因して、InGaAsP層に隣接するCd拡散フロント平坦部でのブレイクダウンがpn接合終端でのエッジ・ブレイクダウンに先行して起こる「自己ガードリング効果」をXjのある範囲内で有するためである。pn接合がヘテロ界面から離れ過ぎると接合平坦部でのブレイクダウン電圧はInPにより支配されるように上昇し、このとき接合の曲率効果によりエッジ・ブレイクダウンが顕在化して接合平坦部に高電界を形成・保持することが困難となり高増倍を実現することができなくなる。また、素子の $V_B$ の低下に伴い $M_{max}$ が低下するのはトンネル電流の増加により $M_{max}$ が暗電流制限<sup>31, 32)</sup>により支配されるためと理解できる。

これらの実験結果は、同一ウエーハ、同一プロセスにより得られた結果であり、暗電流特性、増倍特性などに現われている差異がpn接合の位置に対応した素子構造に依存する点から、「ヘテロ分離構造」の重要性が窺える。

#### 2-4 ヘテロ分離型InP/InGaAsP-APDの諸特性と問題点

APD化、即ち良好な増倍特性を得るためにはInP層中にpn接合を形成することが不可欠であることを示したが、このようにして得られたAPDの電氣的・光学的特性について検討する。

##### 2-4-1 暗電流と増倍特性

図2-6に暗電流( $I_d$ )と増倍率( $M$ )特性を示す。暗電流は $0.5 V_B$ で $2 \text{ pA}$  ( $\sim 10^{-9} \text{ A/cm}^2$ )、 $0.9 V_B$ で $200 \text{ pA}$  ( $\sim 10^{-7} \text{ A/cm}^2$ )と極めて低く良好であった。光増倍特性は、波長 $1.25$ のInGaAsP/InP-LEDを光源として用い、ACチョップを通して測定した。初期光電流( $I_{po}$ )を $1 \text{ nA}$ としたとき最大増倍率( $M_{max}$ )として $3000$ 倍が得られた。 $M=1$ が光電流特性に現われるステップ後のフラットな領域である妥当性については次節で述べる。

$M_{max}$ が初期光電流値に依存することはよく知られており<sup>31)</sup>、 $I_d$ が小さいときには

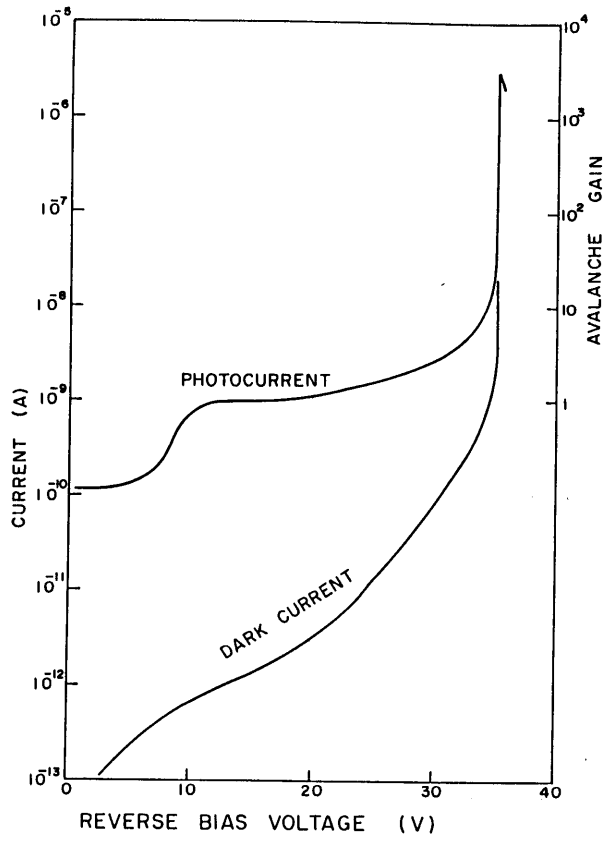


図2-6 暗電流と増倍特性

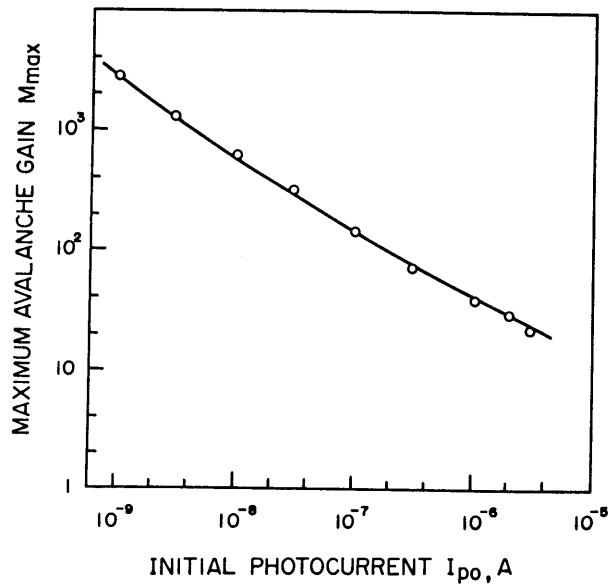


図2-7 最大増倍率と初期光電流値の関係 (1 k $\Omega$  負荷で測定)

$$M_{\max} = \sqrt{\frac{V_B}{n R_s I_{p0}}} \quad (2-10)$$

と表わされる。ここで、 $R_s$ はブレークダウン時の実効的な直列抵抗であり、 $n$ は通常、材料により決まる定数である。図2-7に1 k $\Omega$ 負荷を用いたときの $M_{\max}$ の $I_{p0}$ 依存性を示す。 $n$ 値として5~10でSi、Geの場合の2~6と比較して若干大きい傾向にあるが、新たにヘテロ構造因子を含んでおり単純な比較はできない。しかしながら、実験値が式(2-10)で近似できるということは接合、増倍特性が良好であることを反映しているものといえる。

図2-8にヘテロ分離APDにおける暗電流の温度依存性を示す。図から、高温になるに従い飽和傾向が顕著になっているが、0.5  $V_B$ での暗電流の温度依存特性から活性化エネルギー( $E_a$ )を見積もると $E_a \sim 0.7$  eVとなる。この $E_a$ は $\sim 1/2 E_g(\text{InP})$ と考えられ、暗電流としてInP層中での発生再結合が支配的であって、InGaAsP層中

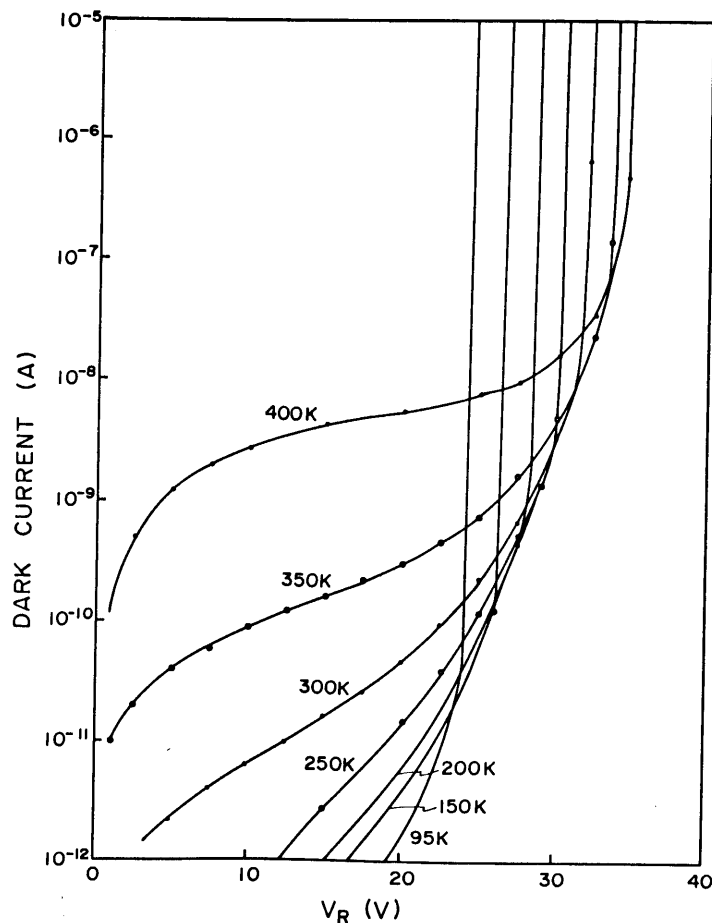


図2-8 暗電流の温度依存性

でのトンネル電流が抑制された結果といえる。

また、一般に、ブレイクダウン電圧 ( $V_B$ ) の温度依存性は

$$r = (\Delta V_B / V_B) (1 / \Delta T) \quad (2-11)$$

により評価される。ここで、 $\Delta T$ 、 $\Delta V_B$ は温度変化分とこれに伴うブレイクダウン電圧の変化分である。図2-8から $r$ を見積もると $r \sim 1 \times 10^{-3} / ^\circ\text{C}$ である。これと比べて、光吸収層と増倍層を分離しない図2-2のaに対応した接合がInGaAsP層中にある場合には、素子の暗電流の温度依存性から、Takanashiらが観測した<sup>14)</sup>と同様に $r$ は負の値をとりトンネル電流の特徴を示した。

#### 2-4-2 分光感度特性、量子効率

図2-9に分光特性を示す。バイアス電圧15Vでの特性はpn接合をInGaAsP四元層中に形成した場合(図2-2のaの素子に対応する)の値とほぼ一致しており、光電流でのステップ後の比較的フラットな領域が増倍率 $M=1$ に対応していることが分かる。

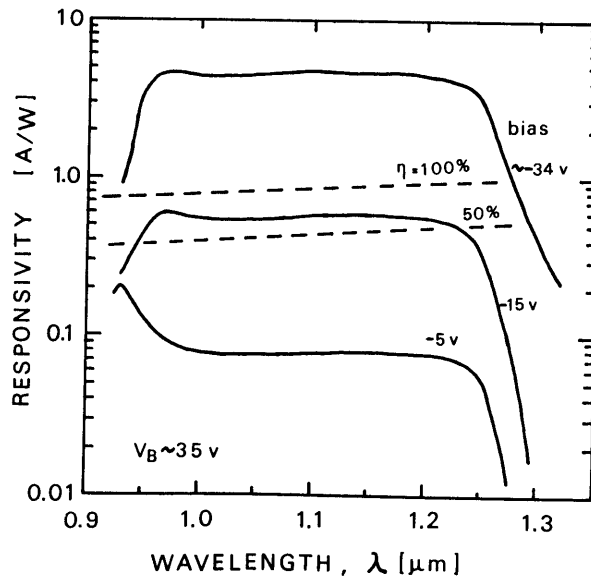


図2-9 InP/In<sub>0.77</sub>Ga<sub>0.23</sub>As<sub>0.51</sub>P<sub>0.49</sub>-APDの分光感度特性

波長0.95~1.2 $\mu\text{m}$ で約60%の量子効率を得られており、この結果はInP層中にpn接合を形成した場合でも空乏層がInGaAsP光吸収層に拡れば高い量子効率を得られることを示している。ここで、短波長( $\leq 0.95\mu\text{m}$ )側での感度劣化はInPキャッ

プ層での光吸収が原因であり、長波長( $\geq 1.25 \mu\text{m}$ )側での感度劣化はInGaAsP四元層の吸収特性に起因する。34Vという高い逆バイアス下での分光感度も併せて示してあるが、 $M=1$ とほぼ相似形であり、GaAsで報告されているような顕著なFantz-Keldysh効果は見られない<sup>34)</sup>。これは、言い換えれば、高電界がInGaAsP層中に形成されていないためと考えられる。

### 2-4-3 光パルス応答特性

図2-10に波長 $1.24 \mu\text{m}$ のInGaAsP/InP-LDを用いた短パルス光に対する応答を示す。増倍率 $M=10$ での10%-90%立ち上がり、立ち下がり時間は300

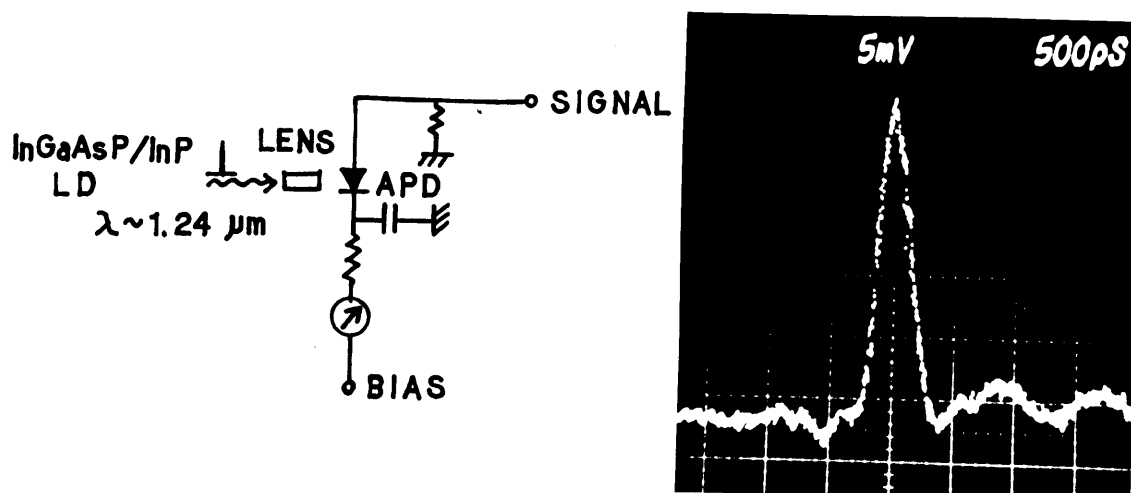


図2-10 光応答測定系と光パルス応答波形

ps以下と高速特性を示した。しかしながら、図2-11に幅広光パルスに対する応答を示すが、立ち下がりに遅い成分(裾引)がある。当初、この成分は空乏層のInGaAsP層中への伸びが不十分であるためと考えていたが、InP/AsP/InP界面での価電子帯での不連続に起因した正孔の蓄積効果と考えた方がよいことがForrest等により示された<sup>35)</sup>。このバンド・オフセットに起因した光パルス応答特性の劣化は、この材料系に共通する問題であり高速設計の立場から注意しなければならない。

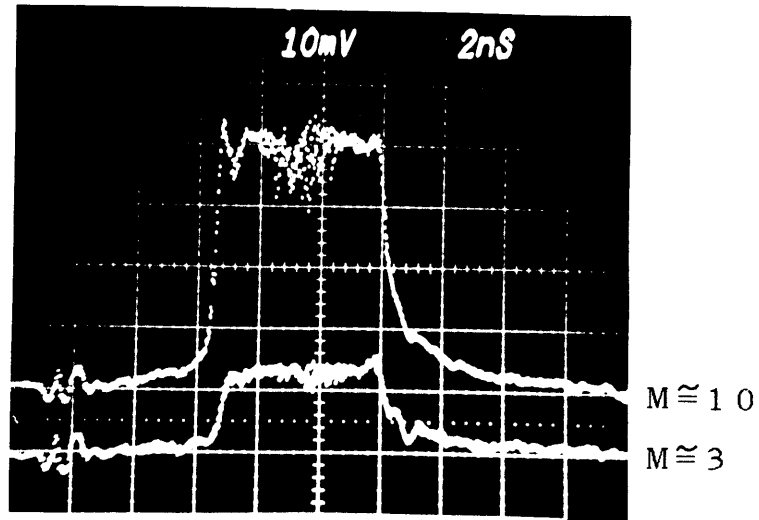


図2-11 幅広パルスに対する応答波形

#### 2-4-4 増倍特性の波長依存性

低雑音なAPDを得るためには、増倍層を構成する半導体材料の電子と正孔のイオン化率比が大きい事と、さらにイオン化率の大きい方のキャリアが少数キャリアとして増倍領域に注入される構造が必要となる<sup>36)</sup>。図2-12に正孔注入による増倍特性( $M_p$ )と電子

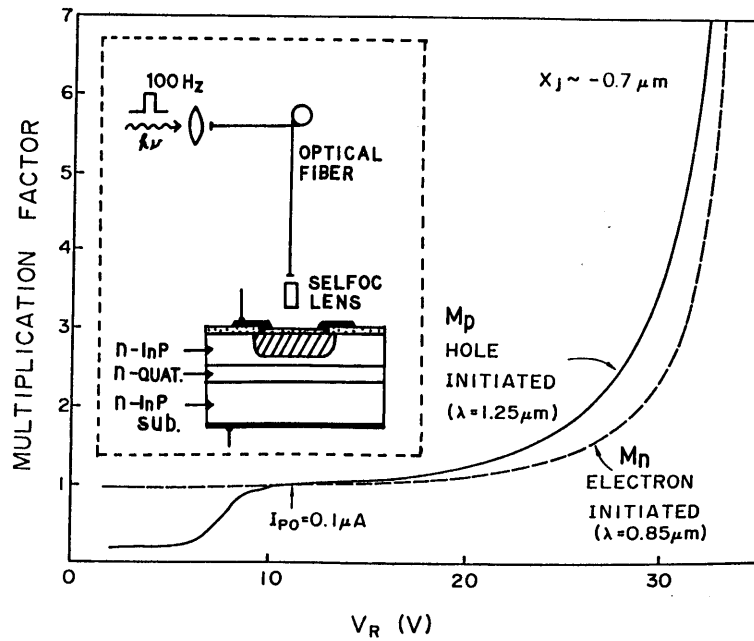


図2-12 正孔注入、電子注入による増倍特性

注入による増倍特性( $M_n$ )を示す。ここで、実験は図2-12の挿入図に示すように、光をファイバーを通してレンズで集光し素子受光面に導入した。電子注入条件はAlGaAs/GaAs-LEDを用いた波長 $0.85\mu\text{m}$ 光源により作成し、正孔注入条件はInP/InGaAsP-LEDによる波長 $1.25\mu\text{m}$ 光源より得た。この結果は、正孔のイオン化率が電子のそれと比較して大きいことを示しており、低雑音APDを得るためには $p^+n$ ヘテロ分離構造が必須であることを示唆している。また、素子形態としてプレーナ構造を考えると、素子作製技術としてn型エピタキシャル成長技術とp型選択領域形成技術を確立することが重要となる。図2-13には $M_n$ が2と5の各バイアス電圧における $M_p$ 値( $M_p/M_n$ 表示で)の $p^+n$ 接合フロント位置( $X_j$ )依存性を示す。 $X_j$ が $0.1\mu\text{m}$ 付

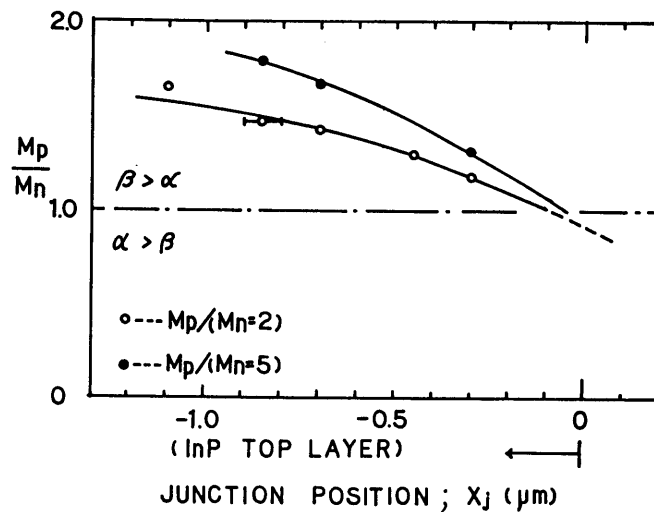


図2-13  $p^+n$ 接合位置に依存した(正孔増倍率/電子増倍率)比

近では $M_p \sim M_n$ となっている。これは、InGaAsP層中での電子のイオン化率が正孔のイオン化率より大きいことを反映しており、低雑音APDを得る上からInGaAsP層中での増倍を抑制することが重要となる。

これらの結果は $p^+n$ 接合の位置が暗電流、増倍特性、高速性、雑音特性などのAPDの重要特性を支配しており、素子製造技術の確立と共に、ヘテロ分離構造APDの設計論を確立する必要があることを示唆している。

## 2-5 結言

本章では、ヘテロ分離構造APDを提案し、InP/InGaAsP材料を例に用いて、ヘテロ分離構造APDの必要性とそれに伴う問題点の検討を行なった。本章で得られた結果をまとめると、つぎのようになる。

- (1) InGaAs(P)/InP材料を用いた従来構造の受光素子においてはトンネル電流が支配的で高増倍特性を得ることが困難であった。これと比べ、ヘテロ分離構造(wide-band-gap InP層中でアバランシ増倍を、narrow-band-gap InGaAsP層では光吸収をと機能分担する構造)を採用することにより、あるいは、この構造によってのみ低暗電流と高増倍というAPDの基本特性が長波長帯用APDで得られることを明らかにした。
- (2) InPアバランシ層においては正孔のイオン化率が電子のイオン化率より大きいため、ヘテロ分離構造の素子形態としてプレーナ構造を考えると、高品質なn型結晶成長技術とp型選択領域形成技術(p+n接合形成技術と有効なガードリング形成技術)の確立が重要となることを指摘した。
- (3) ヘテロ分離構造を採用する事により、従来のホモ接合型APDには現われない特徴が現われる。特にInP/InGaAsP系ではヘテロ界面での価電子帯の不連続が光励起正孔キャリアーにとってバリアーとして働くために、空乏層がヘテロ界面を通過するのに必要なバイアス点までは光電流感度が現われない。また、このバンド・オフセットの為に光応答速度の劣化が生じ、回避・軽減策を講ずる必要がある事を示した。
- (4) InGaAs(P)光吸収層でのトンネル電流を完全に抑制するための設計、バンド・オフセットでの正孔のトラップ効果が光応答特性に与える影響、光吸収層での増倍がAPD特性に与える影響などの理論及び実験的裏付けと設計論への展開が重要であることを示した。



## 参考文献

- 1) C. C. Shen, J. J. Hsieh, and T. A. Lind: Appl. Phys. Lett. 30 (1977) 353.
- 2) S. Yamakoshi, M. Abe, O. Wada, S. Komiya, and T. Sakurai: IEEE J. Quantum Electron. QE-17(1981)167.
- 3) C. E. Hurwitz and J. J. Hsieh: Appl. Phys. Lett. 32 (1978) 487.
- 4) M. Ito, T. Kaneda, K. Nakajima, Y. Toyama, T. Yamaoka, and T. Kotani: Electron. Lett. 14 (1978) 418.
- 5) H. D. Law, L. R. Tomasetta, and K. Nakano: Appl. Phys. Lett. 33 (1978) 920.
- 6) T. P. Lee, C. A. Burrus, and A. G. Dentai : IEEE J. Quantum Electron. QE-15 (1979) 30.
- 7) G. H. Olsen and H. Kressel: Electron. Lett. 15 (1979) 141.
- 8) R. Yeats and S. H. Chiao: Appl. Phys. Lett. 34 (1979) 581.
- 9) M. Feng, J. D. Oberstar, T. H. Windhorn, L. W. Cook, G. E. Stillman, and B. G. Streetman: Appl. Phys. Lett. 34 (1979) 591.
- 10) Y. Takanashi and Y. Horikoshi: Jpn. J. Appl. Phys. 18 (1979) 1615.
- 11) Y. Matsushima, K. Sakai, S. Akiba, and T. Yamamoto: Appl. Phys. Lett. 35 (1979) 466.
- 12) R. Yeats and S. H. Chiao: Appl. Phys. Lett. 36 (1980) 167.
- 13) S. R. Forrest, M. Didomenico, R. S. Smith, and H. J. Stocker: Appl. Phys. Lett. 36 (1980) 580.
- 14) Y. Takanashi, M. Kawashima, and Y. Horikoshi : Jpn. J. Appl. Phys. 19 (1980) 693.
- 15) 田口、西田：特願昭52-72448「ヘテロ接合アバランシ・フォトダイオード」  
田口、西田：特願昭52-81316「ヘテロ接合アバランシ・フォトダイオード」  
田口、松本、西田：特願昭53-87850「半導体装置」  
田口、西田：特願昭54-39169「半導体装置」
- 16) K. Taguchi, Y. Matsumoto, and K. Nishida: Electron. Lett. 15 (1979) 453.
- 17) K. Nishida, K. Taguchi, and Y. Matsumoto: Appl. Phys. Lett. 35 (1979) 251.
- 18) H. Kanbe, N. Susa, H. Nakagome, and H. Ando: Electron. Lett. 16 (1980) 163.
- 19) H. Ando, H. Kanbe, M. Ito, and T. Kaneda: Jpn. J. Appl. Phys. 19 (1980) L277.
- 20) N. Susa, H. Nakagome, O. Mikami, H. Ando, and H. Kanbe: IEEE J. Quantum Electron. QE-16 (1980) 864.
- 21) F. Osaka, K. Nakajima, T. Kaneda, T. Sakurai, and N. Susa: Electron. Lett. 28 (1980) 717.

- 22) V. Diadiuk, S. H. Groves, and C. E. Hurwitz: Appl. Phys. Lett. 37(1980)807.
- 23) V. Diadiuk, S. H. Groves, C. E. Hurwitz, and G. W. Iseler: IEEE J. Quantum Electron. QE-17(1981)260.
- 24) Y. Matsushima, K. Sakai, and Y. Noda: IEEE Electron Device Lett. EDL-2(1981)179.
- 25) O. K. Kim, S. R. Forrest, W. A. Bonner, and R. G. Smith: Appl. Phys. Lett. 39(1981)402.
- 26) R. Yeats and K. Von Dessenneck: IEEE Electron Device Lett. EDL-2(1981)268.
- 27) S. R. Forrest, G. F. Williams, O. K. Kim, and R. G. Smith: Electron. Lett. 17(1981)918.
- 28) S. M. Sze : Physics of Semiconductor Devices (Wiley, New York, 1969).
- 29) A. R. Rieben and D. L. Feucht: Solid-State Electron. 9(1966)1055.
- 30) S. L. Miller: Phys. Rev. 99(1955)1234.
- 31) H. Melchior and W. T. Lynch: IEEE Trans. Electron Devices ED-13(1966)829.
- 32) K. Nishida: Jpn. J. Appl. Phys. 9(1970)481.
- 33) S. M. Sze and G. Gibbons: Appl. Phys. Lett. 8(1966)111.
- 34) G. E. Stillman, C. W. Wolfe, J. A. Rossi, and J. P. Donnelly: Appl. Phys. Lett. 25(1974)671.
- 35) S. R. Forrest, O. K. Kim, and R. G. Smith: Appl. Phys. Lett. 41(1982)95.
- 36) R. J. McIntyre: IEEE Trans. Electron Devices ED-13(1966)164.

## 第3章 $\text{InP}/\text{InGaAsP}/\text{InGaAs}$ 結晶成長

### 3-1 緒言

$\text{InP}$ に格子整合する $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$ 発光素子の全ての波長域をカバーできる受光素子という点から光吸収層材料として $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ が必須となる。第2章で検討したようにAPD化するためにはヘテロ分離構造で $\text{InP}$ 層をアバランシ層とする必要があり、かつ素子形態として生産性、信頼性に優れるプレーナ型を採用しようとする $\text{InGaAs}$ 上への $\text{InP}$ 結晶成長技術の確立が必要となる。またAPD化に必要な結晶品質として、マイクロプラズマの原因となる転位や格子欠陥(点欠陥)が少なく、結晶表面およびヘテロ界面での平坦性が良く、結晶の純度とその制御性に優れた結晶成長技術の開拓が重要となる。

発光素子に代表されるIII-V族などの化合物半導体材料は、比較的簡便なLPE(液相成長)法により欠陥の少ない半導体層が得られてきており、発光効率などの点で現在もその成長法の優位性が保たれているといえる。しかしながら、最近の傾向としては、成長法自体の技術革新も目覚ましいものがあり、VPE(気相成長)法が再び着目された。即ち、LPE法が溶液との接触/分離によりエピタキシャル成長を開始/停止するのと比べ、VPE法は気相-固相反応を基本としているため量産性の点で優れていること、これに加えてデバイス構造として薄膜多層で組成と層厚の精密制御が要求されて来っており、これに適した成長系としてハイドライドVPE法、MBE(分子線エピタキシー)法あるいは有機金属を原料とするMO-VPE法などを中心としたVPE法が活発に検討されている。

本章では、始めに、LPE法での結晶成長について述べる。 $\text{InP}$ 系のLPEではメルト・バック現象があり、これの抑制と低転位化の検討を行なう。特に、APD化に必要な結晶品質の評価と共にAPD試作例について詳述する。次に、水素化物を原料として用いるハイドライドVPEを取り上げ、結晶性、高純度化実験等により、この成長法がAPD用結晶成長技術として優れた成長系であることを述べる。

### 3-2 $\text{InP}/\text{InGaAsP}/\text{InGaAs}$ -LPE

$\text{InP}$ 系のLPEにおいては、 $\text{In}_{1-x}\text{Ga}_x\text{As}$ 層あるいは長波長組成( $\lambda \geq 1.4 \mu\text{m}$ )の $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$ 層の上に $\text{InP}$ 層をLPE成長してダブル・ヘテロ構造を構成

しようとする、メルト・バック現象が生じて良好なヘテロ界面が得られないことが知られている。これを抑制する方法として、下地結晶組成に近い  $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$  層をアンチ・メルトバック層として用いる方法<sup>1)</sup>、低温成長にする方法<sup>2,3)</sup>、成長溶液の過飽和度を増大させる方法<sup>4,5)</sup>、メルト・バック現象の起きにくい(111)A面成長を用いる方法<sup>6,7)</sup>などが実施されている。この他にも、Sn(錫)溶媒を用いる方法<sup>8)</sup>も試作されているが、この方法ではキャリア濃度の点から受光素子用としては適さない。

ここでは、通常行なわれている成長温度(640~650°C)より低い600°C成長を取り上げ、ステップ・クール法と組み合わせて成長用溶液の過飽和度を増すことによりヘテロ界面の平坦性を改善する方法について述べる。アンチ・メルトバック層としての  $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$  薄膜層の最適化を成長用溶液の過飽和度と組成の観点から検討し、 $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}/\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$  界面のメルト・バック量に関して  $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$  組成と成長速度で定量化した。次に、結晶品質、特に転位の発生を抑制する方法について実験、検討を行なった。この様にして得た高品質LPEウエ-ハを用いたヘテロ分離型  $\text{InGaAs-APD}$  の試作例について述べる。

### 3-2-1 LPE成長方法

成長方式としてはAPD用のウエ-ハ作成を前提とした多槽横型スライディング・ポット方式を、成長の温度プログラムとしては成長用溶液の過飽和度を高めヘテロ界面の改善と均質な層を得るためにステップ・クール法を用いた。光吸収層である  $\text{InGaAs(T)}$  層、あるいはアンチ・メルトバック層である  $\text{InGaAsP(Q)}$  層成長用溶液の過飽和度を安定して高めるために「オーバーシード・スイッチバック方式」を採用した<sup>9)</sup>。図3-1にこの「オーバーシード・スイッチバック方式」の説明図を示す。成長用溶液(M)、オーバーシード用基板(OS)、成長用  $\text{InP}$  基板(S)、 $\text{InP}$  基板保護用のカバー  $\text{InP}$  (C)が図(a)のように配置されている。所定の高温で成長用溶液中のソース・シードが完全に溶解した後、ソーク温度  $T_{sc}$  でオーバーシード(OS)を用いて溶液厚が一定(4mm)となるように過剰な部分をカットする。この時、オーバーシード(OS)は溶液が未飽和の場合には  $T_{sc}$  により決まる液相組成を実現するための補給源としての役割を果たす(図(b))。次に、ステップ・クールに入る直前にオーバーシード(OS)を溶液から離し(図(c))、ステップ・クール後ただちに成長用基板(S)を成長用溶液(M)と接触させエピタキシャル成長を開始する(図(d))。この方式により過飽和度の高い成長を再現性よく実行することが可能となる。

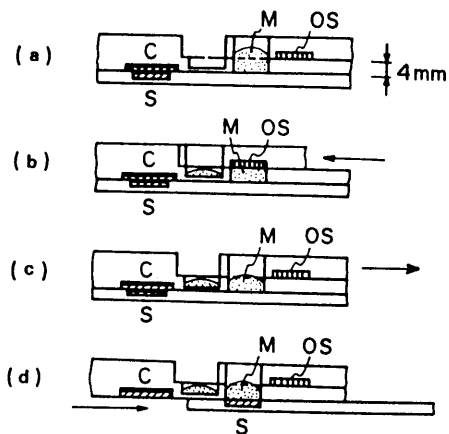
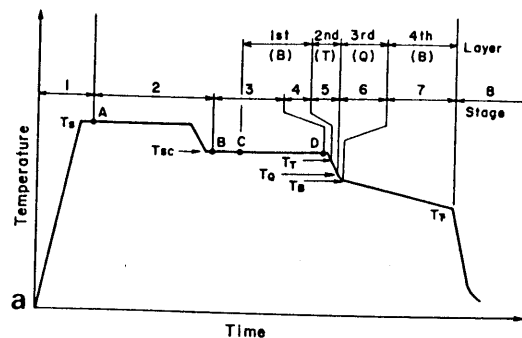


図3-1 オーバースード・スイッチバック方式<sup>9)</sup>



b

Solutions	Stages						
	1st	2nd	3rd	4th	5th	6th	7th
4th B-layer	(M)	(M)	(M)	(M)	(M)	(M)	(M) <sub>s</sub>
3rd Q-layer	(M)	(M)	(M) <sup>OS</sup>	(M)	(M)	(M) <sub>s</sub>	(M) <sub>s</sub>
2nd T-layer	(M)	(M)	(M) <sup>OS</sup>	(M)	(M) <sub>s</sub>	(M) <sub>s</sub>	(M) <sub>s</sub>
1st B-layer	(M)	(M)	(M) <sub>s</sub>	(M) <sub>s</sub>	(M) <sub>s</sub>	(M) <sub>s</sub>	(M) <sub>s</sub>

図3-2 B/Q/T/B成長用温度プログラムと各成長用溶液及び基板の位置関係<sup>9)</sup>

APD用多層成長の手順と温度プログラムを図3-2に示す。図aに示すように温度プログラムは8つのステージに分解でき、各ステージでのInPバッファ層(1st-B)、InGaAs層(2nd-T)、InGaAsP層(3rd-Q)、InPキャップ層(4th-B)の成長用溶液(M)と基板(S)の位置関係が図3-1と連係した形で図bに示してある。成長系は、真空排気→高純度H<sub>2</sub>置換→温度昇温→成長の手順に従い、これを繰り返すことにより実験を行なった。基板としてAPD試作用にはS(硫黄)ドープ低転位(100)InP基板を用いた。基板はBrメタノールとH<sub>2</sub>O:H<sub>2</sub>O<sub>2</sub>:H<sub>2</sub>SO<sub>4</sub>=1:1:3溶液による50°C前後でのエッチングを順次行なったものを用いた。オーバースード(OS)としてInGaAs成長用にはノン・ドープGaAs基板を、InGaAsP成長用にはノン・ドープInP基板を用いた。InGaAs成長用溶液はソーク温度T<sub>sc</sub>で未飽和であり液相の未飽和分をGaAsオーバースードからGaとAsとして供給する。InGaAsP成長用溶液がT<sub>sc</sub>で未飽和の場合にはInPオーバースードはInとPの供給源として、また成長用溶液が飽和溶液の場合には液相-固相の熱平衡状態を維持・安定化する目的で用いた。ソーク温度T<sub>sc</sub>では(ステージ3)、各オーバースード(OS)を溶液と接触して成長用溶液の液相を決定すると共に、InPバッファ層(1st-B)の成長を行なう。ステップ・クールに入る直前

に(図3-2のD点、ステージ4) オーバ-シド(OS)をスイッチ・バックし、直ちに10℃/minの温度降下に入る。温度降下時にInGaAsの成長を開始し(ステージ5)、設定温度差ΔTとなる直前にInGaAs成長を停止して、直ちに、InP基板(S)をInGaAsP成長用溶液と接触させてInGaAsP成長を開始する(ステージ6)。この間に、温度プログラムは10℃/minから0.2℃/minに降下プログラムを変化させΔTのステップ・クールを実現する。温度降下はInGaAsP成長用溶液での核生成を抑える意味から速やかに行なう必要がある。この後、InPキャップ層用溶液とInP基板を所定の時間接触することにより所望の厚さのInP層を得る(ステージ7)。成長終了後は直ちにボートを急冷することにより成長層の熱劣化を防止する(ステージ8)。この操作によりAPD用のウエ-ハが得られる。以下の実験では、InGaAsP層の実験が主であるが、温度ステージのタイム・スケジュールは遵守して、単層/多層の実験・評価を行なった。また、溶液槽を5つとし、InPバッファ-層成長に先立って基板のメルト・バックを実施したが、InPカバーでInP基板を保護する方法と比べて顕著な有意差は見られなかった。

### 3-2-2 成長温度での格子整合条件

$\text{In}_{1-x}\text{Ga}_x\text{As}$ あるいは $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$ をInP基板上にエピタキシャル成長する場合に格子整合条件を満足しなければ高品質な成長層は得られない。しかしながら、多元混晶とInPではその熱膨張係数が異なり成長温度と室温で同時に整合条件を満足することはできない。ミスフィット転位が導入されない領域<sup>10)</sup>あるいは界面再結合の極小領域<sup>11)</sup>が室温での格子定数の測定からInPの格子定数と比べて短い(マイナス)領域に存在することなどから、成長温度で格子整合条件を満足した方が結晶性に優れることが予想される。

第3-1表 格子定数<sup>12)</sup>

材料 \ 格子定数	$a_0(27^\circ\text{C})$	$a_0(600^\circ\text{C})$	$a_0(T(^\circ\text{C}))$
InP	5.8697	5.8870	$5.8689473(1+4.75 \times 10^{-6}T)$
GaP	5.4510	5.4742	$5.4501303(1+5.91 \times 10^{-6}T)$
GaAs	5.6525	5.680	$5.6514883(1+6.63 \times 10^{-6}T)$
InAs	6.057	6.080	$6.0561563(1+5.16 \times 10^{-6}T)$

$\text{In}_{1-x}\text{Ga}_x\text{As}$  あるいは  $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$  の格子定数は表 3-1<sup>12)</sup> に示した  $\text{InP}$ ,  $\text{GaP}$ ,  $\text{GaAs}$ ,  $\text{InAs}$  の格子定数をもとに線形近似 (ベガード則) した式

$$a_{\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}} = (1-x)(1-y)a_{\text{InP}} + x(1-y)a_{\text{GaP}} + (1-x)y a_{\text{InAs}} + xy a_{\text{GaAs}} \quad (3-1)$$

で近似できる。ここで、成長温度での  $\text{InP}$  の格子定数に対応する混晶比  $x$  および  $y$  を決める。この  $x$  及び  $y$  をもとに、式<sup>13)</sup>

$$E_g(x, y, 300\text{K}) = 1.35 + 0.668x - 1.17y + 0.758x^2 + 0.18y^2 - 0.069xy - 0.322x^2y + 0.03xy^2 \quad (3-2)$$

に従って室温での混晶のエネルギー・ギャップ ( $E_g$ ) 及びそれに対応する波長を決めることができる。普通、組成を直接的に決めるのは困難であるため、PL (フォトルミネッセンス) 測定と格子不整合の度合いから組成を推定する<sup>13)</sup>。

格子整合の測定は室温における 2 結晶法 (004) 対称反射の X 線ロックン・カーブから  $\Delta a_{\perp}^{\perp} / a_s = (a_{\perp}^{\perp} - a_s) / a_s$  を評価した<sup>14)</sup>。ここで、 $a_s$  は  $\text{InP}$  の格子定数、 $a_{\perp}^{\perp}$  は成長層が  $\text{InP}$  基板による格子変形を受けた厚さ方向の格子定数である。 $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$  エピタキシャル層の格子不整合は  $\text{InP}$  基板上の  $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$  層内にもみ生じ、かつ  $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$  層の厚さ方向のみに等方的弾性ひずみを生じていると仮定し、ポアソン比を  $1/3$  とすると、 $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$  層が単独で存在する場合 ( $a_{\perp}$ ) と比べて 2 倍の不整合を評価していることになる<sup>15-17)</sup>。

以上の仮定のもとで図 3-3 に成長温度で格子整合条件を満足する  $\text{In}_{1-x}\text{Ga}_x\text{As}$  層の

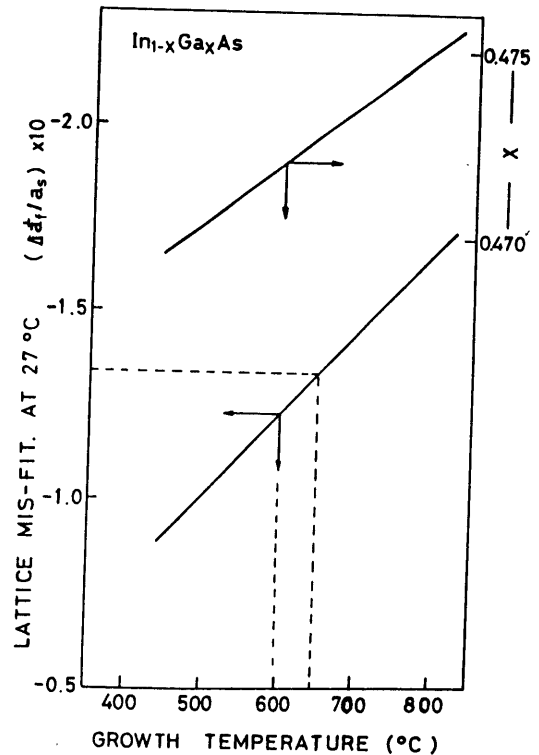


図 3-3 成長温度での格子整合条件

室温における格子不整の度合いを計算した結果を示す。600°C成長によって得られる格子整合条件は、室温測定において $(\Delta a_i^L/a_s) = -1.2 \times 10^{-3}$ の格子不整の $\text{In}_{0.528}\text{Ga}_{0.472}\text{As}$ によって得られることになる。同様の計算を、 $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$ について実行すると、 $\text{InP}$ から $\text{In}_{1-x}\text{Ga}_x\text{As}$ にわたって波長で近似できることが分かり、例えば、波長1.3  $\mu\text{m}$ 組成の $\text{InGaAsP}$ 層では $(\Delta a_i^L/a_s) = -6.5 \times 10^{-4}$ の不整が成長温度での整合条件を満足していることになる。これらの考察に基づいて、実験では成長温度での格子整合条件を満足するようにした。(ここで、式(3-1)と(3-2)によって規定される $\text{InP}$ に格子整合する $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$ の組成を、しばしば、PLの波長で代用して「波長組成」と表現することが多い)。

### 3-2-3 過飽和度

#### (I) ステップ・クールの度合いと成長速度の関係

メルト・バックを抑制する為には過飽和度の高い $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$ 成長用メルトが必要であり、ステップ・クールの温度差( $\Delta T$ )と成長用メルトの実効的な過飽和度の関係を知ることが重要となる。 $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$ 成長はステップ・クール後の0.2°C降下時に行なう(図3-2)。数秒から100秒前後までの成長実験の範囲内においては四元層成長厚 $d_a$ が成長時間の平方根 $\sqrt{t}$ に比例しており拡散律速により成長が支配されていた。これは、拡散律速の範囲内であれば成長速度 $d_a/\sqrt{t}$ により異なる成長時間の実験を統一的に比較でき、この成長速度の違いが実効的な過飽和度の差に対応しているといえる。また、この成長速度が異なる成長装置・方法での過飽和度の比較の目安にもなる。ただし、成長速度は本質的に、組成(律速因子)と成長温度に依存するので注意する必要がある。

ステップ・クールの度合い( $\Delta T$ )が成長速度に与える影響を調べるために、ソーク温度615°Cにおいて液相組成を固定( $X_{\text{Ga}}$ (Gaの原子分率) $= 5.3 \times 10^{-3}$ 、 $X_{\text{As}} = 3.0 \times 10^{-2}$ 、 $X_{\text{P}} = 1.95 \times 10^{-3}$ )した溶液を用いて $\Delta T$ を変化させた成長実験を行なった。図3-4にその結果を示す。一定溶液を用いて $\Delta T$ を変化させているため格子整合条件が変化している。厳密には格子不整が成長速度に与える影響について検討する必要があるが、傾向を見極めることを目的としているので、この影響には言及しない。この実験から、この液相組成のメルトを用いると $\Delta T \sim 18^\circ\text{C}$ 付近に成長速度の極大値があることが判る。 $\Delta T$ をより大きくすると成長速度が減少傾向を示しているが、これはメル



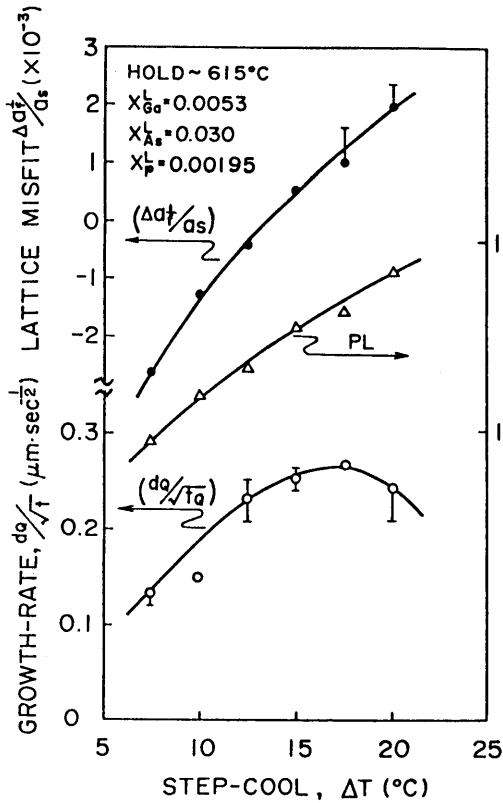


図3-4 一定溶液を用いたステップ・クール温度差  $\Delta T$  と成長速度、波長組成、格子不整の関係

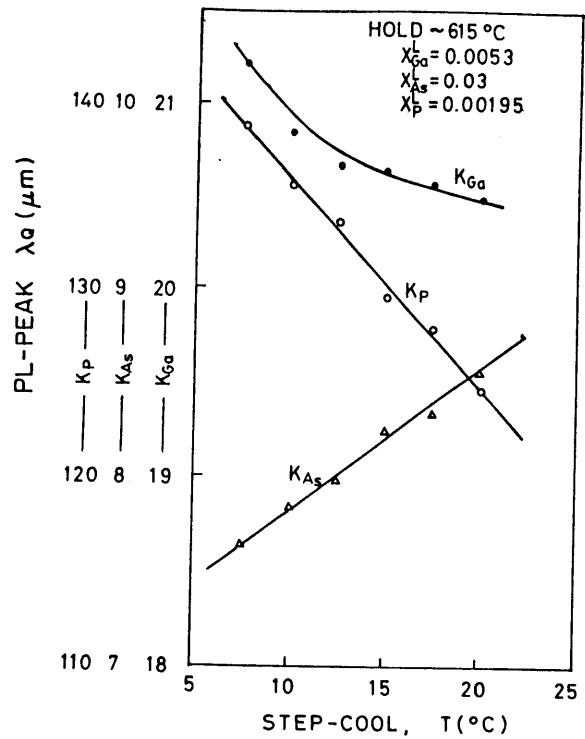


図3-5 ステップ・クール温度差  $\Delta T$  と偏析係数の関係

ト上での核生成により過飽和度が逆に下がったことを示している。安定した成長で核形成を伴わない領域という点から  $\Delta T = 15^\circ\text{C}$  を最適ステップ・クール温度差とした。

図3-5は図3-4で行なった実験での偏析係数(K)を見積もった結果である。成長速度に極大値をもつ実験結果と併せて考えると、 $\Delta T$ の増加に対して  $K_{As}$ ,  $K_P$ が単調変化しているのに比べ、 $K_{Ga}$ が  $\Delta T \sim 13^\circ\text{C}$  付近で変曲点を持つ傾向にありメルト上での核形成にGaが関与していることを示唆している。

## (II) 成長速度の組成(波長)依存性

$\text{In}_{1-x}\text{Ga}_x\text{As}$ 上に  $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$ をLPE成長するとき、メルト・バック量が  $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$ 成長層の組成に強く依存することが知られている。メルト・バック量の組成依存性を明らかにするためには、成長速度の組成依存性を見極めておく必要がある。そこで、 $\Delta T = 15^\circ\text{C}$ でのステップ・クールによる波長組成  $1 \sim 1.6 \mu\text{m}$ の  $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$ 層の成長速度について実験を行なった。実験ではInPオーバー

・シードを除去しない成長方法(オーバー・シード法)における成長速度も比較のため併せて調べた。

図3-6に成長速度の波長組成依存性を示す。成長速度はInPから $\text{In}_{1-x}\text{Ga}_x\text{As}$ にわたり単調増加の傾向を示しており、波長組成 $1.4\mu\text{m}$ 以上で増加傾向が著しいことが分かる。オーバー・シード法とスイッチ・バック法での差は歴然としており、InPオーバー・シードで液相組成を一定に保ち、かつステップ・クール時にはInPオーバー・シードを除去するスイッチ・バック法が過飽和度を高く保つという点から有用であることが判る。

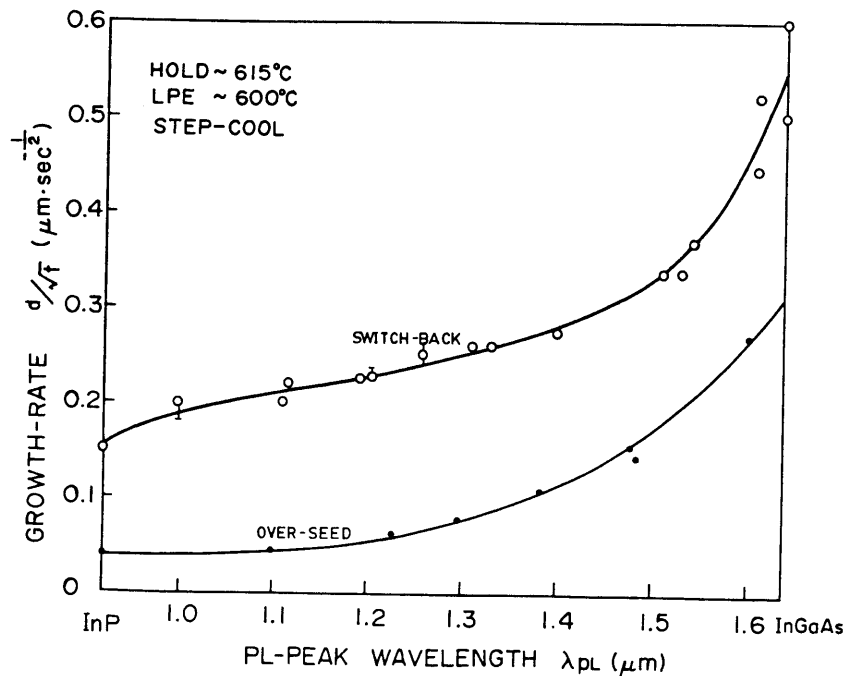


図3-6 成長速度の波長組成依存性

ここで、成長温度の低温化に伴う混晶の非混和領域(ミシビリティギャップ)に注意する必要がある<sup>18,19)</sup>。低温成長( $<600^\circ\text{C}$ )において顕著な現象として、波長組成 $1.4\mu\text{m}$ 付近での $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$ -LPEで成長異常が報告されている<sup>20)</sup>。本実験においては、この領域で $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$ 成長層表面が白濁する傾向にあったが成長速度自体には異常は認められなかった。しかしながら、白濁成長層の上にInP層をLPE成長した場合にはInP成長層のE.P.D(エッチ・ピット密度)が $1 \times 10^9\text{cm}^{-2}$ 以上に増大しており、 $1.35$ から $1.5\mu\text{m}$ の波長組成域でのスピノーダル分解の存在予測<sup>21)</sup>と合致した成長異常が発生していることが予想される。

(III) メルト組成の変更による成長速度アップ

ここまでの実験では、主に成長プログラムの最適化により  $In_{1-x}Ga_xAs_yP_{1-y}$  成長用メルトの過冷却度の増大を計った。これ以上に成長速度を上げるために、メルト上での核生成との競合になるが、ソーク温度  $T_s$  での溶液を過飽和にする検討を進めた。即ち、図3-5の結果から、Gaが過飽和度を律速している可能性があり、液相中のGa量と成長速度（即ち過飽和度）の関係を実験した。波長組成  $1.24 \mu m$  の飽和溶液を基準として、 $X_{As}$ 、 $X_P$ 、 $X_{In}$  をほぼ一定値に保った状態で  $X_{Ga}$  を増加させた結果を図3-7に示す。一定のソーク温度での溶液の過飽和度をGa原子の増加により高めると成長速度が増大し、かつ、極大値を持つことが分かる。この  $X_{Ga}$  を増加させる実験での各組成の偏析係数を仕込み量と成長層の組成 (PL波長)/格子定数から見積もった結果を図3-8に示す。 $K_{Ga}$  と  $K_P$  が  $X_{Ga}$  の増加と共に減少している。これはGa-Pを主体とした核生成を示唆しており、

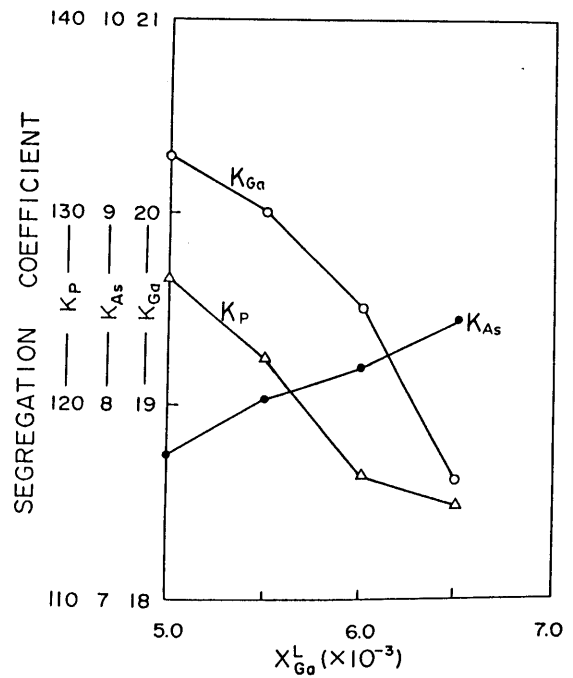
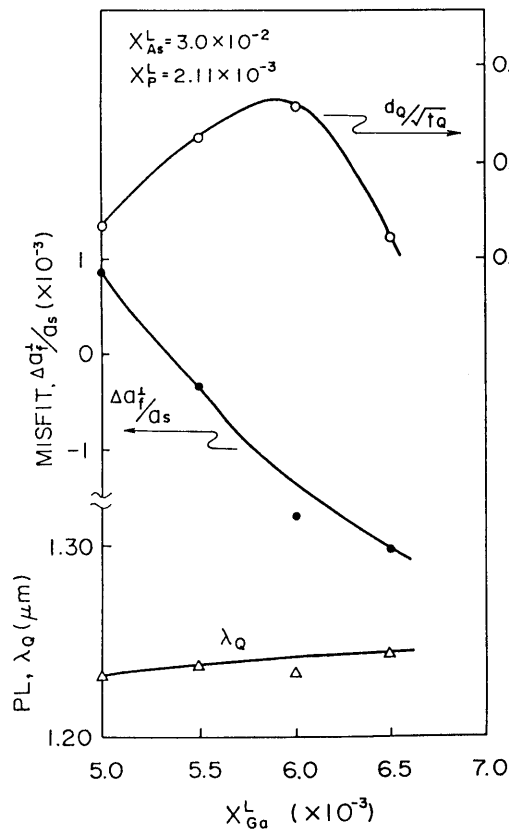


図3-7 成長用溶液中のGaモル分率変化による成長速度増大実験

図3-8 成長用溶液中のGaモル分率変化にたいする偏析係数

$X_{Ga}$ の増加による過飽和度の増加と核生成の拮抗の中で成長速度が極大値を持つ領域が存在するものと理解される。

#### 3-2-4 メルト・バック量（界面の凹凸）の評価

前節までに検討して来た様な過飽和溶液を用いて  $In_{1-x}Ga_xAs$  上への  $In_{1-x}Ga_xAs_yP_{1-y}$ -LPE 成長を行ない、そのメルト・バック量（界面凹凸幅）の成長速度依存性と組成（波長）依存性について検討を行なった。 $In_{1-x}Ga_xAs$  の LPE 成長はステップ・クールによる  $600^\circ C$  での  $In_{1-x}Ga_xAs_yP_{1-y}$  成長の直前に行ない層厚が  $3\sim 4\mu m$  となるように成長時間を設定した。

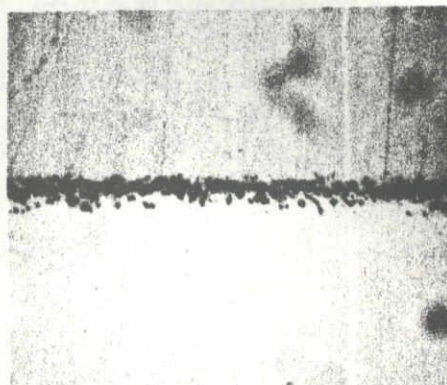
図3-9にメルト・バックの波長依存性を示す。成長速度が  $\sim 0.2\mu m \cdot sec^{-1/2}$  で波長組成  $1.1, 1.2, 1.3\mu m$  の  $In_{1-x}Ga_xAs_yP_{1-y}$  層を  $In_{0.53}Ga_{0.47}As$  上に LPE 成長した場合の  $In_{1-x}Ga_xAs_yP_{1-y}$  成長開始面及び角度研磨した界面を示す。 $InGaAsP$  成長開始面は、Komiya等<sup>22)</sup>により報告されている  $NH_4OH:H_2O_2:H_2O=1:1:1$  液が  $InGaAs$  の選択性に優れていることが明かとなり、 $HBr + H_3PO_4$  液による  $InP$  基板及び  $InP$  バッファ層除去後、この溶液を用いて  $InGaAs$  層を選択的にエッチ・オフした  $InGaAsP$  面を表わす。これらの観察から、メルト・バックは均一に発生するのではなくスパイク状になっていることが分かる。また、波長組成  $1.3\mu m$  の  $In_{1-x}Ga_xAs_yP_{1-y}$  成長では良好な界面であるのと比べ、 $1.1\mu m$  波長組成の4元層成長ではメルト・バックが顕著である。図3-10には波長組成を一定として成長速度とメルト・バック凹凸量の関係を示す。メルト・バック量の波長依存性と共に、同一組成の  $In_{1-x}Ga_xAs_yP_{1-y}$  において成長速度が増大するに従いメルト・バック量（ヘテロ界面の鏡面性）が改善されている。図中に、成長温度が  $635^\circ C$  での実験結果<sup>9)</sup>を点線で併せて示したが、この比較からも、成長温度の低温化がメルト・バックの改善に有効であることが実証されている。

図3-11は、これらの結果をもとに界面の凹凸（メルト・バック）を  $100\text{ \AA}$  以下に抑制するのに必要な  $In_{1-x}Ga_xAs_yP_{1-y}$  波長組成と成長速度の関係を示したものである。図中には点線を用いて3-2-3 (II) で実験したスイッチ・バック法とオーバー・シード法による成長速度の波長依存性が示してあり、交点以上の波長組成あるいは成長速度が必要であることを示している。この図から、波長組成  $1.2\mu m$  以下の  $In_{1-x}Ga_xAs_yP_{1-y}$  層を  $In_{0.53}Ga_{0.47}As$  上に LPE 成長しても良好なヘテロ界面を得ることが困

InGaAs-InGaAsP  
interface (X400)



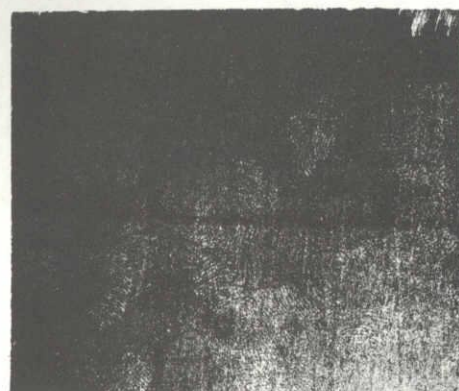
angle-lapped ( 2° )  
surface  0.5μm



i.  $\lambda_Q \sim 1.1 \mu\text{m}$  ( $d_Q/\sqrt{t_Q} \sim 0.22$ )



ii.  $\lambda_Q \sim 1.2 \mu\text{m}$  ( $d_Q/\sqrt{t_Q} \sim 0.21$ )



iii.  $\lambda_Q \sim 1.3 \mu\text{m}$  ( $d_Q/\sqrt{t_Q} \sim 0.22$ )

図3-9 メルト・バックのInGaAsP波長組成依存性

難であるの比べて、波長組成  $1.4 \mu\text{m}$  以上の波長組成の四元層を用いれば、比較的容易に従来法を用いても良好なヘテロ界面が得られることが判る。これにより、良好なヘテロ界面を得るための組成と成長速度に関する指導原理が得られたものといえる。

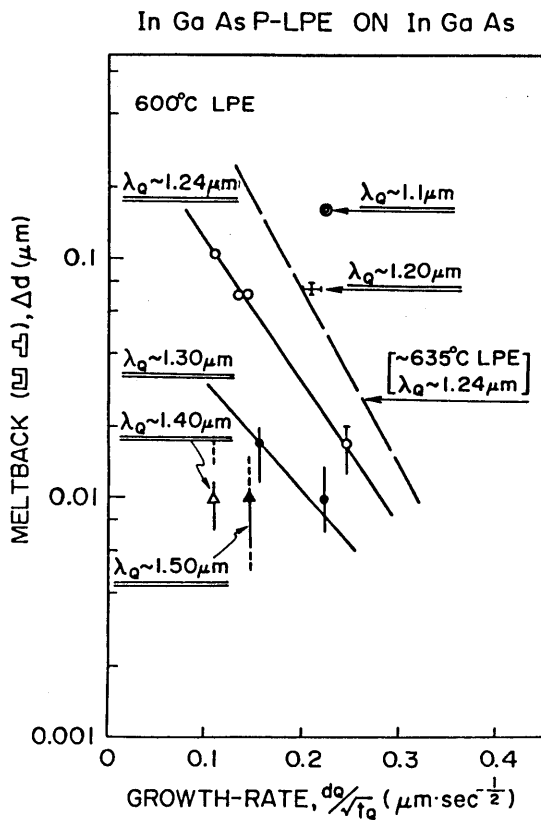


図3-10 成長速度とメルト・バックの関係

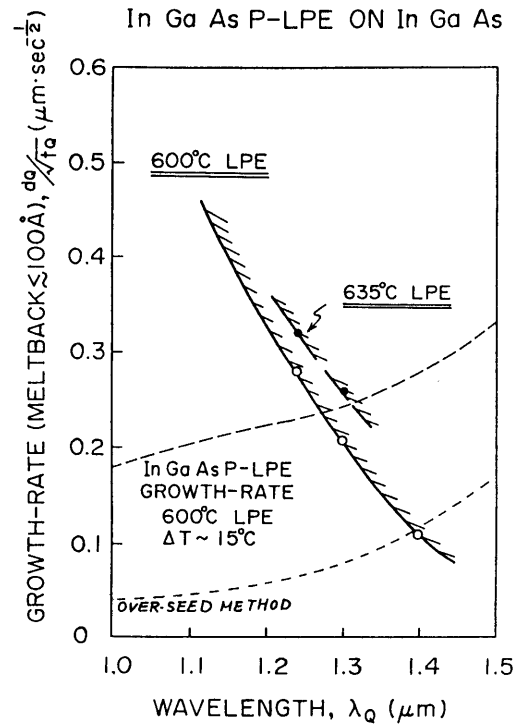


図3-11 メルト・バックを  $100 \text{\AA}$  以下にするために必要な InGaAsP 波長組成と成長速度の関係

### 3-2-5 低転位化の検討

結晶欠陥、特に  $60^\circ$ 貫通転位は暗電流の増加と APD 動作に伴う高電界下での増倍不均一、マイクロ・プラズマの原因<sup>23-26)</sup>となる。そのため、受光素子、特に APD を実現するためには低転位な結晶成長技術の確立が不可欠である。本節では、InGaAsP/InGaAs 層上に InP を成長する時に発生するミスフィット転位の発生とその発生防止方法について述べる。

#### (I) 従来方法の問題点

APD 用結晶成長方法は既に図3-2に示した。InGaAsP(Q)/InGaAs(T)

と InP (B)/InGaAsP (Q) 両界面を良好に保つため 15°C のステップ・クールによる過飽和溶液を用いて Q 及び B 層を LPE 成長した。B/Q/T/B 成長した例を図 3-12 に示す。(a) は試作ウエ-ハの約 1/2 の表面写真である。(b) は試料中央付近における InP キャップ層でのエッチ・ピット観察写真である。InP 層でのエッチ・ピットは HBr : H<sub>3</sub>PO<sub>4</sub> = 1 : 4 液で 1 μm 程度エッチングして評価した。E.P.D (エッチ・ピット密度) を見積ると 5 × 10<sup>4</sup> cm<sup>-2</sup> 以上あり、基板の E.P.D と比べて 10 倍以上になっている。(c) はウエ-ハ中央付近でのへき開断面図写真と (a) において A、B、C と符記した領域のへき開断面である。(110) へき開面は 8g K<sub>3</sub>[Fe(CN)<sub>6</sub>] + 12g KOH + 100ml H<sub>2</sub>O のステイニング液により数秒エッチングを施し評価した。ウエ-ハ周縁では、B/Q/T 成長にも拘らず、層構造をなしていないこと (Q/T 成長層が B 層成長用メルト中にメルト・バック、あるいは (c) から分かるように B 層成長領域下の Q/T 層が横方向からメルト・バック現象を起こしており、汚染メルトが取り残されている様子が窺える)、および InP キャップ層にクロスハッチ・パターンが現われ E.P.D が異常に増加するという特徴を持っている。

Q/T 成長においては界面での凹凸現象は生ずるものの層構造を成さないというメルト・バック現象は発生しないことを考慮して、Q 層の 2 層化により InP キャップに近い組成の Q 層上への B 成長を検討した。Q 層として波長組成が 1.5 μm と 1.0 μm を用いて、この上に連続的に B 層を成長した結果を図 3-13 に示す。図 3-12 と比較すると層構造を成す有効面積は向上しているものの、ミスフィット転位が発生していること自体には変わりはない。図の (b) には (a) の試料の X 線トポグラフ (XRT) を示す。使用 X 線は Mo Kα<sub>1</sub> で、InP の (220) 回折面 (g<sub>220</sub>) を用いた。ウエ-ハ全面に、互いに直交する高い密度のミスフィット転位が観察される。InP のエッチングと組み合わせることによりミスフィット転位は InP キャップ層成長開始直後に導入されておりウエ-ハ周縁での Q/T 層メルト・バックにより InP 成長用メルトが汚染された結果といえる。Q 層成長用メルトが InP 基板に付着して B 層成長用溶液中に持ち込むこと (メルト・キャリア) がこのミスフィット転位の原因とも考えられ、ウォッシュ・メルト浴槽を InP 成長浴槽の直前に入れて Q 層用メルトの InP 成長浴槽への持ち込みを抑えることも検討したが、本質的な解決にはならなかった。

これらの結果は、厚膜 InGaAs 層及び厚膜 InGaAsP 層 (λ<sub>0</sub> > 1.3 μm、d<sub>a</sub> > 2 μm) 上に InP を LPE する場合<sup>27)</sup> に共通する問題であり、LD 用等での 0.5

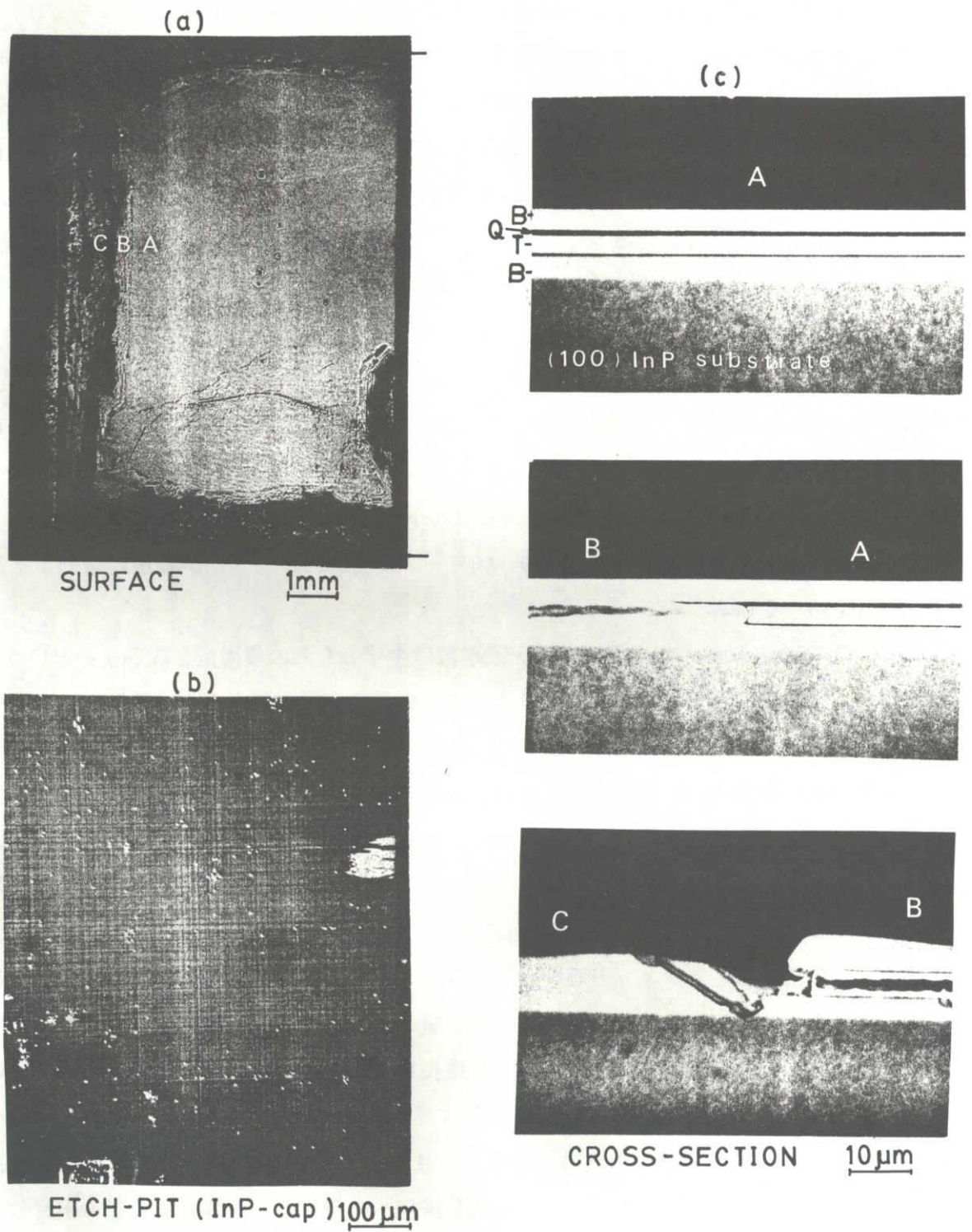
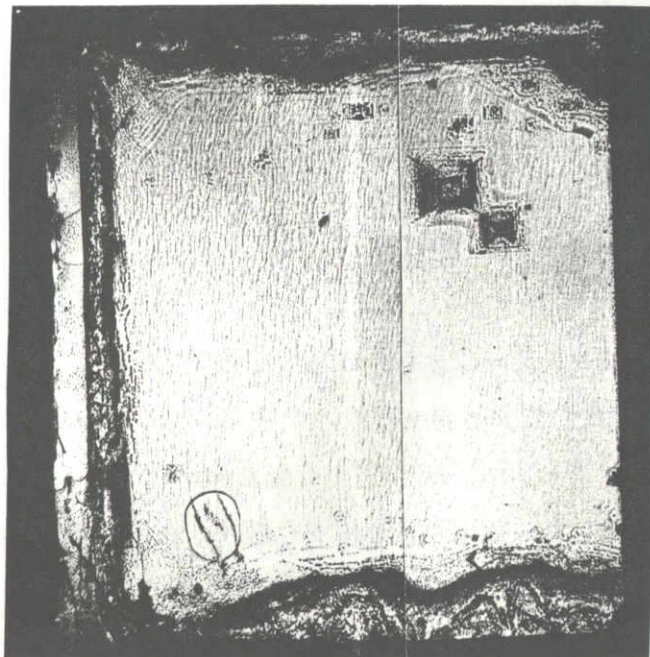


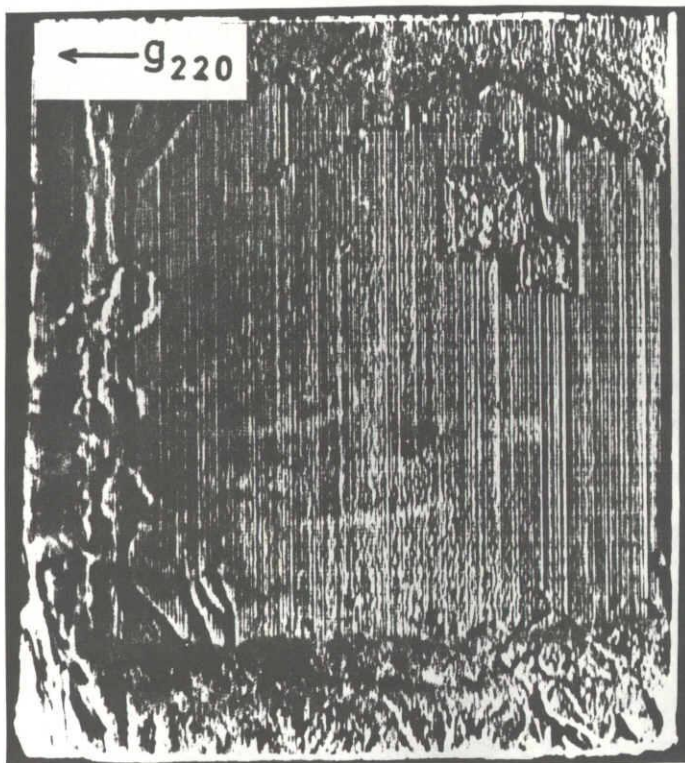
図3-12 InP(B)/InGaAsP(Q)/InGaAs(T)/InP(B)成長と成長層評価





(a)  
SURFACE

1mm



(b)  
X-RAY TRANSMISSION  
TOPOGRAPH (XRT)  
(220 REFLECTION, Mo K $\alpha$ )

図3-13 アンチ・メルトバック層を二層としたInP/InGaAsP/InGaAs/  
InP成長と成長層評価

$\mu\text{m}$ 以下の活性層の場合には殆ど影響が現われていない。 $\text{InGaAs}$ 上に直接 $\text{InP}$ を成長することは不可能であり<sup>1)</sup>、 $\text{InGaAs}$ 層上の $\text{InGaAsP}$ 層にメルトの汚れなどの原因で層厚とぎれが発生していたりするとその領域を起点としてメルト・バックが進行する。図3-13(a)の右上部の四角の領域がこれに相当するものと思われる。図3-14と3-15にT層成長とQ/T層成長のウエ-ハ端でのへき開断面のステイニング写真を示す。特徴として、T層がウエ-ハ中央では $3\mu\text{m}$ 前後の場合でも、ウエ-ハ周縁では数 $10\mu\text{m}$ に達しており、かつウエ-ハ・エッジに(111)に近い面方位が現われる。(100)面と(111)面へのT層およびQ層のLPE成長は同一組成の成長用メルトを用いると成長層の組成即ち格子不整が異なることが報告されており<sup>28)</sup>、T層エッジ領域の(111)面上にQ層成長が可能であったとしても大きな負の格子不整を伴っており、成長Q層が多結晶化している可能性もある。このようなQ層上への $\text{InP}$ 成長は弾性限界が $Q > T > B$ <sup>29)</sup>である点から考えて成長できないものといえる。ヘテロ成長では液相-固相界面が熱平衡状態で安定になり得ないことから、液相からの析出(即ち成長)が進まないとする、基板からの溶解(メルト・バック)が進行し、Q層が溶解しT層に達するやメルト・バックは急速に進み図3-12に示した様に、横方向からT層がメルト・バックするものと理解できる。 $\text{InP}$ 層への微量Ga汚染がミスフィット転位の発生原因となり易いことが知られており、 $\text{InP}$ 成長用溶液中へのQ/T層メルト・バックによりウエ-ハ周縁から多量のミスフィット転位が導入されるものと考えられる。

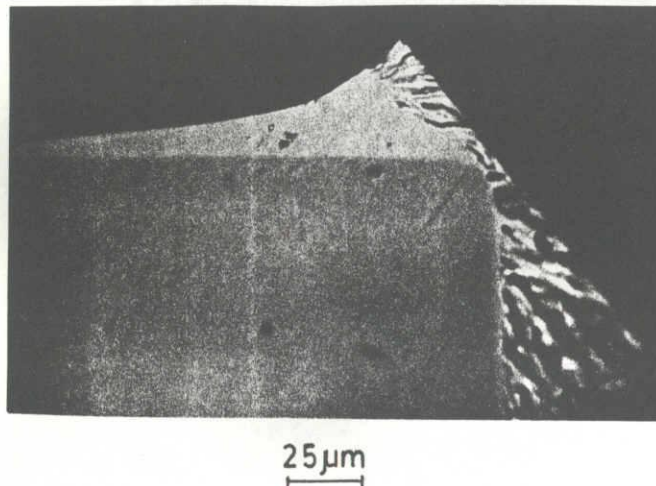


図3-14  $\text{InGaAs}$  (T)単層成長とエッジ・グロース

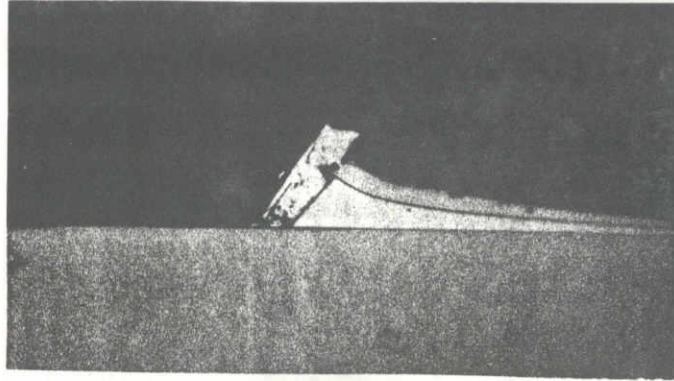


図3-15 InGaAsP(Q)/InGaAs(T)二層成長とエッジ・グロース

改良実験としてInP基板をテーパ-としてエッジ・グロースを抑制する実験を試みたが状況は変わらなかった。Q/T層のエッジ領域がInP成長用メルトに接触すること自体がメルト・バックの発生原因になっているものと考えられる。また、Yamazaki等は<sup>30)</sup>汚染したInP成長用メルトの使用を短時間に制限する2層InP成長によりミスフィット転位の進行をウエ-ハ周縁に抑制しているが根本対策とはいえない。このような層構造が無くなるウエ-ハ周縁からのメルト・バックは(100)面でより顕著であるが、(111)A面を用いた場合にも発生することが報告されており<sup>31)</sup>、厚膜成長によるエッジ・グロースの特殊性が現われているものと言える。

## (II) 2回成長

(I)でエッジ・グロースがウエ-ハ周縁のメルト・バックの原因であることについて考察した。そこで、InGaAs層成長後、成長を中断してウエ-ハ周縁のエッジ・グロース領域をへき開除去し、再度、InGaAsP層、InPキャップ層を順次成長する2回成長の検討を行なった。図3-16にその2回成長の結果を示す。ウエ-ハ周縁でのメルト・バックはかなり抑制されているが(a)、XRT像(b)からInP基板のストレーション<sup>32)</sup>のコントラストに隠れて観察されにくい、図3-13と比べてウエ-ハ周縁以外でのミスフィット転位密度は軽減されている。しかしながら、(c)のE.P.D評価からも分かるようにクロス・ハッチは減少しているがランダムな転位が多数発生しており、E.P.Dとしては $10^4 \text{ cm}^{-2}$ 程度の成長層しか得られなかった。このミスフィット転位とは異なる欠陥は、2回目成長に先立ちInGaAs表面が数時間 $\text{H}_2$ 雰囲気の高温にさらされたため

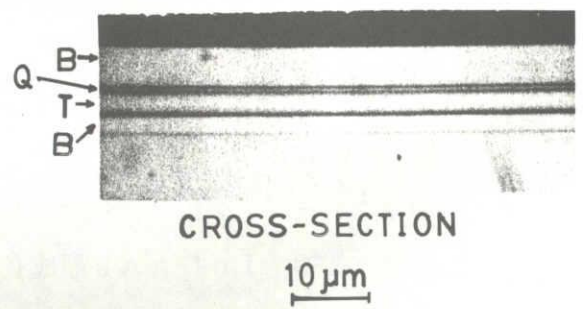
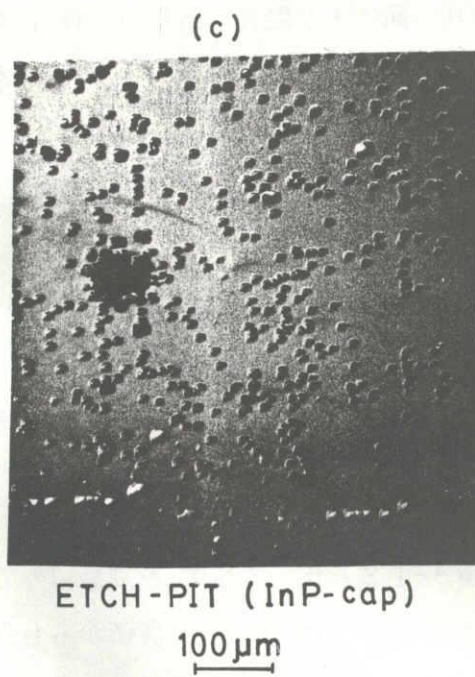
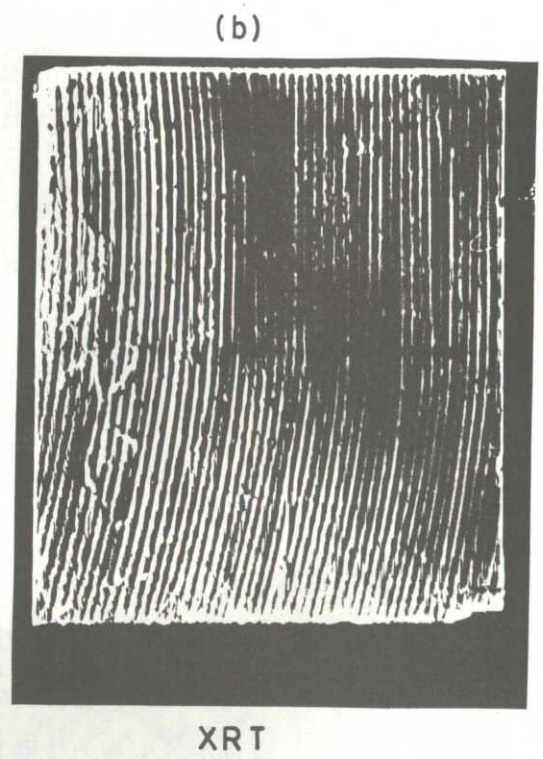
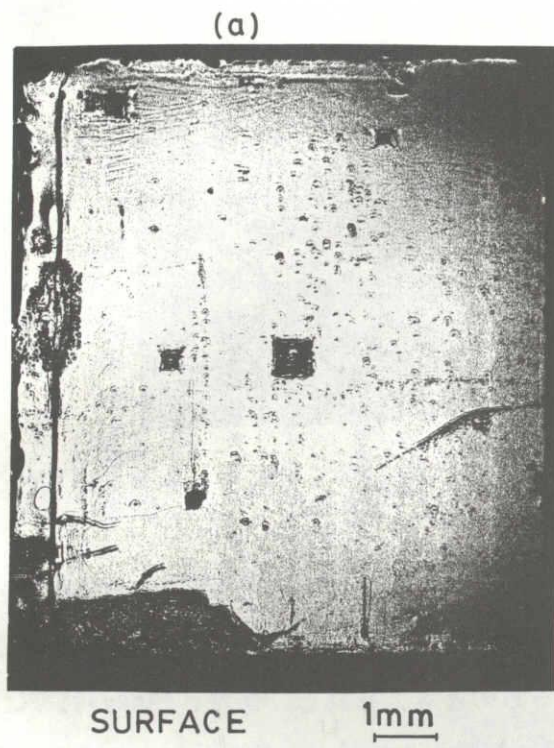


図3-16 エッジ・グロースを取り除いた2回成長と成長層評価

にInGaAs表面に熱劣化が生じ、これが新たな転位発生の原因となったものと考えられる。InGaAsの表面保護のためにInGaAsカバーを用いる改良実験を試みたが、本質的にはIn/Ga/As圧を制御する必要があり、完全に熱劣化を防止してE.P.Dを基板と同程度にすることは難しかった。

### (III) InP成長用メルトの「落とし込み」法

InPキャップ層成長用溶液がそれに先立つInGaAs層、InGaAsP層のエッジ領域に接触することなく連続成長できる方法として開発した成長手法がInP成長用溶液の「落とし込み」法である。図3-17にその方法を説明するカーボン・ボートの断面構造と操作手順を示す。図中、スライダ1の移動により(図3-2に示した方法で)InPバッファ層、InGaAs層、InGaAsP層を連続成長した基板をInP成長用浴槽の下に移動する。次に、InP成長用メルト収納ブロックを2の方向に移動することによりInP成長用メルトをInP成長用浴槽中のInP基板上に落とし込みInP成長を開始する。このときInP成長用メルトが基板エッジと接触しないようにボートの大きさや位置関係を正確に決めておく。これとほぼ同じ方法が、同時期<sup>33)</sup>に近藤等<sup>34)</sup>により報告されており、この「落とし込み」成長方法がエッジ・グロース領域からのミスフィット転位を抜本的に解決する最良の方法といえる。

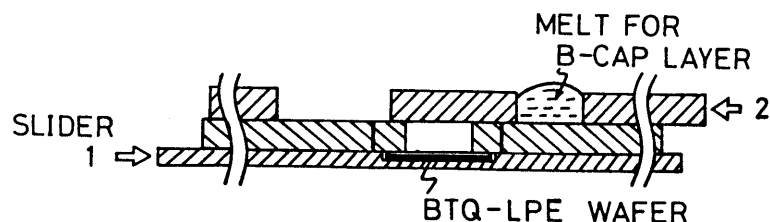
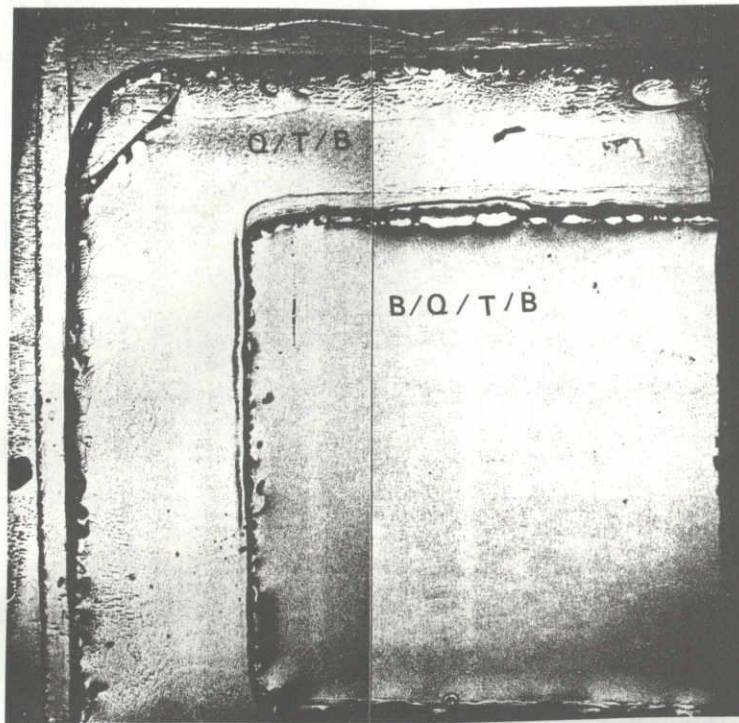
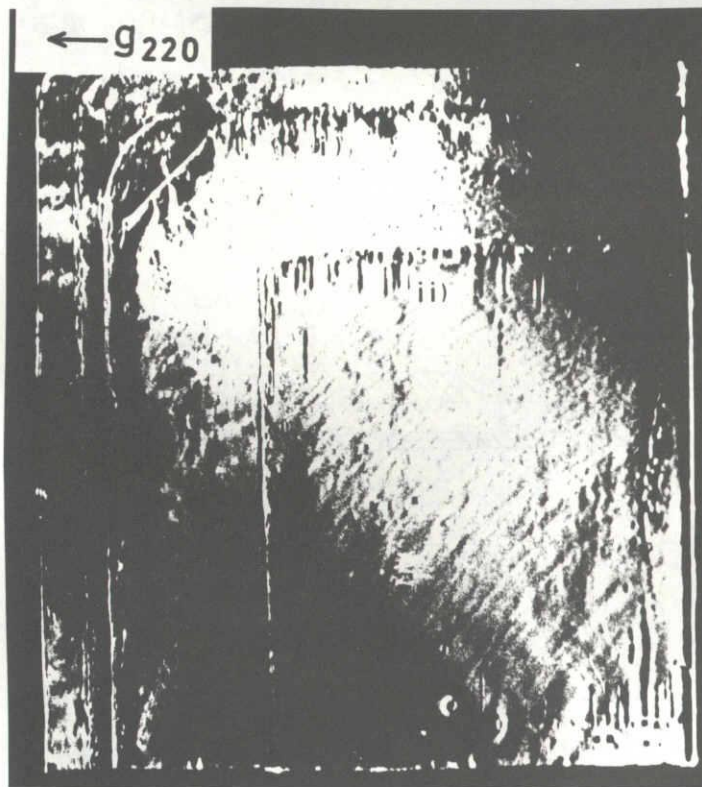


図3-17 InP成長用メルトの「落とし込み」方法

図3-18に「落とし込み」法によるB/Q/T/B成長の結果を示す。メルト・バック現象が全く見られなくなっている(図a)。XRT像(図b)では、図3-12、3-13で観察されたミスフィット転位は生じていない。しかしながら、XRTには各層境界領域に転位が観察される。この転位はスリップによるものと思われ、その発生原因としては各層境界に生じた格子定数と熱膨張係数の差に起因した熱ストレスがエッジ・グロースによる厚膜



(a)  
SURFACE



(b)  
XRT

図3-18 「落とし込み」法によるB/Q/T/B成長と成長層評価

効果で顕在化した結果と考えられる。InPキャップ層でのエッチピット観察の結果、EPDは基板と同程度( $<5000\text{ cm}^{-2}$ )であり顕著な転位の増加は認められなかった。図3-19にこの方法によって得られたウエーハのX線ロックン・カーブを示す。ここで注目されるのは、各層の分離が良好でありInP層(キャップ層、バッファ層、基板)の信号が極めて急峻で半値幅として16秒という高品質性を示していることである(Sドープの低転位InP基板の半値幅は通常12~15秒程度である)<sup>32)</sup>。InGaAsP層は薄いため信号が弱いがInGaAs層は半値幅が25秒と良好であった。これらの結果から、「落とし込み」法により、はじめてプレーナ型APD用の結晶品質を満たす結晶成長が可能となったといえる。

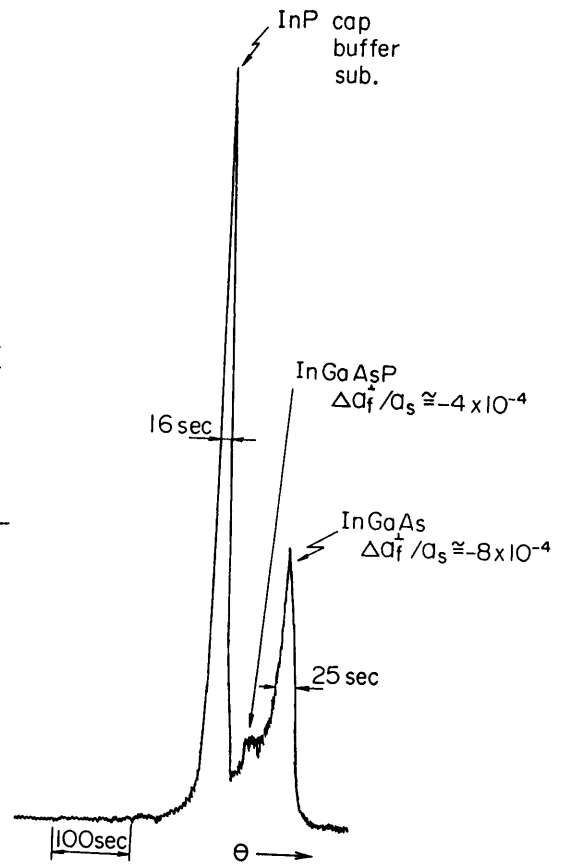


図3-19 X線ロックン・カーブ

この他にエピタキシャル成長起因の転位としてInP基板の熱劣化等がペアー・ピットの発生原因となることを見出したが<sup>17)</sup>、基板のメルト・バックあるいはInPカバーでの保護により防止できた。ヘテロ界面での平坦性に優れ(凹凸 $<100\text{ \AA}$ )、E.P.Dが数千 $\text{ cm}^{-2}$ オーダーのLPE成長技術が得られたことは $100\text{ }\mu\text{ m}$ 前後の素子試作に対して結晶品質の確保ができたものといえる。

### 3-2-6 LPEウエーハを用いたAPD試作

3-2-4及び-5節で述べた方法により得られたヘテロ界面での平坦性に優れた低転位ウエーハを用いてAPDの試作を行なった。図3-20に素子構造の断面図を示す。素子作成プロセスについては第6章で述べるが、要点のみを以下に示す。ガードリング(GR)はZn(亜鉛)の $350\text{ }^{\circ}\text{C}$ での低温長時間拡散(約100時間)により得た。p'領域は $\text{Cd}_3\text{P}_2$ を拡散源としたCd(カドミウム)の熱拡散で拡散時間の調節によりInP/InGaAsP界面から $0.5\text{ }\mu\text{ m}$ 程度離れたInP層内にpn接合が位置するようにし

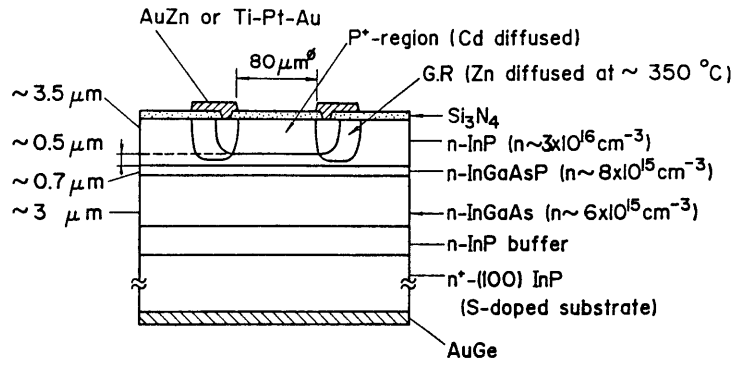


図3-20 試作APDの素子断面図

た。図3-21に試作素子の暗電流と光電流（増倍）特性を示す。降伏電圧( $V_B$ )が約50Vで、 $0.9V_B$ における暗電流が3nAと結晶性に優れた特性を示した。初期光電流  $I_{po} = 10\mu A$  に対する最大増倍率として20倍が得られた。図3-22は増倍率  $M \sim 25$  における増倍率の二次元分布をHe-Ne  $1.15\mu m$  光を用いて測定した結果であり、Zn低温拡散によるガードリング効果が有効に働いていること、各層厚とヘテロ界面での平坦

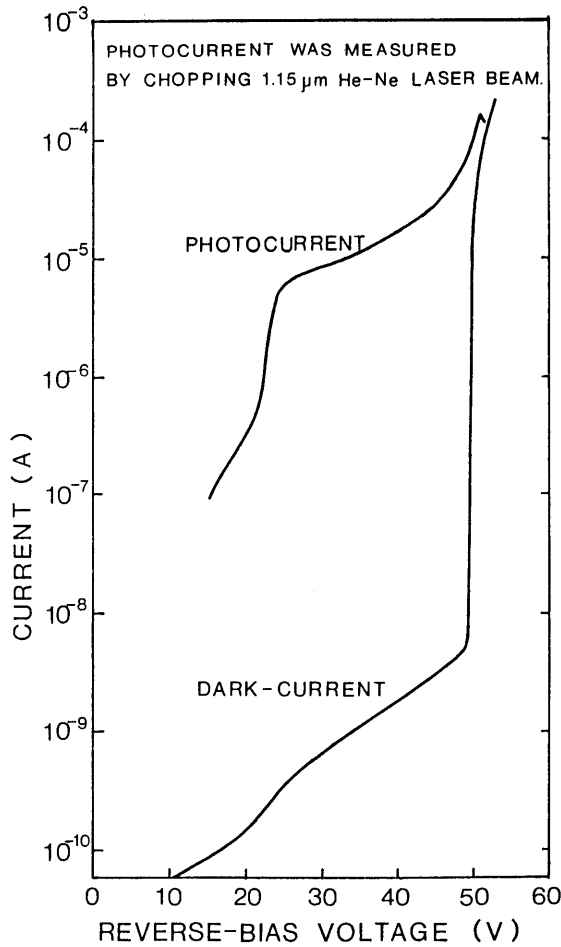


図3-21 暗電流と光電流増倍特性

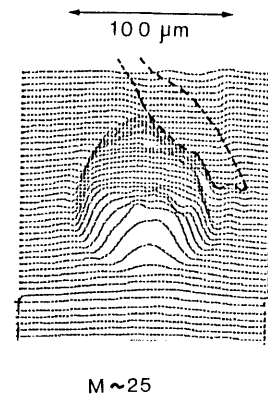


図3-22 増倍率  $M \sim 25$  における面内増倍分布



性を反映して均一増倍していることが分かる。図3-23には450Mbit/sにおける最小受信レベル( $P_{min}$ )の測定結果とAPD受信波形であるアイ・パターンを示す。縦軸はビット・エラー・レート(B. E. R)であり、 $B. E. R = 10^{-9}$ における $P_{min}$ は-34dBmであった。この値はGe-APDの受信特性と比べて約4dB悪く、この原因として増倍率10以上の領域での暗電流が増大していることが上げられる。試作結果は、受信特性として満足のいくものではないが、増倍特性等の基本性能が良好であることが分かり、設計仕様を満足する成長技術の基本が確保されたものと言える。

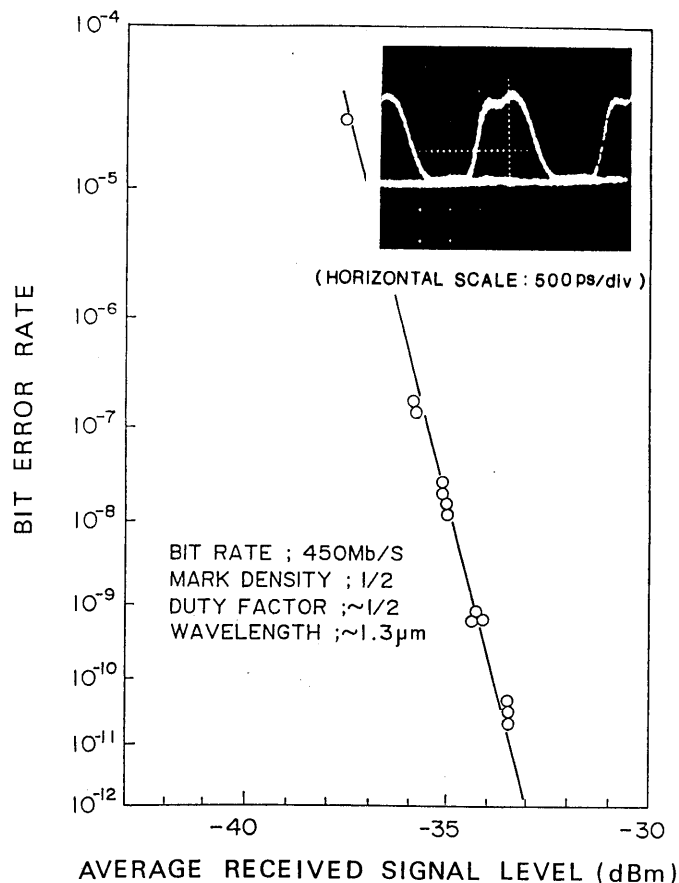


図3-23 最小受信レベル特性とアイ・パターン

ところで、APDの特性改善を進める上で、ヘテロ界面での均一性、低転位化は勿論であるが、各層厚の制御性と共に各層の濃度の制御という点から設計値を再現性よく実現する結晶成長技術が必要となる。現状の「落とし込み」法を採用したLPE成長がこれらの要求を満足する量産性を考慮したAPD用の成長技術として十分とは言い難く、ブレーク・スルーするためには新たな技術革新が必要とされる。

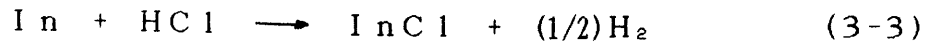
3-3 ハイドライド気相成長法による  $\text{InP}/(\text{InGaAsP})/\text{InGaAs}$  結晶成長  
気相成長(VPE)法はLPE法で問題となるヘテロ界面の不安定現象(メルト・バック)と成長温度が比較的高いため混晶における混合不安定性<sup>18, 19)</sup>が生じにくい成長法といえるが、マイクロ波素子用の結晶成長技術としての実績と比べ、光素子用としては発光効率の点などから、必ずしも適切な成長方法とは考えられてこなかった。しかし、VPEの量産性と層厚の均一性、LPE法では得られない材料系への展開、薄膜多層成長というデバイス構造への適応などの点から、VPE成長装置、成長方法の改良と成長用原料の高品質化が進んできており、LPEと比べて遜色のない結晶が得られるようになってきた。このような中で、VPEを逆方向バイアスの光素子に適用する場合に、結晶欠陥、貫通転位の低減は勿論であるが、点欠陥が暗電流特性、アバランシ特性に与える影響に注意しなければならない。そこで、光吸収層を構成するVPE成長による  $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$  層での接合(暗電流)特性については次章で検討を行なう。

本節では、ハロゲン輸送法によるハイドライド気相成長を取り上げ、多成長室法による  $\text{InP}/(\text{InGaAsP})/\text{InGaAs}$  成長の検討を行なう。ハロゲン輸送法には、もう一つの成長方法としてV族元素を塩化物で供給するクロライドVPEがあり高純度化に優れた成長系と考えられるが<sup>35)</sup>、混晶成長用には組成制御( $\text{AsCl}_3$ 、 $\text{PCl}_3$ 等の蒸気圧制御)とソース反応の不安定性などの点から適しているとは言い難い。これと比べ、ハイドライド法はシリンダ-HClの使用により組成制御が容易であり、金属ソースを用いるため安定した成長系といえる反面、活性なHClガスをボンベから供給するため到達純度に問題があると言われて来た。そこで、多成長室ハイドライドVPEによる多層構造の検討と共に、結晶品質、特に高純度化の点から  $\text{InP}$ 、 $\text{InGaAs}$  の結晶成長の検討を行ない、 $\text{InP}$ で $\lesssim 10^{14}\text{cm}^{-3}$ 、 $\text{InGaAs}$ で $\sim 10^{15}\text{cm}^{-3}$ の高純度成長系の作成とその濃度制御方法について述べる。

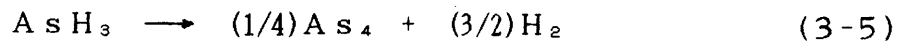
### 3-3-1 多成長室ハイドライドVPE成長系

ハイドライドVPEでは原料ガスを流量計(マスフロー・コントローラMFC)によりデジタル制御することができ、組成制御が容易である。 $\text{InGaAs}$ を例にとると、成長の主反応は次のように考えられる。

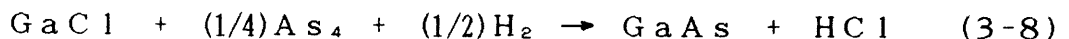
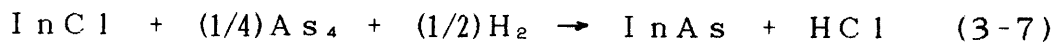
III族ソースは  $\text{In}$ 、 $\text{Ga}$ メタルとHClの反応によりIII族の塩化物として輸送される。



この反応は高温において熱力学的にはほぼ完全に右側に進行し、平衡状態ではHClガスは殆ど存在しない。V族ソースはIII族ソースをバイパスしたAsH<sub>3</sub>の熱分解によりAs<sub>4</sub>、As<sub>2</sub>として成長領域に輸送される。



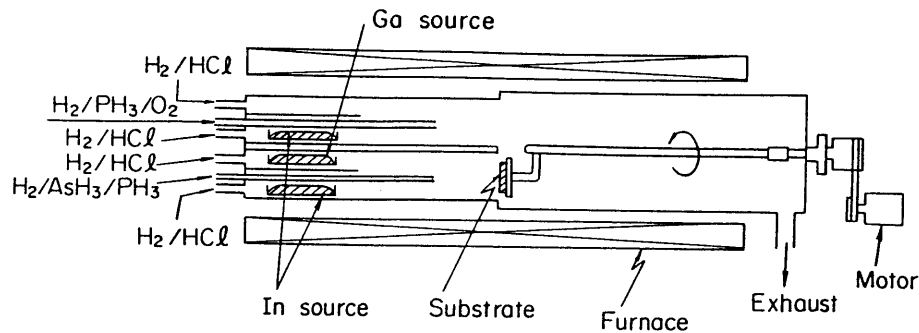
成長温度付近ではAs<sub>4</sub>が支配的であり、成長領域に輸送されてきたInCl、GaCl、As<sub>4</sub>が反応して固相が析出する。



ここで、InClとGaClの比、すなわちIn及びGaソース・メタル上流から導入するHClガスの流量制御によりInAsとGaAsの固相比を変化させる。

急峻な界面をもつ多層成長を可能にするため種々の工夫がなされている。Endaは反応管内にチャンバーを設けて待機する方法<sup>36)</sup>、Olsen等は反応管を2分割して反応管中央に排気口を設けて成長系とは別に待機系(室)を設ける方式<sup>37)</sup>、Susa等は成長系内にシリカ・ボートを設けこの中に基板を封止する方法<sup>38)</sup>を開発した。これらの方法は全て成長系が次の成長に備えてガスの切り替え安定化を計っている間、成長を中断して待機する方式である。これと比べ、待機する事なくヘテロ界面を形成する方法として2成長室法が開発された<sup>39-42)</sup>。この方法は、上下あるいは左右の2つの成長室にそれぞれのガス組成を調節しておき、基板を連続的に2成長室間で行き来させることにより成長中断することなくヘテロ界面を形成する。さらに成長室を増やした4成長室装置も試作されている<sup>43)</sup>。

受光素子用のVPE装置もこの成長を中断しない多成長室の思想を受け継ぎ、基本形のInP/InGaAs成長では2成長室を、InGaAsP緩衝層が必要な場合には3成長室を持つ多成長室VPE法を用いた。



Source ; 800~900°C  
 Mixing region ; 840~900°C  
 Substrate ; ~670°C

図3-24 ハイドライド2成長室VPE装置の概略図

図3-24にハイドライド2成長室法の場合の装置概要図を示す。上段はInPの、下段はInGaAs(P)の成長室である。In及びGaメタルソース領域は800~900°Cに保たれている。PH<sub>3</sub>とAsH<sub>3</sub>はバイパス管を通過して、高温のソース領域及びミキシング領域(840~900°C)を通過するとき熱分解が進行して、基板の上流で放出されInP基板上でエピタキシャル成長に供する。InP基板温度は670°C前後に保たれており、基板は基板ホルダ-に固定されモ-タ回転機構と連動することにより素早くシーケンシャルに移動できる。炉体は割り型炉で急速昇温、急速冷却が可能となっている。

### 3-3-2 組成制御とInP/InGaAs/InP-VPE

ハロゲン輸送法による成長では成長速度の温度依存性から2つの律速過程が存在することが知られており、ある温度で極大値を持つ。高温側は熱平衡が関与した輸送律速領域(あるいは拡散律速領域)、低温側は反応律速領域と呼ばれている。通常は、制御性の点から高温側の輸送律速領域で成長を行なうのが一般的である。この観点から、InP成長は650~700°Cで、InGaAs成長は700°C以上で行なわれる場合が多く、InP/InGaAs成長を異なる温度で成長している例もある<sup>44)</sup>。しかしながら、ヘテロ界面での結晶性を良好に保つためには多成長室VPEの利点である連続成長を同一温度で実行することが望ましい。

InP成長温度をInGaAs成長に合わせることは熱力学的に成長駆動力(化学ポテンシャル差)が減少し、成長しにくい方向であり、濃度/層厚制御の上から不利となる。

逆に、InGaAsの成長温度をInP成長温度に合わせて低温化することはヒルロック(hillock)の発生と結晶性の低下などが危惧される。そこで、InGaAs成長温度を低下する方向ではあるが、InPバッファ層を介することによりInGaAsのモフォロジーと結晶性の改善を計り、約670°CというInGaAs、InP同一の成長温度での成長実験を行なった。図3-25に全流量が約2.6 l/minの条件下でGaソース上流から流すHClの流量(=GaCl)を変化させたときのIn<sub>1-x</sub>Ga<sub>x</sub>As成長層の格

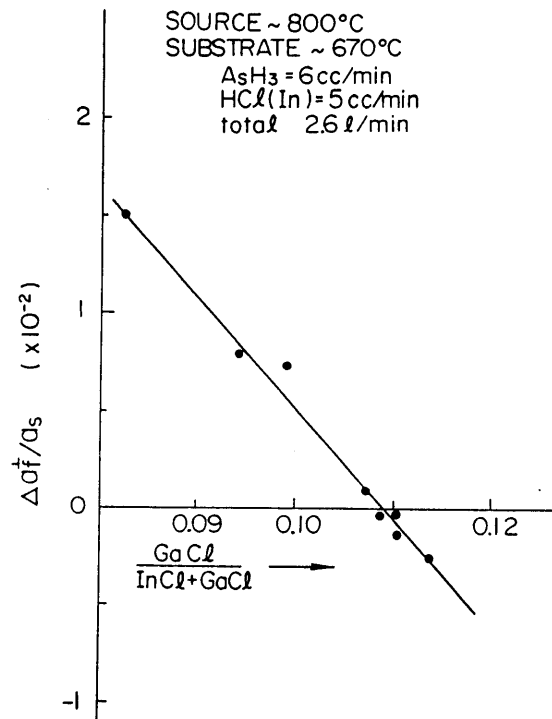
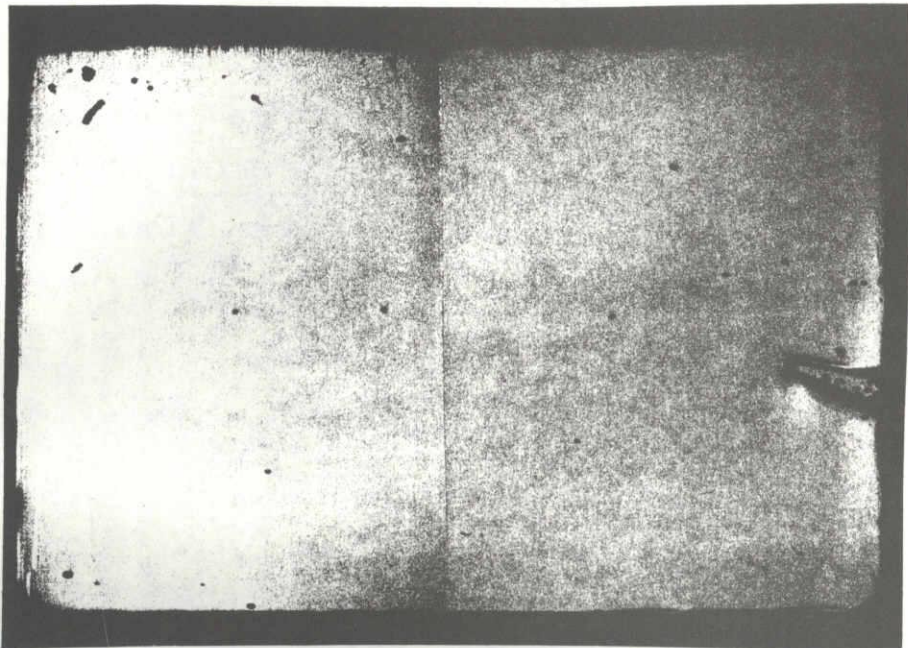


図3-25 InGaAs-VPEの格子整合実験例

子不整と流量の関係を表わす。線形性よく制御できていることが分かる。図3-26にはプレーナAPDの基本構造であるInP/InGaAs/InP-VPEを試作したウエハの表面写真(a)とへき開ステイニング断面を示す(b)が、鏡面性、表面/界面での平坦性など極めて良好であった。面方位が(100)ジャスト基板の方が(100)2°-OFF基板(off-Angle <110>)と比較して若干ヒルロックが発生し易い傾向を示したが鏡面性の点で優れていた。図3-27に成長厚方向のX線ロッキング・カーブをエッチングと組み合わせて評価した結果を示す。InP層の信号は急峻であり半値幅は20秒と良好であり、InGaAs層のそれは40秒前後と成長厚方向での組成の安定性を示した。

InPキャップ層でのエッチ・ピット評価から、Sドーパの無低転位(100)基板を用い

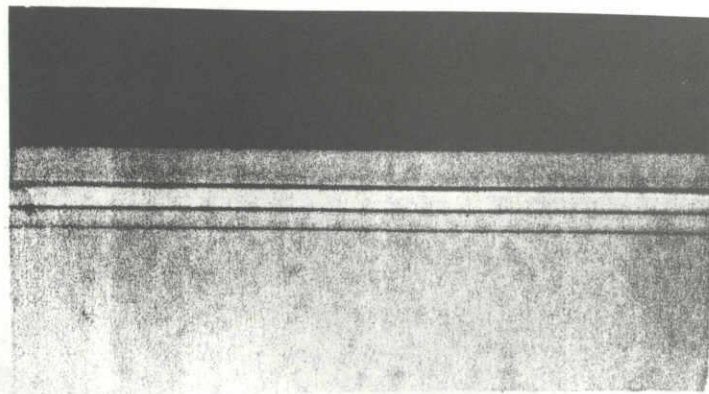
(a)



DH - WAFER

1mm  
└───┘

(b)



← InP  
← InGaAs  
← InP buffer  
← (100) InP sub.

CROSS SECTION

10μm  
└───┘

☒3-26 InP/InGaAs/InP-VPEウエーハ

るとウエーハ周縁部を除いて転位フリーに近い成長層が得られ、ハイドライドVPEが表面/界面での平坦性と組成制御性の点から優れていることが確認された。

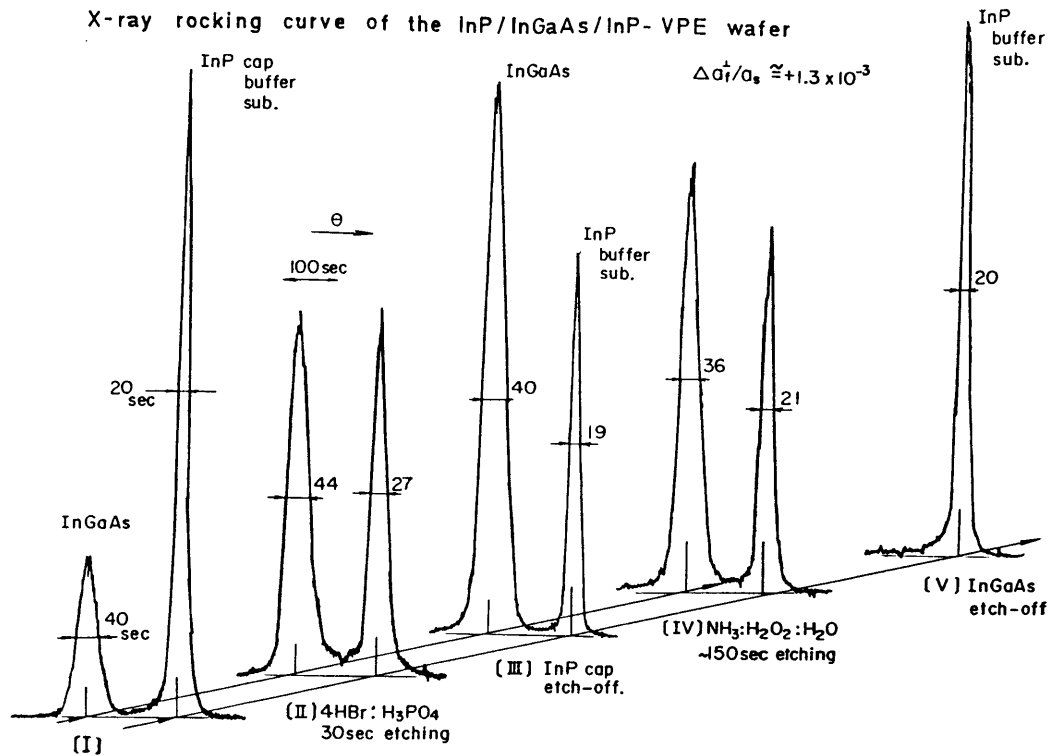


図3-27 InP/InGaAs/InPウエーハの層厚方向X線ロッキング・カーブ評価

### 3-3-3 InPの高純度化

ハイドライドVPEでは原料(HCl、PH<sub>3</sub>等のガスとボンベ)と配管系が純度を支配している可能性が大きい。高純度層を得るために、クラッキング生成によるHClを用いる<sup>38,45)</sup>、ソース温度を上昇させる<sup>46)</sup>、微量のO<sub>2</sub>(酸素)を添加する<sup>46)</sup>等の方法が行なわれている。

図3-28に基板温度が約670°C、PH<sub>3</sub>=6 cc/min、Inソース・メタル上流から流すHCl=3 cc/min条件におけるInP電子濃度のInソース温度依存性を示す。ソース温度を800°Cから900°Cに上昇すると、InP電子濃度が10<sup>17</sup> cm<sup>-3</sup>から10<sup>16</sup> cm<sup>-3</sup>へと高純度化が進んでいる。これはInソースによるHClガス中の不純物のゲッタリング効果によるものと理解されている<sup>46)</sup>。図3-29には、O<sub>2</sub>添加効果を実験した

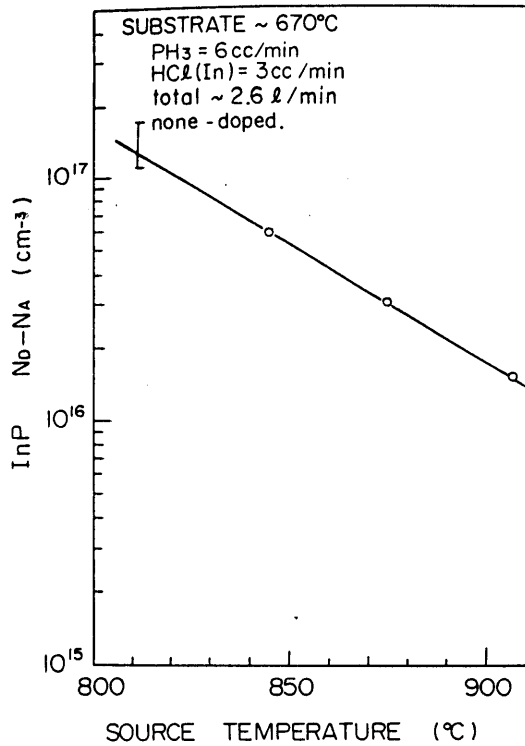


図3-28 InP濃度のInソース・メタル温度依存性

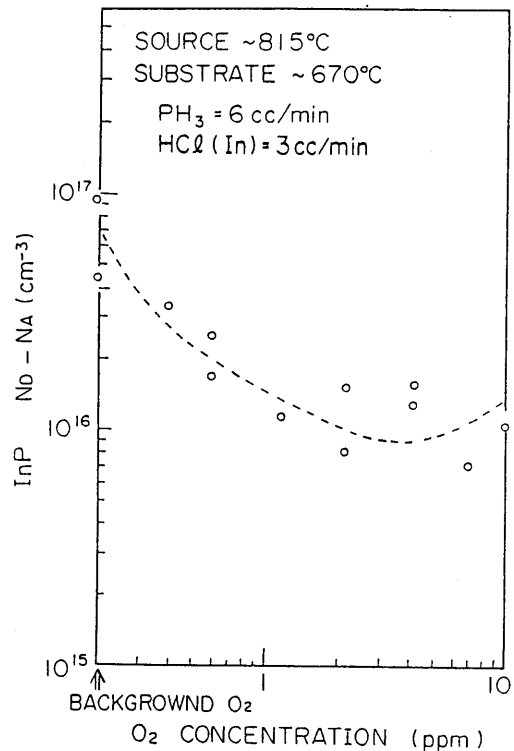


図3-29 酸素添加濃度とInP濃度の関係

結果を示す。O<sub>2</sub>はアルゴン・ベースのボンベからV族バイパス管を通して添加されており（系のバックグラウンドO<sub>2</sub>濃度<0.2 ppm）、数ppmのO<sub>2</sub>添加によりInP濃度が1/5以下に純化されている。

(I) 成長系の純度-不純物取り込み係数

エピタキシャル成長層の良否の判断手段として、例えばホール測定による不純物濃度とホール移動度(これらを基にして得られる補償比)、あるいはPL(フォトルミネッセンス)のスペクトルとその強度などが上げられる。しかしながら、成長方法も含め成長系(装置)の間の有意差と、系の純度支配(決定)要因が何であるかを見極めることは難しい。そこで、成長速度に着目して、不純物取り込み係数K (Impurity incorporation rate)を次のように定義した。

$$K = N(\text{impurity density}) \times \theta(\text{growth rate}) \quad (3-9)$$



このK値（単位時間当たりの成長層への不純物混入量； $\text{cm}^{-2}\text{min}^{-1}$ ）による成長系の純度比較を試みた。

図3-30に縦軸を不純物濃度、横軸を成長速度として、InソースとHClガスの接触時間を約2.3秒、V/III(ガス)比を一定とした条件下で種々の実験を行なった結果をまとめた。ここで注目されるのは次の2点である。第1は基板温度あるいは成長条件を変えた場合、成長速度と濃度は変化しているがK値はあまり変化していない点。第2は、Inソース温度を変化した場合と $\text{O}_2$ を添加した場合にはK値が減少して高純度化が計られている点である。第1の結果は、K値が一定であることから、キャリア濃度の変化は成長速度の変化に付随した結果であり成長系の純度としては不変であるという重要な指針が得られる（これは輸送律速領域内での実験結果である。表面反応律速領域ではK値は保存されない様であり、不純物導入のメカニズムが変化していることが予想される）。これと比べて、第2の結果、ソース温度の上昇と $\text{O}_2$ 添加は成長系が純化されているものと理解できる。即ち、Inソース温度の上昇はHClガスと一緒に導入される不純物に対してのゲッター効果の増大が、 $\text{O}_2$ 添加は石英管等からのSi汚染を防止する効果が現われているものと予想される。これらの検討は以下で順次行なう。

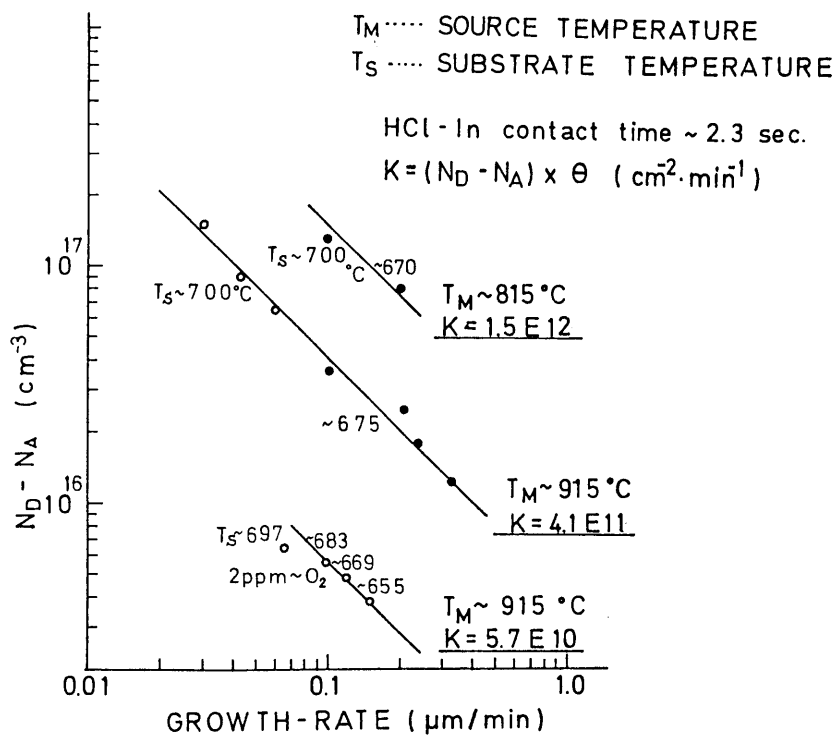


図3-30 InP濃度と成長速度の関係(不純物取り込み係数を見積もる)

(II) HClガスのInソースとの接触時間依存性

図3-31にHClガスのInソース接触時間とInP濃度の関係を示す。実験は2成長室を利用して、成長室のエッチング（前歴の排除と管壁成長の防止）、成長室安定化、成長、基板退避を連続的に成長条件を変えて行ない、作製試料をspp (Semiconductor Profile Plotter, ポーラロン社製) 装置により連続的に濃度評価した。ここでソース温度は915°C、基板温度は670°Cとし、InP基板上でのトータル流量も一定としてHClのInソースとの接触時間を变化したものである。接触時間を10秒程度まで長くすると飛躍的に低濃度化している。図(b)に、成長速度とK値を示すが、接触時間の変化に対して成長速度はほぼ一定であるのと比べて、K値が急激に減少しており系の純化が窺われる。これは、ポンベHCl中の不純物あるいは配管からの汚染物質がInソース中にゲッターされるが、これを効果的に行なうためには10秒前後の接触時間が必要であることを示している。

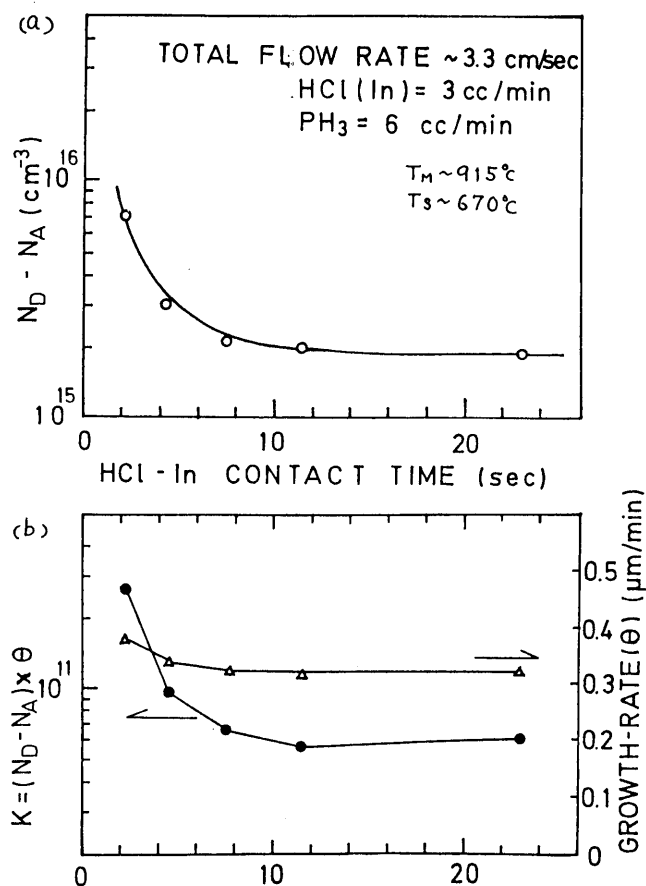


図3-31 HClガスのInソース・メタルとの接触時間とInP濃度の関係

(III) ソース・ガスの分圧依存性

図3-32にV/III=2とした場合のInP濃度のソース・ガス分圧依存性を示す。分圧を倍にすると $N_D-N_A$ は半減しているが成長速度が約2.5倍早くなっており、K値としては微増傾向を示している。これは、ソース・ガス分圧増大により成長系の純度が、逆に若干低下していることを示しており、分圧上昇によるソース・ガスからの不純物汚染が現われている可能性を示唆している。

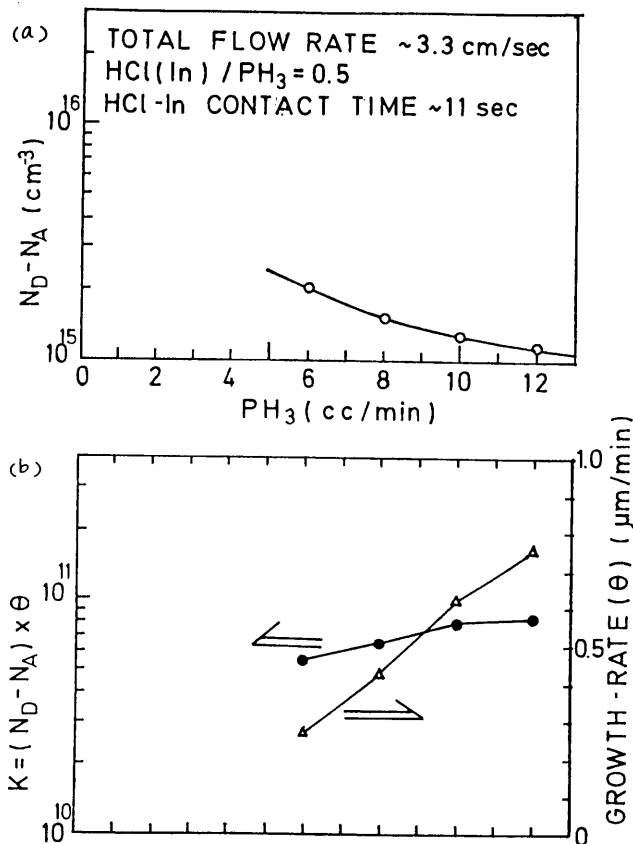


図3-32 InP濃度のソース・ガス分圧依存性

そこで、III族あるいはV族ガスの流量を変化させて、汚染を調べる実験を行なった。図3-33はInCl量を一定にして、PH<sub>3</sub>量を変化した実験結果を示す。PH<sub>3</sub>量を増加すると $N_D-N_A$ は低下するがK値の変化は少ない。これは、PH<sub>3</sub>が成長系の汚染の主原因でないことを示している。図3-34にはPH<sub>3</sub>量を一定としてHCl (= InCl)量を変化した結果を示す。この結果、InClの増加により $N_D-N_A$ は低下しているが成長速度が増大しており、K値は増加傾向にある。成長系の純度自体はInCl量の増加に伴って悪化しており、HCl (= InCl)が系の純度の支配因子であることが窺える。これは、

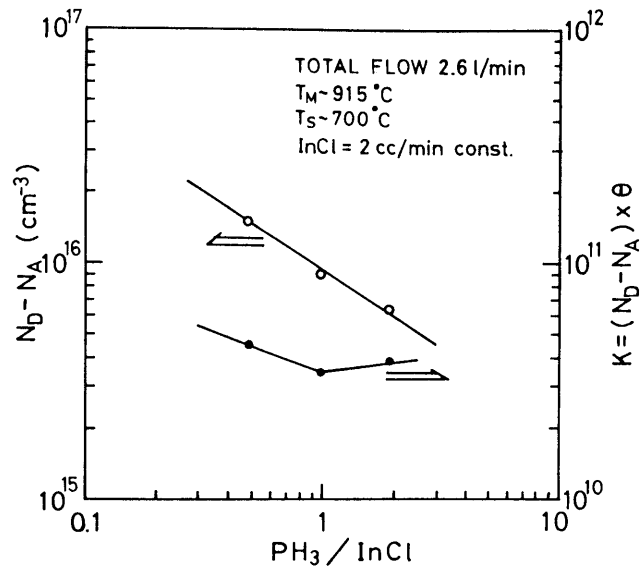


図3-33 InP濃度のPH<sub>3</sub>ガス流量依存性

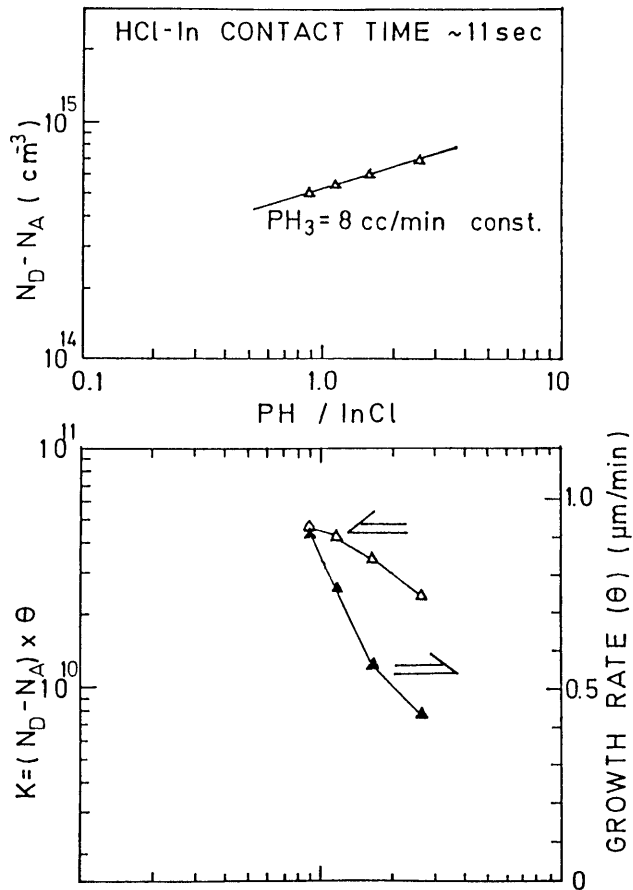


図3-34 InP濃度のHCl (=InCl)ガス流量依存性

流入ガスを増加すると成長系の純度が悪化するという、半ば自明の理といえる。

次に、III族とV族元素ガスのトータル量を一定とした場合の結果を図3-35に示す。K値の変化が比較的少ないことを考慮すると、 $\text{PH}_3$ 量 $\cong$   $\text{InCl}$ 量のときキャリア濃度が極小値を持つが、これは成長速度の増大が主要因といえる。この結果は、低濃度  $\text{InP}$  層を得る上からはV/III比を1程度にすることが最も効率が良いことを示している。

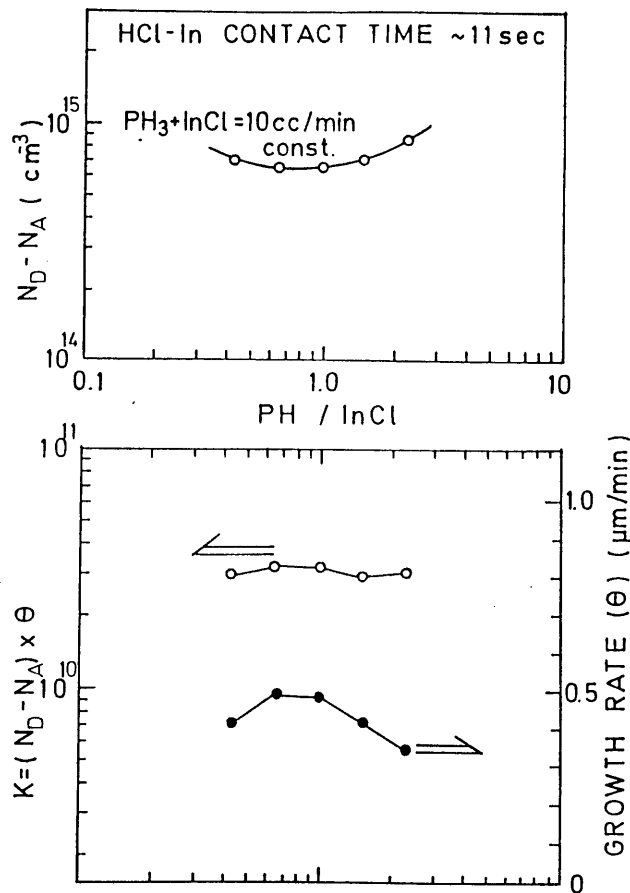


図3-35  $\text{InP}$ 濃度のV/III比依存性

#### (IV) 電氣的・光学的評価

$\text{InP}$ 成長層の評価として図3-36にホール測定による室温と77Kでのホール濃度とホール移動度を示す。成長条件などによる有意差は認められず、低濃度域での補償比<sup>47)</sup>は0.2~0.5と良好であった。77K-測定で濃度 $1.3 \times 10^{14} \text{ cm}^{-3}$ サンプル( $\text{O}_2$ 添加 $\sim 0.65 \text{ ppm}$ )において移動度 $9.2 \times 10^4 \text{ cm}^2/(\text{V}\cdot\text{sec})$ が得られており、他の成長方法と比べて遜色のあるものではない。また、図3-37は微分ホール測定による移動度の

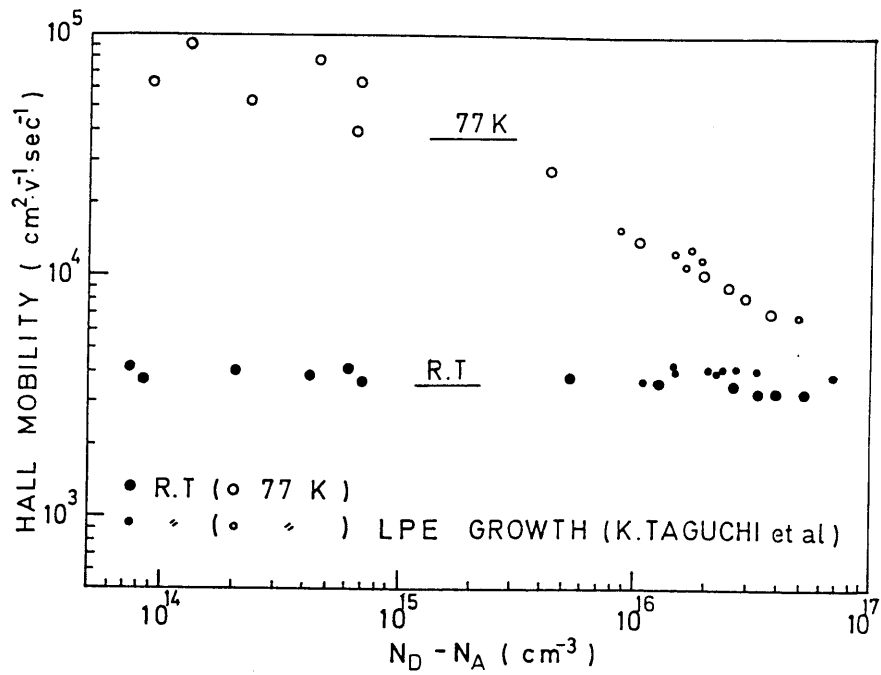


図 3-36 InP成長層のホール移動度とホール濃度の関係

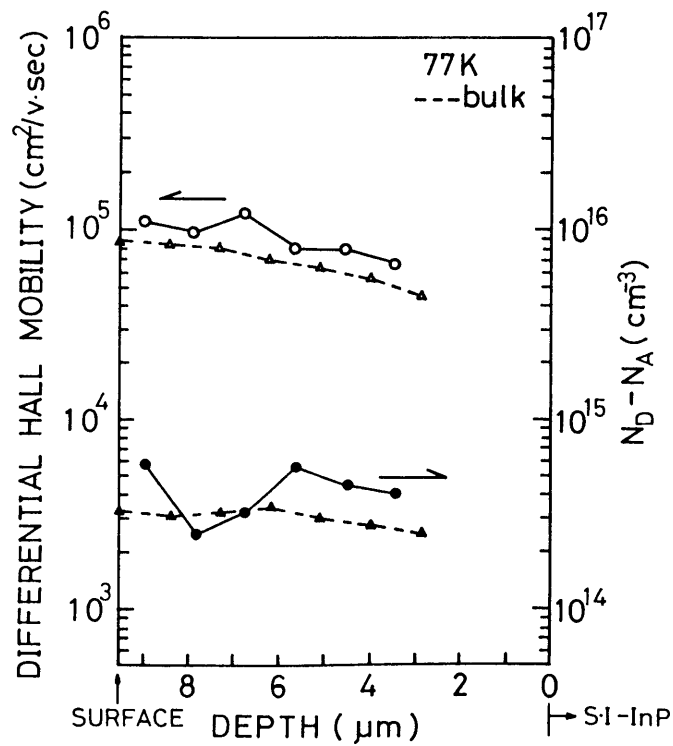


図 3-37 微分ホール測定による InPホール移動度の評価

層厚場所依存性を表わす。F e ドープ基板の影響が成長厚 5  $\mu\text{m}$  程度まで現われており、微分ホール測定からは  $1.2 \times 10^5 \text{ cm}^2/(\text{V}\cdot\text{sec})$  の移動度が得られている。

低温 PL の測定結果を図 3-38 に示す。1.416 eV 付近に見られるメイン・ピークは、エキシトンが関与したバンド端近傍の発光によるものであり、半値幅 2.9 meV と狭く高純度化を示している。低エネルギー側 40 meV 付近にサブ・ピークが見られるが励起強度依存性を持っている点から、D-A ペアによる発光と考えられる。Skromme 等<sup>48)</sup> のデータを参考にするとアクセプター不純物はカーボンである可能性が大きい。

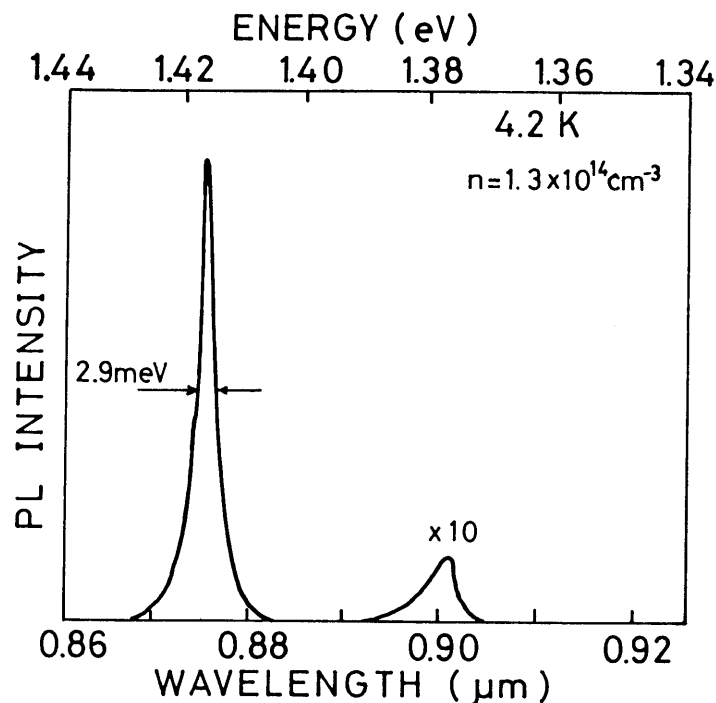
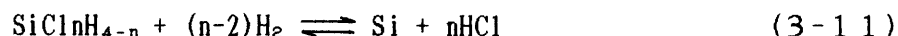


図 3-38 低温(4.2 K)フォトルミネッセンス

この様にして作製した高純度 InP を用いた Iwata 等<sup>49)</sup> による PTIS (photothermal ionization spectroscopy, 磁場印加による遠赤外分光) 評価からドナーの支配因子が Si i と S (硫黄) であることが判った。しかも、O<sub>2</sub> 添加による低濃度化は Si i レベルの減少と対応づけられており O<sub>2</sub> 添加が高純度化に有効であることが示された。通常、O<sub>2</sub> 添加による効果は次のように説明されている。反応管の構成材料である SiO<sub>2</sub> と HCl が反応して、



クロロシラン( $\text{SiCl}_n\text{H}_{4-n}$ )と $\text{H}_2\text{O}$ を生成する。成長領域で、クロロシランは水素と反応して、 $\text{Si}$ を生成する。



成長領域へ添加された $\text{O}_2$ は $\text{H}_2$ 中で $\text{H}_2\text{O}$ となり、式(3-10)における平衡が左へずれ、クロロシランの生成が減る。クロロシランの減少は式(3-11)により $\text{Si}$ の生成を減少させ、結果として、結晶中への $\text{Si}$ 汚染を軽減していることになる。ただし、実験的には、 $\text{O}_2$ 添加量に最適値が有り、その量は系のバックグラウンド濃度に依存しており低濃度成長系の場合には最適添加量は微量となり、改善効果も顕著でなくなる傾向を示した。

#### 3-3-4 InGaAsの高純度化

InGaAsの高純度化の検討を行なう前に、GaAs成長を行ないその純化傾向を見極めておく。前節でのInPの高純度化実験と同様の検討を行なった結果、Gaソースの温度上昇(800→900°C)によるゲッターリンク効果は顕著でないこと、HClガスのGaソースとの接触時間依存性も5～20秒の実験の範囲ではGaAsキャリア濃度の低減効果は少ないことが判った。これ等は、GaメタルがInメタルと比べてゲッターリンク作用が少ない、あるいはゲッター効果以上に石英ソース・ポートからの $\text{SiO}_2$ 溶解によって $\text{Si}$ 汚染を受けていることが考えられる。

図3-39に $\text{AsH}_3$ あるいはHCl流量を固定してV/III比を変えた時のGaAsキャリア濃度の変化を示す。これより、HClガス、 $\text{AsH}_3$ ガス、両方共に流量増加が濃度劣化の原因になっており、GaAs系のVPEでは、HClガスと共に $\text{AsH}_3$ ガスが成長系の純度を支配していると言える。

図3-40にGaAs基板温度とキャリア濃度の関係を示す。成長温度を上げるとキャリア濃度が低下しており、これはInPでの実験結果と逆の傾向である。GaAs成長では表面反応律速領域と輸送律速領域の境界が750°C付近にあり、成長温度の上昇による成長速度の増大効果が考えられる。しかしながら、前節で検討したと同様に、K値を見ると、 $1.2 \times 10^{12} \text{cm}^{-2} \text{min}^{-1}$ から $3 \times 10^{11} \text{cm}^{-2} \text{min}^{-1}$ へと成長系の純化効果が現われている。これは、InPの輸送律速領域内での成長と異なりGaAs反応律速領域では



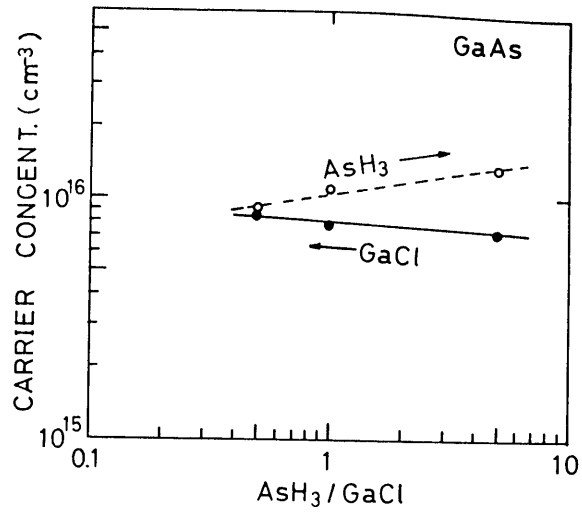


図3-39 GaAs濃度のAsH<sub>3</sub>及びHCl (=GaCl)ガス流量依存性

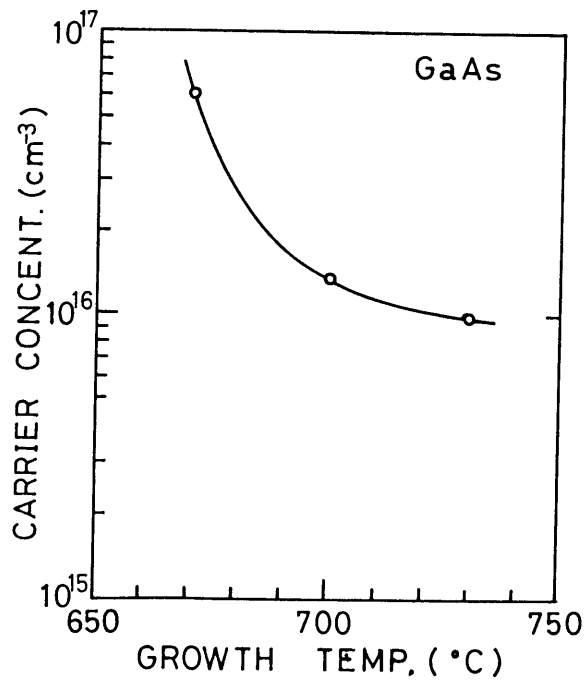


図3-40 GaAs成長における成長温度とキャリア濃度の関係

不純物の吸着、脱離、偏析係数などの温度依存性が現われていることが考えられる。

(I) 酸素添加による InGaAs 成長の高純度化<sup>50,51)</sup>

GaAs 成長の検討から InGaAs 成長は高温 (>700 °C) が望ましいが、APD 化のためには InP アバランシ層の濃度/層厚の制御性が優先する連続成長を前提とするため、基板温度として 670 °C 前後と固定して考えざるをえない。また、高純度化のためには、InP、GaAs の高純度化検討から、HCl ガスと AsH<sub>3</sub> ガスの品質に問題であり、原料の純化、収納容器の問題等適正化を計ったもの入手することが重要となる。さらに高純度化を計るために、前節で検討したと同様に、酸素添加により、クロロシランの発生を抑え結晶への Si の取り込みを抑制することを検討した。

酸素添加の実験結果を図 3-41 に示す。酸素添加方法、評価方法は前節と同様である。特徴として、1) 酸素添加に伴いキャリア濃度の低下効果が現われるが、添加量に対して濃度の極少値をもち、それ以上に添加すると、逆に濃度が悪化する。2) 酸素の最適添加量は成長系のバックグラウンド濃度 (純度) に依存し、例えば、 $1 \times 10^{16} \text{ cm}^{-3}$  にたいしては 12 ppm 程度の酸素添加で  $2 \times 10^{15} \text{ cm}^{-3}$  と 1/5 の低濃度化が達成されている。系のバックグラウンド濃度が低ければ最適添加量が少なくて、到達キャリア濃度も低くなる。

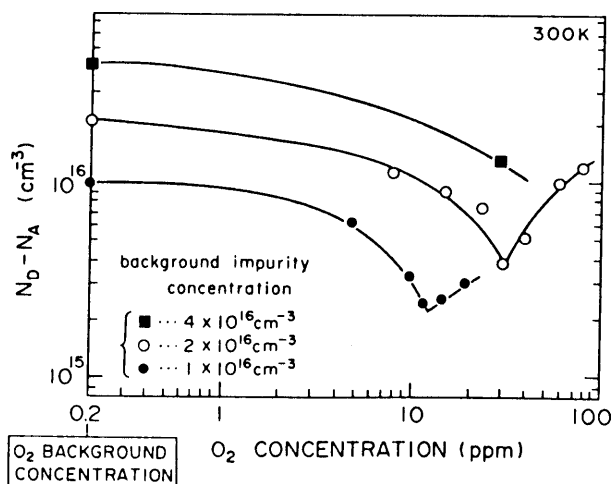


図 3-41 InGaAs キャリア濃度の酸素添加濃度依存性<sup>50)</sup>

図 3-42 に酸素添加等によって得られた InGaAs キャリア濃度と移動度の関係を表わす。酸素添加による濃度の減少に対して移動度の増大が認められ、 $2.4 \times 10^{15} \text{ cm}^{-3}$  サンプルにおいては 77K で移動度  $35000 \text{ cm}^2(\text{V s e c})^{-1}$  が得られている。

これはLPE等の結果と比べても遜色のないものである。次に、これら（無添加(<0.2 ppm、10 ppm、12 ppmサンプル)の成長層を低温(4.2 K)PL評価した結果を図3-43に示す。試料は、全て、(100)面Feドープ基板である。特徴として、酸素添加しない試料では、バンド端より約13 meVのレベルを介した発光がみられ、このピークが酸素添加に伴って減少している。この13 meVピークは不純物濃度の高い試料で顕著であり、Amano<sup>52)</sup>、Goetz<sup>53)</sup>等により報告されているCのアクセプター・レベルとよく対応している。このピークが酸素添加により減少すると共に、バンド端発光による主ピークの半値幅が狭く、初期で6.3 meVであったものが、最適添加(12 ppm)時には3.3 meVとほぼ半減している。このことは、酸素添加による低濃度化が、アクセプターによる補償効果によるものでなく、ドナー不純物とアクセプター不純物両方の減少による真の高純度化であることを表わしている。また過剰に酸素を添加した場合の振舞としては、13 meVのレベルが十分に低下していない場合にはこのレベルの抑制効果は有るがバン

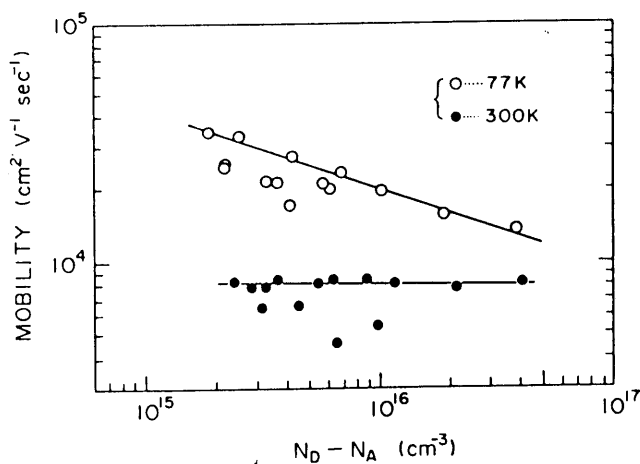


図3-42 InGaAsの濃度と移動度の関係<sup>50)</sup>

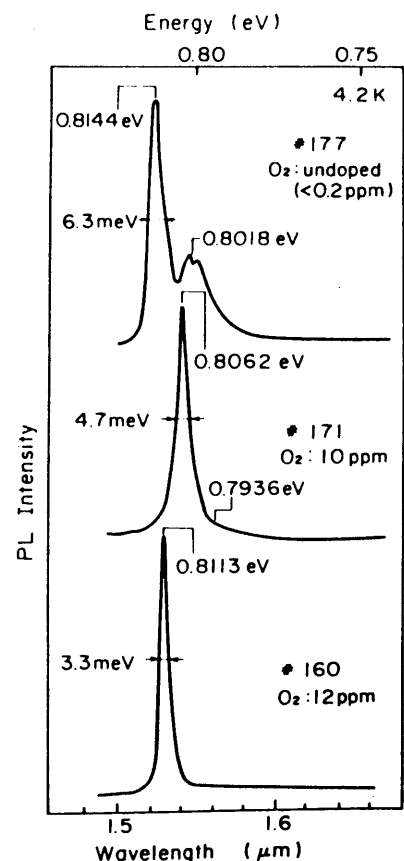


図3-43 InGaAs PLスペクトルの酸素添加濃度依存性<sup>51)</sup>

ド端発光の半値幅はほとんど変化していないことが確かめられた。これは、酸素添加によるドナー抑制効果には限界(一定レベル)があり、最適添加以上の場合には移動度が低下傾向を示している点などを考えると酸素と結び付いたコンプレックスにより深いレベルを形成している可能性も有る。それ故、必要以上の酸素添加は避けなければならない。

(II) 結晶面方位の違いによる濃度と低温PLスペクトルの評価<sup>50, 51)</sup>

通常、VPEにおいては基板の面方位としてjust面よりわずかにoffした面を用いた方がヒルロックの発生が少なく成長表面のモロロジーが良いと言われている。

図3-44に(100)just面基板と<110>方向へ2°offした(100)InP基板を用いたInGaAs成長における酸素添加効果の実験結果を示す。2°off基板のほうが酸素添加により到達濃度が低いにもかかわらず、ホール移動度が明らかに低い。次に、PL評価用に10ppm酸素添加条件で(100)just及びoff基板を同時に成長実験したサンプルの4.2K-PL評価結果を図3-45に示す。(100)基板ではバンド端より13meVの発光が特徴であり、酸素添加効果により減衰しているが、これと比べて、(100)2°off基板では、バンド端より30meV程度低エネルギーの発光が現われている。これは、

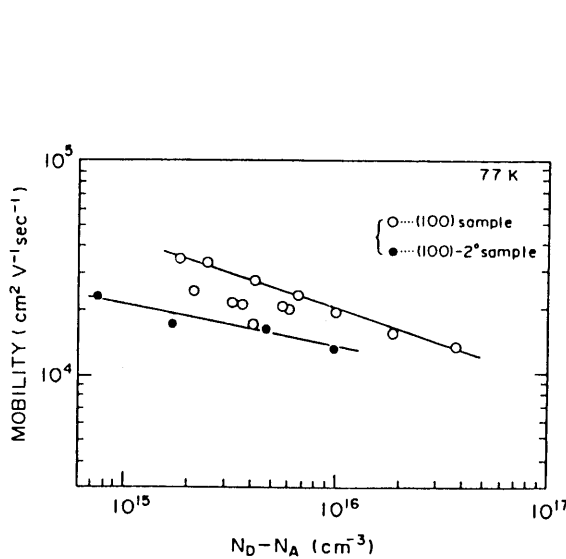


図3-44 面方位依存性をもつInGaAsのキャリア濃度と移動度の関係<sup>50)</sup>

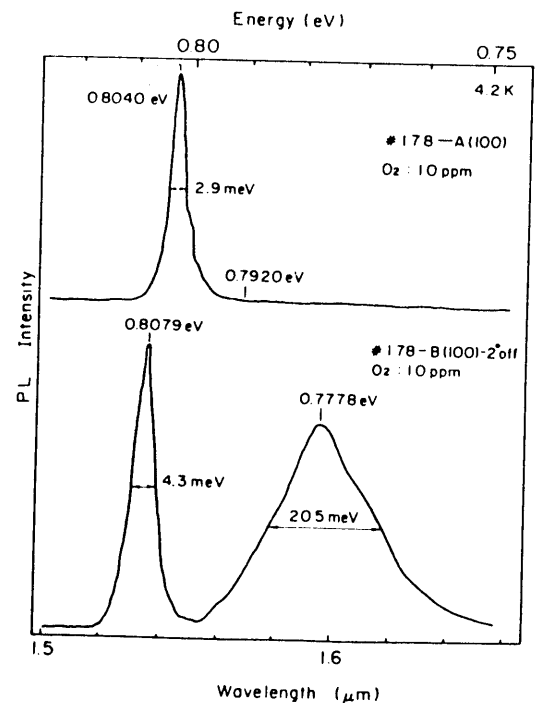


図3-45 基板の面方位依存性をもつInGaAs PLスペクトル<sup>51)</sup>

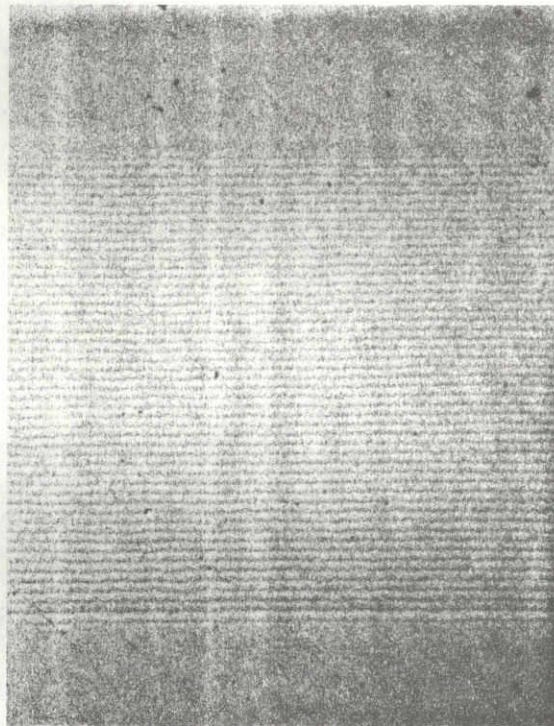
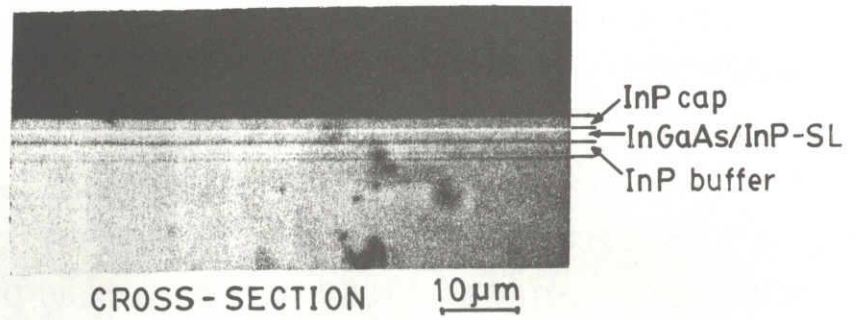
Goetz等<sup>53)</sup>により報告されているSiあるいはZnのアクセプターのレベルと対応している。これらを参考にすると、2°off基板では、アクセプター・レベルが存在し、これによる補償効果によって、見かけ上、濃度が低下しているものと考えられる。このため、濃度が低下してもホール移動度は余り増加しないものと解釈できる。これは、高品質な成長という点から(100)just面を用いた方がよいことを表わしている。

また、3-2節でのInP/InGaAsの成長実験から(100)just面と<110>方向に2°offした(100)基板への成長実験を比較すると、(100)just面への成長の方がヒルロックが若干発生しやすいが微視的に見た鏡面性は極めて優れており、受光素子用基板として(100)just面が適しているといえる。

### 3-3-5 多成長室による成長技術の展開

検討して来た2成長室あるいは3成長室を持つハイドライドVPEの成長系はAPD用のInP/InGaAsP/InGaAs成長をその目的とするが、成長系の信頼性、再現性、発展性の例としてInGaAs/InPの超格子の作製について述べる。

成長条件は、成長温度700°C、成長速度 $\sim 0.15 \mu\text{m}/\text{min}$ と、むしろ厚膜成長を効率(短時間)よく成長する条件であり、薄膜多層成長用に条件出しされている訳ではない。この系を用いて、InPバッファ層成長後、6秒間隔で各50層、合計100層のInP/InGaAsを成長した。成長後の表面モフォロジー(鏡面性)は良好であり、2 $\mu\text{m}$ 厚の最終InP層でのE.P.D.評価においても顕著なエッチ・ピットの増大は認められなかった。図3-46に得られた結晶のへき開断面と角度( $\sim 0.5$ 度)研磨・ステイニング面を示す。角度研磨から50本のラインが確認でき、InGaAs/InPの一周期が約300Åと測定され、成長速度からの予想値と良く対応している。図3-47は表面の厚膜InPキャップ層を除去したInGaAs/InPウエーハでのX線ロックン・グ・カーブを示す。InPピークが2本現われており、InPバッファ層あるいはInP多層の組成がInGaAs成長室からのクロス・コンタミネーションを受けていることを示唆しているが、超格子によるサテライト・ピークが2次まで観測されている。この間隔から、InGaAs/InPの一周期を計算すると314Åとなり、予想値、角度研磨からの測定値とよく対応している。また、PLピークの約45meV短波長側シフトからも、超格子周期の妥当性が窺える。この実験から、本多成長室ハイドライドVPEが成長室間のクロス・コンタミネーションに注意する必要があるが、層厚制御、再現性(安定性)等に



ANGLE-LAPPED( $\sim 0.5^\circ$ ) SURFACE

図3-46 InGaAs/InP Superlattice のへき開断面と  
角度研磨(0.5度)ステイニング面

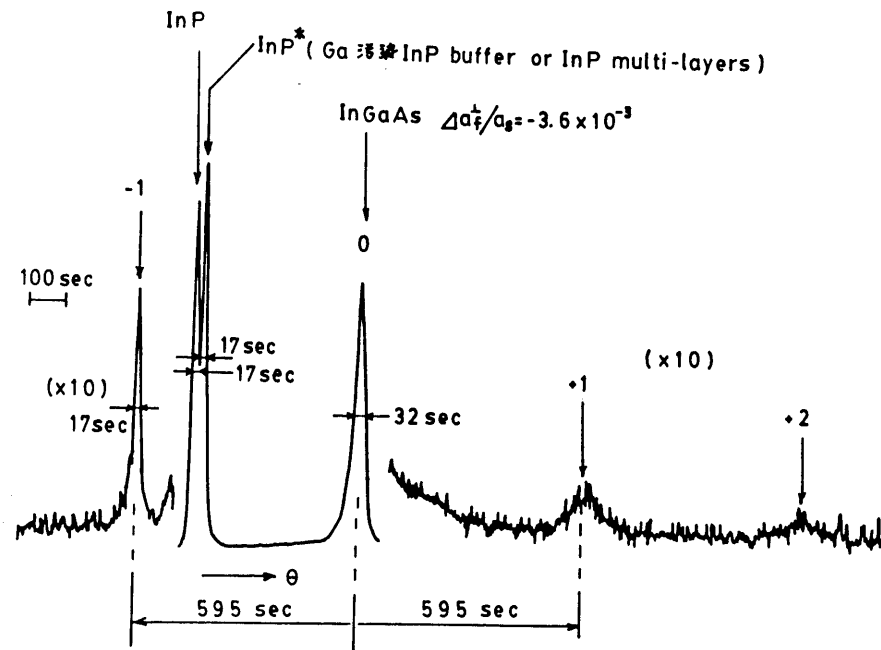


図3-47 InGaAs/InP SuperlatticeのX線ロックンク・カーブ

優れた成長系であることが実証された。

また、Makita等<sup>54)</sup>により、この成長系をInGaAs/InP超格子成長に適した系とすべく、成長温度の低温化(600°C)と低成長速度化を計った結果、井戸層厚~25Åまで制御性よく得られるようになり、明瞭な量子準位も確認された。このサンプルを用いた熱変成実験よりInP/InGaAsの相互拡散定数が求められている。

この他に、ハイドライドVPEがV族原子の制御性に優れていることと、3成長室を利用して、InP基板上へのInAs<sub>y</sub>P<sub>1-y</sub>グレーデット層を介したInAs<sub>y</sub>P<sub>1-y</sub>/In<sub>x</sub>Ga<sub>1-x</sub>As(x>0.53, y>0)DH構造が超長波長ホトダイオード用に試作されている<sup>55)</sup>。

以上、検討して来た様に、多成長室ハイドライドVPEは組成の制御性、ヘテロ構造作製の容易さばかりでなく、層厚制御、薄膜多層成長の可能性をも有していることが確認された。また、系の高純度化と濃度制御が可能となる技術が得られたことは、本成長法がInP/InGaAsP/InGaAs-APD作製の結晶成長装置として適している

ものと言える。

### 3-4 結言

本章では、 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ を光吸収層として用いるヘテロ分離構造APDをプレーナ型で構成するために必要な成長技術、 $\text{InP}/(\text{InGaAsP})/\text{InGaAs}$ 成長について検討した。本章で得られた結果をまとめると、以下のようになる。

- (1) (100)面LPE成長で問題となる $\text{InGaAsP}/\text{InGaAs}$ ヘテロ界面でのメルト・バックについて、四元層の組成と成長速度に関して実験的に定量化し、界面凹凸を $100\text{Å}$ 以下とする四元組成と成長速度マップ(指表)を作成した。
- (2) APD用 $\text{InP}/\text{InGaAsP}/\text{InGaAs-LPE}$ におけるウエーハ周縁での層構造異常( $\text{InGaAsP}/\text{InGaAs}$ 層がメルト・バック)に、 $\text{InGaAsP}/\text{InGaAs}$ 成長におけるエッジ・グロウス領域での異方位性( $\sim(111)$ 面)が関与しており、これを回避する成長方法として、 $\text{InP}$ 成長用溶液の「落とし込み」法を開発した。
- (3) 「落とし込み」法によって、はじめて基板の転位密度( $<5000\text{ cm}^{-2}$ )と同程度のエピタキシャル成長層が得られるようになった。APD試作の結果、結晶性の良さが確認された。
- (4) 多成長室を持つハイドライドVPEは量産性に優れるばかりでなく、ヘテロ界面での平坦性ととも、新たな転位の導入も少ないことが確かめられた。
- (5) ハイドライドVPEによる $\text{InP}$ 成長において、「不純物取り込み係数」という概念を導入して成長条件の最適化を計り、濃度制御の指針を得た。これにより、成長系の到達キャリア濃度として $\sim 10^{14}\text{ cm}^{-3}$ が得られ、移動度として $9 \times 10^4\text{ cm}^2/\text{Vs}$ 以上(77K)が得られた。
- (6) VPEでの $\text{InGaAs}$ 高純度化と酸素添加効果について検討した結果、 $\text{O}_2$ の最適添加により $\sim 10^{15}\text{ cm}^{-3}$ の高純度化層が得られ、かつ $\text{O}_2$ 添加量のコントロールにより濃度制御が可能となった。移動度とし $3.5 \times 10^4\text{ cm}^2/\text{Vs}$ (77K)が得られ、低温PL測定等により真に高純度化が計られていることが確かめられた。
- (7) 多成長室ハイドライドVPEを用いた $\text{InGaAs}/\text{InP}$ の超格子等の試作から、この成長方法が組成制御、層厚制御の点でも優れていることが確かめられた。



## 参考文献

- 1) S. Arai, Y. Suematsu, and Y. Itaya : Jpn. J. Appl. Phys. 18 (1979) 709.
- 2) K. Takahei, H. Nagai, and H. Kawaguchi : Appl. Phys. Lett. 36 (1980) 309.
- 3) N. S. Takahashi, T. Sakaki, A. Fukushima, and S. Kurita : Electron. Lett. 19 (1983) 402.
- 4) J. J. Hsieh : Appl. Phys. Lett. 37 (1980) 25.
- 5) S. Takahashi : J. Appl. Phys. 52 (1981) 6104.
- 6) H. Nagai and Y. Noguchi : Appl. Phys. Lett. 29 (1976) 740.
- 7) K. Nakajima, S. Yamazaki, and K. Akita : Jpn. J. Appl. Phys. 21 (1982) L-237.
- 8) S. H. Groves and M. C. Plonko : Appl. Phys. Lett. 33 (1981) 1003.
- 9) Y. Matsumoto, K. Taguchi, and K. Ishida : J. Cryst. Growth 69 (1984) 53.
- 10) K. Nakajima, S. Komiya, K. Akita, T. Yamaoka, and O. Ryuzan : J. Electrochem. Soc. 127 (1980) 1568.
- 11) 河村、池田、朝日、岡本 : 第 27 回応用物理学会学術講演会、1 p-M-10 (1980)
- 12) H. Kressel and J. K. Butler : Semiconductor Lasers and Heterojunction LEDs, Academic Press, New York (p. 306).
- 13) R. E. Nahory, M. A. Pollak, W. D. Johnston, Jr. and R. L. Baras : Appl. Phys. Lett. 33 (1978) 659.
- 14) J. Matsui, K. Onabe, T. Kamejima, and I. Hayashi : J. Electrochem. Soc. 126 (1979) 664.
- 15) K. Ishida, J. Matsui, T. Kamejima, and I. Sakuma : Phys. Status Solid (a) 31 (1975) 255.
- 16) K. Oe, Y. Shinoda, and K. Sugiyama : Appl. Phys. Lett. 33 (1978) 962.
- 17) K. Ishida, Y. Matsunoto, and K. Taguchi : Phys. Status Solid (a) 70 (1982) 277.
- 18) G. W. Stringfellow : J. Cryst. Growth 58 (1982) 194.
- 19) K. Onabe : Jpn. J. Appl. Phys. 21 (1982) 797.
- 20) K. Takahei, H. Nagai, and S. Kondo : Inst. Phys. Conf. Ser. No. 63 (1982) 53.
- 21) S. Tanaka, K. Hiramatsu, Y. Habu, N. Sawaki, and I. Akasaki : J. Cryst. Growth 79 (1986) 978.
- 22) S. Komiya, T. Takahashi, K. Akita, and T. Kotani : Inst. Phys. Conf. Ser. No. 59 (1980) 419.
- 23) W. Shockley : Solid State Electronics 2 (1961) 35.
- 24) T. P. Lee, C. A. Burrus, Jr., and A. J. Dentai : IEEE J. Quantum Electron. 15 (1979) 30.
- 25) F. Cappaso, P. M. Petroff, W. B. Bonner, and S. Sumski : IEEE Electron Device Lett. 1

(1980) 27.

- 26) T. P. Lee and C. A. Burrus : Appl. Phys. Lett. 36(1980)587.
- 27) 岸、山崎、古宮、中島、榎生 : 第 28 回応用物理学会講演会、1p-A-11(1981)
- 28) T. P. Pearsall, R. Bisaro, R. Ansel, and P. Merenda : Appl. Phys. Lett. 32(1978)497.
- 29) K. Nakajima, S. Yamazaki, S. Komiya, and K. Akita: J. Appl. Phys. 52(1981)4575.
- 30) S. Yamazaki, K. Nakajima, S. Komiya, Y. Kishi, and K. Akita: Appl. Phys. Lett. 43(1983)82
- 31) S. Yamazaki, K. Nakajima, S. Komiya, Y. Kishi, and K. Akita: J. Appl. Phys. 55(1984)3478
- 32) J. Matsui, H. Watanabe, and Y. Seki : J. Cryst. Growth 46(1979)563.
- 33) 田口、杉本 : 第 43 回応用物理学会講演会、29p-z-4(1982).
- 34) 近藤、天野、永井 : 第 43 回応用物理学会講演会、29p-z-6(1982).
- 35) P. Moutou, J. Chevrier, A. Huber and J. Montel : Inst. Phys. Conf. Ser. No. 45(1979)452.
- 36) H. Enda : Jpn. J. Appl. Phys. 18(1979)2167.
- 37) G. H. Olsen and T. J. Zamerowski : IEEE J. Quant. Electron. QE-17(1981)128.
- 38) N. Susa, Y. Yamauchi, H. Ando, and H. Kanbe : Jpn. J. Appl. Phys. 19(1979)L-17.
- 39) H. Watanabe, M. Yoshida, and Y. Seki : Abstract of 151st Electrochem. Soc. Meeting (1977) 255.
- 40) M. Yoshida, T. Mizutani, H. Watanabe, and Y. Seki : Abstract of 153rd Electrochem. Soc. Meeting(1978)507.
- 41) T. Mizutani, M. Yoshida, A. Usui, H. Watanabe, T. Yuasa, and I. Hayashi : Jpn. J. Appl. Phys. 19(1980)L-113.
- 42) A. Usui, Y. matsumoto, T. Inoshita, T. Mizutani, and H. Watanabe: Inst. Phys. conf. Ser. 63(1982)137.
- 43) G. Beuchet, M. Bonnet, P. Thebault, and J. P. Duchmin : Inst. Phys. Conf. Ser. No. 56 (1981) 37.
- 44) N. Susa, Y. Yamauchi, and H. Kanbe : Jpn J. Appl. Phys. 20(1981)L253.
- 45) K. Sugiyama, h. Kojima, H. Enda, and M. Shibata : Jpn J. Appl. Phys. 16(1977)2197
- 46) A. Usui and H. Watanabe : J. Electron. Mat. 12(1983)891.
- 47) W. Walukiewicz, J. Lagowski, L. Jastrzeski, P. Rava, M. Lichtensteiger, C. H. Gatos, and H. C. Gatos : J. Appl. Phys. 51(1980)2659.
- 48) B. J. Skromme, G. E. Stillman, J. D. Oberster, and S. S. Chan: J. Electron. Mater. 13(1984)

463.

- 49) N. Iwata and T. Inoshita : Appl. Phys. Lett. 50(1987)1361.
- 50) K. Makita, K. Taguchi, and A. Usui: J. Cryst. Growth 69(1984)613.
- 51) K. Makita, A. Gomyo, K. Taguchi, and T. Suzuki: Appl. Phys. Lett. 46(1985)1069.
- 52) T. Amano, K. Takahei, and H. Nagai : Jpn. J. Appl. Phys. 20(1981)2105.
- 53) K. H. Goetz, D. Bimberg, H. Jurgensen, G. F. Glinskii, and M. Razeghi : J. Appl. Phys. 54(1983)4543.
- 54) K. Makita and K. Taguchi : Superlatt. Microstruct. 4(1988)101.
- 55) K. Makita, T. Torikai, H. Ishihara, and K. Taguchi : Electron. Lett. 24(1988)379.

## 第4章 InGaAs p+n接合における 電流輸送機構

### 4-1 緒言

受光素子の暗電流は受信系のS/Nを決める重要なパラメータの一つである。InGaAs p+n接合によるPD(フォトダイオード)の暗電流温度依存特性を調べることは、その電流輸送機構を理解し、結晶成長技術やプロセス技術との相関を明らかにすると共に、InGaAs材料での性能限界を知る上から重要である。また、ヘテロ分離構造APDを構成するためには、InGaAs材料に共通するバンド間(band-to-band)遷移に起因したトンネル電流<sup>1),2)</sup>の特徴を明らかにして、その発生を完全に抑止する為のヘテロ電界(InGaAs層中での最大電界)制御をAPD設計論に取り入れる必要がある。

InGaAsP四元混晶を含むInGaAs p+n接合における高バイアス(高電界)下での指数関数的な暗電流増加傾向は、当初、結晶品質が悪いためと思われていたが、Takanashi<sup>1)</sup>、Forrest<sup>2)</sup>等により、ほぼ同じ時期に、これはバンド間のトンネル遷移と理解した方が良いことが示されて以来、この種の暗電流は、直接遷移型で禁制帯幅の狭い半導体層に顕著であり、電子の有効質量が小さいことに特徴付けられる特性と考えられている。しかしながら、実験結果との対比はむしろ定性的であり、フィッティング・パラメータの導入<sup>3)</sup>や、実効的な有効質量への還元<sup>3)</sup>等により説明されてきた。一方、InGaAsの低バイアスでの暗電流特性に関しては、Takanashi<sup>4)</sup>等により濃度の関数として実効キャリア・ライフタイムが評価されているが、メサ型の素子構造による表面リーク電流等の影響が懸念される。

本章では、高バイアスでのトンネル電流(トンネル・ブレイクダウン)特性と、低バイアスでの暗電流特性について別々に検討を行なった。温度依存特性から、低バイアスでの暗電流を拡散電流成分と発生電流成分に分解することを試み、各成分の限界特性について検討した。この成分分解の過程から、拡散電流と発生電流に分離されない残余な暗電流成分が存在することが明らかとなった。以下、4-2では、素子作製について、4-3では高バイアスでのトンネル電流について、4-4ではトンネル電流の温度依存特性について、4-5では発生電流と結びついたキャリアの実効ライフタイムについて、4-6では低バイアス暗電流の温度依存特性から、暗電流の拡散電流成分と発生電流成分への分解と各成分の活性化エネルギーを求め、各成分の限界性能について解析と検討を加えた。

#### 4-2 素子作製

実験に用いた素子の横断面を図4-1に示す。試作用ウエ-ハは第3章で述べた多成長室ハイドライドVPE法によって得たInP/InGaAs/InP層構造である。通常、InPキャップ層の濃度としては $\sim 1 \times 10^{16} \text{ cm}^{-3}$ を、InPバッファ層には $\geq 1 \times 10^{17} \text{ cm}^{-3}$ を用いた。素子はInGaAs中にp+n接合を持つプレーナ構造で、p+領域は $\text{Zn}_3\text{P}_2$ あるいは $\text{Cd}_3\text{P}_2$ を拡散源としたZn(亜鉛)あるいはCd(カドミウム)の封管熱処理により得た。パッシベーション膜は、 $\text{SiO}_2/\text{SiN}_x$ 二層膜を用い、膜ストレスの軽減とピンホール防止による信頼性の向上を計った<sup>5)</sup>。p-型電極としてはAu/Pt/Tiを、n-型電極としてはAuGeを用いた。

試作実験では、p+n接合面積として実効径 $95 \sim 130 \mu\text{m}$ の素子を用いたが、比較検討のために暗電流値は全て単位面積に変換してある。

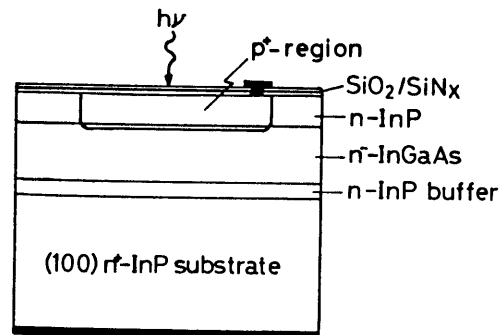


図4-1 プレーナ型InGaAs-PDの素子構造断面

#### 4-3 高バイアス下でのトンネル・ブレイクダウン特性(トンネル電流特性)

InGaAs(P) p+n接合の高電界下での指数関数的な暗電流増加はトンネル電流と理解した方がよいことが示されたが<sup>1,2)</sup>、実験結果との対応付けはむしろ定性的であり、フィッティング・パラメータの導入<sup>2)</sup>や、実効的な有効質量への還元<sup>3)</sup>等の手法により評価されて来た。ここで、フィッティング・パラメータ法では、トンネル電流の流れ易いパラボリックなポテンシャル・バリアーを仮定した値より数桁大きい点、有効質量への還元法では、Kaneの理論値<sup>6)</sup>以上の暗電流増加分を有効質量で補正しているが、有効質量の濃度依存性は高濃度域での議論であり<sup>7)</sup>、低不純物濃度域( $< 10^{16} \text{ cm}^{-3}$ )への適用の可

否など、疑問な点もある。また、深い準位を介した2-step トンネル電流の存在を検証した例<sup>8,9)</sup>もあるが、結晶品質やプロセスとの相関が必ずしも明確にされている訳ではない。

ところで、Kaneの理論は<sup>6)</sup>、パラボリックなポテンシャル・バリアーを仮定した場合、一様電界Fでの解は、

$$J_{tun.} = \frac{q^3 m^{*1/2} F V}{2\sqrt{2} \pi^3 \hbar^2 E_g^{1/2}} \exp\left(-\frac{\pi m^{*1/2} E_g^{3/2}}{2\sqrt{2} q \hbar F}\right) \quad (4-1)$$

と表わされる。ここで、 $m^*$ は実効トンネル質量である。Ando<sup>10)</sup>、Pearsall<sup>11)</sup>等も指摘しているが、Takanashi<sup>1)</sup>、Forrest<sup>2)</sup>等は電界Fを最大電界で近似したために、電流値を過大評価している。内部電界の場所依存性を考慮に入れると、式は微分形式

$$\frac{dJ_{tun.}}{dx} = \frac{q^3 m^{*1/2} F^2(x)}{2\sqrt{2} \pi^3 \hbar^2 E_g^{1/2}} \exp\left(-\frac{\pi m^{*1/2} E_g^{3/2}}{2\sqrt{2} q \hbar F(x)}\right) \quad (4-2)$$

を基本としなければならない。また、動作がリーチ・スルー(reachthrough、低濃度InGaAs層が完全に空乏化)状態の時、バイアス電圧と内部電界の関係に注意する必要がある。これらの点に注意すれば、以下の結果から、Kaneの理論により絶対値の対応も良好と結論づけられる。

図4-2に異なるInGaAs濃度( $N_T \sim 1 \times 10^{16}$ 、 $\sim 1.5 \times 10^{16} \text{cm}^{-3}$ )サンプルのトンネル電流特性を示す。ここで、InGaAs三元層の濃度はC-V特性から求めた値であり、低バイアスでの特性は別に議論するので省略した。図中の実線は三元層濃度を変数とした式(4-2)による計算結果であり、実験との対応は良好といえる。計算では、 $m^* = 0.04 m_0$ <sup>12)</sup>、 $E_g = 0.75 \text{eV}$ とした。 $m^*$ は実効トンネル質量であり、どの様に表式するか定説はないが、電子の有効質量とした。 $m^* = 1 / (1/m^*_e + 1/m^*_h)$ というKeldishの表式<sup>13)</sup>に従う計算結果( $m^*_e = 0.04 m_0$ 、 $m^*_h = 0.5 m_0$ <sup>11)</sup>)、あるいは、 $E_g = 0.73 \text{eV}$ とnarrow gap化した計算においても、電子の有効質量近似による暗電流値に倍する程度の差異であり、実験と計算の対応関係を左右する程ではない。

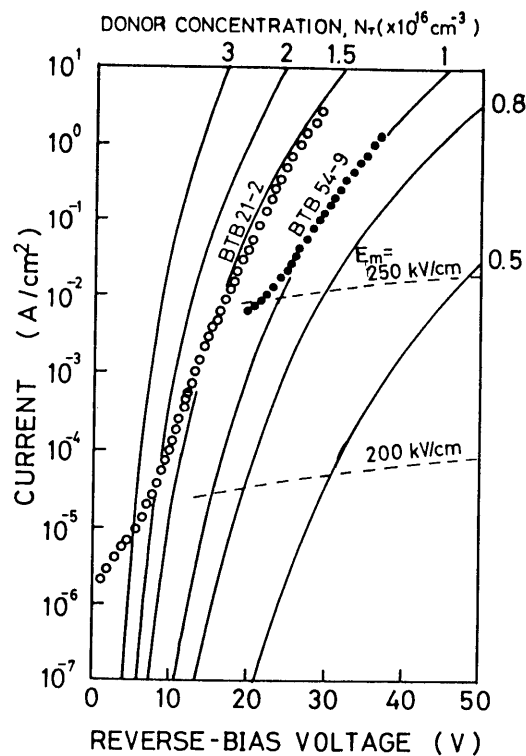


図4-2 トンネル電流特性

図4-3にはリ-チ-スル-動作のトンネル電流特性例(図(a))と、それに対応した素子のキャリア濃度分布(図(b))を示す。図(a)において、実線は三元層厚を変数とした式(4-2)の計算値である。これから、同一ウエ-ハを用いているにも拘らず、トンネル電流のバイアス依存性が異なる理由がInGaAs層厚にあることが理解できる。

このように、高電界下でのトンネル電流特性はKaneの理論(微分形式)により実験結果を良く説明できる。ここで、図4-3には、最大電界 $E_m = 200 \text{ kV/cm}$ に対応するトンネル電流計算値を点線により示してあるが、これは $100 \mu\text{m} \phi$  p+n接合径に対して、トンネル電流を $10 \text{ nA}$ 以下とする条件と見ることができる。それゆえ、ヘテロ電界を $200 \text{ kV/cm}$ 以下に制御すれば、実用上、ヘテロ分離構造APDでトンネル電流を回避することができるという重要な指針が得られる。

#### 4-4 トンネル電流の温度依存性

通常、ブレイクダウン特性の温度依存性は、

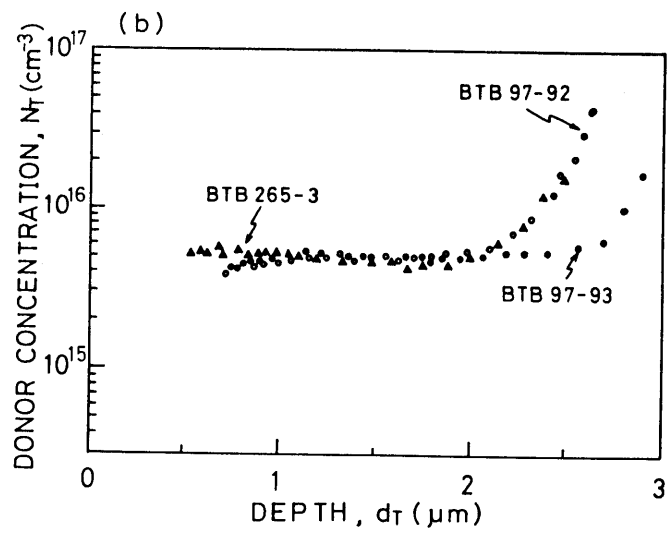
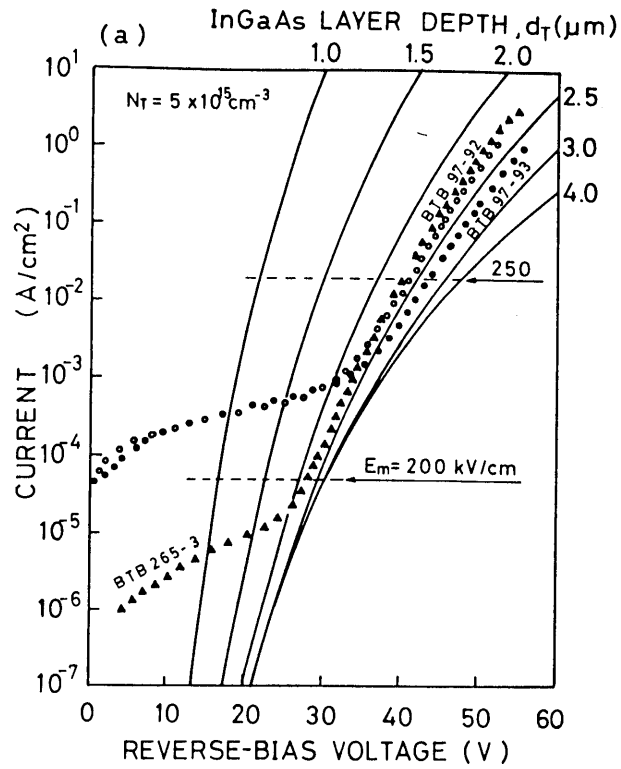


図4-3 リーチ・スルー(層厚制限)動作を伴うトンネル電流特性(a)とC-V特性より得られたキャリア濃度分布(b)



$$V(T) = V(T_0) \{ 1 + r(T - T_0) \} \quad (4-3)$$

と表わされる。ここで、 $r > 0$ の場合にはアバランシ過程が、 $r < 0$ の場合にはトンネル過程が支配的であると評価される。高バイアス下のトンネル電流温度依存性から、式(4-3)に従い評価した結果を表4-1に示す。 $r = 6 \times 10^{-4} \text{K}^{-1}$ 前後であり、明らかにトンネル降伏の特徴を示している。

トンネル電流には、式(4-2)からも判るように、温度に直接依存する項は含まれていないが、エネルギーギャップ $E_g$ の温度依存性の影響を受けることが考えられる。そこで、 $E_g$ の温度依存性を

$$E_g(T) = 0.75 \{ 1 - 3 \times 10^{-4}(T(^{\circ}\text{C}) - 20) \} \quad (4-4)$$

として<sup>14)</sup>計算した結果を表4-1に併せて示す。計算値の方が若干温度係数が小さいが、対応は良好と言える。

表4-1

Sample No.	Experimental			Calculation
	Density( $\text{cm}^{-3}$ )	Depth( $\mu\text{m}$ )	$r(1/^{\circ}\text{C})$	$r(1/^{\circ}\text{C})$
97-92	$5 \times 10^{15}$	2.5	$-6.6 \times 10^{-4}$	$-5.7 \times 10^{-4}$
237-8	$2 \times 10^{15}$	4.0	$-5.4 \times 10^{-4}$	$-5.0 \times 10^{-4}$

#### 4-5 低バイアス下での暗電流特性と実効ライフタイム

この節では、高電界下でのトンネル電流が支配的となる前の、低バイアスにおける暗電流特性について検討する。

図4-4に種々のInGaAs-PDの暗電流( $J_d$ )-電圧(V)特性を示す(高バイアスでのトンネル電流は省略)。図から、暗電流特性が大きく三つに分類される(A、B、C群とした)。代表的な素子に関して、素子化したPDを用いてDLTS(deep level transient spectroscopy)評価を行なったが、測定系の感度限界( $\sim 10^{13} \text{cm}^{-3}$ )内では深い準位は検出されなかった。

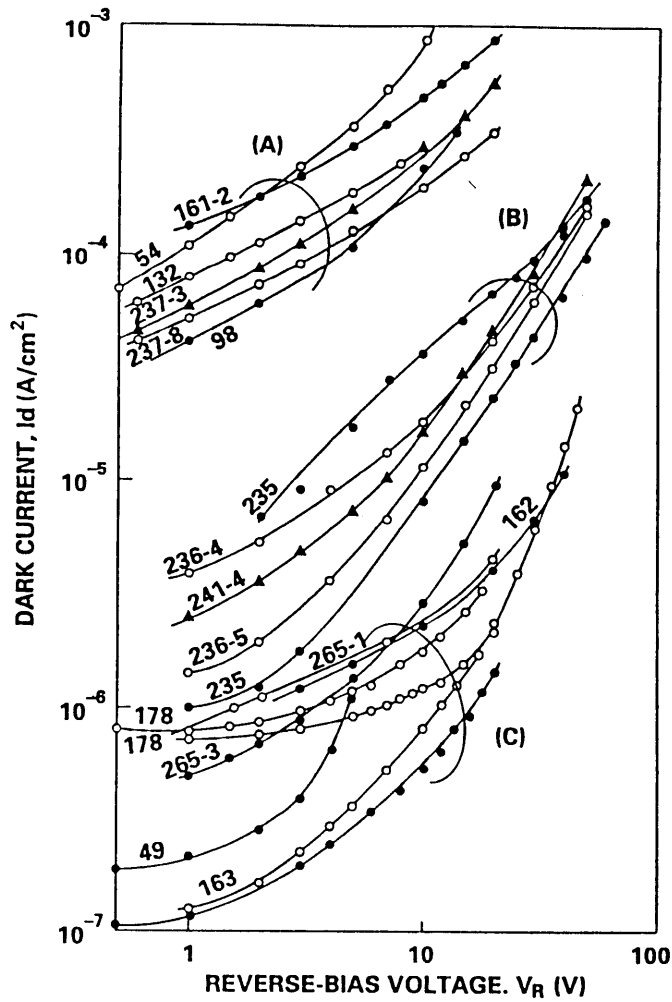


図4-4 低バイアス下での暗電流特性(トンネル電流支配領域は省略)

そこで、図4-4の各特性に  $J_d \propto V^{1/2}$  の接線を引くことにより発生電流を推定すると共に、実効キャリア・ライフタイムを帰納法的に求めた。

逆バイアス印加による空乏層内での発生電流は、

$$J_g = q n_i W / \tau_{eff} \quad (4-5)$$

と表わされる<sup>15)</sup>。ここで、 $n_i$ は真性キャリア濃度(InGaAsの場合、300Kで $\sim 6 \times 10^{11} \text{ cm}^{-3}$ )、 $W$ は空乏層幅、 $\tau_{eff}$ は実効ライフタイムである。 $p^+n$ 接合を考えると、 $W = (2 \epsilon V / q N_T)^{1/2}$ であり( $N_T$ ; InGaAsキャリア濃度)、暗電流実験値への $V^{1/2}$ 接線により各素子の発生電流の有意差を見積もることができる(ただし、 $|V| > 3 \text{ k/q}$ )。この作業を実行し、式(4-5)にもとずき $\tau_{eff}$ を濃度の関数として評価した結

果を図4-5に表わす。 $\tau_{eff}$ としてA群では $\sim 10^{-7}$ 秒、B/C群では $10^{-4} \sim 10^{-5}$ 秒に分布している。

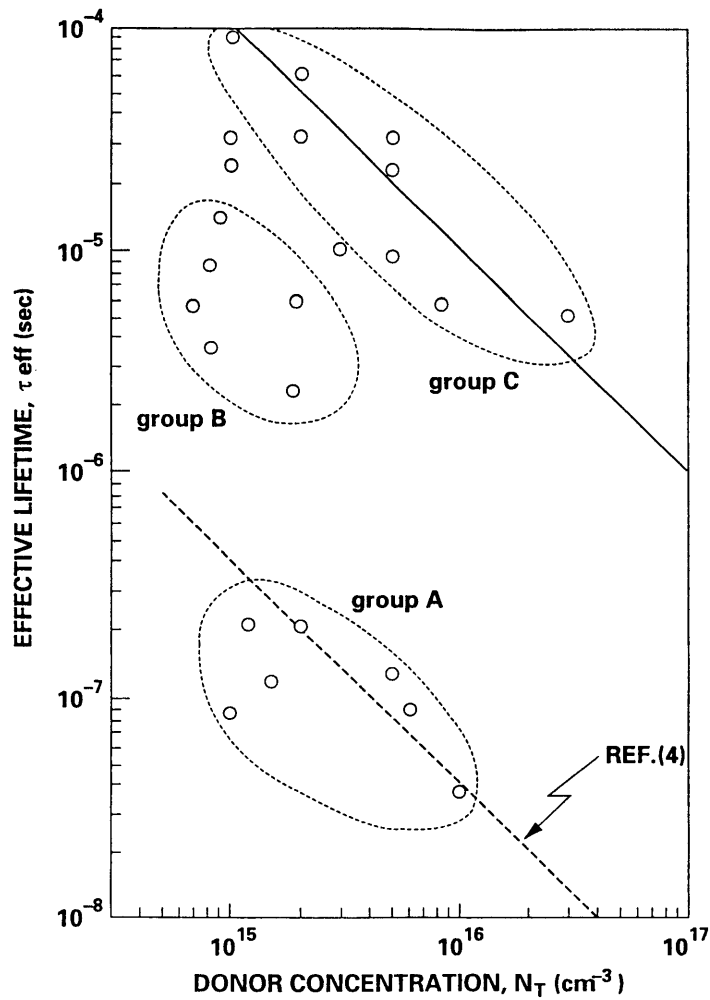


図4-5 実効ライフタイム

理論的な実効ライフタイムは、発生・再結合中心を介した過程で、電子と正孔の捕獲断面積が等しいとすると、

$$\tau_{eff} = 2\tau'c \cosh \left\{ (E_i - E_t) / kT \right\} \quad (4-6)$$

と表式され<sup>16)</sup>、 $\tau_{eff}$ は $E_i = E_t$ のとき最小、 $|E_i - E_t| = (1/2)E_g$ のとき最大となる。ここで、 $E_i$ は真性フェルミエネルギー・レベル、 $E_t$ は発生・再結合エネルギー・レベルを表わす。 $\tau'$ は結晶中での小数キャリア・ライフタイムと同一であり、III-V族化合物

では  $10^{-9}$  秒オーダーであるから、式(4-6)より、

$$10^{-3} \geq \tau_{\text{eff}}(\text{sec}) \geq 10^{-9} \quad (4-7)$$

が予想される。又、 $\tau'$  は通常、不純物濃度に逆比例する<sup>10)</sup>ことから類推して、 $\tau_{\text{eff}} \propto N_T^{-1}$  の関係が予想される。図4-5の結果からもこの様子が窺われ、ベスト・フィッティングすると(図4-5の実線)、

$$\tau_{\text{eff}}(\text{sec}) = 10^{11} / N_T(\text{cm}^{-3}) \quad (4-8)$$

が得られる。この結果は、Takanashi等<sup>4)</sup>により報告されている値(図4-5の点線)よりも約2桁良く、式(4-7)で見積もった材料限界にちかずにいる。この値については4-6節で成分分解した発生電流成分のところでも再度検討する。又、式(4-8)がC.H. Henry等<sup>10)</sup>により報告されているPL測定から得た  $N_T > 10^{17} \text{cm}^{-3}$  域でのライフタイムの濃度依存性の外挿線上にあることから考えて、実験値の妥当性と共にVPE結晶の高品質性を示していると言える。これは、また式(4-7)での性能限界  $\tau_{\text{eff}} \sim 10^{-3}$  秒が  $N_T \lesssim 10^{14} \text{cm}^{-3}$  高純度層により達成される可能性を示唆している。

#### 4-6 低バイアス暗電流の温度依存性

ここでは、InGaAs-PD 暗電流の温度依存特性から、低バイアス(バンド間トンネル電流が支配的となる前)での暗電流支配因子の詳細な分析を行ない限界値の検討を行なう。

##### 4-6-1 拡散電流と発生電流の分解

図4-6-(a)、(b)、図4-7-(a)、(b)、図4-8-(a)、(b)にA、B、C群で典型的なPDの逆バイアス及び順バイアスでの電流温度依存特性を示す。

順方向特性はn-factorを付加したShockleyの式<sup>10)</sup>

$$J_{\text{diff}} = J_s \{ \exp(qV/nkT) - 1 \} \quad (4-9)$$

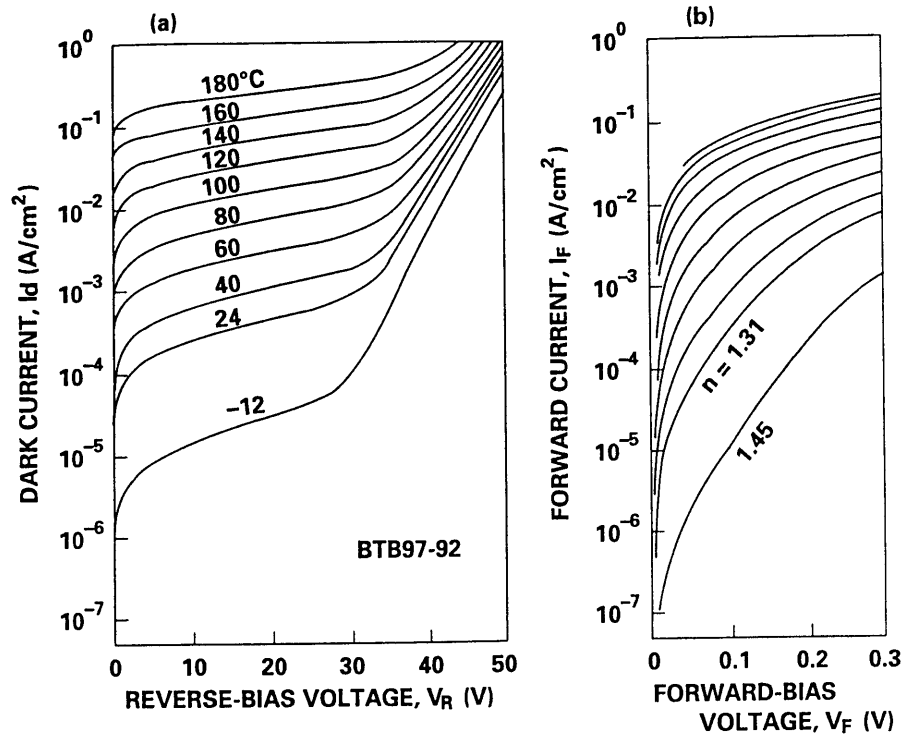


図4-6 A群での逆方向(a)と順方向(b)電流の温度依存特性

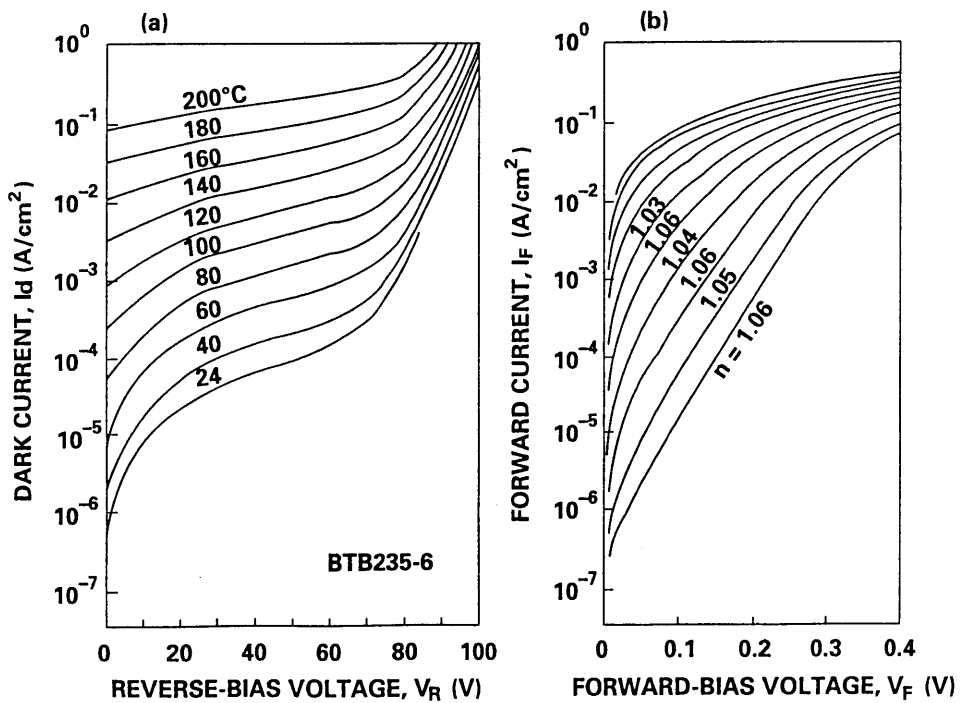


図4-7 B群での逆方向(a)と順方向(b)電流の温度依存特性

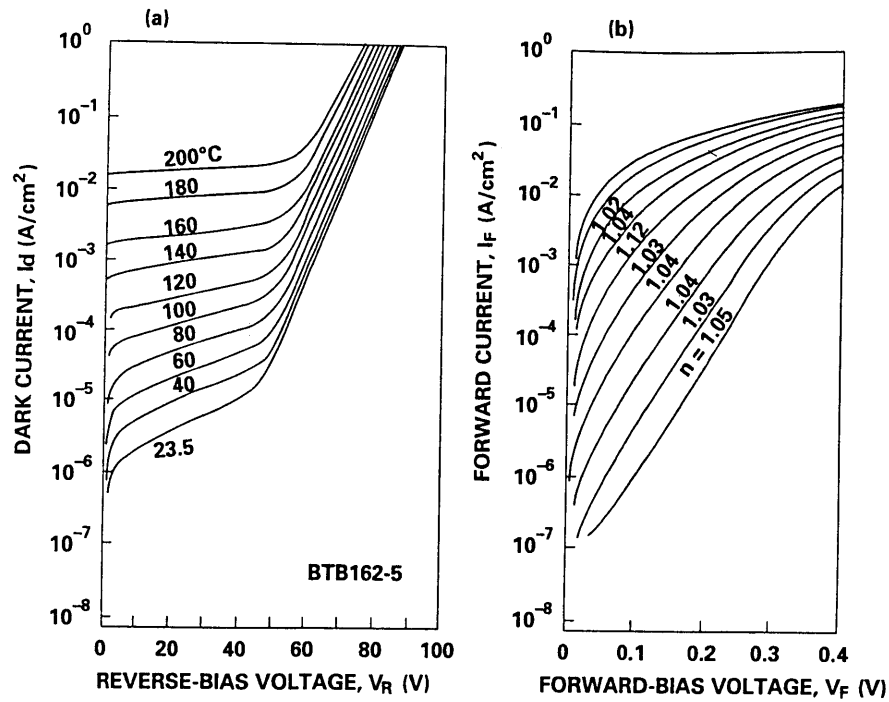


図4-8 C群での逆方向(a)と順方向(b)電流の温度依存特性

$$J_s = q D_p p_{no} / L_p + q D_n n_{po} / L_n \quad (4-10)$$

で評価した。ここで、 $D_p$ ( $D_n$ )は正孔(電子)の拡散定数、 $L_p$ ( $L_n$ )は正孔(電子)の拡散長、 $p_{no}$ ( $n_{po}$ )はn(p)型半導体中熱平衡状態での正孔(電子)濃度を表わす。直列(接触)抵抗などに固体差があるが、n-factorは、逆方向暗電流の改善(減少)と共に理想値  $n = 1$  に近づいており、特性改善(A群→C群)が発生-再結合電流の有意差によることを示唆している。

逆方向特性は、一般的に、バイアス電圧一定での温度依存性から

$$J_R = J_{R0} \exp(-q E_a / k T) \quad (4-11)$$

により、活性化エネルギー  $E_a$  を実験的に求め、 $E_a = E_{gInGaAs}$  の場合には空乏層域外からの拡散電流が、 $E_a = (1/2) E_{gInGaAs}$  の場合にはバンドギャップ中の再結合中心を介しての発生(再結合)電流(g-r)が支配的であると評価される。また、試作のダブル・ヘテロ、プレ-ナ構造であれば、表面リ-ク電流が支配的な場合に  $E_a = (1/2) E_{gInP}$  で判別

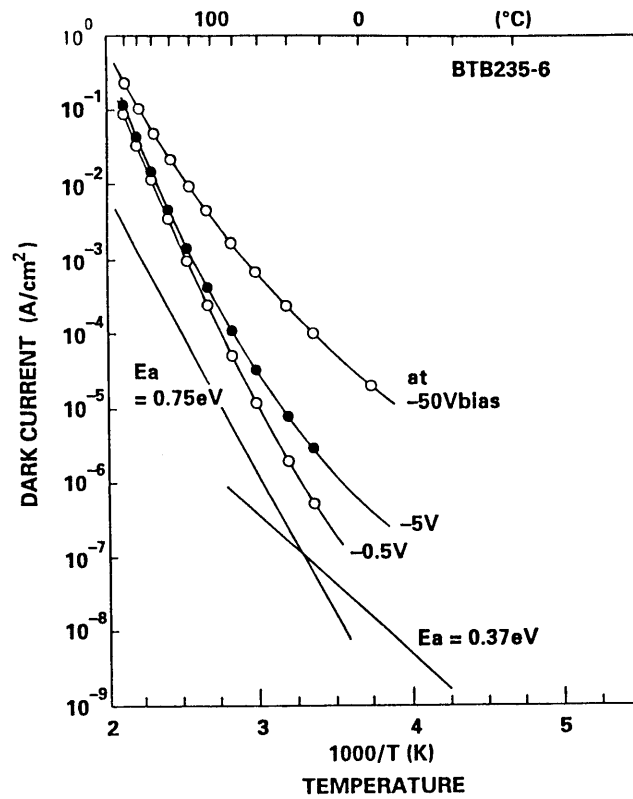


図4-9 暗電流の温度依存性(アレニウス・プロット)と活性化エネルギー

できる可能性がある。図4-9に、図4-7を基に作図した  $J_d - 1/T$  曲線を示したが、必ずしも判然としている訳ではなく、高温では拡散電流が、低温では発生(再結合)電流が支配的ということ以上の言及はできない。むしろ、高温では  $E_a > E_{g\text{InGaA}}$  となっている。

そこで、発生電流成分はバイアス電圧の  $1/2$  乗に、拡散電流成分はバイアスに依存しない一定値である(高温では、 $\sim 3 k T/q$  以下のバイアス域で暗電流低下が現われる)ことを根拠にして、各温度での成分分解を試みた。図4-10にその一例を示す。ここで、2成分への分解は良好と言えるが、バンド間でのトンネル電流が支配的となる直前のバイアス領域で、2成分に分解できない残余な異常成分が存在することがわかる。

以下の節では、このようにして分解した拡散電流成分、発生・再結合的電流成分、残余の成分について、各A、B、C群の代表例について検討する。

#### 4-6-2 拡散電流成分の温度依存性

図4-11に成分分解したバイアス電圧に依存しない拡散電流成分の温度依存特性と順

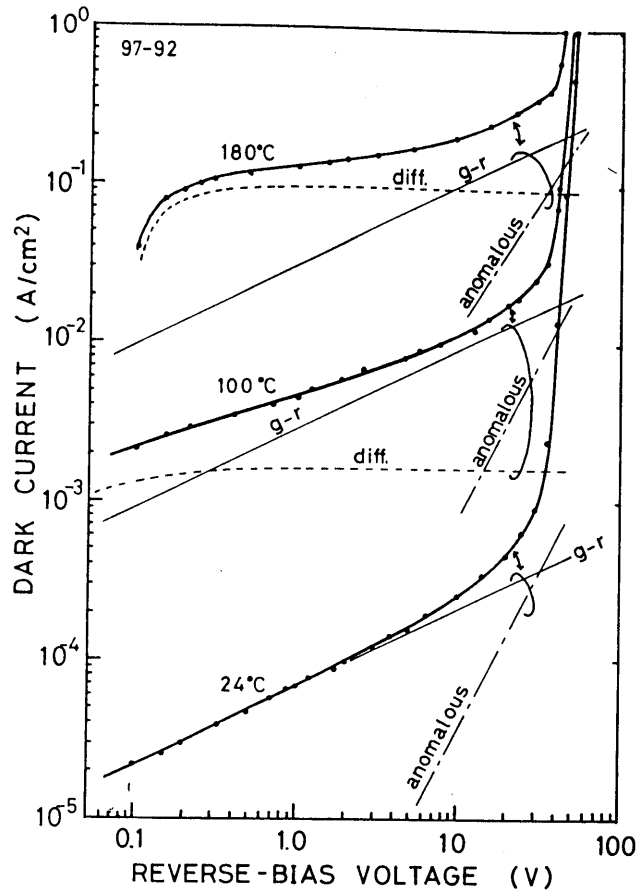


図4-10 暗電流の成分分解例

方向飽和特性を共に示す。ここで、順方向飽和値は  $n$ -factor 外挿から得たが、順逆両特性は良く一致している。これは、 $n$ -factor が 1 で近似できる B、C 群においては、バイアスに依存しない成分が拡散電流以外の何者でもないことを示している。

活性化エネルギー  $E_a$  を見ると、A では  $\sim 0.7$  eV であるのと比べ、B、C では  $\sim 1$  eV と InGaAs の  $E_g = 0.75$  eV よりも大きな値となっている。  $E_a > E_g$  となる理由はつぎのように説明できる。

$p+n$  接合での飽和特性は式(4-10)より

$$J_s \sim q D_p p_{no} / L_p = q (D_p / \tau_p)^{1/2} n_i^2 / N_D \quad (4-12)$$

$$\begin{aligned} n_i &= (N_c N_v)^{1/2} \exp(-E_g / 2kT) \\ &= 4.9 \times 10^{15} (m_{de} m_{dh} / m_0^2)^{3/4} T^{3/2} \exp(-E_g / 2kT) \end{aligned} \quad (4-13)$$



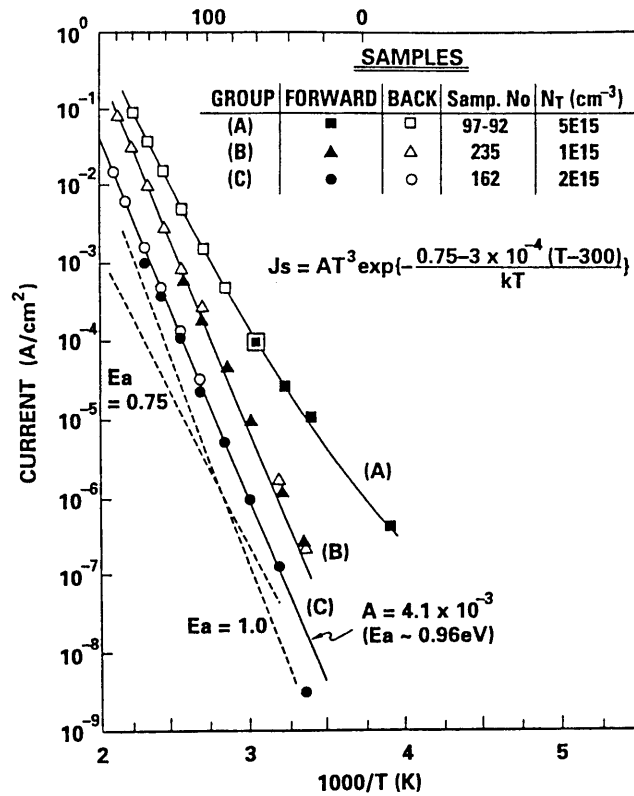


図4-11 順方向飽和電流と逆方向拡散電流成分

と表わされる。 $L_P = (D_P \tau_P)^{1/2}$ 、 $N_C(N_V)$ は伝導帯(価電子帯)の実効状態密度、 $m_{de}$  ( $m_{dh}$ )は伝導帯(価電子帯)の状態密度有効質量である。

$D_P/\tau_P$ が $T^r$ に比例するものとする<sup>15)</sup>

$$J_s = T^{(3+r/2)} \exp(-E_g/kT) / N_D \quad (4-14)$$

となる。そこで、近似的に

$$J_s = A T^3 \exp(-E_g/kT) \quad (4-15)$$

とし、かつInGaAsのバンドギャップ $E_g$ の温度依存性を<sup>14)</sup>

$$dE_g/dT = -3 \times 10^{-4} \text{ (eV/K)} \quad (4-16)$$

として拡散飽和電流を計算した結果を図4-11(b)(c)にフィッティングして実線で示す。ここで、C群の実験値に対しては $A = 4.1 \times 10^{-3}$ によりフィッティングでき、この理論値は $E_a = 0.96 \text{ eV}$ に相当しており、実験値を良く説明している。これは、バンドギャップの狭い半導体での活性化エネルギー $E_a$ を評価する場合にはそのバンド・ギャップの温度依存性を考慮し補正しなければならないことを示している。

この結果は、逆に、A群での $E_a = 0.7 \text{ eV}$ がどのような輸送機構に支配されているかが問題となる。A群での特徴は、 $n$ -factorが1.5前後であることから発生-再結合的電流が関与しているが、逆方向特性からバイアスには依存しない電流である。このような特徴を持つ電流としては、 $\text{InP}$ キャップ層表面での発生電流(リーク電流)が上げられ( $E_a = (1/2) E_{g\text{InP}} = 0.68 \text{ eV}$ )、かつ表面空乏層領域が何等かの原因でピンニングされていることが予想される。ウエーハ前処理、絶縁膜形成などプロセスとの関連性が強く、再現性のある現象ではないものと予想される。

拡散電流の理論値は、式(4-12)からEinsteinの関係式を用いて、

$$J_s = (q k T \cdot \mu_p / \tau_p)^{1/2} (n_i^2 / N_D) \quad (4-17)$$

となり、 $\mu_p = 300 \text{ cm}^2/\text{Vs}$  ( $N_T = 10^{17} \text{ cm}^{-3}$ で $\mu_p = 100 \text{ cm}^2/\text{Vs}$ <sup>(9)</sup>より推定)、 $\tau_p = 1 \text{ ns}$ 、 $n_i = 6 \times 10^{14} \text{ cm}^{-3}$ 、 $N_D = 5 \times 10^{15} \text{ cm}^{-3}$ とすると、 $J_s = 1.2 \times 10^{-7} \text{ A/cm}^2$ となる。

一方、成分分解から得られたベスト・データ ( $N_T \sim 5 \times 10^{15} \text{ cm}^{-3}$ で)

$$J_{s(\text{exp.})} (\text{A/cm}^2) = 1 \times 10^{-8} \quad (4-18)$$

を理論値と比較すると、 $\mu_p / \tau_p = 2.5$ の関係が得られ、逆に、実験値を説明するためには $\tau_p$ として10 ns前後が予想される。

これ等の結果から、拡散飽和電流 $J_s$ の有為差は、主に結晶性を反映した $\tau_p$ の差によるものといえる。また、 $J_s$ の濃度依存性は、顕著ではないが、 $\tau_p \propto 1 / N_T$ の関係を用いて、式(4-17)、(4-18)にもとずき $\mu_p$ を一定として拡散電流の限界値を見積もると、

$$J_s (\text{A/cm}^2) = 0.7 / N_T^{1/2} \quad (4-19)$$

が得られる。

#### 4-6-3 発生電流成分の温度依存性

図4-12に成分分解した発生電流の温度依存特性を示す。高温域では拡散電流からの分離が困難（拡散電流と比較して、無視できる）であり、A群を除くと評価点が若干少ないが、いずれも $E_a = 0.45 \sim 0.5 \text{ eV}$ である。この値は、4-6-2節で求めたInGaAsの $E_a = 0.96 \text{ eV}$ の $1/2$ に対応しており、InGaAs禁制帯内の再結合中心を介しての発生電流と解釈できる。

式(4-5)に従って、図4-12から実効ライフタイムを見直すと、 $N_T = 2 \times 10^{15} \text{ cm}^{-3}$ で $\tau_{\text{eff}} \sim 1.1 \times 10^{-4}$ 秒となっており、

$$\tau_{\text{eff}}(\text{sec}) = 2.2 \times 10^{11} / N_T(\text{cm}^{-3}) \quad (4-20)$$

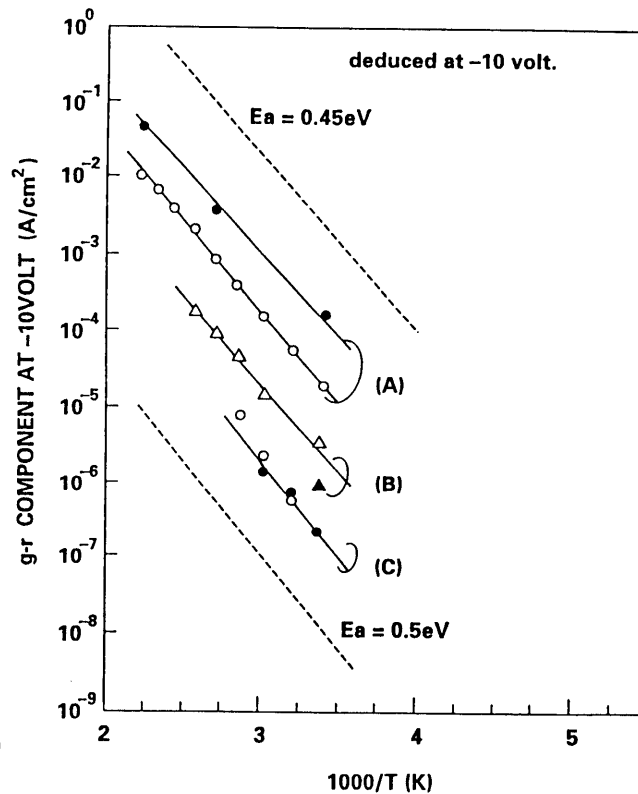


図4-12 発生電流成分の温度依存性

と求められる。これは4-5節で得た値の約2倍である。これ等の値は式(4-7)で予測した  $t_{eff}$  の限界値 ( $\sim 10^{-3}$ 秒) の  $1/10$  程度である点を考慮すると、式(4-20)の関係は、 $N_T \sim 10^{14} \text{ cm}^{-3}$  域まで保存されているものと思われる。

#### 4-6-4 異常暗電流成分とその温度依存性

Band-to-bandのトンネル電流が支配的となる直前のバイアス領域で、発生電流と拡散電流に分解されない残余の暗電流成分が存在することが明らかとなった。図4-13にその異常成分  $J_{anom.}$  のバイアス及び温度依存特性を示す。 $J_{anom.} \propto V^{3/2}$  の関係がある。また、アレニウス・プロットした温度依存性を図4-14に示すが、 $E_a \sim 0.5 \text{ eV}$  である。

この異常成分の発生機構については不明な点が多い。異常暗電流成分  $J_{anom.}$  が  $V^{3/2}$  に

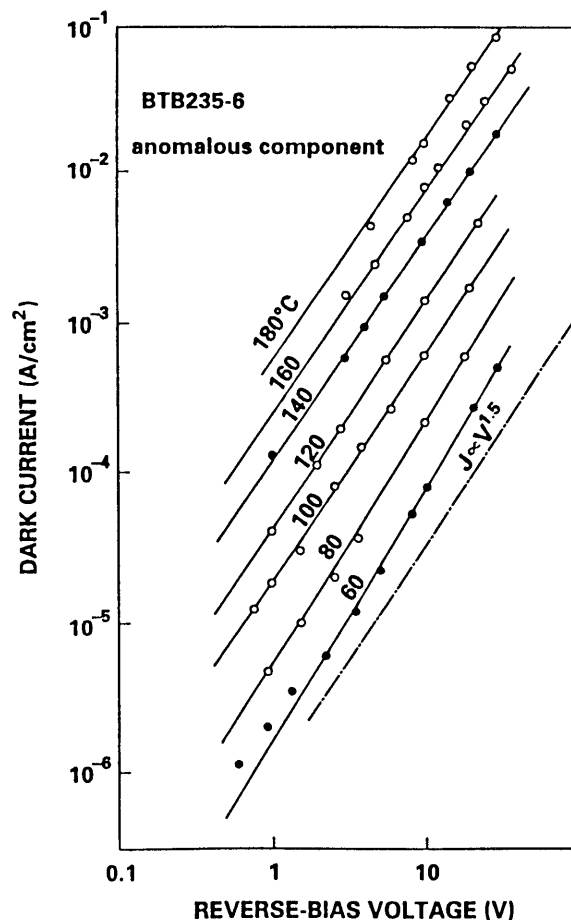


図4-13 異常暗電流成分のバイアス及び温度依存特性

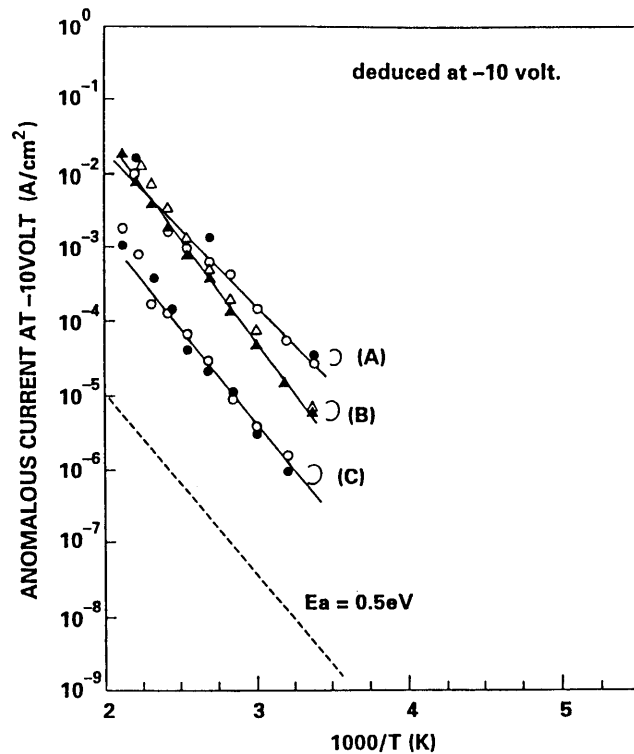


図4-14 異常暗電流成分の温度依存性(アレニウス・プロット)

比例することは、バンド間のトンネル電流の式(2)において  $E_g = 0.01 \text{ eV}$  に相当したバイアス電圧依存性と一致しており、Ribenらの提案している multi-step tunneling<sup>20, 21)</sup> と同様な電流輸送機構を仮定すると数10~100stepを介してのトンネル電流と解釈できる。また、 $E_a \sim 0.5 \text{ eV}$  は、multi-stepとは言いながらオーバー・オールに見て InGaAs 層全体での発生電流である点から、活性化エネルギーは前節での発生電流と同じであると解釈もできる。

いずれにせよ、この異常な暗電流成分は、複雑なトンネル機構により支配されている可能性が強い。この異常成分は、禁制帯の大きな InP キャップ層をもつプレーナ構造試作により表面リークなどが抑制された結果、より判然と見分けられるようになったものであり、Hasegawa<sup>22)</sup>、香川等<sup>23)</sup> によるプレーナ素子での特性にも同様の傾向が見られている。それ故、この電流は、単に結晶成長/プロセス方法(技術)の違いによるものではなく、InGaAs 材料に共通する問題を含んでいる可能性が大きい。

#### 4-7 結言

ハイドライドVPEより得たウエーハを用いて、InPキャップ層を持つプレーナ型InGaAs-PDの暗電流特性について実験及び検討を行なった。ワイド・バンドギャップであるInPキャップ層の存在とプレーナ化によりInGaAs層の詳細な暗電流評価が可能となった。以下、本章で明らかとなったことを列挙する。

- (1) 高バイアス下での暗電流特性は、Kaneの理論を微分形式で適用することにより絶対値の対応も良好であることを示した。ここで、リーチ・スルー動作の時には、その特性が層厚に依存することを示した。
- (2) 発生電流特性から、キャリアの実効ライフタイムとして $1 \times 10^{11} / N_T (\text{cm}^{-3})$ 秒が得られた(成分分解による発生電流成分からは、 $2.2 \times 10^{11} / N_T$ )。これより、ハイドライドVPEによる結晶の高品質性を明らかにした。
- (3) 暗電流の温度依存特性から、拡散電流の活性化エネルギー $E_a$ は $\sim 1 \text{ eV}$ であり、これは、 $E_g$ の温度依存性を考慮して解釈できることを示した。
- (4) 暗電流の拡散電流、発生電流成分への分解を行ない、 $|V| < 10 \text{ V}$ では、極めて良好に分解/合成が可能であることを示した。
- (5) 拡散電流成分は、順方向特性とも良い一致を示し、InPキャップ層の存在と表面リーク抑制効果が有効に現われていることが判った。また、拡散電流の限界値として、 $J_s (\text{A/cm}^2) = 0.7 / N_T (\text{cm}^{-3})$ を実験結果にもとずき導出した。
- (6)  $|V| > 10 \text{ V}$ のバイアスでバンド間トンネル電流が現われる直前に顕著で、拡散電流、発生電流成分とは異なる $V^{3/2}$ に比例する異常暗電流成分が存在することを明らかにした。
- (7) 異常な暗電流成分は、multi-step tunnelingにより説明が可能であること、及び、この成分は、現在得られているInGaAs-PDに共通する問題であり、既存の結晶成長技術によって得られるInGaAs結晶の基本構成に係わる可能性があることを示した。
- (8) 暗電流特性の良否は、拡散電流、発生電流、異常成分の全てにわたり有意差として現われ、結晶性を反映した小数キャリア寿命、実効キャリア寿命等の優劣として比較可能となることを示した。
- (8) 以上の結果より、InGaAs p+n接合の逆方向特性の期待値がInGaAs濃

度(内部電界)の関数として、

$$J = 0.7 \{ 1 - \exp(-V/0.024) \} / N_T^{1/2} + 1.7 (N_T V)^{1/2} / 10^{15} \\ + V^{1.5} / 10^{18} + \int 23.2 \cdot F^2 (\text{V/cm}) \cdot \exp \{ -5.22 \times 10^6 / F (\text{V/cm}) \} dx (\text{cm})$$

と表わされる。

## 参考文献

- (1) Y. Takanashi, M. Kawashima, Y. Horikoshi : Jpn. J. Appl. Phys. 19(1980)693.
- (2) S. R. Forrest, M. Didomenico, R. S. Smith, and H. J. Stocker: Appl. Phys. Lett. 36(1980) 580.
- (3) M. Ito, T. Kaneda, K. Nakajima, Y. Toyama, and H. Ando : Solid-State Electron. 24 (1981)421.
- (4) Y. Takanashi and Y. Horikoshi : Jpn. J. Appl. Phys. 20(1981)1915.
- (5) H. Ishihara, K. Makita, Y. Sugimoto, T. Torikai, and K. Taguchi: Electron. Lett. 20 (1984)654.
- (6) E. O. Kane : J. Appl. Phys. 32(1961)83.
- (7) D. J. Daumin and G. L. Pearson : J. Appl. Phys. 36(1965)3418.
- (8) N. Tabatabaie, T. R. Lepkowski, L. W. Cook, and G. E. Stillman: Inst. Phys. Conf. Ser. No. 65(1983)217.
- (9) G. E. Stillman, L. W. Cook, N. Tabatabaie, G. E. Bulman, and V. M. Robbins: IEEE Trans. Electron Devices, ED-30(1983)364.
- (10) H. Ando, H. Kanbe, M. Ito, and T. Kaneda : Jpn. J. Appl. Phys. 19(1980)L277.
- (11) T. P. Pearsall : Electron. Lett. 16(1980)771.
- (12) R. J. Nicholas, J. C. Portal, C. Houlbert, P. Perrier, and T. P. Pearsall: Appl. Phys. Lett. 34(1979)492.
- (13) L. V. Keldysh : Soviet Phys. JETP6(1958)763, JETP7(1959)665.
- (14) S. R. Forrest, R. F. Leheny, R. E. Nahory, and M. A. Pollack : Appl. Phys. Lett. 37(1980) 322.
- (15) S. M. Sze : Physics of Semiconductor Devices (Wiley, New York, 1969).
- (16) A. S. Grove : Physics and Technology of Semiconductor Devices (John Wiley, New York, 1967).
- (17) C. H. Henry, R. A. Logan, F. R. Merritt, and C. G. Bethea : Electron. Lett. 20(1984)358.
- (18) W. Shockley: Electrons and Holes in Semiconductors (Van Nostland Book Co. 1950)
- (19) E. D. Towe and T. J. Zamerowski : J. Electron. Mater. 11(1982)957.
- (20) A. R. Riben and D. L. Feucht : Int. J. Electronics 20(1966)583.
- (21) A. R. Riben and D. L. Feucht : Solid-State Electron. 9(1966)1055.



- (22) K. Hasegawa, K. Ohnaka, M. Kubo, Y. Hori, and H. Serizawa: Extended Abstract of 16th Conf. on Solid State Devices and Materials (1984) 579.
- (23) 香川、米野、尾関、金田：第45回応用物理学会講演会予稿集(1984)155.

## 第5章 InPのイオン化率

### 5-1 緒言

光吸収層をInGaAs(P)とし、アバランシ層をInPとするヘテロ分離構造APDの性能を最終的に決めるのは、アバランシ領域を形成するInP材料固有の物理量であるイオン化率(衝突電離定数; Impact ionization coefficient)である。電子のイオン化率 $\alpha$ と正孔のイオン化率 $\beta$ との比が大きな半導体材料をアバランシ層として用いることが雑音特性<sup>1)</sup>、高速性<sup>2)</sup>に優れる基本条件であり、高性能APDの開発は大きなイオン化率比材料の探索、開発と言っても過言ではない。Si材料の $\alpha/\beta$ が20~50であるのと比べ、長波長用としてのGeのイオン化率 $\alpha$ 、 $\beta$ がほぼ等しいことが、これに変わる材料、素子開発を促進しているとも言える。

InPのイオン化率測定<sup>3-7)</sup>の報告例は少なくないが、測定値自体少しづつ異なっている。しかしながら、その温度依存性に関しては、Takanashi等<sup>8)</sup>による低温での雑音測定からイオン化率比を類推した例以外にはほとんどない。また、GaAs材料でのイオン化率の面方位依存性<sup>9,10)</sup>の類推から、InPイオン化率の面方位依存性に関して種々の議論<sup>7,11-13)</sup>がなされている。これは、InP/InGaAsヘテロ分離構造APDをどの結晶面方位で作製することが、高性能素子を得る上から有利か重要な問題となる。

本章では、InPイオン化率を温度依存特性をも含めて実験的に決定し、その支配因子の検討を行なった。はじめに、室温における電子注入と正孔注入条件による増倍率特性からイオン化率を決定し、その妥当性について、InP p+n接合におけるブレイクダウン電圧の濃度依存性、ヘテロ分離構造APDでの雑音特性からの検討を行なった。次に、イオン化率の温度依存特性から、Okuto-Crowellの式<sup>14)</sup>による実験値の数式化を行ない、イオン化エネルギー以外の変数(フォノン・エネルギーとフォノン散乱に係わる平均自由行程)を実験的に決定した。

### 5-2 ヘテロ分離構造APDでのイオン化率

電子のイオン化率 $\alpha$ 、正孔のイオン化率 $\beta$ は、純粋な電子注入条件による増倍率 $M_n$ と純粋な正孔注入条件による増倍率 $M_p$ とそれらの電界依存性より求められる。基本式は<sup>15)</sup>、

$$\beta(E_m) = \left\{ 1/M_n(W) \right\} \cdot d \left\{ \ln M_p(W) \right\} / dW \quad (5-1)$$

$$\alpha(E_m) = \beta(E_m) + d \left\{ \ln(M_n(W)/M_p(W)) \right\} / dW \quad (5-2)$$

である。ホモ接合リーチ・スルー (reachthrough) タイプへの展開がLaw等<sup>16)</sup>によりなされている。図5-1 (a)に単純ホモ接合リーチ・スルー型の境界条件を示す。このとき、イオン化率は

$$\alpha = \frac{qNW}{\epsilon} \left( \frac{d(\ln M_n)}{dV} - \frac{M_n - 1}{M_n} \cdot \frac{d(\ln M_p)}{dV} \right) + \frac{M_p}{M_n} \alpha(E_{min}) + \frac{M_n - 1}{M_n} [\alpha(E_{min}) - \beta(E_{min})] \quad (5-3)$$

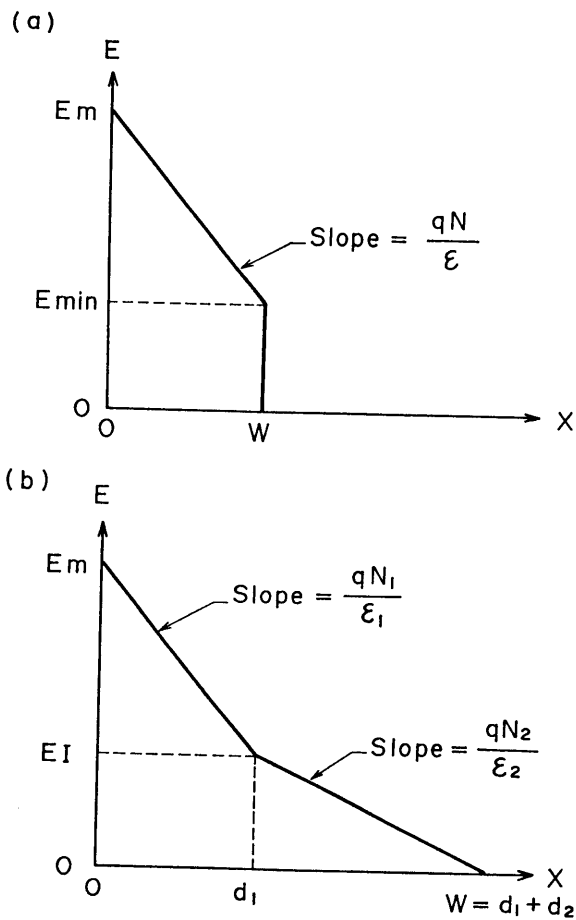


図5-1 (a)ホモ接合リーチ・スルーAPDの電界分布と境界条件

(b)ヘテロ接合型APDの電界分布と境界条件

$$\beta = \frac{qNW}{\epsilon} \left( \frac{1}{M_n} \cdot \frac{d(\ln M_p)}{dV} + \frac{M_p}{M_n} \cdot \beta(E_{min}) + \frac{M_p^{-1}}{M_n} [\alpha(E_{min}) - \beta(E_{min})] \right) \quad (5-4)$$

と表わされる。ここで、 $N$ はキャリア濃度、 $\epsilon$ は誘電率、 $W$ は空乏層幅である。

これらの関係式をもとにして、ヘテロ分離構造APDでのイオン化率導出を行なう。ここで、数式を簡略化するために、アバランシ過程(衝突電離)はInP層のみで生起すると仮定する。これは、実用素子作製上からも、InGaAs(P)層でのイオン化率がInPと異なり電子の方が正孔のイオン化率より大きいために<sup>17,18)</sup>、InGaAs(P)層での増倍を完全に抑制しないと低雑音APDが期待できない。又、この仮定は、InGaAs p+n接合によるPD(Photodiode)でのアバランシ増倍がたかだか2程度であり<sup>19,20)</sup>、これに伴うイオン化率への影響は、測定値の誤差範囲内に埋没してしまうことが予想されることによる。図5-1(b)にヘテロAPDの電界分布を示す。ここで、 $E_m$ は最大電界であり、 $E_1$ はヘテロ接合部の電界(ヘテロ電界)である。 $E_m - E_1$ は実験においては350 kV/cm以上あり、 $\alpha$ 、 $\beta(E_m)$ は $\alpha$ 、 $\beta(E_1)$ と比較して2桁以上大きいことが予想され、 $\alpha$ 、 $\beta(E_1)$ を無視した。これにより、ヘテロ分離構造APDでのイオン化率は、

$$\beta(E_m) = \{qN_1/M_n \epsilon_1\} d\{\ln M_p\} / dE_1 \quad (5-5)$$

$$\alpha(E_m) = \beta(E_m) + \{qN_1/\epsilon_1\} d\{\ln(M_n/M_p)\} / dE_1 \quad (5-6)$$

と表わされる。ここで、 $E_1 = qN_2 d_2 / \epsilon_2$ 、 $E_m = E_1 + qN_1 d_1 / \epsilon_1$ の関係がある。式(5-5)、(5-6)より、電界の関数としてInPイオン化率を求めることができる。

### 5-3 試料作製と増倍率測定系

図5-2に実験に用いたAPDの素子構造断面を示す。BTB、BTQB等の名称はウエーハ層構造を成長順序に従って表わしている。BはInPを、TはInGaAsを、QはInGaAsPを表わす。(a)のBTBサンプルはハイドライドVPEより得たウエーハを、(b)のBQBサンプルはLPEより得た波長組成1.35  $\mu\text{m}$ のQ層を持つウエーハを用いた。(c)はVPEあるいはLPEより得たウエーハで、エッジブレイクダウンを防止して均一増倍させる目的でガードリング(GR)が形成されている。GRはBe(ベ

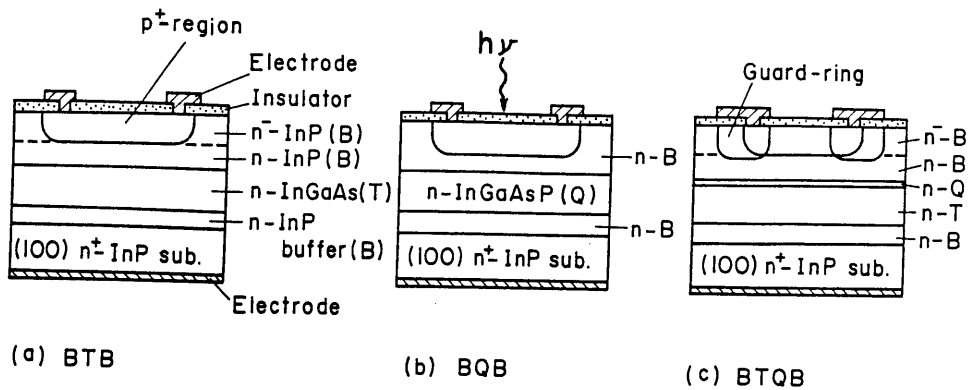


図5-2 イオン化率測定用試料 (a) InP/InGaAs-APD  
 (b) InP/InGaAsP-APD  
 (c) InP/InGaAsP/InGaAs-APD

リリウム)のイオン注入とアニールによって、あるいはZn(亜鉛)の低温拡散によって得た。アバランシ域を形成するp+n接合はCd(カドミウム)あるいはZnの熱拡散技術を用いた。成長用基板としては、S(硫黄)ドーパ、EPD<3000cm<sup>-2</sup>の(100)InP基板を用いており、GR構造を持たない(a)あるいは(b)では、エッジ・ブレイクダウンを防止するために、T層、Q層濃度をB層キャップ濃度と同程度、あるいは若干高濃度化した<sup>21)</sup>。

測定に用いた全ての素子において、エッジ・ブレイクダウンは完全に抑制されていた。受光径は80~100μm<sup>φ</sup>で、受光面内での増倍率の不均一度は、増倍率M=10において5%以内であった。使用したサンプルのInPキャップ層濃度は1~4x10<sup>16</sup>cm<sup>-3</sup>、InGaAsP層は8~50x10<sup>15</sup>cm<sup>-3</sup>、InGaAs層は5~40x10<sup>15</sup>cm<sup>-3</sup>の範囲の濃度を用いた。CdあるいはZnによるp+n接合は使用したInP濃度に対して片側階段接合特性を示していた。

図5-3に電子注入と正孔注入による増倍特性の測定系概念図を示す。前節で見たように、イオン化率は電子の増倍特性M<sub>n</sub>と正孔の増倍特性M<sub>p</sub>から求められ、M<sub>n</sub>、M<sub>p</sub>の測定誤差に敏感である。それゆえ、測定に際しては次のような点に注意した。

- (i) M<sub>n</sub>、M<sub>p</sub>が純粋な電子注入条件、正孔注入条件を満足するようにした。電子注入条件は波長0.78μmのAlGaAs-LD光を、正孔注入条件は波長1.3μmのInGaAsP-LD光を素子表面側から入射して、純粋注入条件を作成した。p<sup>+</sup>領域

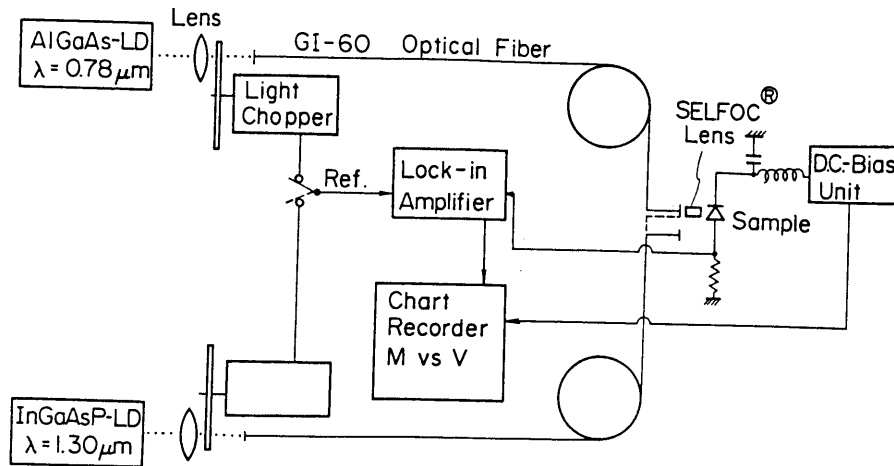


図5-3 電子注入／正孔注入による増倍特性(イオン化率)測定系

は $2\mu\text{m}$ 以上あり、 $0.78\mu\text{m}$ 光の吸収長は $0.5\mu\text{m}$ 以下である点から電子注入条件は十分満足されている。正孔注入条件は $1.3\mu\text{m}$ 光に対してInP層は透明であり、光はInGaAsPとInGaAs領域で吸収される。このとき、光励起によって生成した正孔がInPアバランシ領域に注入されるために正孔注入条件も純粹といえる。

(ii)  $0.78\mu\text{m}$ 光、 $1.3\mu\text{m}$ 光、共に光ファイバー(GI-60)を用いて試料のほぼ同じ位置に導入し、セルフォク・レンズ<sup>®</sup>により受光面のほぼ同じ位置に絞り込んだ。光が完全に受光面内に絞り込まれずに周縁に漏れると、受光面以外の領域では増倍率が抑制されている(これがGR効果であり、受光面内で均一増倍をするために工夫されている)ために、あるバイアスでの増倍率を過小評価する原因となる。

(iii) サンプル温度は $\pm 1^\circ\text{C}$ で制御されており、測定は室温( $25^\circ\text{C}$ )以上、 $175^\circ\text{C}$ にわたり実施した。低温測定は、クライオスタットによる冷却方法が考えられるが、光を確実に受光面内に導入できる保証が得られなかったため採用しなかった。

(iv) 初期光電流(増倍率 $M=1$ )を $10\text{nA}$ オーダとし、かつ電子注入と正孔注入による初期電流値をほぼ等しくした。これにより、光励起キャリアによる内部電界への影響を抑え、かつ電子注入、正孔注入が同じ条件で測定できるようにした。

#### 5-4 室温( $25^\circ\text{C}$ )におけるイオン化率

図5-4に電子注入と正孔注入による光増倍特性の例を示す。正孔による増倍特性を得るためには、空乏層がInGaAs(P)層に達するための電圧(punchthrough voltage)が

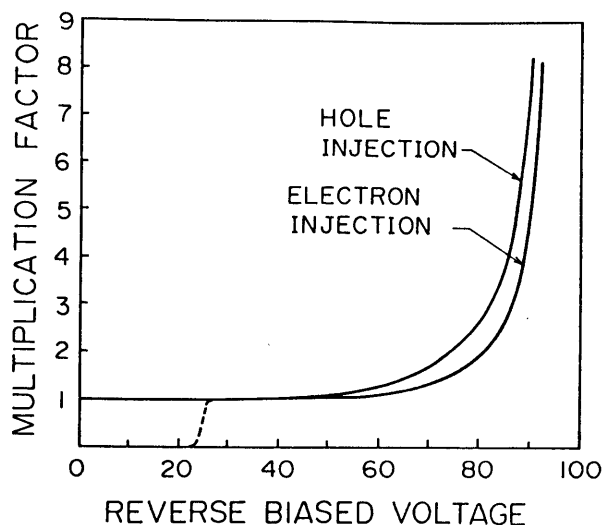


図5-4 光励起キャリア(電子注入と正孔注入)による光増倍特性

必要であり、これ以下のバイアス電圧では価電子帯のバンド不連続に起因したノッチにより、光励起キャリアは光吸収層内で再結合して光電流として外部回路に取り出せない。また、表面入射による正孔増倍特性には、裏面入射の場合に必要な空乏層の拡りに対する補正(ベース・ライン・フィッティング)<sup>15)</sup>が特に必要ない点も特徴といえる。これは、1.3 μm光の吸収係数が大きい( $> 10^4 \text{ cm}^{-1}$ )ことと、光励起された正孔の拡散長が数μmと光吸収層厚と同程度であることによる。n-InPアバランシ層が厚く、パンチ・スルー電圧が高い素子の場合には、正孔注入による増倍率 $M = 1$ に対応したフラットな特性領域がなくなり、パンチ・スルー後、直ちに増倍効果が相乗してくる。このような場合には、高バイアスでの増倍特性からミラー指数表示<sup>22)</sup>による増倍特性近似式  $1/M = 1 - (V_R/V_B)^n$ を求め、この外挿から $M = 1$ を決定した。ここで、 $V_B$ は降伏電圧、 $V_R$ はバイアス電圧である。

この様にして種々のサンプルについて増倍特性を測定し、式(5-5)、(5-6)による計算処理を行なったイオン化率の電界依存特性を図5-5に示す。実線は5-6節で検討するOkuto-Crowellの式<sup>14)</sup>に従う計算結果である。実験値を簡略化したイオン化率として

$$\alpha = 9.2 \times 10^6 \exp(-3.44 \times 10^6 / E_m) \quad (5-7)$$

$$\beta = 4.3 \times 10^6 \exp(-2.72 \times 10^6 / E_m) \quad (5-8)$$

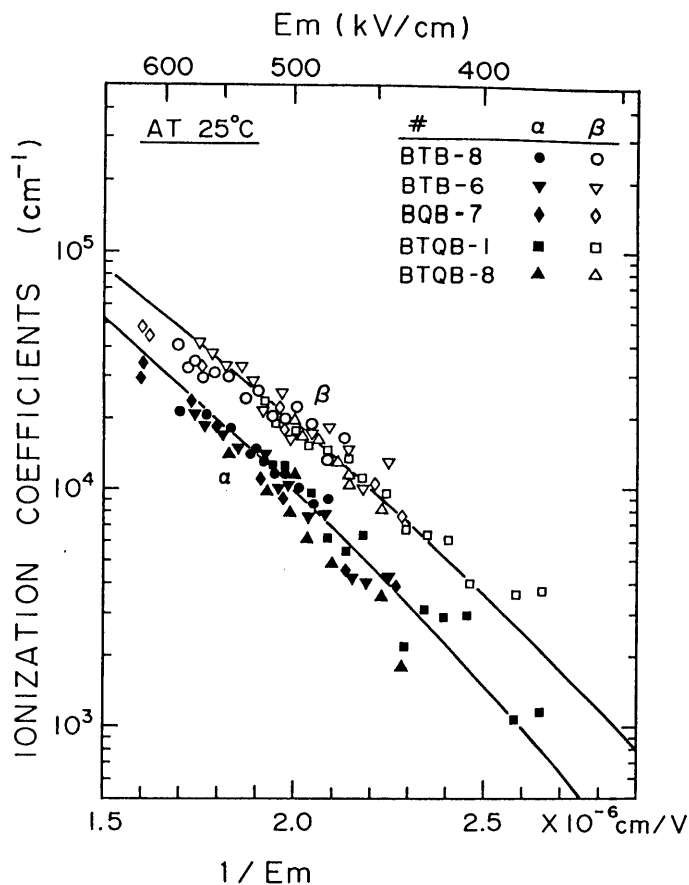


図5-5 室温(25°C)におけるInPのイオン化率

と表わせる。この値を、他で報告されている値と比較して、図5-6に示した。値はArmiento'83<sup>7)</sup>に極めて近い。イオン化率比はArmiento'83<sup>7)</sup>、あるいはCook等<sup>9)</sup>の値より若干大きくUmebu等<sup>5)</sup>の値に近い。

図5-7にはInP p+n接合における降伏電圧( $V_B$ )のn-InP濃度依存特性を実験値とイオン化率をもとにした理論値で示す。 $V_B$ 理論値は次式<sup>25)</sup>より求めた。

$$\int_0^W \exp \left[ - \int_0^X (\alpha - \beta) dx' \right] dx = 1 \quad (5-9)$$

ここで、降伏電圧 $V_B$ は空乏層幅 $W$ から得られる。式(5-7)、(5-8)による理論値は $n_{InP} \sim 10^{16} \text{ cm}^{-3}$ 前後において $V_B$ 実験値と良く対応している。 $n_{InP} \sim 10^{15} \text{ cm}^{-3}$ では実験値がどの理論値と比べても低い傾向を示しているが、これは、イオン化率データの低電界域での精度の問題、p+n接合形成上の問題(abruptness、平坦性、転位、欠陥等



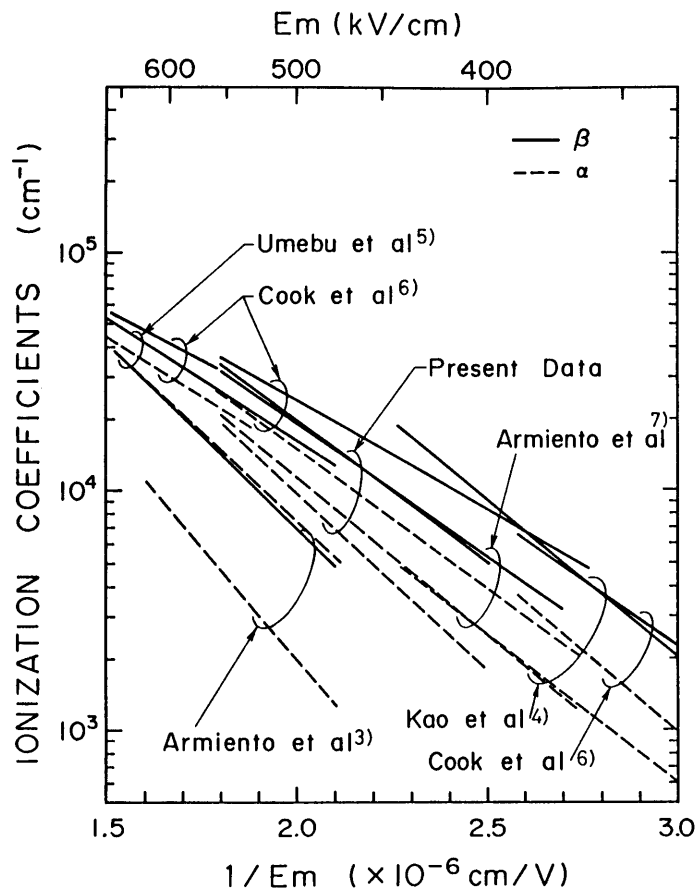


図5-6 報告されている InP のイオン化率

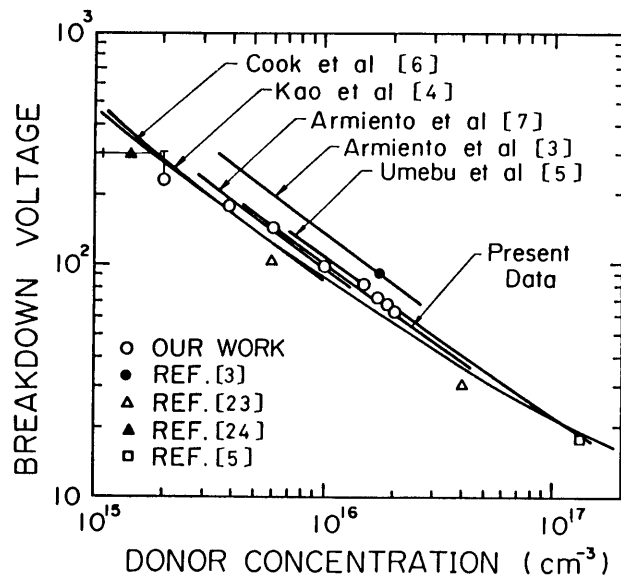


図5-7 InP p+n 接合の降伏電圧特性

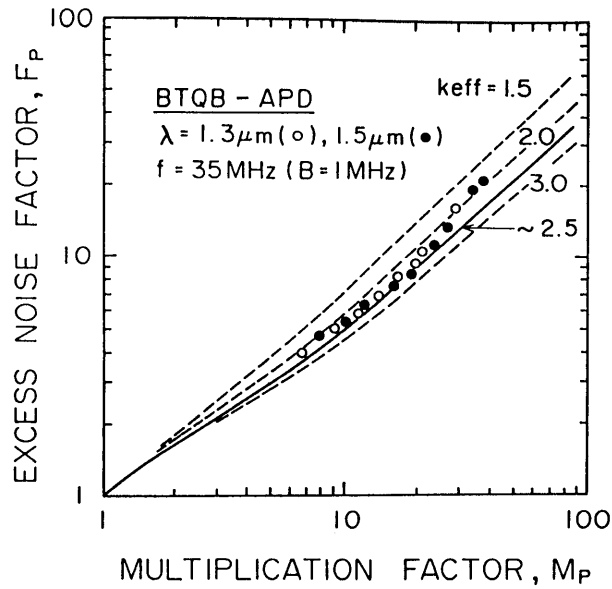


図5-8 BTQB-APDにおける過剰雑音特性

の影響)が含まれているものと思われる。

図5-8にはヘテロ分離構造APDでの過剰雑音特性の実験値とイオン化率(5-7)、(5-8)をもとにした計算値(実線)を表わす。過剰雑音の理論計算はMcIntyre<sup>1)</sup>による式をヘテロAPDに適用して、

$$F = 2 + (1/M(0)) \cdot [2 \int_0^{d_B} \alpha M^2(x) dx - M^2(d_B)] \quad (5-10)$$

$$M(x) = \exp\left(\int_0^{x'} (\alpha - \beta) dx'\right) / \left\{1 - \int_0^{d_B} \beta \exp\left(\int_0^{x'} (\alpha - \beta) dx''\right) dx'\right\} \quad (5-11)$$

から求めた。ここで、 $d_B$ はn-InPアバランシ層厚であり、 $x=0$ をヘテロ界面に取り、 $x=d_B$ はp+n接合位置を表わす。また、過剰雑音特性は電界に依存しない実効的イオン化率比 $K(\beta/\alpha)_{eff}$ を仮定すると<sup>1)</sup>、

$$F_P = M_P \{1 - (1 - 1/K_{eff}) [(M_P - 1) / M_P]^2\} \quad (5-12)$$

と表わされ、逆に、理論値、実験値の $K_{eff}$ を見積もることができる。ここで、 $M_P$ は正孔注入による増倍率である。 $K_{eff}$ を変数とした特性を図中に点線で示したが、理論値、実験値ともに $K_{eff} \sim 2.5$ 程度であることが判る。高増倍域での特性劣化は暗電流の増大に

よる影響と思われる。同様の理論値計算でArmiento'83<sup>7)</sup>、Cook等<sup>8)</sup>のイオン化率を用いると $K_{eff} \sim 2$ となり、雑音特性を若干悪く見積もることになる。

以上、検討したように、ヘテロ分離型APDを用いて、純粹電子注入、正孔注入条件から求めたイオン化率はブレイクダウン特性、過剰雑音特性とも良く対応しており、その妥当性が示されたものと言える。

### 5-5 InPイオン化率の温度依存特性

前節での測定と全く同様な方法により、75°C、125°C、175°Cにおける増倍特性からイオン化率を求めた結果を図5-9、10、11に示す。温度上昇に伴って、フォノン散乱確率が増大し、同一電界での衝突電離確率(イオン化率)が低下している。図中の実線は次節で検討するOkuto-Crowellの式<sup>14)</sup>によるフィッティングを行なった理論曲線である。

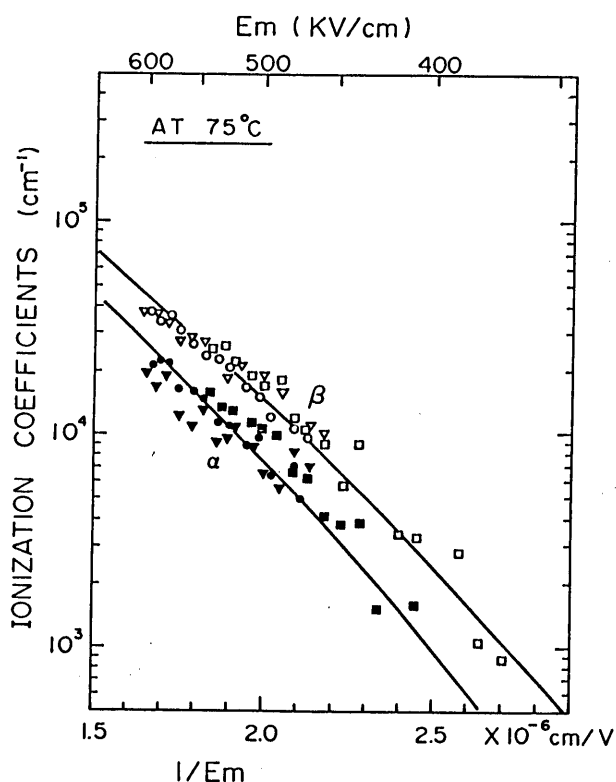


図5-9 75°CにおけるInPのイオン化率

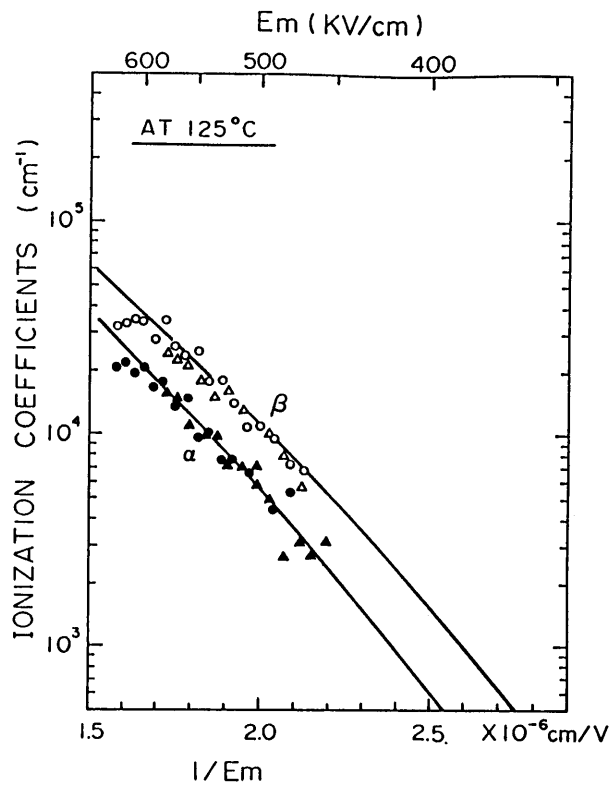


図5-10 125°CにおけるInPのイオン化率

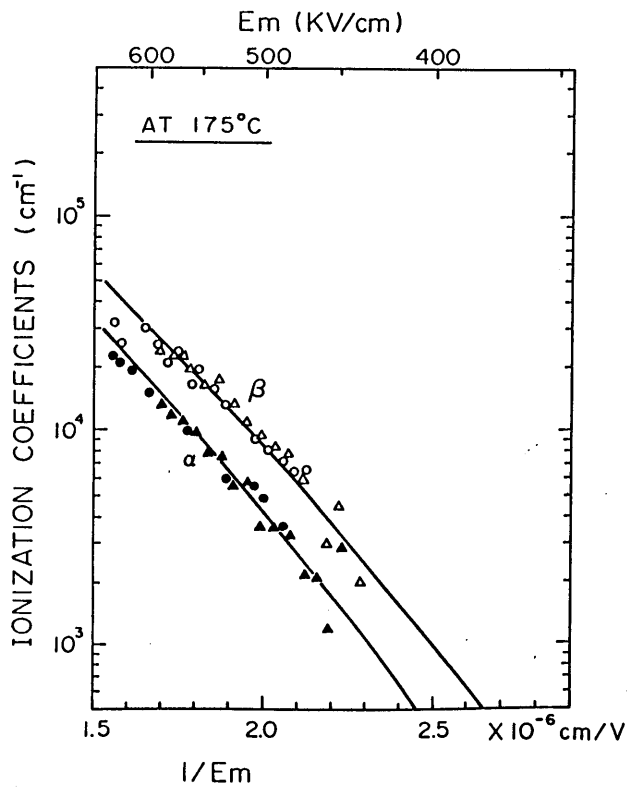


図5-11 175°CにおけるInPのイオン化率

図5-12にはn-InP濃度 $1.25 \times 10^{16} \text{ cm}^{-3}$ を仮定したp+n APDでのブレイクダウン(電圧)時におけるイオン化率比( $\beta/\alpha$ )の温度依存特性を表わす(APDの雑音特性を支配するのは、式(5-12)でもわかる様に、 $\alpha$ 、 $\beta$ の絶対値というより、むしろイオン化率比である)。ここで、降伏電圧 $V_B$ における最大電界 $E_m$ の温度依存性を $V_B$ の温度依存性と同様に、

$$E_m(T) = E_m(T_0) (1 + r(T - T_0)) \quad (5-13)$$

とした。n-InP濃度 $1.25 \times 10^{16} \text{ cm}^{-3}$ の理論値 $E_m$ に $r = 2 \times 10^{-3} / ^\circ\text{C}^{8)}$ を適用し、実験的に求めた各温度でのイオン化率データから $E_m(T)$ でのイオン化率比を求めた。 $\beta/\alpha$ は室温で約1.8であるが、温度上昇に伴って若干劣化傾向を示している。この結果は、Takanashi等<sup>8)</sup>によって報告されている低温でのアバランシ雑音特性から求めたイオン化率比の温度依存性とは逆の傾向を示している。ただ、実際の使用雰囲気においては、イオン化率比は殆ど一定と考えてもよいと言える。図中の実線は以下で検討するOkutao-Crowellの式<sup>14)</sup>による理論値であるが、むしろ低温下でのイオン化率比改善が期待される。

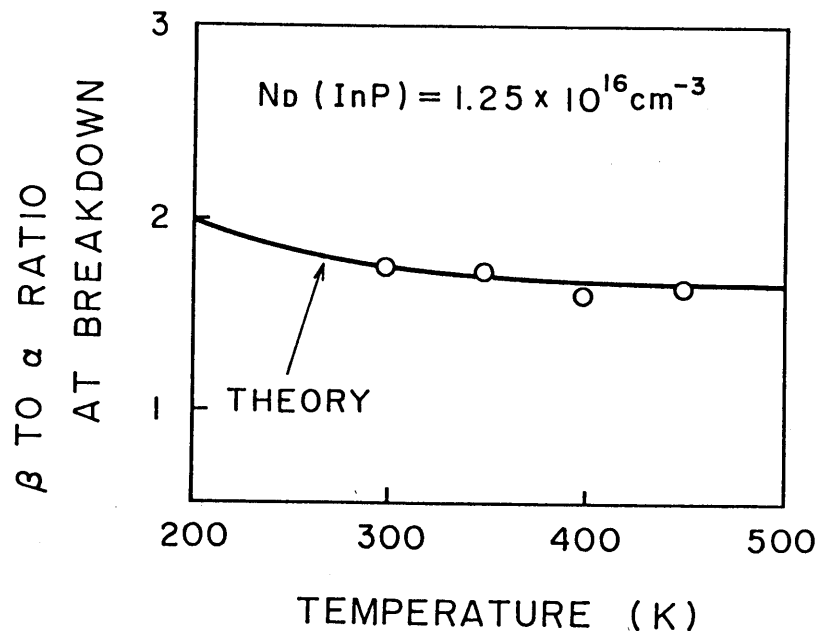


図5-12 ブレイクダウン電界におけるイオン化率比( $\beta/\alpha$ )の温度依存性

## 5-6 アバランシ理論 (Baraff、Okuto-Crowellの式)との比較検討

衝突電離 (Impact ionization) の理論は Boltzmann の輸送方程式から出発するが、一般には、Baraff の解析<sup>26)</sup> が有名である。ここで、低電界では Shockley<sup>27)</sup> の lucky carrier モデルが、高電界では Wolff<sup>28)</sup> の drift and diffusion モデルがあり、Baraff は、この2つの現象を統合した形態として、イオン化エネルギー  $E_{th}$ 、フォノン・エネルギー  $E_R$  及びフォノン散乱に係わる平均自由行程  $\lambda$  という3定数によりイオン化率が記述できることを示した。Chuwang 等<sup>29)</sup> による Markov chain 過程を導入した解析例もあるが、最近では、モンテカルロ法によるシミュレーションが盛んである。モンテカルロ計算は、例えば、GaAs について、Shichijo and Hess<sup>30)</sup>、Brennan and Hess<sup>27)</sup> 等の例があり、彼等の言葉を借りれば、「Baraff の解析では3つの定数、特に平均自由行程  $\lambda$  を実験値とのフィッティング・パラメータとしている点で物理的根拠に欠けるのと比べ、バンド構造をもとにして、イオン化エネルギー、フォノン散乱機構を変数 (バンド構造に依存する計算値) として導入するモンテカルロ法の方がより原理的である」という主張は興味深い。最近の傾向としては、このような背景と素子構造が複雑な多層構造での解析が必要となっており、モンテカルロ法が利用されることが多い。

ところで、Baraff の式<sup>26)</sup> では高電界での近似が悪いことが Okuto-Crowell<sup>14)</sup> により指摘されており、彼等により Baraff の修正式として、

$$\alpha, \beta = (qF/E_{th}) \exp(0.217(E_{th}/E_R)^{1.14} - \{ [0.217(E_{th}/E_R)^{1.14}]^2 + (E_{th}/qF\lambda)^2 \}^{1/2}) \quad (5-14)$$

が導出されている。F は電界である。この式を用いて実験値を表わすことを試みた。

ここで、 $\lambda$ 、 $E_R$  は Crowell and Sze のモデル<sup>32)</sup> に従い、

$$\lambda = \lambda_0 \tanh(E_{R0}/2kT) \quad (5-15)$$

$$E_R = E_{R0} \tanh(E_{R0}/2kT) \quad (5-16)$$

の温度依存性をもつものとした。 $E_{R0}$ 、 $\lambda_0$  は 0 K での極値である。

イオン化エネルギー  $E_{th}$  のバンド構造依存性については Anderson and Crowell<sup>33)</sup> のモデルがある。これをもとに、エネルギーと運動量保存則に則り適用した例が Pearsall<sup>34)</sup>

により数式化されている。

$$E_{th}^e = E_g \{ 1 + m_e / (m_e + m_{hh}) \} \quad (5-17)$$

$$E_{th}^h = E_g \{ 1 + m_{s-o} (1 - \Delta_s / E_g) / (2 m_{hh} - m_{s-o} + m_e) \} \quad (5-18)$$

ここで、 $\Delta_s$ はスプリット・オフ(split-off)-エネルギー、 $m_{s-o}$ はスプリット・オフバンドでの質量である。この式は、バンド構造がパラボリックでブロードな場合の近似式であり、厳密解はバンド構造そのものを解析する必要がある。解析例は少ないが、Pearsall<sup>35)</sup>、C-W. Kao and C. R. Crowell<sup>4)</sup>の例があり、表5-1にそれらの値を示す。これらの $E_{th}$ の温度依存性はエネルギーギャップ $E_g$ の温度依存性のみを考慮して、 $dE_g/dT = -2.9 \times 10^{-4} \text{ eV/K}$ <sup>36)</sup>とした。

表5-1 <100>InPのイオン化エネルギー(室温)

threshold energy	式(17)、(18)	Pearsall et al <sup>35)</sup>	Kao et al <sup>4)</sup>
$E_{th}(\text{electron})$	(1.57 eV)	1.84 eV	1.99 eV
$E_{th}(\text{hole})$	(1.61 eV)	1.65 eV	1.65 eV

以上の仮定をもとに、式(5-14)に $E_{th}$ を代入して、各温度での520 kV/cm(実験的に求めたイオン化率の電界中央値)におけるイオン化率データにフィットする $E_{ro}$ と $\lambda_o$ の関係を図5-13に示す。

#### 5-6-1 電子に対するフォノン・エネルギーと平均自由行程

図5-13から、各温度に対して最も良くフィッティングする電子のフォノン・エネルギー $E_{ro}^e$ は46 meV付近にあることが判る。ここではイオン化エネルギー $E_{th}^e = 1.84 \text{ eV}$ <sup>35)</sup>での計算結果を示したが、 $E_{th}^e = 1.99 \text{ eV}$ <sup>4)</sup>においても状況は全く変わらなかった。この $E_{ro}^e = 46 \text{ meV}$ はTakanashi等<sup>9)</sup>も導入しているが、inter-valleyフォノン散乱(主に、 $\Gamma$ -L valley間での散乱で390 K<sup>37)</sup>→ $E_{ro} = 46.8 \text{ meV}$ )によく対応している。このとき、フォノン散乱に係わる平均自由行程 $\lambda_o^e$ は41.7 Åと求められる( $E_{th}^e = 1.99 \text{ eV}$ <sup>4)</sup>の場合には $\lambda_o^e = 43.8 \text{ Å}$ )。

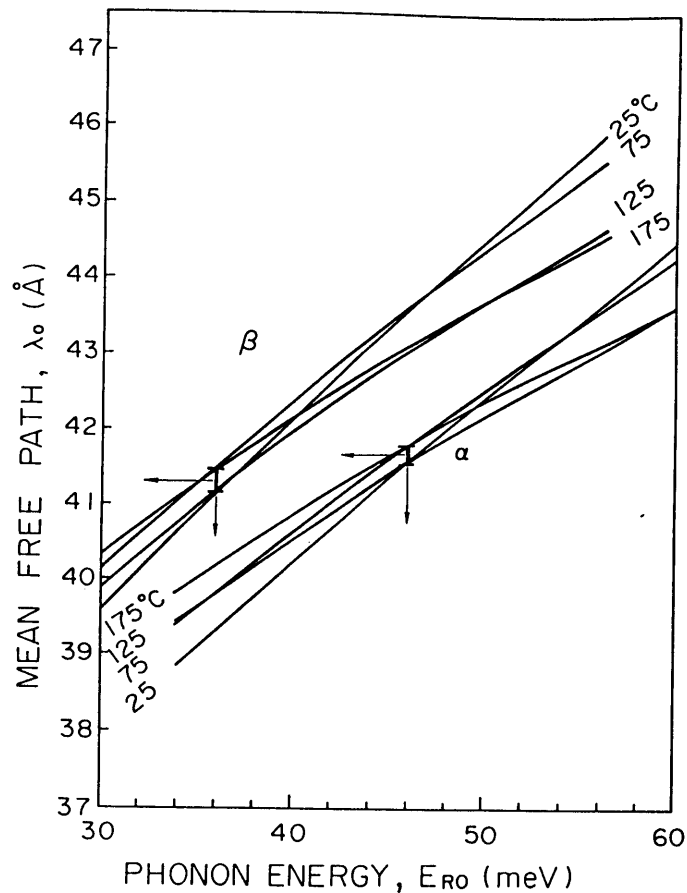


図5-13 イオン化率実験値 ( $E_m = 5.20 \text{ kV/cm}$ ) にフィットする  
フォノン・エネルギーと平均自由行程の関係

#### 5-6-2 正孔に対するフォノン・エネルギーと平均自由行程

正孔のイオン化率温度依存性を最も良く説明できるフォノン・エネルギー  $E_{Ro}^h$  は  $36 \text{ meV}$  付近にある。この値は Hauser<sup>38)</sup> 及び Kao 等<sup>4)</sup> により導出、適用されている  $E_{Ro} = 40 \text{ meV}$  に近い。 $E_{Ro}^h = 36 \text{ meV}$  のとき、 $\lambda_0^h = 41.3 \text{ \AA}$  が得られる。ここで、Takanashi 等<sup>8)</sup> により導入されている無極性フォノン・エネルギー  $57.7 \text{ meV}$  を用いた場合には  $\lambda_0$  に関して温度依存性をうまく説明できない。

表5-2にイオン化率の温度依存性から得られた Baraff 式の諸定数を示す。これらの定数を用いた Okuto-Crowell の式<sup>14)</sup> によるイオン化率計算値を図5-9, 10, 11等に実線で示した。



表5-2 Baraff理論式の諸定数

parameters	$E_{th}(eV)^{35)}$ at R. T.	$E_{Ro}(meV)$	$E_R(meV)$ at 25°C	$\lambda_o(A)$	$\lambda(A)$ at 25°C
Electrons	1.84 (1.99 <sup>41)</sup> )	46.0	32.9	41.7 (43.8)	29.8 (31.5)
Holes	1.65	36.0	21.8	41.3	25.0

### 5-6-3 考察

電子の散乱機構はHerbert等<sup>37)</sup>にもより指摘されているが、 $\Gamma-L$  valley間での散乱が支配的であることが実験的にも示された訳で、この結果は、Armiento and Groves<sup>7)</sup>のInPイオン化率の面方位依存性の実験結果とも良く対応している。即ち、面方位依存性は、バリスティック・トランスポート(ballistic transport)によって衝突イオン化が起きている、始めて現われる現象であり、これに反して、 $\Gamma-L$  inter-valley散乱は、一般的には、運動を無作為化(randomizing)する性質があり、このような場合には、面方位依存性は現われないものと言える(バンド構造に依存するバリスティック・トランスポートの考え方は、GaAsイオン化率の面方位依存性及びイオン化率比の逆転現象<sup>9, 10, 39-41)</sup>を説明するために導入されているが、ここで、Cappaso等<sup>42)</sup>はバリスティック・トランスポートの可能性を示しているが、Shichijo等<sup>30)</sup>のモンテカルロ計算では、その可能性(確率)は非常に小さいと結論づけられている)。

#### <諸パラメータの電界依存性について>

Baraffの理論の中で、イオン化エネルギー $E_{th}$ 、フォノン・エネルギー $E_{Ro}$ 、平均自由行程 $\lambda_o$ は電界依存性を持たない定数として取り扱われている。Kao等<sup>4)</sup>はInPのイオン化率について、 $E_R$ 、 $\lambda_o$ は一定として $E_{th}$ の電界依存性について議論しているが、イオン化のcross-sectionの電界依存性として、高電界下では $E_{th}$ が増大すると主張している。また、Shichijo等<sup>30)</sup>はモンテカルロ計算結果として平均自由行程 $\lambda_o$ の電界依存性が低電界下で特に顕著であることを示し、かつ $E_{th}$ の電界依存性は殆どないことを示している。

図5-14に $E_{Ro}$ 、 $\lambda_o$ を一定としたときのイオン化エネルギー $E_{th}$ の電界依存性を図5-

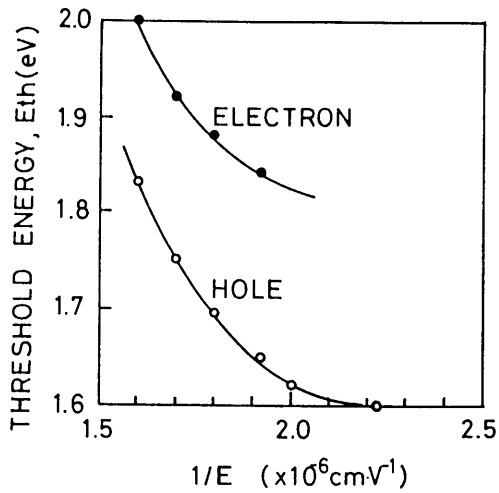


図5-14 イオン化エネルギーの電界依存性

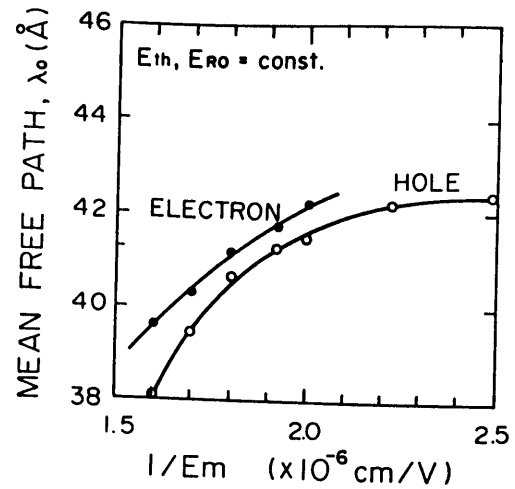


図5-15 フォノン散乱に係わる平均自由行程の電界依存性

15に、 $E_{th}$ 、 $E_{ro}$ を一定と仮定したときの平均自由行程 $\lambda_0$ の電界依存性をイオン化率実験データをもとに計算した結果を示す。これらの結果は、電界が $550 \text{ kV/cm}$ 以上の高電界領域での変化が顕著であり、高電界下ではBaraff近似(Okuto-Crowellの式)からのずれが大きくなっていることを示しているが、それ以上の議論をこの結果のみから論ずることはできない。

### 5-7 結言

InPのイオン化率をヘテロ分離構造APDを用いて、光励起キャリアによる電子注入条件、正孔注入条件を作成して増倍特性を測定することにより、室温から $175^\circ\text{C}$ の高温にわたり求め、Okuto-Crowellの式による統一的表現を可能とした。以下に、得られた結果を列挙する。

- (1) 室温におけるイオン化率比  $\beta/\alpha$  は $1.8$ 前後( $\sim 550 \text{ kV/cm}$ )であり、温度上昇に伴って、この比は若干劣化傾向を示すことを明らかにした。
- (2) McIntyreの式に従う過剰雑音特性から、理論値、実験値ともに実効的なイオン化率比  $(\beta/\alpha)_{eff}$  が $2.5$ 程度であることを示した。
- (3) イオン化率の温度依存特性から、Okuto-Crowell(Baraff)の式による定量化を行なっ

た。ここで、イオン化エネルギー  $E_{ih}$  以外の定数、フォノン・エネルギー  $E_{ro}$  とフォノン散乱に関与する平均自由行程  $\lambda_0$  を各温度水準でのイオン化率データでフィッティングすることにより実験的に決定した。

- (4)  $E_{ro}$ 、 $\lambda_0$  のフィッティングから得られた電子のフォノン散乱エネルギー値が  $\Gamma-L$  の inter-valley 散乱とよく対応していることを明らかにした。これは、InP をアバランシ層とするヘテロ分離構造 APD の雑音、受信特性等が結晶の面方位に依存しないことを意味している。

## 参考文献

- (1) R. J. McIntyre : IEEE Trans. Electron Devices ED-13(1966)164.
- (2) R. B. Emmons : J. Appl. Phys. 38(1967)3705.
- (3) C. A. Armiento, S. H. Groves, and C. H. Hurwitz : Appl. Phys. Lett. 35(1979)333.
- (4) C. W. Kao and C. R. Crowell : Solid-State Electron. 23(1980)881.
- (5) I. Umebu, A. N. M. M. Choudhury, and P. N. Robson : Appl. Phys. Lett. 36(1980)302.
- (6) L. W. Cook, G. E. Bulman, and G. E. Stillman : Appl. Phys. Lett. 40(1982)589.
- (7) C. A. Armiento and S. H. Groves : Appl. Phys. Lett. 43(1983)198.
- (8) Y. Takanashi and Y. Horokoshi : Jpn. J. Appl. Phys. 20(1981)1907.
- (9) T. P. Pearsall, R. E. Nahory, and J. R. Chelikowsky : Phys. Rev. Lett. 39(1977)295.
- (10) T. P. Pearsall, F. Capasso, R. E. Nahory, M. A. Pollack, and J. R. Chelikowsky : Solid-State Electron. 21(1978)297.
- (11) 三川、白井、山崎、金田 : 第43回応用物理学術講演会予稿集(1982)28p-C-9.
- (12) F. Osaka, T. Kaneda, and K. Nakajima : 40th Dev. Res. Conf. Tech. Dig. (1982)IIB-7.
- (13) T. Shirai, T. Mikawa, and T. Kaneda : Fujitsu Sci. Tech. J. 20(1984)303.
- (14) Y. Okuto and C. R. Crowell : Phys. Rev. B6(1972)3076.
- (15) M. H. Woods, W. C. Johnson, and M. A. Lampert : Solid-State Electron. 16(1973)381.
- (16) H. D. Law and C. A. Lee : Solid-State Electron. 21(1978)331.
- (17) T. P. Pearsall : Appl. Phys. Lett. 36(1980)218.
- (18) F. Osaka, T. Mikawa, and T. Kaneda : Appl. Phys. Lett. 45(1984)654.
- (19) S. R. Forrest, R. F. Leheny, R. E. Nahory, and M. A. Pollack : Appl. Phys. Lett. 37(1980)322.
- (20) Y. Takanashi, M. Kawashima, and Y. Horikoshi : Jpn. J. Appl. Phys. 19(1980)693.
- (21) K. Taguchi, Y. Matsumoto, and K. Nishida : Electron. Lett. 15(1979)453.
- (22) S. L. Miller : Phys. Rev. 99(1955)1234.
- (23) T. P. Lee, C. A. Burrus, A. G. Dentai, A. A. Ballman, and W. A. Bonner : Appl. Phys. Lett. 35(1979)511.
- (24) T. P. Lee and C. A. Burrus : Appl. Phys. Lett. 36(1980)587.
- (25) S. M. Sze : Physics of Semiconductor Devices (Wiley, New York, 1969).
- (26) G. A. Baraff : Phys. Rev. 128(1962)2507.

- (27) W. Shockley : Solid-State Electron. 2 (1961) 35.
- (28) P. A. Wolff : Phys. Rev. 95 (1954) 1415.
- (29) R. Chwang, C. W. Kao, and C. R. Crowell : Solid-State Electron. 22 (1979) 599.
- (30) H. Shichijo and K. Hess : Phys. Rev. B23 (1981) 4197.
- (31) K. Brennan and K. Hess : Phys. Rev. B29 (1984) 5581.
- (32) C. R. Crowell and S. M. Sze : Appl. Phys. Lett. 9 (1966) 242.
- (33) C. L. Anderson and C. R. Crowell : Phys. Rev. B5 (1972) 2267.
- (34) T. P. Pearsall, R. E. Nahory, and J. R. Chelikowsky : Inst. Phys. Conf. Ser. No. 33b (1977) 331.
- (35) T. P. Pearsall : Appl. Phys. Lett. 35 (1979) 168.
- (36) W. J. Turner, W. E. Reese, and G. D. Pettit : Phys. Rev. 136 (1964) A1467.
- (37) D. C. Herbert, W. Fawcett, and C. Hilsun : J. Phys. C9 (1976) 3969.
- (38) J. R. Hauser : Appl. Phys. Lett. 33 (1978) 351.
- (39) T. P. Pearsall, R. E. Nahory, and M. A. Pollack : Appl. Phys. Lett. 28 (1976) 403.
- (40) F. Capasso, R. E. Nahory, M. A. Pollack, and T. P. Pearsall : Phys. Rev. Lett. 39 (1977) 723
- (41) F. Capasso, R. E. Nahory, and M. A. Pollack : Electron. Lett. 15 (1979) 117.
- (42) F. Capasso, R. E. Nahory, and M. A. Pollack : Solid-State Electron. 22 (1979) 977.

## 第6章 プレーナ化技術

### 6-1 緒言

受光素子としての機能及び性能確認は単純なメサ構造で調べられることも多いが、実用品の量産化はプレーナ構造によって実現されることが多い。特に、APDの場合にはブレークダウン直前の高いバイアス状態での安定動作が必要とされるため、Si、Ge等の実用APD素子は全て信頼性の高いプレーナ構造である。化合物材料においては素子化/プロセス技術等がSiと比べて未開拓であるため、InP系のヘテロ分離構造APDの研究、開発においても、受信特性等の初期データは成長接合(grown junction)によるメサ型素子によって示されてきた。しかしながら、真に、実用に供する素子を提供する為には、プレーナ化技術の確立が不可欠と言える。

プレーナ化の為には、受光領域を形成する選択高濃度拡散技術と、この選択高濃度拡散領域周縁での曲率効果による耐圧低下(エッジ・ブレークダウン)を防止する為のガードリング(GR)形成技術の確立が必要である。しかしながら、InP系でのプレーナ型ヘテロ分離構造APDを実現するために必要なn型InP層中での接合形成に関して未知、未開拓な点も多く、ブレークスルーするための工夫が必要とされる。

本章では、プレーナ化の基本技術であるp<sup>+</sup>n片側階段接合形成に必要な高濃度p<sup>+</sup>拡散技術とガードリング形成に必要な傾斜型接合形成の検討を行なう。また、従来のGRとは異なる新構造GRとして、ヘテロ分離構造APDで、しかもHi-L<sub>o</sub>不純物分布構造に対して特に有用な選択横拡りガードリング(preferential lateral extended guardring)構造の特徴とその有効性について述べる。

### 6-2 InP中でのp<sup>+</sup>n接合形成

受光領域を形成する片側階段接合として数ミクロンの高濃度拡散領域を制御性良く得る技術が必要とされる。この拡散工程は結晶性を損なうことなく、プロセス的にも安定であることが要求され、これを満足するための条件として、拡散温度が結晶成長温度より低く、かつ電極形成の熱処理温度より十分高いことが基本条件と考えられる。p型の伝導型を示す拡散種としてはIII-V族化合物半導体の場合、Zn(亜鉛)あるいはCd(カドミウム)が良く知られている。

InP中での接合形成に関しては、MatsumotoによるCdあるいはZnを拡散種とした

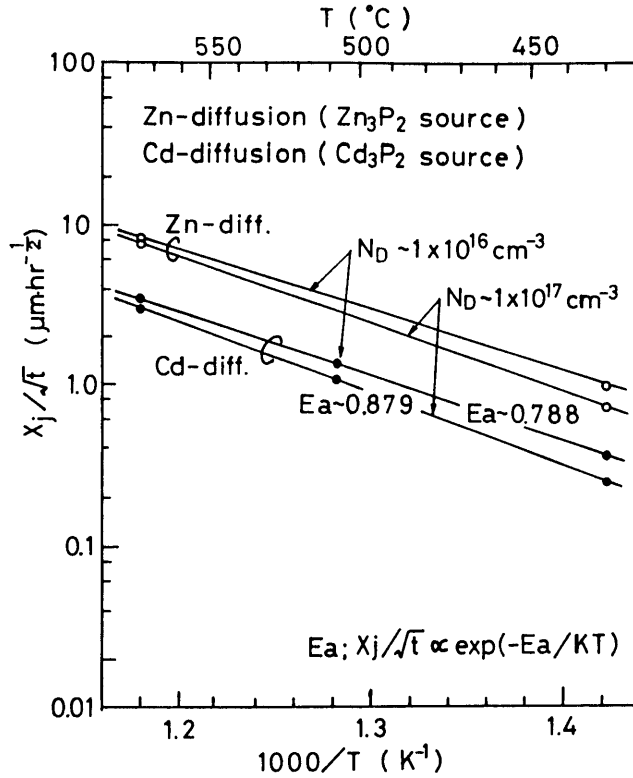


図6-1 ZnとCd拡散定数の拡散温度依存性

p+n接合形成の報告<sup>2)</sup>がある。ここでは、基本的にはこの手法を踏襲しており、拡散源としてZn<sub>3</sub>P<sub>2</sub>あるいはCd<sub>3</sub>P<sub>2</sub>による封管拡散法を用いた。図6-1は、石英封管法で、封管の片端に拡散源(Cd<sub>3</sub>P<sub>2</sub>あるいはZn<sub>3</sub>P<sub>2</sub>)を用意し、石英アンプル中央部に被拡散InP試料を配して実験した拡散定数(単位時間当たりの拡散深さ;  $x_j(\mu\text{m})/t^{1/2}(\text{hr})$ )の拡散温度依存性を示したものである。拡散深さ $x_j$ はpn接合法より求めたもので、2種類の被拡散InP試料(ドナー濃度 $\sim 1 \times 10^{17}$ と $\sim 1 \times 10^{16} \text{ cm}^{-3}$ 試料)に対するpn接合位置を(110)へき開面あるいは角度研磨面を1g-K<sub>3</sub>Fe(CN)<sub>6</sub>+2g-KOH+8g-H<sub>2</sub>Oよりなる混合液によりステイニングすることにより拡散深さを検定した。拡散現象は拡散時間 $t$ と $x_j \propto t^{1/2}$ の関係が成り立ち、570°CでのCd拡散の場合、 $1 \times 10^{16} \text{ cm}^{-3}$ のn型InPに対して $x_j(\mu\text{m}) \cong 3 t^{1/2}(\text{hr})$ の関係が得られた。これは数ミクロンの拡散深さを熱処理時間で制御するのに適当な拡散速度と言える。図6-2には570°Cにおける拡散プロファイルをpn接合法(異なるドナー濃度InP試料に同時拡散を施し、その $x_j$ 測定から不純物濃度プロファイルを決定する方法)より求めた結果を示す。Cd<sub>3</sub>P<sub>2</sub>を拡散源としたCd拡散とZn<sub>3</sub>P<sub>2</sub>を拡散源としたZn拡散の正孔濃度プ

ロファイルと比較して示してある。Znの拡散速度はCdと比べて速く  $x_j(\mu\text{m}) \cong 8 t^{1/2}$  (hr)の関係が成り立っていた。このZn拡散速度は、実用上、早過ぎて数ミクロンの拡散制御には適さない。そこで、Zn拡散の場合には拡散速度を520°C前後に選ぶことが適当といえる。570°CにおけるCdとZnの拡散を比較した場合、長時間拡散の結果から、拡散フロントの平坦性の点ではCdの方が、表面濃度の点ではZnの方が優れていた。他でも報告されているが<sup>3-6)</sup>、高濃度拡散で注意しなければならないこととして異常拡散が出現する点が上げられる。この実験においては  $5 \times 10^{15} \text{cm}^{-3}$  付近に異常拡散領域が現われて2段の濃度プロファイルを示した。この深い拡散を伴う濃度領域での深さの制御は困難であった。それ故、これらの拡散種によるp+n接合形成は  $n \geq 10^{16} \text{cm}^{-3}$  に対しては有用と言えるが、 $10^{15} \text{cm}^{-3}$  台、特に  $n < 6 \times 10^{15} \text{cm}^{-3}$  に対しては適当な高濃度拡散技術とは言えない。通常のヘテロ接合型APDの場合、アバランシ領域を形

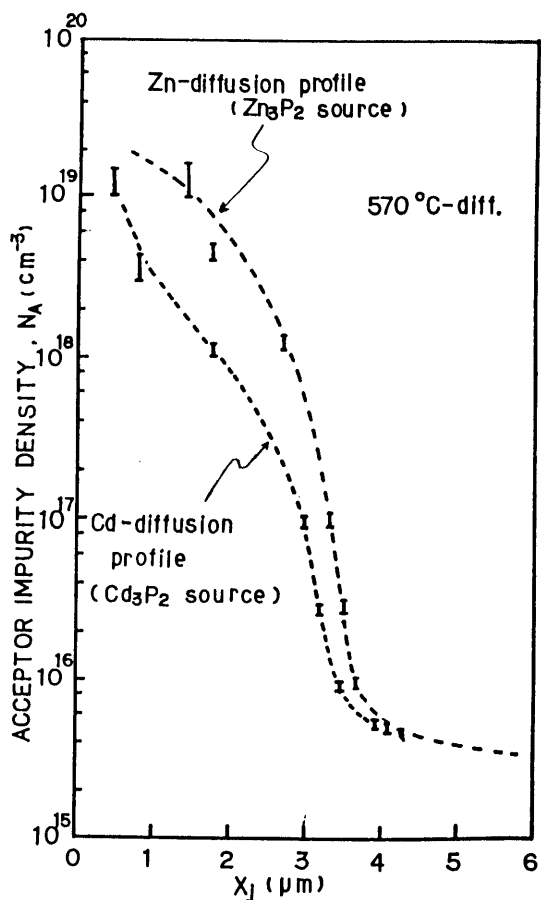


図6-2 Zn及びCdの正孔キャリア濃度プロファイル

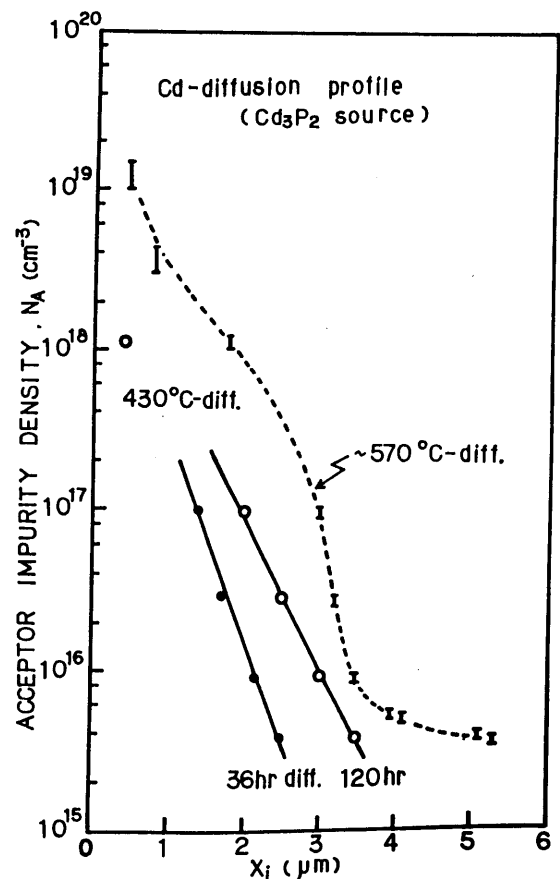


図6-3 Cd(Cd<sub>3</sub>P<sub>2</sub>ソース)430°C熱拡散による濃度プロファイル



成する n-I n P 層のドナー濃度としては(7章以下で検討するが)  $10^{15} \text{ cm}^{-3}$  領域を使用することは稀であるので実用上は支障とはならないが注意しなければならない。拡散種として Cd を使うか Zn を使うかは拡散温度の設定と廃棄物処理上の問題等を考慮して決めなければならない。経験的には、Cd と Zn による特性上の特別な有意差は認められていない。

### 6-3 低温熱拡散による p 型不純物プロファイルと傾斜型接合形成

受光素子におけるガードリング(GR)の機能は「片側階段型接合周縁での電界集中を低不純物濃度(→傾斜接合)を設けて空乏化を促進させることにより防止する」ことにある。このとき、不純物濃度勾配( $\text{cm}^{-4}$ )が一定という理想的な傾斜接合ができていればプレーナ化に伴う曲率効果は現われない<sup>7)</sup>が、現実には理想に近い接合は少なく、より有効な GR 効果を得るために濃度勾配のより緩やかな傾斜接合を形成する不純物種/接合形成方法を探索することになる。

I n P 中で傾斜型接合を作り得る不純物の種類とその形成方法など十分に調査/検討が進んでいるとは言えない点もあるが、本節では、大がかりな設備を用いる必要のない熱拡散技術を利用した傾斜型接合の形成について検討する。

#### 6-3-1 Cd<sub>3</sub>P<sub>2</sub>ソースによる低温 Cd 拡散

図 6-1 に示した様に、Cd<sub>3</sub>P<sub>2</sub>ソースによる Cd 拡散において、n 型 I n P 試料に対する p n 接合位置(拡散速度)の活性化エネルギー値が  $1 \times 10^{17} \text{ cm}^{-3}$  濃度試料では  $0.88 \text{ eV}$ 、 $1 \times 10^{16} \text{ cm}^{-3}$  濃度試料では  $0.79 \text{ eV}$  と異なっている。これは、拡散温度の低温に伴い不純物濃度  $10^{16} \text{ cm}^{-3}$  領域での濃度勾配が緩やかになることを表わしており、低温拡散による GR 形成の可能性を示唆している。

図 6-3 に、 $430^\circ\text{C}$  での Cd<sub>3</sub>P<sub>2</sub>ソースによる Cd 拡散のキャリア濃度プロファイルを p n 接合法により求めた結果を示す。長時間熱処理による深い拡散により、濃度勾配がより緩やかな接合がえられることが判る。図 6-4 は拡散温度の違いによる容量-電圧(C-V)特性を比較したものである。拡散温度  $570^\circ\text{C}$  と  $430^\circ\text{C}$  で、約  $1 \times 10^{16} \text{ cm}^{-3}$  の n 型 I n P 試料に対して接合深さ  $x_j$  が約  $3 \mu\text{m}$  のサンプルについて比較した結果である。高温拡散においては  $C \propto V^{-1/2}$  と片側階段接合特性を示しているのと比べ、 $430^\circ\text{C}$  の低温拡散では  $C \propto V^{-1/2.0}$  の関係が得られ、傾斜接合に近づいていることが判る。

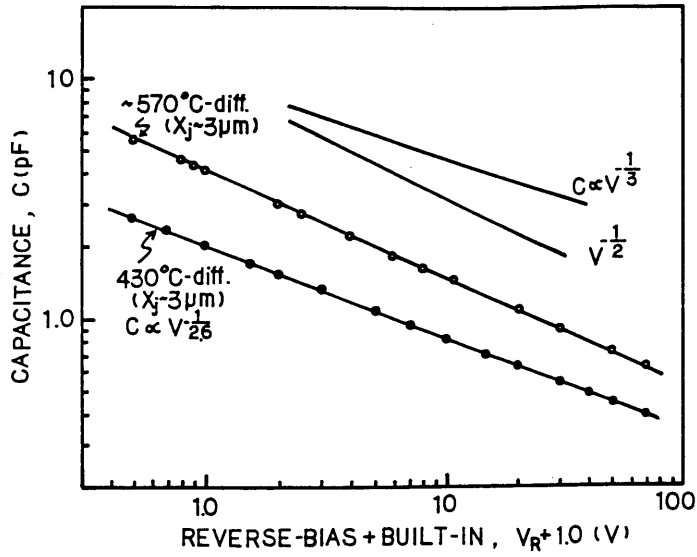
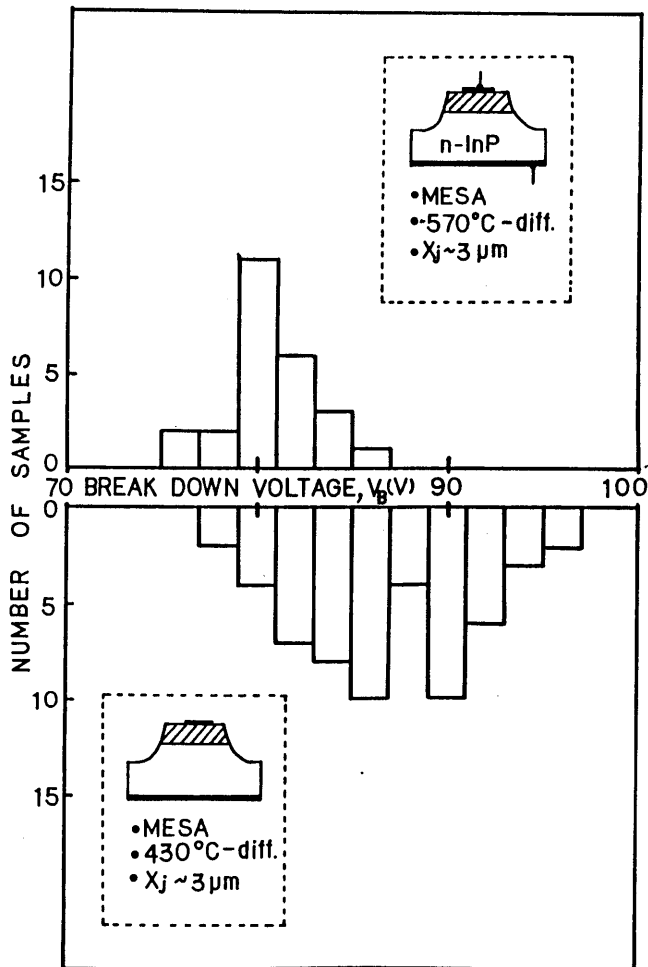


図6-4 拡散温度の違いによる  
容量-電圧特性の差異



(a) 拡散温度  $570^\circ\text{C}$  による  
メサ構造 p+n 接合の  $V_B$  分布

(b) 拡散温度  $430^\circ\text{C}$  による  
メサ型素子の  $V_B$  分布

図6-5 Cd拡散による降伏電圧 ( $V_B$ ) 特性

図6-5 (a)~(d)はCdの低温拡散によるGR効果をInPのpn接合による降伏電圧 $V_B$ 特性として比較検討した結果である。(a)は受光領域形成用p+n接合の $V_B$ 特性をメサ構造素子により曲率効果をなくした平坦面での $V_B$ 分布として調べたものである。(b)は低温Cd拡散によるメサ構造素子での $V_B$ 特性分布を示す。GR効果としては、(b)の低温拡散によるGRの $V_B \sim 90$  V特性がプレーナ化により(a)のp+n接合の $V_B \sim 80$  V特性を効果的に保護できるかどうかという問題に帰着することになる。そのGR効果を検証したのが(c)及び(d)の実験である。(c)はGRの無いp+n単純プレーナ接合の場合の $V_B$ 分布であり、(a)でのプレーナ領域での $V_B$ と比較すると選択拡散による曲率効果により約5 V降伏電圧が低下しており、エッジ・ブレイクダウンを示唆している。このプレーナp+n接合( $x_j \sim 3 \mu\text{m}$ )周縁を低温の選択Cd拡散で深さの異なる $x_j$ が $2 \mu\text{m}$ と $3 \mu\text{m}$ のGR形成を施した場合の $V_B$ 特性分布を(d)に示す。 $x_j$ が $2 \mu\text{m}$ の場合には

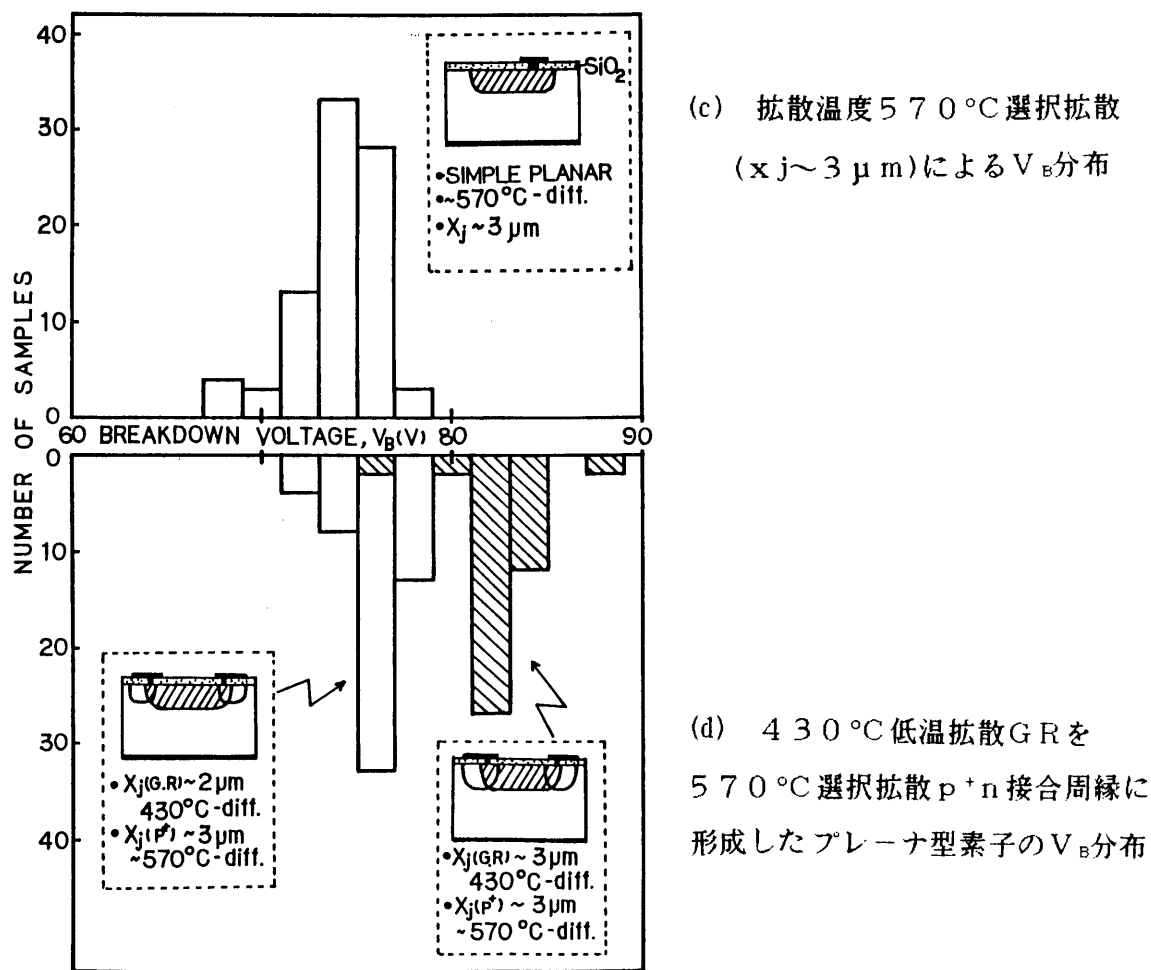


図6-5 Cd拡散による降伏電圧( $V_B$ )特性

(c)と比べると $V_B$ は改善されているが、(a)と比べると低く、GR効果が十分とは言えない。これと比べ $x_j$ が $3\mu\text{m}$ の場合、これは $p^+n$ 接合と拡散フロントの深さがほぼ等しく $p^+n$ 接合周縁の曲率を持つ領域をGRが覆い尽くした構造であるが、このとき(a)の評価より平均値で若干高い $V_B \sim 8.2\text{V}$ が得られておりGR効果が発揮されているものと言える。

この実験の示唆するところは2つある。一つは、低温Cd拡散によりGR効果が期待できること。次に重要な点は $p^+n$ 接合フロントより浅いGRでは効果が十分得られないという、半ば必然の結果を再確認したことである。深いGRという考え方はSi、Ge等の単一組成での受光素子の作製には既に生かされており<sup>9)</sup>、「深くて濃度勾配の緩やかなGR( $p-n$ 接合)と浅くて急峻な濃度勾配を持つ片側階段接合の組み合わせ」によってプレーナ型素子が具現化されている由来もここにある。

また、Ando等<sup>9)</sup>は $Zn_3P_2$ あるいは $Cd_3P_2$ を拡散源とした低温拡散による傾斜型接合の有用性について報告しているが意図するところ同一である。

### 6-3-2 Znによる低温拡散

6-2節においてZnの方がCdより拡散速度が早いことについて述べた。前節と同様の考え方を展開すると、拡散源としてCdよりZnを使用した方がより低温でGR形成ができる可能性を持っている。また、熱拡散温度が $400^\circ\text{C}$ 以下になるとInPの熱劣化が格段に軽減されることがフォトルミネッセンス(PL)強度の推移等から判っており、 $400^\circ\text{C}$ 以下の拡散温度においては金属Znを拡散源として用いることが可能と考えられる。図6-6に拡散温度 $350^\circ\text{C}$ で、金属Znを拡散源とした熱処理によって得られた正孔キャリア濃度プロファイルを示す。図中には比較のために $430^\circ\text{C}$ でのCd拡散の例を示してあるが、Cdプロファイルと比べ濃度勾配がより緩やかになっている点から、より大きなGR効果が期待される。

図6-7にこの $350^\circ\text{C}$ でのZn拡散によるGRを用いたAPD素子化例を示す。(a)は素子構造断面図である。試作ウエーハは3章の3-2節で述べた「落とし込み」法による転位発生を抑制したLPE成長により作製したものでInP/InGaAsP/InGaAs/InP層構造である。100時間以上の熱処理によって得た $x_j \sim 3.4\mu\text{m}$ のGRと $570^\circ\text{C}$ での $Cd_3P_2$ を拡散源としたCd拡散によって得た $p^+n$ 接合によりプレーナ化を計った。(b)に試作素子のカーブトレイサによる降伏電圧特性を独立したGRモニター

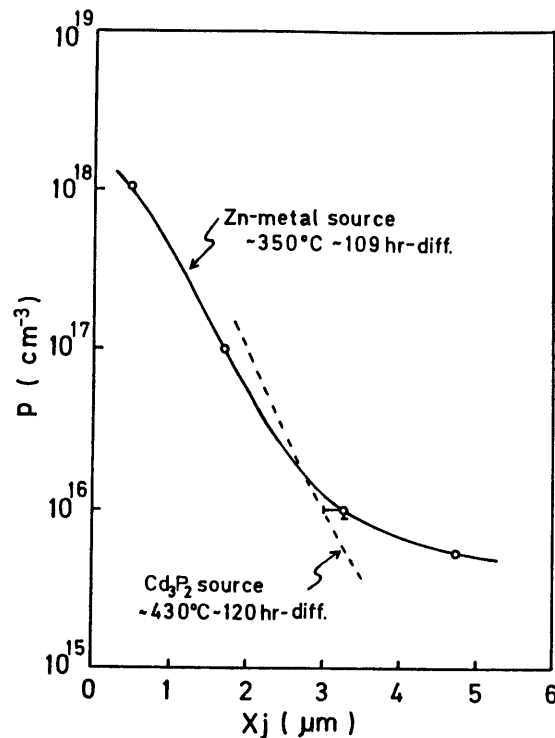


図6-6 拡散温度350°CのZn拡散によって得られる正孔濃度プロファイル

の降伏電圧特性と共に示す。GRの降伏電圧は約60Vであり、本素子(GR構造APD)と比べて約15V高い降伏特性を示しておりGR効果が現われていることが窺われる。この方法によるGR形成を適用したAPD素子の電気光学的特性<sup>10)</sup>は第3章のLPE成長によるウエーハを用いたAPD試作例として3-2-6節で既に述べてある。試作素子での受信特性が期待したほど良好なものでなかった原因として、不純物キャリアのノック・オン現象が上げられる。この現象はGRの接合平面に接近して $p+n$ 接合を形成した場合の重ね併せ領域で顕著に観測された。GR領域でキャリアのノック・オンが発生すると、GR領域でのヘテロ電界上昇の原因となりトンネル電流による暗電流劣化が発生する。

以上、不純物拡散による拡散温度の低温化によって得られる傾斜型接合の特徴とそれを利用したGR形成について述べてきたが、問題点として次のような点が上げられる。(i)濃度勾配を緩やかにする為には長時間による深い拡散が必要であり、ヘテロ構造APDへ適用するためにはInP層の厚膜化が必要である。(ii)GR形成後、 $p+n$ 接合を重ね併せると、不純物キャリアのノック・オン現象があらわれる。それ故、GRと $p+n$ 接合の深

さが接近していたり、ヘテロ界面に接近した  $p^+n$  接合に対する GR 形成では GR 領域でのヘテロ電界上昇によるトンネル電流発生の原因となる。

この他の不純物拡散を伴う GR 形成方法として、Si プロセス技術でよく用いられているプレ・デポレーション/ドライブ・イン方式が試みられているが、高温 ( $>700^\circ\text{C}$ ) 長時間熱処理による熱劣化を伴うため、未だ実用的段階にない。また、 $\text{SiO}_2$  等の膜通し拡散による表面濃度低下効果を利用した GR 形成の報告<sup>11)</sup>もあるが実用する域にまでは達していない。

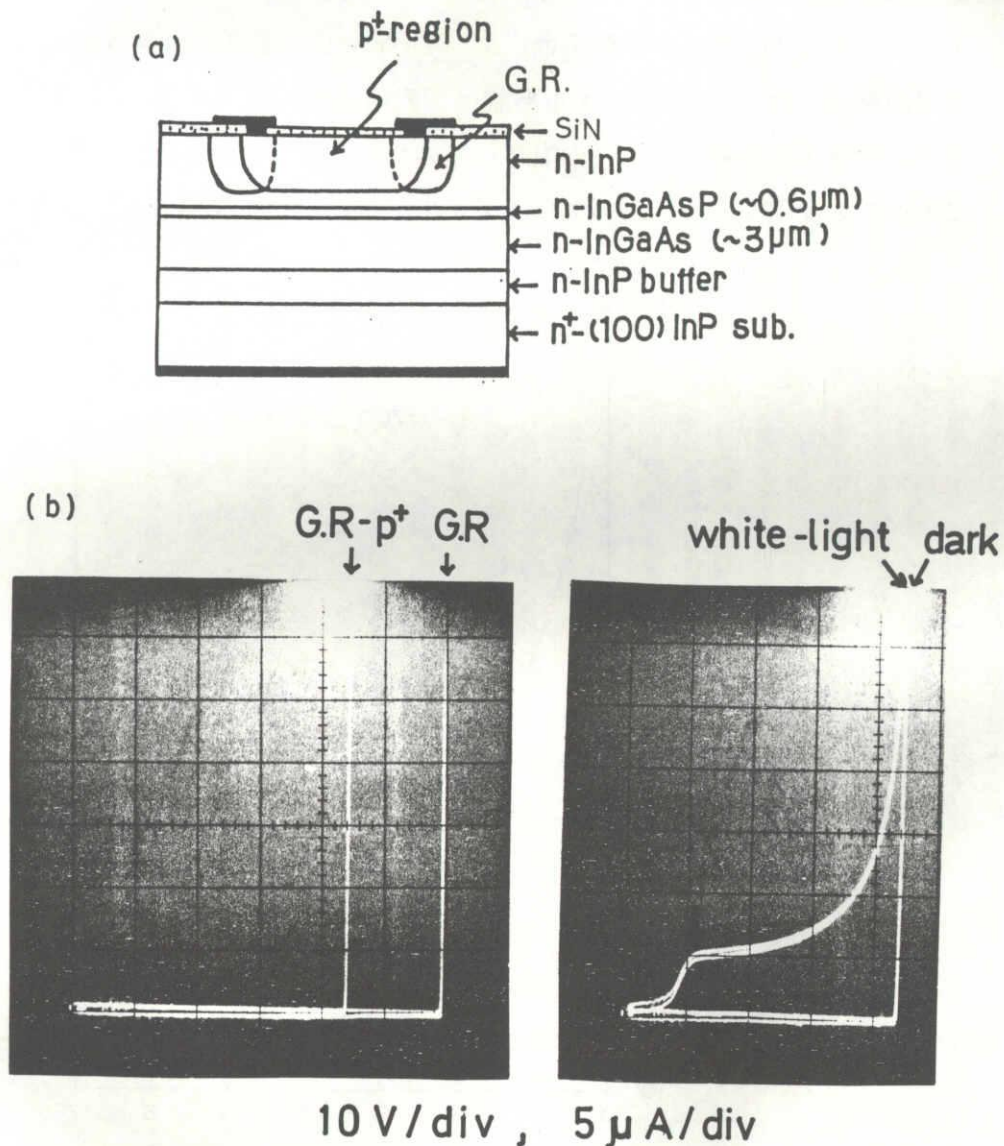


図6-7 APD構造断面(a)とカーブトレーサによる降伏電圧特性(b)

#### 6-4 Beイオン注入による傾斜型接合の形成

Si、Ge等のGR形成に用いられているイオン注入／アニール方法によるGR形成と同様に、InPへのイオン注入／アニールによる傾斜型接合の形成方法がある。この方法は拡散種の量と深さを精確に制御できる点から工業生産に適した方法と言える。

図6-8に加速エネルギー100kV、ドーズ量 $5 \times 10^{13} \text{ cm}^{-2}$ のBeイオン注入(I/I)とこれに続く700°C-20分の熱処理(アニール)より得たアクセプター濃度プロファイルを示す。濃度プロファイルは微分ホール測定とpn接合法を併用して決定した。注入量の活性化率は約70%、移動度は100cm/vsec前後と良好であった(ドーズ量を $10^{14} \text{ cm}^{-2}$ 以上に上げた場合、シート・キャリア濃度の上昇は鈍化し、活性化率は低下傾向を示した)。プロファイル形状は、表面濃度はドーズ量( $< 10^{14} \text{ cm}^{-2}$ )により、深さは加速エネルギーにより支配されていた。ただし、深さ制御に関してはアニール温度によっても変化するが、深いプロファイルを作為的に作成することは困難で、ほとんど加

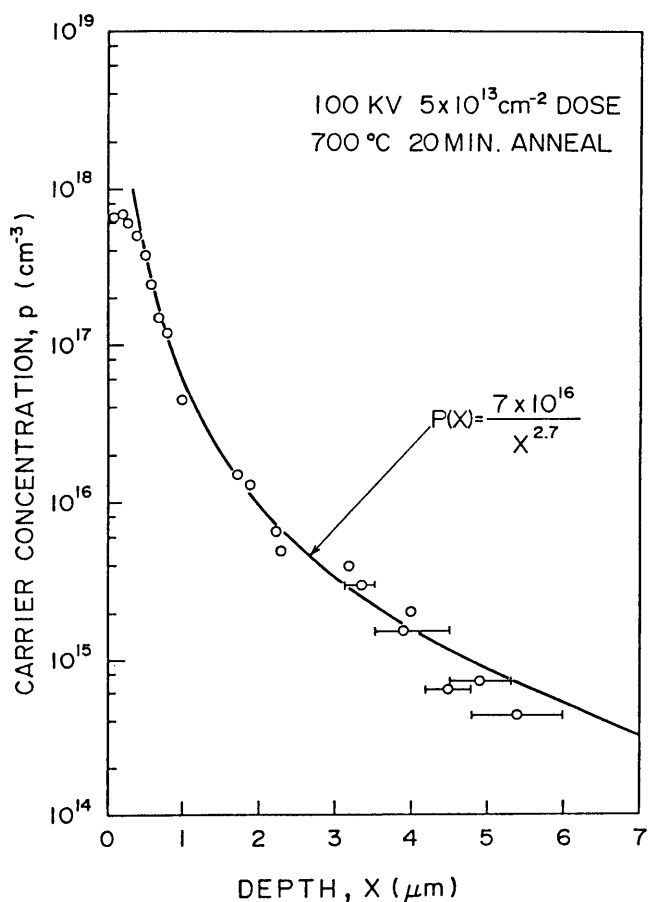


図6-8 Beイオン注入によるアクセプター濃度プロファイル

速エネルギーによりセルフ・アライン的に決まる。図6-8には、次章でのGR設計でBeによるアクセプター濃度プロファイルが数式的に導入できるように、近似式

$$N_p (\text{cm}^{-3}) = 7 \times 10^{16} \cdot X (\mu\text{m})^{-2.7} \quad (6-1)$$

を定義し、その値を実線で示してある。

図6-9にはBe-I/Iによるpn接合の降伏電圧 $V_B$ 特性を異なるドナー濃度のInP結晶を用いて実験したInP濃度と $V_B$ の関係を示す。実験では、全面注入/メサ構造と選択注入によるプレーナ構造で比較してある。試料は加速エネルギー100kV、ドーズ量 $5 \times 10^{13} \text{cm}^{-2}$ のBe-I/Iと700°C-20分のアニールによって作製した。プレーナ化による耐圧低下は傾斜型接合での濃度勾配が一定でない為にプレーナ化に伴う曲率効果が現われている<sup>7)</sup>。図には $p^+n$ 片側階段接合での理論値 $V_B$ 特性(点線)と、Beの正孔濃度プロファイルを式(6-1)とした接合での降伏電圧理論特性(実線)が示してある。ここで、InPのイオン化率としては第5章でもとめた値

$$\alpha = 9.2 \times 10^6 \exp(-3.44 \times 10^6 / E_m) \quad (6-2)$$

$$\beta = 4.3 \times 10^6 \exp(-2.72 \times 10^6 / E_m) \quad (6-3)$$

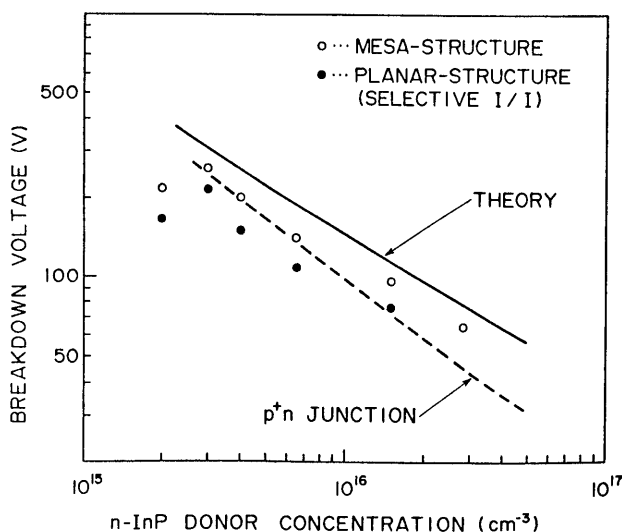


図6-9 Beイオン注入による降伏電圧のInP濃度依存性



を用い、降伏電圧は次式

$$\int_0^w \alpha \exp \left[ - \int_0^x (\alpha - \beta) dx' \right] dx = 1 \quad (6-4)$$

をもとにブレイクダウン状態での電界分布を決定し $V_B$ を求めた。ここで、 $w$ は空乏層幅を表わす。図6-9から $B_e$ の選択注入によるGRの $V_B$ 特性と $p+n$ 片側階段接合の $V_B$ を比較すると、 $2 \times 10^{16} \text{ cm}^{-3}$ 以下の濃度領域においては単純なGR構造ではGR効果を発揮させることが困難であることが判る。ましてや $Hi-L_0$ 不純物分布を持つ構造への適用はより高い $p+n$ 接合の $V_B$ 特性へのGR効果を意味しており、 $10^{16} \text{ cm}^{-3}$ 濃度域での $n-I_nP$ に対してGR効果が極めて難しくなる。これは、前節までに既に述べた低濃度拡散による傾斜型接合をも含めて既知、既存の方法で有効なGR効果が得られるのは極めて限られた領域にしかなく、これをブレイクスルーする為の新技术、工夫を必要とする。そこで、次節において、ヘテロ接合構造の特徴を生かしたGR形成の可能性について検討する。

#### 6-5 InP/InGaAs(P)ヘテロ構造でのガードリング形成

既知の技術を組み合わせて、従来の単一組成半導体でのGR形成方法/構造とは異なる、ヘテロ構造の特質を生かしたGR形成の可能性について検討する。ここでは、完全プレーナを前提としており、成長過程での段差成長、埋め込み成長等の技術を利用することは考慮していない。

##### 6-5-1 セルフ・ガードリング効果

ヘテロ分離型APDは光吸収を禁制帯幅の狭い半導体層で行ない、広い禁制帯幅を持つアバランシ増倍層に光励起キャリアを注入する構造である。このヘテロ構造のバンドギャップ差を利用してガードリング効果を持たせることができることについては第2章で既に述べたが、ここで、再度、検討を行なう。ヘテロ構造のバンドギャップ差を利用するセルフ・ガードリング(self-guard-ring)構造のInP/InGaAsP-APD素子断面を図6-10に示す。

エネルギー・ギャップ $E_g$ の半導体の降伏電圧 $V_B$ は片側階段接合の場合、経験的にバンド・ギャップ $E_g$ の $3/2$ 乗に比例することが知られており<sup>13)</sup>、

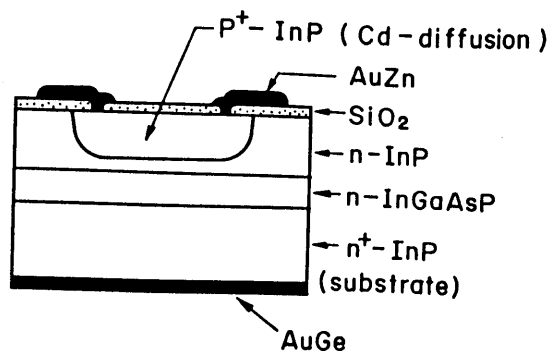


図6-10 単純プレーナによるヘテロ分離構造 InP/InGaAsP-APD

$$V_{B(\text{plane})} = 6.0 (E_g / 1.1)^{3/2} (N_B / 10^{18})^{-3/4} \quad (6-5)$$

と表わされる。選択拡散による接合周縁での形状を拡散深さ  $x_j$  とほぼ等しい曲率半径  $r_j$  とすると、この曲率効果によるエッジ・ブレイクダウン特性は<sup>7)</sup>

$$V_{B(\text{edge})} = V_{B(\text{plane})} [ \{ (2 + r_j/w)(r_j/w) \}^{1/2} - (r_j/w) ] \quad (6-6)$$

と近似される。ここで、 $w$  は空乏層幅である。InP/InGaAsP-APD のセルフ・ガードリング効果は次のように説明できる。即ち、図6-11がその説明図であるが、InP ( $E_g = 1.35 \text{ eV}$ ) と InGaAsP ( $E_g = 1.0 \text{ eV}$ ) 層の濃度が等しいとすると、式(6-5)により、InGaAsP層中に  $p^+n$  接合がある場合のアバランシ過程で規定される  $V_B$  は InP で規定される  $p^+n$  接合降伏電圧と  $0.64 V_{B(\text{InP})}$  の関係になる。 $p^+n$  接合が InP 層中に形成され、ヘテロ界面から離れるに従って素子特性としての  $V_B$  は高くなるが、このとき、曲率効果を支配しているのは InP の  $E_g$  であり、plane な面の素子特性  $V_B$  は InP と InGaAsP の中間的な  $E_g$  と仮定できる。このとき、 $V_{B(\text{edge})} > V_{B(\text{plane})}$  な条件を満足する領域がセルフ・ガードリング領域であり、図中の実線域(実験値)がそれに対応する。エッジ・ブレイクダウンが発生する電圧が  $3.7 \text{ V}$  前後にあり、このときの  $p^+n$  接合の位置がヘテロ界面から  $1 \mu\text{m}$  程度離れ得ているという実験結果は式(6-6)による  $n$ -InP 層中での曲率効果として  $V_{B(\text{edge})}$  を計算した点線特性とよく符合している。

セルフ・ガードリング効果は  $p^+n$  接合がヘテロ界面に接近していて、InP アバランシ

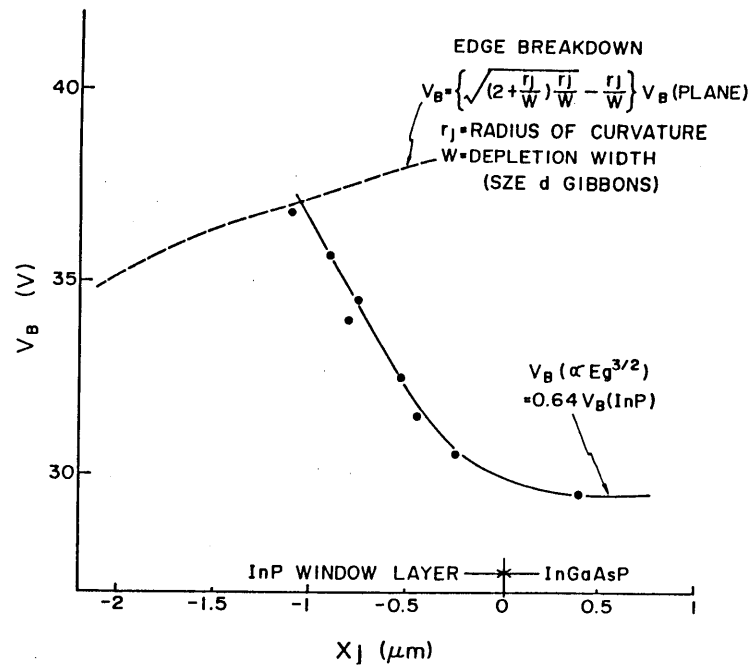


図6-11 p<sup>+</sup>n接合の位置に依存した降伏電圧特性

層濃度が光吸収 InGaAs(P)層の濃度と比べ同程度以下である場合には極めて有効であるが、これに反する設計(Hi-Lo濃度分布)が必要な場合には効力が低下する。ただし、InP/InGaAs/InPダブル・ヘテロ構造ウエーハを用いてPINフォトダイオードを単純プレーナ構造で形成したとき特性/信頼性共に良好である<sup>14)</sup>理由としてこのセルフ・ガードリング効果による素子安定化が計られていることが上げられる。

#### 6-5-2 n<sup>-</sup>/n構造の適用

前節のセルフ・ガードリング効果はヘテロ構造の特質を生かした形、即ちエネルギー・ギャップの大きな半導体層中にヘテロ界面に接近して片側階段接合を選択的に形成することにより、接合平坦領域での降伏電圧特性はエネルギー・ギャップの小さな光吸収層の影響を受けた降伏特性で決定されるのと比べて、接合周縁の曲率効果はエネルギー・ギャップの大きな半導体層の特性で規定されることを利用して接合平坦領域での降伏電圧特性を保護するものである。この単純プレーナによるGR効果を向上する方法として、接合周縁の曲率を有する領域を高純度層で覆い尽くす方法が考えられる。即ち、意図するところは、式(6-6)で表わされる曲率効果が生ずる領域の降伏特性を支配する濃度と受光領域の降伏特性を支配する濃度をLo-Hi濃度分布により分離して特性向上を狙ったものである。これは所望のn-InP層上にn<sup>-</sup>-InP層を連続的に成長したウエーハを用いてp<sup>+</sup>n接

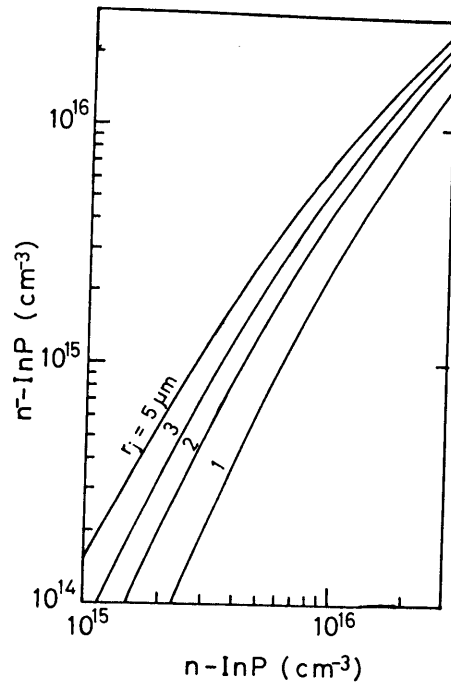


図6-12 曲率効果を防ぐ $n^-/n$ -InP構造に必要な濃度比

合を $n^-/n$ -InP界面近傍に形成することにより実現される。 $n^-$ 層と $n$ 層の間に必要な濃度差を曲率半径 $r_j$ (これは $n^-$ 層厚に等しい)の関数として計算した結果を図6-12に示す。計算は $V_{B(InP; edge)} = V_{B(InP; plane)}$ 条件で曲率半径 $r_j$ を変数としてある。これより、拡散深さを数 $\mu m$ とすれば、 $n$ -InPアバランシ層濃度が $10^{16} cm^{-3}$ 以上の場合には $5 \times 10^{15} cm^{-3}$ 以下の $n^-$ -InP層濃度が曲率効果を抑圧するために要求される。図6-13は $n^-/n$ -InP構造をInP/InGaAs-APDに適用した例を

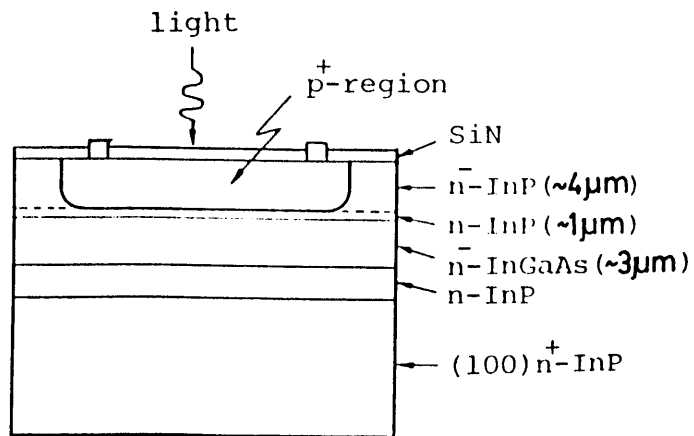


図6-13  $n^-/n$ 構造を適用したInP/InGaAs-APD

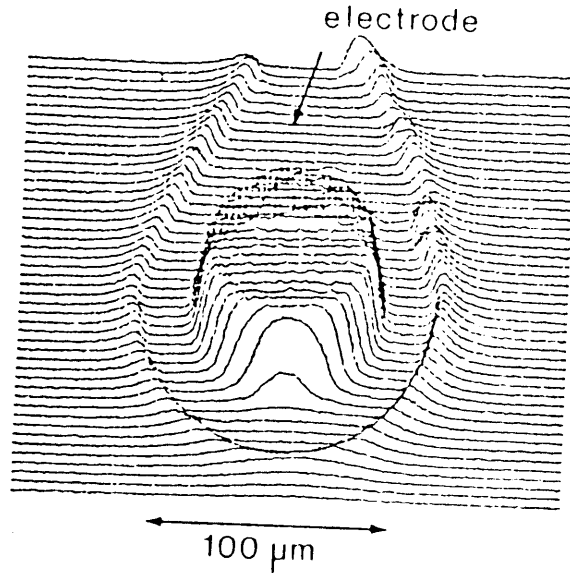


図6-14 InP/InGaAs-APDの増倍率面内感度分布(M=10)

示す。試作ウエーハはハイドライドVPEより得たもので、n-InGaAs層は濃度  $4 \times 10^{16} \text{ cm}^{-3}$  で  $3 \mu\text{m}$  厚、InP層は  $2 \times 10^{16} \text{ cm}^{-3}$  前後で約  $1 \mu\text{m}$  厚、n-InP層は  $2 \times 10^{15} \text{ cm}^{-3}$  で  $4 \mu\text{m}$  厚を連続成長したものである。n<sup>-</sup>/n-InP構造はO<sub>2</sub>の微量添加により連続的に層構造を作製した。図6-14にこのウエーハを用いてn<sup>-</sup>/n-InP界面近傍にp<sup>+</sup>n接合を形成した素子の増倍率M=10での面内増倍分布を波長  $1.15 \mu\text{m}$  光で2次元スキャンして得たものである。均一な増倍特性を示しており、拡散域周縁での異常増倍は見られず有効なGR効果を発揮していることが判る。

n<sup>-</sup>/n構造はSirai等<sup>15)</sup>によりBeのGR構造に適用されている。Beの場合にも図6-9で見たように、傾斜接合ではあるが、濃度勾配が一定ではない為に曲率効果が現われ、この曲率効果をLo-Hiのn<sup>-</sup>/n構造で抑圧しようとするものである。しかしながら、光吸収InGaAs(P)層の濃度がInPアバランシ層濃度と同程度以上の場合にはこのn<sup>-</sup>/n構造によりGR効果を有効に保つことが出来るが、光吸収層での空乏化を有効に計る為にInGaAs(P)濃度をInP層濃度と比べて低い濃度 ( $\sim 5 \times 10^{15} \text{ cm}^{-3}$ ) で設計するHi-Lo濃度分布構造ウエーハへの適用ではGR効果が殆ど得られない事が明かとなった。図6-15にInP/InGaAsP/InGaAs構造APDでInGaAs濃度  $\sim 5 \times 10^{15} \text{ cm}^{-3}$ 、InP濃度  $\sim 1 \times 10^{16}$  のHi-Lo構造ウエーハに対してn<sup>-</sup>/n-InP界面近傍にBe-I/IによるGRとp<sup>+</sup>n接合を形成した試作例を示すが、同一ウエーハ内でも降伏電圧付近までGR効果が保持されている素子は極めて稀であ

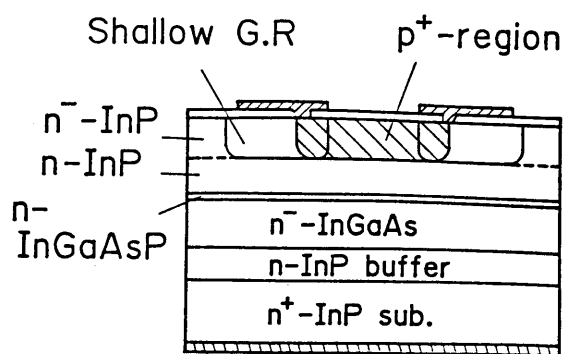


図6-15 Be-I/IによるGRを持つInGaAs-APD

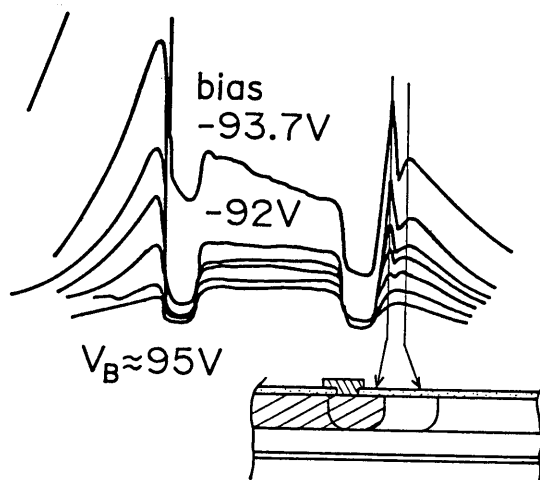


図6-16 不良解析例( $\lambda = 1.15 \mu\text{m}$ 光による2次元光電流マップ)

り大多数はエッジ・ブレイクダウン現象を示した。この様子を詳細に見たものが図6-16であり、局所増倍(降伏)が発生している領域がGRと $p^+$ の重ね併せ領域で、かつ $p^+$ 選択拡散領域周縁であることが明かとなった。ここでの問題点は、別個に作製したBeのGRモニター部の降伏電圧特性は良好であるにも係わらず $p^+$ 領域と重ね併せたとき、GR領域が $p^+$ 領域の曲率効果を保護する役目を果たしていない事である。これは6-3-1節で見た様にGR領域平坦部と $p^+$ 領域が同一深さの構成によるGR構造ではHi-Lo濃度分布構造への適用が難しいことを示しており、 $p^+$ n接合を保護する立場からより深いGRが必要であることを示唆している。しかしながら、Lo-Hi-Lo構造ウエーハでGRをn-InP層中に深く形成することはn-InP層でGR曲率周縁を覆うことによりGR領域での曲率効果を緩和するというn/n構造の目的が果たせなくなり、逆にGRの降伏電圧低下が発生し $p^+$ n接合の平坦部での降伏電圧と比べて高耐圧なGRができないというじり貧な状態に陥ってしまう。それ故、これらGR形成上の問題点を整理し、これを回避する為の新構造のGRを次節で提案する。

### 6-5-3 選択的横拡りガードリング (PLEG) 構造

ヘテロ構造を利用しているとはいえ、従来型のGRでは必ずしも良好なGR効果が得られていない原因について要約すると、「Hi-L<sub>o</sub>不純物構造に対するp<sup>+</sup>n受光領域選択接合を深いGR構造で保護しようとする、GR領域の不純物濃度の傾斜が一定でないために生じる曲率効果を緩和する目的で導入したn<sup>-</sup>/n濃度によるGR保護の構造が機能しなくなり、GRの降伏電圧低下を招いてしまう」ことにあるものと言える。それ故、深い、即ちn-InP層中にあるGRの降伏電圧を向上させる工夫をすればよいことになる。そこで、深いGRをn<sup>-</sup>/n界面近傍での浅いGRで保護することにより深いGRの実効的な曲率緩和を施し降伏電圧の向上を計る新しいGR構造が考えられる。この新しいGRの設計概念 (concept) は、

- i) 受光領域を形成するp<sup>+</sup>n接合の外周を、より深いpn接合 (deep-GR) で覆うことにより、p<sup>+</sup>n接合のエッジ・ブレイクダウンを防止する。
- ii) そのdeep-GRの外周を浅いGR (shallow-GR) で覆うことにより、deep-GR外周での空乏層の曲率緩和を生ぜしめdeep-GRの耐压向上を計る。
- iii) shallow-GR外周は耐压を保証するためにn<sup>-</sup>/n構造のn<sup>-</sup>/n界面近傍に形成する。

と言える。この新しいGRの特徴は「選択的横拡りガードリング (preferential lateral extended guardring)」構造と表現でき、便宜上、PLEG構造と呼ぶことにする。図6-17にこのPLEG構造を採用したInGaAs-APDの断面図を示す。

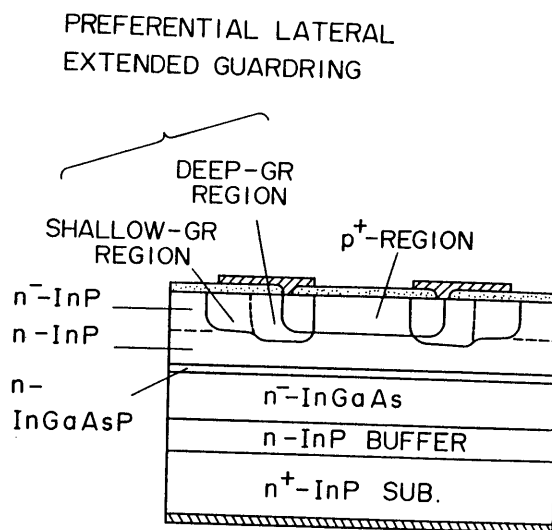


図6-17 PLEG構造InGaAs-APD

図6-18にPLEG構造によるGR効果を実験的に確かめた結果を示す。実験用ウエーハは $n^-$ -InGaAs ( $n \sim 5 \times 10^{15} \text{ cm}^{-3}$ ,  $\sim 4 \mu\text{m}$ )、 $n$ -InGaAsP ( $\sim 8 \times 10^{15} \text{ cm}^{-3}$ ,  $\sim 0.1 \mu\text{m}$ )、 $n$ -InP ( $\sim 1 \times 10^{16} \text{ cm}^{-3}$ ,  $2.2 \sim 2.5 \mu\text{m}$ )、 $n^-$ -InP ( $\sim 2 \times 10^{15} \text{ cm}^{-3}$ ,  $2 \sim 2.2 \mu\text{m}$ )を $n$ -InPバッファ層を介して順次成長したものでハイドライド3成長室法によって作製した。PLEG構造はBeの2重注入( $110 \text{ kV}$ 、 $5 \times 10^{13} \text{ cm}^{-2}$ ドーズと $60 \text{ kV}$ 、 $3 \times 10^{13} \text{ cm}^{-2}$ ドーズ)と $700^\circ\text{C}$ 、20分のアニールにより作製し、 $p^+$  $n$ 接合は $\text{Cd}_3\text{P}_2$ を拡散源とした $570^\circ\text{C}$ でのCd拡散によって作製した。 $n^-/n$ -InP界面付近に形成されたshallow-GRの降伏電圧が $\sim 130 \text{ V}$ であったのと比べ、 $n$ -InP層中に形成したdeep-GRのみの $V_B$ が $\sim 110 \text{ V}$ であったものが、PLEG構造にすることによって $V_B \sim 130 \text{ V}$ とshallow-GRの $V_B$ と同等の特性を示しており、意図した効果(deep GRの実効的な曲率緩和)が表われていることが判る。このPLEGで保護されたAPDの $V_B$ が $110 \text{ V}$ 前後であることからPLEG耐圧に約 $20 \text{ V}$ の余裕があり有効なGR効果を示唆しているものと言える。

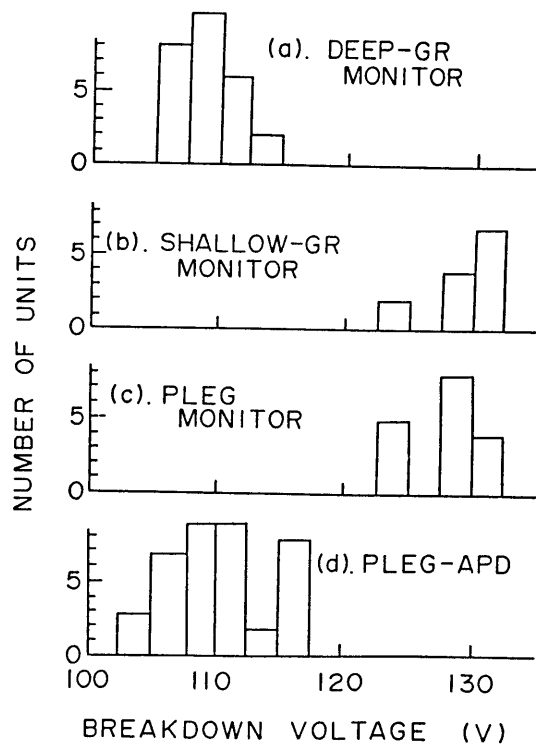


図6-18 降伏電圧特性ヒストグラム

- (a) deep-GRモニター特性      (b) shallow-GRモニター特性  
(c) PLEGモニター特性      (d) PLEG構造を持つAPD特性



また、この実験はdeep-GRのみでは十分なGR効果が得られないこともその $V_B$ 特性から理解できる。一見、shallow-GRのみでGR効果がある様に見えるが、Hi-L $\circ$ 構造のため、逆方向バイアス印加時のp+n接合周縁での空乏層の曲率効果が顕在化し、十分なGR効果が得られないことについては前節で見た通りである。

ここでは、Beの2重注入によりPLEG構造を実現したが、n-InP層構造に濃度勾配を持たせる<sup>10)</sup>、あるいは横方向拡散を積極的に利用するなどによるセルフ・アラインによってもPLEG構造が得られる。

図6-19にPLEG構造を持つAPDとPLEGモニターの降伏電圧特性の関係を異なるウェーハについてマップ化したものである。これ等の実験値は $2\sim 8 \times 10^{15} \text{ cm}^{-3}$ のn-InGaAs層と $1\sim 4 \times 10^{16} \text{ cm}^{-3}$ のInPアバランシ層濃度の組み合わせによって得られた結果である。図からPLEG構造のGRの降伏電圧はAPD素子の降伏電圧より10~30V高い降伏電圧特性を有しており、この耐圧差によってp+n接合での均一安定増倍特性が得られている。この結果はHi-L $\circ$ の不純物分布をも含んだ実用的InP濃度の範囲内でのヘテロ分離型APDを完全プレ-ナ型で実現する上での障害(GR効果)が取り除かれたこと意味しており、「PLEGという構造に依存したGR特性改善効果」と言える。

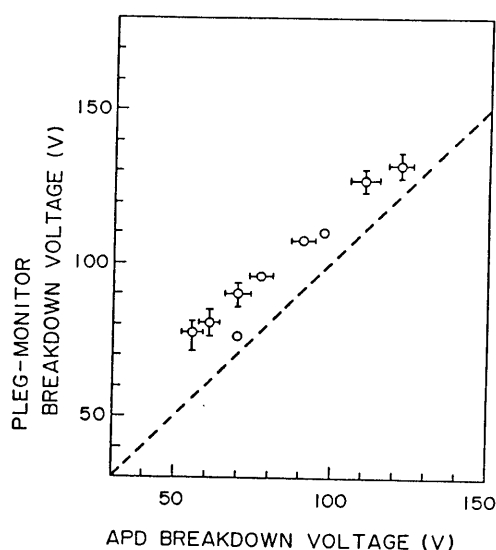


図6-19 PLEG構造モニター-の降伏電圧とPLEG構造APDの降伏電圧の関係

## 6-6 結言

必ずしも十分な理論的検討と理解が進んでいるとは言えないプロセス技術を駆使してプレーナ化に必須な $p+n$ 接合形成技術とGR形成技術について検討を行なった。以下、本章で得られた結果をまとめると、次のようになる。

- (1) InP層中での $p+n$ 片側階段接合用として、 $Zn_3P_2$ あるいは $Cd_3P_2$ を拡散源としたZnとCdの拡散現象についてその特徴を明らかにした。従来から言われている様に、 $5 \times 10^{15} \text{cm}^{-3}$ 領域に深い異常拡散が現われ、この濃度領域での接合形成には注意を要する。
- (2) GR形成技術として、 $p+n$ 接合用拡散ソース、あるいはメタル・ソースを用いた低温拡散により濃度勾配の緩やかな正孔キャリア濃度プロファイルが得られることを明らかにした。
- (3) Beのイオン注入により傾斜接合が得られるが、プレーナ化した場合には曲率効果が現われ、従来技術を踏襲したGR構造ではGR効果を十分果たすことができないことを明らかにした。
- (4) 選択的横拡りガードリング (Preferential Lateral Extended Guardring) という新構造GRを提案し、実験的にもこの構造が極めて適用範囲が広く、汎用性の高いGR構造であることを示した。

## 参考文献

- (1) S. R. Forrest, G. F. Williams, O. K. Kim, and R. G. Smith : Electron. Lett. 17(1981)917.
- (2) Y. Matsumoto : Jpn. J. Appl. Phys. 22(1983)1699.
- (3) A. K. Chin, B. V. Dutt, H. Temkin, W. A. Bonner, and D. D. Roccasecca: Appl. Phys. Lett. 36  
(1980)924.
- (4) H. Ando, N. Susa, and H. Kanbe : Jpn. J. Appl. Phys. 20(1981)L197.
- (5) W. Kuebart, O. Hildebrand, H. W. Marten, and N. Arnold : Inst. Phys. Conf. Ser. No. 65  
(1983)597.
- (6) M. Yamada, P. K. Tien, R. J. Martin, R. E. Nahory, and A. A. Ballman : Appl. Phys. Lett. 43  
(1983)594.
- (7) S. M. Sze and G. Gibbons : Solid-State Electron. 9(1966)831.
- (8) K. Nishida and K. Taguchi : NEC Research and Development No. 55 (1979)48.
- (9) H. Ando, N. Susa, and H. Kanbe : IEEE Trans. Electron Devices ED-29(1982)1408.
- (10) K. Taguchi, Y. Sugimoto, T. Torikai, K. Makita, K. Minemura, and K. Nishida: Tech. Dig.  
Topical Meet. Optical Fiber Commun. (Optical Society of America, 1983)18.
- (11) M. Ikeda, K. Wakita, S. Hata, S. Kondo, and H. Kanbe : Electron. Lett. 19(1983)61.
- (12) K. Taguchi, Y. Matsumoto, and K. Nishida : Electron. Lett. 15(1979)453.
- (13) S. M. Sze : Physics of Semiconductor Devices (Wiley, New York, 1969)
- (14) H. Ishihara, K. Makita, Y. Sugimoto, T. Torikai, and K. Taguchi : Electron. Lett. 20  
(1984)654.
- (15) T. Shirai, Y. Yamazaki, H. Kawata, K. Nakajima, and T. Kaneda : IEEE Trans. Electron  
Devices ED-29(1982)1404.
- (16) 鳥飼、牧田、杉本、石原、田口 : 第46回応用物理学会講演会(1985)4a-L-8.

## 第7章 プレーナ型ヘテロ分離構造 InP / InGaAs - APD の設計

### 7-1 緒言

再現性、生産性、信頼性などの点からヘテロ分離構造APDの実用形態としては結晶成長をも含めた形での完全プレーナ化構造が望ましい。そのための条件、例えば、液相成長法におけるInGaAs(P)層上にInPを成長するときのメルト・バックの問題あるいは気相成長による層構造作製方法等に関しては第3章で、ガードリング形成等に関する問題点については第6章で述べた。

ヘテロ分離構造APDに関する設計、特に受光領域に関する設計は、ヘテロ電界制御の設計思想が若干異なるとはいえ、比較的多く報告されている<sup>1-5)</sup>。しかしながら、プレーナ構造での設計は、GR形成とその有効性に問題があったために設計論として確立することが難しく、今まで皆無と言ってもよい。本章では、6章で検討したPLEG構造によって比較的容易で確実にGR効果が得られるようになったことを踏まえて、プレーナ型のヘテロ分離構造InGaAs-APDの設計を行なう。ここで、純粹に設計(計算)のみを推し進めることができない点がある。その例として、光励起正孔キャリアのヘテロ界面でのパイル・アップ現象に起因した光応答速度の劣化がある<sup>6)</sup>。この応答劣化は価電子帯の不連続に起因した問題であるが、これを回避するための条件として、ヘテロ界面近傍での成長方向のバンド構造急峻性と強い相関があり、特に結晶成長方法/技術と係わるため応答速度の実験値をもとに(経験的に)設計条件を決めなければならない。これと同様の設計パラメータとして増倍率の高い状態での応答速度を規定するアバランシ・立ち上がり時間があげられる。この他の点については、前章までに準備、検討してきた事柄を踏まえると、光吸収InGaAs層でのトンネル電流回避条件、ガードリング形成条件、雑音特性、受信特性等について設計可能になってきた。本章の前半において、プレーナ構造の設計をアバランシ層であるInP層のドナー濃度を変数として述べる。後半においては、APDとしての諸特性、アバランシ過剰雑音、応答速度、受信特性等の解析を行ない、ヘテロ分離型APDへの適用と設計特性等について述べる。

### 7-2 プレーナ構造の設計

PLEG (preferential lateral extended guardring) 構造のガードリング (GR) とし

てのコンセプトとその有用性については第6章で述べた。ここでは、 $p^+n$ 受光領域の設計との係わりの中で重要な深いGR領域の設計、即ち、 $p^+n$ 接合周縁での局部降伏を深いGRで防止するための設計をもってGR設計と考えればよく、この最適化を計る。そこで、プレーナ構造の設計として光吸収InGaAs層の設計と共に、素子領域を図7-1に示すごとく3つの領域、 $p^+n$ 受光領域(I)、GR領域(II)、GRと $p^+n$ の重ね合わせ領域(III)に分け、特に、GR設計に関しては領域(I)との位置関係の中で最適設計条件、設計許容域等の検討を行なう。

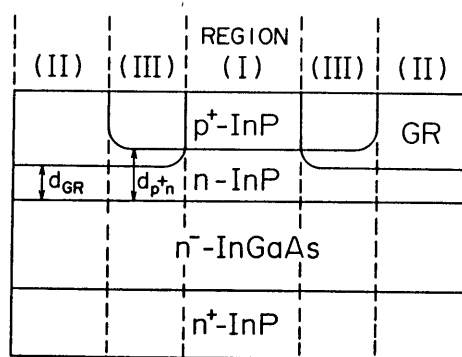


図7-1 プレーナ構造ヘテロ分離型InGaAs-APD設計領域断面図

### 7-2-1 光吸収InGaAs層の設計

Si材料のAPD設計は電界分布(低電圧動作/低雑音/高速動作を満足するための濃度プロファイル)の制御・最適化であり、波長 $0.8\mu\text{m}$ 帯の光電変換効率(量子効率)を高くする為に必要な数十 $\mu\text{m}$ の光吸収層厚の効果的な空乏化条件と最大電界を抑えてアバランシ領域への電子注入を純化することによる低雑音化をどの様に具体化するかという既存のデータベースを利用した設計、数値解析が主であり、特別なプロセス開発等は必要としなかった<sup>7,8)</sup>。

これと比べて、InP/InGaAs材料の場合には、直接遷移型の半導体であるため吸収係数の変化が急峻であり、吸収係数は通常 $10^4\text{cm}^{-1}$ オーダーとなるため、数 $\mu\text{m}$ の光吸収層厚で高い量子効率を得られる。それ故、直接遷移型半導体材料をもちいた受光素子は高速性と高量子効率の両特性が比較的容易に得られることが期待される。

吸収係数と量子効率の関係は空乏化を前提とすれば、吸収係数 $a(\text{cm}^{-1})$ と半導体層厚 $d$ から規格化された形として

$$\eta = \int_0^d a \exp(-a x) dx \quad (7-1)$$

より求められる。図7-2に吸収係数を変数とした量子効率と半導体層厚の関係を示す。図から直接遷移型半導体層 ( $a \gtrsim 10^4 \text{ cm}^{-1}$ ) であれば、層厚  $3 \mu\text{m}$  程度で内部量子効率  $90\%$  以上が容易に得られる。n-InGaAs層の吸収係数としてHumphreys等の測定値 (波長  $1.3 \mu\text{m}$  に対して  $11600 \text{ cm}^{-1}$ 、 $1.55 \mu\text{m}$  に対して  $6800 \text{ cm}^{-1}$ )<sup>9)</sup> を用いると、InGaAs層厚  $d_T = 3 \mu\text{m}$  のとき波長  $1.3 \mu\text{m}$  で  $\eta = 97\%$ 、 $1.55 \mu\text{m}$  で  $\eta = 86\%$  と高い内部量子効率を得られる。InGaAs層中での電界が  $200 \text{ kV/cm}$  を超えないというトンネル電流抑圧条件 (次節で述べる) を考慮しても、InGaAs層空乏化条件として  $5 \times 10^{15} \text{ cm}^{-3}$  程度の濃度を考えれば目的が達成される。詳細な光応答特性の限界性能に関連して9章で再度検討するが、設計論的にはInGaAs光吸収層の濃度を  $5 \times 10^{15} \text{ cm}^{-3}$ 、厚さ  $3 \mu\text{m}$  と固定する。この妥当性は上に述べた通りである。

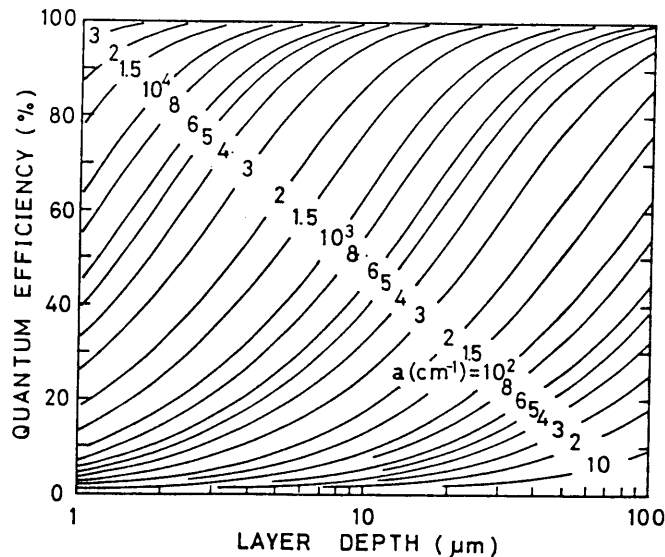


図7-2 吸収係数を変数とした量子効率の層厚依存性 (完全空乏化による交流成分)

### 7-2-2 アバランシ領域の設計 (領域 I)

n-InGaAs層を光吸収層とし、n-InP層をアバランシ層とする受光領域の設計においては、InGaAs層中での価電子帯と伝導帯間のトンネル電流の抑圧とヘテロ界面での価電子帯の不連続に起因した正孔キャリアの蓄積効果を回避するためにヘテロ電

界を制御しなければならない。

$n$ - $\text{InGaAs}$ 層中でのトンネル電流はパラボリックなバリアーを仮定したKaneの式<sup>10)</sup>を微分形で取り込んだ計算値が実験値と良く一致すること、及び受光径 $100\mu\text{m}$ 程度の素子を仮定して、APD動作時の $\text{InGaAs}$ 層でのトンネル電流起因の暗電流を数 $\text{nA}$ 以下とするためにはヘテロ電界( $\text{InGaAs}$ 層内での最大電界)を $200\text{kV}/\text{cm}$ 以下に制御すれば良いことについて第4章で明らかにした。

ヘテロ電界 $E_1$ の制御範囲として下限が存在する。これは光励起正孔キャリアが $\text{InP}$ と $\text{InGaAs}$ 層の価電子帯の不連続に起因したバンド・オフセットに蓄積され、この蓄積効果を回避するためにはある程度の電界が必要という要請による<sup>9)</sup>。このヘテロ界面での実効的なバリアー・ハイトは成長層厚方向での成長層の急峻性、揺らぎに依存し、結晶成長方法等に強く依存する為、一意的に決定することはできない<sup>9, 11)</sup>。このヘテロ界面での急峻性を作為的に緩和する目的で $\text{InP}$ と $\text{InGaAs}$ の中間組成に当たる $\text{InGaAsP}$ 層を $\text{InP}/\text{InGaAs}$ 界面に挿入することが有効であり<sup>12-15)</sup>、これを採用した素子試作での光応答に関する結果については次章で述べる。ここでは、次章での試作素子における光応答速度( $\text{GB積}$ )の $\text{InGaAsP}/\text{InGaAs}$ ヘテロ電界依存性から明らかとなったキャリア蓄積効果から脱却するためにはヘテロ電界として $150\text{kV}/\text{cm}$ が必要という実験結果をもとに、ヘテロ電界設計下限を $150\text{kV}/\text{cm}$ と決める。それ故、高性能APDを得るためには、ヘテロ電界を $150\sim 200\text{kV}/\text{cm}$ の範囲に制御することが条件となる。ここで、ヘテロ電界の下限は、価電子帯でのバンド構造を反映しており、グレーデッド $\text{InGaAsP}$ 層が良好に形成されれば、数 $10\text{kV}/\text{cm}$ と大幅に低下することが可能であり<sup>16)</sup>、成長装置、成長方法等の違いを反映したものといえる。

解析的には $\text{InGaAs}$ 層内でのアバランシ効果を見逃し(実験的にも2以上の増倍率は得られていない<sup>17, 18)</sup>)、かつ $\text{InGaAsP}$ 挿入層は多成長室結晶成長法により薄膜化が十分可能であることを考慮して $\text{InP}$ 層の一部と見なして、ヘテロ電界制限域で設計を行なった。この仮定をもとにすると、APDの降伏電圧特性は

$$\int_0^{d_{ptn}} \alpha \exp \left[ - \int_0^x (\alpha - \beta) dx' \right] dx = 1 \quad (7-2)$$

を満足する電界分布から降伏電圧が得られる。 $\alpha$ 、 $\beta$ は第5章で求めた $\text{InP}$ の電子と正孔のイオン化率である。ここで、座標軸はヘテロ界面を $x=0$ とした成長層方向を正に取っ

である。

図7-3にn-InPの濃度の関数としてn-InP層厚と降伏電圧の関係を示す。InP層厚の最大値、最小値はヘテロ電界制御条件により一意的に決定される。ここで、InGaAsは7-2節を参考にして濃度 $5 \times 10^{15} \text{ cm}^{-3}$ 、層厚 $3 \mu\text{m}$ とした。図から、例えば、n-InP濃度 $1.5 \times 10^{16} \text{ cm}^{-3}$ とすると、そのn-InP領域の層厚が $1.7 \sim 2.0 \mu\text{m}$ となるように $p^+n$ の制御が必要となる。ここで、n-InP層厚の設計許容域幅は約 $0.3 \mu\text{m}$ であり、 $n^-/n$ -InPエピタキシャル・キャップ層全体の均一性が理論的歩留まりを規定することになる。又、図から、n-InP濃度が $5 \sim 6 \times 10^{16} \text{ cm}^{-3}$ と高濃度になると拡散の制御性として $0.1 \mu\text{m}$ が要求され、かつそれは面内層厚のばらつき許容範囲と等しいことになり、成長層厚制御と拡散深さ制御に要求される技術の難度が理解される。

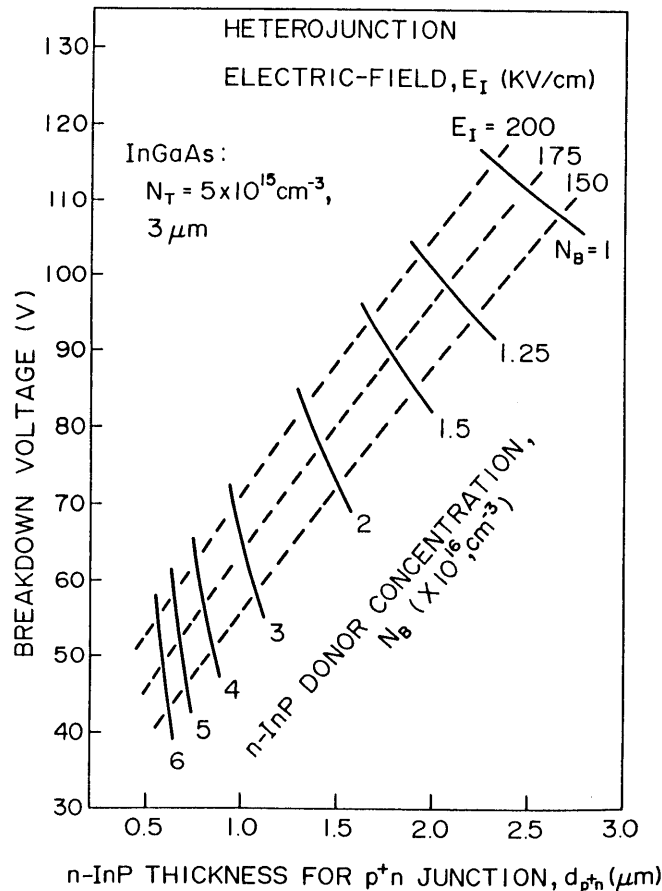


図7-3 InP濃度を変数としたInPアバランシ層厚と降伏電圧の関係



### 7-3 ガードリング領域の設計

#### 7-3-1 ガードリング領域IIの設計

ガードリング(GR)設計に関して、第6章で見たように単に降伏電圧が高いだけでは不十分で、PLEG構造のコンセプトを設計にもり込まなければ成らない。また、ヘテロ界面での電界の増大に伴うトンネル電流の影響はp+n領域と全く同様である。

前章で検討した様に、ここでは、BeのI/I(イオン注入)を前提としたGR形成での設計を行ない、Be注入によるアクセプター濃度の分布を

$$P = 7 \times 10^{16} / X (\mu\text{m})^{2.7} \quad (7-3)$$

と近似して設計に導入した。ここで、XはInP表面からの距離を $\mu\text{m}$ で表わす。

PLEG構造を具現する深いGRに関するコンセプトは「GR領域での空乏層がp+n受光領域の空乏層より低いバイアスでInGaAs光吸収層中に拡る(これはp+n選択拡散によるp+n周縁での空乏層の拡りに対応した曲率の極性反転を意味する)条件」と同等

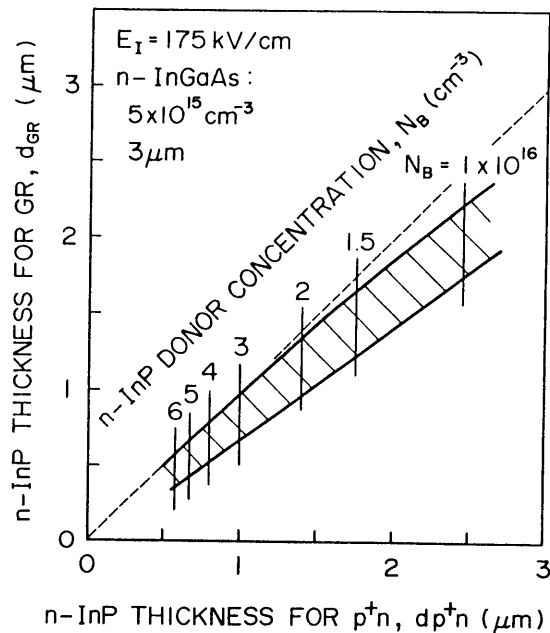


図7-4 GRとp+nに必要なn-InP層厚の関係

である。図7-4に $p^+n$ 受光領域でのヘテロ電界 $E_1$ が降伏時に $175\text{ kV/cm}$ となる条件下での、上記PLEG構造条件を満足する $n\text{-InP}$ 層厚(の関係)を計算した結果を示す。ここで、横軸は $E_1=175\text{ kV/cm}$ により固定されており $n\text{-InP}$ 濃度と等価でありその濃度を図示してある。例えば、 $n\text{-InP}$ 濃度 $1.5 \times 10^{16}\text{ cm}^{-3}$ の場合、 $p^+n$ 受光領域に必要なアバランシ $n\text{-InP}$ 層厚 $d_{p+n}$ は約 $1.8\text{ }\mu\text{m}$ であるのに対して、深いGRは $n\text{-InP}$ 領域 $d_{GR}$ が $1.2\sim 1.6\text{ }\mu\text{m}$ となるように制御する必要があることを示している。GRが深すぎるとGR領域でのトンネル電流劣化が、また、浅すぎると重ね合わせ領域でのエッジ・ブレイクダウンの可能性が現われてくることになる。

### 7-3-2 ガードリング領域IIIの設計

PLEG構造におけるGRと $p^+n$ 接合の重ね合わせ領域は、GRの耐圧向上を目的として形成された $p^-$ 領域を $p^+$ に変換してしまうことになり、耐圧低下によるエッジ・ブレイクダウンの発生(前章での $n^-/n\text{-InP}$ を用いた浅いGRのみではGR効果が得られなかったことに相当する)とトンネル電流の増大の原因になる。

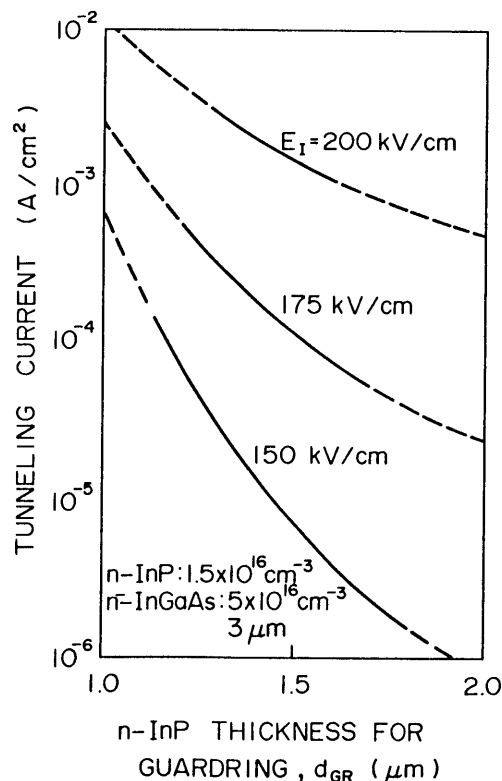


図7-5 トンネル電流とガードリングに必要な $n\text{-InP}$ 層厚( $d_{GR}$ )の関係( $p^+n$ との重ね合わせ効果)

図7-5に $p^+n$ 受光領域における降伏時の $E_1$ の関数として、GR領域におけるトンネル電流のGR位置( $d_{GR}$ )依存性の計算結果を表わす。図中の実線領域は前節の領域IIにおける適域に対応している。 $E_1=200\text{ kV/cm}$ 、即ち設計許容の最大ヘテロ電界では、 $10^{-3}\text{ A/cm}^2$ 台の暗電流劣化が予想される。それゆえ、暗電流劣化を $10\text{ nA}$ 以下にするために必要な重ね合わせの面積を $3 \times 10^{-6}\text{ cm}^2$ 以下と設計する必要がある。

PLEG構造によるGR効果に関しては第6章で検討しており、その有用性が示された。ここでは、このPLEG構造の設計をAPD特性の最適化、適域設計と連係した形で展開し、許容される素子作製上の位置関係等を明らかにした。これにより、高性能APDを完全プレーナ型で実現する指針を得たことになる。

#### 7-4 APD動作特性理論とヘテロ分離型InGaAs-APD特性の設計

本節ではAPD動作特性に関する理論的な考察を行ない、これを設計論としてヘテロ分離型InGaAs-APDに適用して、期待される特性、性能の検討を行なう。

##### 7-4-1 増倍率-雑音特性理論とヘテロ分離構造APDの過剰雑音特性

基本的な考え方はMcIntyre<sup>19)</sup>により導かれている。図7-6に示すようにpn接合による空乏層内 $x$ で生成された電子・正孔対を考える。電子は左方向に、正孔は右方向へドリフトする。接合に垂直な一次元を考えると、場所 $x$ で生成した電子・正孔対による増倍率 $M(x)$ は

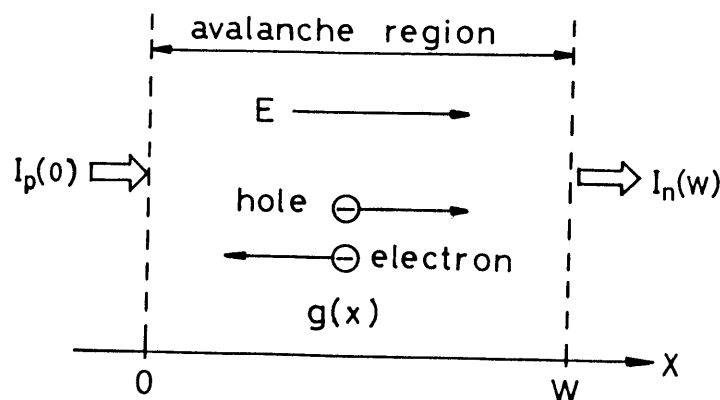


図7-6 ダイオード・モデル

$$M(x) = 1 + \int_0^x \alpha M(x') dx' + \int_x^w \beta M(x') dx' \quad (7-4)$$

と表わされる。ここで、イオン化率 $\alpha$ 、 $\beta$ は場所 $x'$ における電界 $E$ の関数である。微分形式で $M(x)$ を表わすと、

$$dM(x)/dx = (\alpha - \beta)M(x) \quad (7-5)$$

と表記できる。式(7-5)の一般解は

$$M(x) = M(0) \exp \left[ \int_0^x (\alpha - \beta) dx' \right] \quad (7-6)$$

式(7-6)を式(7-4)に代入して、 $x = 0$ とすることにより

$$1/M(0) = 1 - \int_0^w \beta \exp \left[ \int_0^x (\alpha - \beta) dx' \right] dx \quad (7-7)$$

の関係式が得られ、この式を式(7-6)に代入することにより

$$M(x) = \frac{\exp \left[ \int_0^x (\alpha - \beta) dx' \right]}{1 - \int_0^w \beta \exp \left[ \int_0^x (\alpha - \beta) dx' \right] dx} \quad (7-8)$$

と表わされ、場所に依存したイオン化率の関数として増倍率が得られる。

つぎに、電流連続の式から、図7-5における両空乏層端、 $x = 0$ に注入される正孔電流を $I_p(0)$ 、 $x = w$ に注入される電子電流を $I_n(w)$ とし、空乏層内で発生する(光励起とともに熱励起も含まれる)キャリア生成率を $g(x)$ とすると、アバランシ増倍が起こっていない状態での初期全電流 $I_0$ は

$$I_0 = I_p(0) + I_n(w) + \int_0^w g(x) dx \quad (7-9)$$

となる。この初期電流  $I_0$  を用いると、素子としての増倍率  $M$  は

$$M = \{ I_p(0)M(0) + I_n(w)M(w) + \int_0^w g(x)M(x) dx \} / I_0 \quad (7-10)$$

と表わされ、これが物理的に測定可能な増倍率に対応する。

雑音特性は、電子・正孔対の発生に伴う統計的なゆらぎであり、この雑音はショット雑音として表わされる。電子と正孔は対になって発生するので、どちらか一方のキャリアのみを考えればよいことになる。そこで、 $x$  における微小領域  $dx$  での正孔電流の増分を  $dI_p$  とすると、これによって発生するショット雑音は他の電流と同様に増倍されるため、単位周波数帯域に対するショット雑音  $d\phi$  は

$$d\phi = 2qM^2(x)dI_p(x) \quad (7-11)$$

と表わされる。全雑音は式(7-11)を全アバランシ領域にわたって積分すればよく、

$$\phi = 2q [ I_p(0)M^2(0) + I_n(w)M^2(w) + \int_0^w (dI_p/dx)M^2(x) dx ] \quad (7-12)$$

となる。一方、電流連続の式から、

$$dI_p/dx = \alpha I_n + \beta I_p + g(x) \quad (7-13)$$

$$= (\beta - \alpha) I_p + \alpha I + g(x) \quad (7-14)$$

の関係が成り立つ。ここで、式(7-14)は電子電流  $I_n$  に対する連続の式と式(7-13)から、全電流  $I = I_p + I_n$  が場所に依存しない一定という関係を用いている。式(7-12)の第3項は部分積分して

$$\int_0^w (dI_p/dx)M^2(x) dx = [ I_p M^2(x) ]_0^w - 2 \int_0^w I_p M(x) (dM/dx) dx \quad (7-15)$$

式(7-5)を用いて

$$= I_p(w)M^2(w) - I_p(0)M^2(0) - 2 \int_0^w I_p(\alpha - \beta)M^2(x) dx \quad (7-16)$$

最終的には、式(7-16)は式(7-14)を用いると

$$\int_0^w (dI_p/dx)M^2(x) dx = 2 \int_0^w (\alpha I + g(x))M^2(x) dx - I_p(w)M^2(w) + I_p(0)M^2(0) \quad (7-17)$$

と表わされ、雑音スペクトル密度  $\phi$  は

$$\phi = 2q \left\{ 2 [I_p(0)M^2(0) + I_n(w)M^2(w) + \int_0^w g(x)M^2(x) dx] + I \left[ 2 \int_0^w \alpha M^2(x) dx - M^2(w) \right] \right\} \quad (7-18)$$

と表わされる。

増倍雑音を表わす量として、信号電力が増倍率  $M$  の 2 乗に比例することから、雑音電力を  $M^2$  との比の形で表わし、過剰雑音指数  $F$  として

$$F = \phi / 2q I_0 M^2 \quad (7-19)$$

が定義されている。McIntyre はアバランシ領域内で発生電流を  $g(x) = 0$  としアバランシ領域に注入される電流が正孔電流のみの場合 ( $I_n(w) = 0$ )、電子と正孔のイオン化率比が電界によらず一定値  $k_i = \beta/\alpha$  のとき

$$F = M [1 - (1 - 1/k_i)(1 - 1/M)^2] \quad (7-20)$$

と表わせることを示した。この式が意味するところは、 $\beta/\alpha > 1$  の場合には純粋正孔注入条件によりこの材料の性能限界特性が得られること、 $\beta/\alpha < 1$  であるならば、アバランシ領域に電子を注入する素子構造としなければ低雑音化が実現しないことを意味している。式(7-20)は一定のイオン化率比を与えて過剰雑音指数を見積もれる点で便利であ

るが、厳密にはイオン化率の電界依存性を考慮した式(7-18)の計算を実行する必要がある。このとき、むしろ実験値あるいは式(7-18)の計算値と式(7-20)を比較することによって、素子の実効的なイオン化率比  $k_{eff}$  を式(7-20)に従い定義することが多い。式(7-20)のより簡略化した式として

$$F = M^x \quad (7-21)$$

と表わすこともある。このとき、雑音電力は  $2qI_0M^{2+x}$  と表わされる。

これまでの検討結果をもとにヘテロ分離構造APDでの特性設計を行なう。ヘテロ分離構造APDにおいては光吸収InGaAs層とアバランシInP層が完全に分離独立していることが理想であり、このとき増倍率Mは式(7-9)、(7-10)において  $I_{nw}(w)=0$ 、 $g=0$  とし、InPアバランシ層(層厚  $d_B$ )への正孔注入電流  $I_{p0}$  に対して

$$M = \frac{1}{1 - \int_0^w \beta \exp\left[\int_0^x (\alpha - \beta) dx'\right] dx} \quad (7-22)$$

と表わされる。正孔注入電流  $I_{p0}$  は光吸収InGaAs層の層厚を  $d_T$ 、吸収係数を  $a$  とし、吸収フォトン数を規格化して1とすると、

$$I_{p0} = \int_{-d_T}^0 q a \exp(ax) dx \quad (7-23)$$

と近似(完全空乏化条件)でき、 $I_{p0}/q$  が量子効率  $\eta$  を表わす。

雑音特性も同様にして

$$\phi = 2q \left\{ 2I_p(0)M^2(0) + I_p(0)M(0) \left[ 2 \int_0^w \alpha M^2(x) dx - M^2(w) \right] \right\} \quad (7-24)$$

と求められる。図7-7にn-InPアバランシ層濃度  $1 \times 10^{16} \text{ cm}^{-3}$  と  $6 \times 10^{16} \text{ cm}^{-3}$  でブレークダウン時のヘテロ電界値が  $175 \text{ kV/cm}$  の素子の過剰雑音特性の理論値を示したものである。ここでInPのイオン化率は第5章で求めた値を使った。n-

InP濃度の高濃度化に伴う雑音特性への影響として0.5 dB程度の劣化が現われることを示唆している。

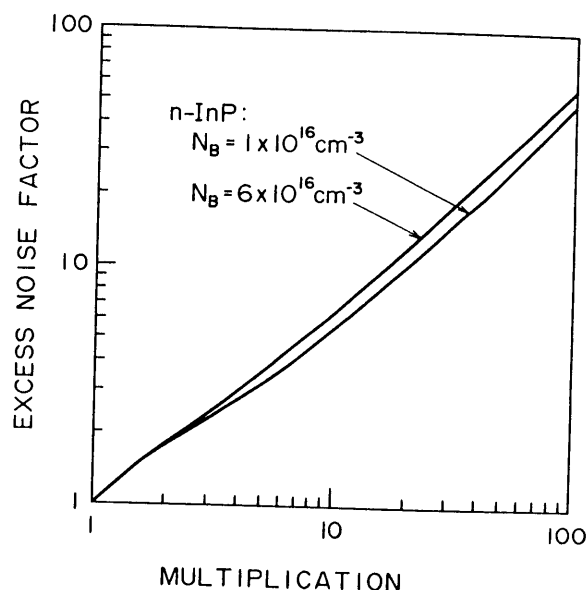


図7-7 InGaAs-APDの過剰雑音特性(計算値)

#### 7-4-2 応答速度

APDの応答速度はキャリアの走行時間とCR時定数(静電容量(C)と抵抗(R))によって、制限される。

光励起キャリアによる走行時間を支配する因子は、1)アバランシ領域での走行時間、2)空乏層の非アバランシ増倍領域でのドリフト走行時間、3)空乏層域外からの拡散電流による時間効果、が上げられる。

Siなどの間接遷移型の半導体で吸収係数が必ずしも大きくない材料の場合には、雑音特性と共に、応答速度の設計が重要な位置を示し、量子効率とキャリア走行とのトレード・オフを如何に低雑音で実現するかがAPDの設計論であり、素子化された特性の優劣はこの設計(論)により決まっていると言っても過言ではない。これと比較するならば、InP等のヘテロ分離構造APDの場合には、7-2節でも見たが光吸収層としては高々、5 $\mu$ mあればよく、通常、キャリアの拡散長が数ミクロンあることを考慮すると拡散電流の影響を重大視する必要はない。

InP系のヘテロ分離型APDにおいては、応答速度の性能限界はCR時定数とInP



アバランシ層厚、InGaAs光吸収層厚によって規定されるドリフト走行時間により支配される。それ故、超高速を得るためにはn-InPアバランシ層の濃度と量子効率の設計が重要となる。この議論は次章の高性能化の検討で再度取り上げる。

アバランシ領域でのキャリアは飽和ドリフト速度で走行するが、このとき格子原子と衝突を繰り返して、ある増倍率に達するためには確率的に複数回の衝突電離を必要とする。そのための時間をアバランシ立ち上がり時間と呼んでいる。Emmons等<sup>20)</sup>はアバランシ領域での電界を一定とした電流連続の式からアバランシ増倍効果に伴う周波数帯域幅を求めている。 $\tau_{av}$ を一次キャリアが倍になる平均自由時間とすると、ある周波数 $\omega$ での増倍率Mは、

$$M(\omega) = M_0 [1 + (\omega \tau_{av} M_0)^2]^{-1/2} \quad (7-25)$$

と表わされる。ここで、 $M_0$ は直流の増倍率である。 $\tau_{av}$ はアバランシ領域を飽和ドリフト速度で走行する走行時間 $\tau_{dr}$ とイオン化率 $\alpha$ 、 $\beta$ を用いると、近似的に $\beta > \alpha$ の場合には

$$\tau_{av} = N \alpha / \beta \tau_{dr} \quad (7-26)$$

と表わされる。Nはイオン化率 $\alpha/\beta$ に依存する定数で、1/3から2の範囲の値をとる。遮断周波数 $f_c (=B)$ を交流信号電力が直流信号電力の1/2になる周波数と定義するならば、 $f_c$ は式(7-25)において $\omega \tau_{av} M_0 = 1$ より

$$M_0 \cdot B = 1 / (2 \pi \tau_{av}) \quad (7-27)$$

となり、ゲイン・バンド幅積一定という関係が得られる。

ヘテロ分離型APDでの応答速度は、式(7-26)におけるN値を含めた $\tau_{av}$ に大きく依存することは当然であるが、アバランシ領域を狭い領域に閉じ込めることにより $\tau_{av}$ とドリフト走行時間を短くすることが期待される。これは、n-InP層の高濃度化によるアバランシ領域幅の限定化がGB積改善に繋る可能性を示唆している。

### 7-4-3 受信特性

APDとしての総合特性／性能は、次段のアンプ構成(主に、雑音指数とインピーダンス)に依存するが、受信系を構成したときの受信特性、即ち、最小受信電力特性により評価される。

#### (A) 正弦波変調方式

受信特性の解析としては、古典的には、sin変調による解析がよく知られている。受信特性は信号と雑音の比で表わされる。変調度 $m$ の正弦波信号光 $I_p$ を直接検波した場合の平均信号出力は $P_s = (m I_p)^2 R_L / 2$ と表わされる。ここで、 $R_L$ は負荷抵抗である。雑音としてはショット雑音、熱雑音とAPDの次段にくるアンプの雑音が上げられる。この他に、熱雑音が小さい場合に量子雑音が、低周波で使用するときには $1/f$ ノイズが問題となるが、ここではそこまで議論の対象にする必要はない。ショット雑音は光電流 $I_p$ と増倍される暗電流 $I_{dM}$ が主要な雑音となる。増倍に寄与しない暗電流を $I_{ds}$ とすると、ショット雑音の二乗平均電流は

$$\bar{I}^2_s = 2q(I_p + I_{dM})M^{2+x}B + 2qI_{ds}B \quad (7-28)$$

となる。ダイオードの内部抵抗と負荷抵抗による熱雑音は等価抵抗 $R_{eq}$ を用いて

$$\bar{I}^2_{th} = 4k\theta F_t B / R_{eq} \quad (7-29)$$

と表わされる。ここで、ダイオードは逆バイアス動作であることから、内部抵抗は非常に大きく、通常、 $R_{eq}$ は負荷抵抗 $R_L$ に等しいとする。 $F_t$ は増幅器の雑音指数、 $\theta$ は絶対温度である。これらを使うと、 $S/N$ は

$$S/N = \frac{\frac{1}{2}(m I_p M)^2}{2q(I_p + I_{dM})M^{2+x}B + 2qI_{ds}B + \frac{4k\theta F_t B}{R_L}} \quad (7-30)$$

と表わされる。 $I_{ds} \cong 0$ とすると、式(7-30)を最大にする最適増倍率 $M_{opt}$ は

$\partial(S/N)/\partial M = 0$ より

$$M_{opt} = \left[ \frac{4k\theta F_t}{xq(I_p + I_{dM})R_L} \right]^{\frac{1}{2+x}} \quad (7-31)$$

と求まり、最小受信レベル $P_{min}$ は $I_p = \eta q P_{min} / h\nu$ の関係を用いて、 $m = 1$ のとき

$$P_{min} = \frac{h\nu}{q\eta} \left(\frac{S}{N}\right)^{\frac{1}{2}} \left(\frac{8k\theta F_t B}{R_L}\right)^{\frac{1}{2}} \left(\frac{2+x}{x}\right)^{\frac{1}{2}} M_{opt}^{-1} \quad (7-32)$$

と表わされる。

#### (B) デジタル変調方式

デジタル信号を使用する場合の受信感度の理論計算としてはPersonickの理論<sup>21)</sup>があり、通常この理論に対してSmithの近似式<sup>22)</sup>を用いることが多い。

識別レベルを $V_D$ とし、マークレベル(on符号)の平均光エネルギーを $b_{on}$ 、スペースレベル(off符号)の平均光エネルギーを $b_{off}$ 、マークレベルの雑音を $\delta_{on}$ 、スペースレベルの雑音を $\delta_{off}$ とすると、符号誤り率 $P_e$ を得る係数 $Q$ は

$$Q = (b_{on} - V_D) / \delta_{on} = (V_D - b_{off}) / \delta_{off} \quad (7-33)$$

$$P_e = (1/2) \operatorname{erfc}(Q/2^{1/2}) \quad (7-34)$$

と表わされる。例えば、 $P_e = 1 \times 10^{-9}$ では $Q = 6$ となる。 $b_{off} = 0$ とし、符号間干渉は無いものとする、 $b_{on} = Q(\delta_{on} + \delta_{off})$ より所定の誤り率になる1パルス当たりのエネルギーは

$$b_{on} = \frac{Q}{M} \frac{h\nu}{\eta} \left\{ \left[ M^{2+x} \frac{\eta}{h\nu} b_{on} I_2 + \frac{M^{2+x}}{q} I_{dM} T_P I_2 + Z \right]^{\frac{1}{2}} + \left[ \frac{M^{2+x}}{q} I_{dM} T_P I_2 + Z \right]^{\frac{1}{2}} \right\} \quad (7-35)$$

と与えられる<sup>22)</sup>。ここで、 $h$ はプランクの定数、 $\nu$ は光周波数、 $T_P$ はパルス信号の周期、 $I_2$ は電流パラメータである。 $Z$ は熱雑音パラメータで、

$$Z = \left[ \frac{T_P}{q^2} \left( S_I + \frac{2k\theta}{R_b} + \frac{S_E}{R_{eq}^2} \right) I_2 + \frac{(2\pi C_T)^2}{T_P q^2} S_E I_3 \right] \quad (7-36)$$

$$I_2 = \frac{1}{T_P} \int_{-\infty}^{\infty} \left| \frac{H_{out}(f)}{H_P(f)} \right|^2 df, \quad I_3 = T_P \int_{-\infty}^{\infty} \left| \frac{H_{out}(f)}{H_P(f)} \right|^2 f^2 df \quad (7-37)$$

と与えられる。ここで、 $S_I$ は光受信回路の雑音電流スペクトル密度 [ $A^2/Hz$ ]、 $S_E$ は光受信回路の雑音電圧スペクトル密度 [ $V^2/Hz$ ]、 $R_b$ はAPDバイアス回路の抵抗、 $R_{eq}$ はバイアス抵抗と増幅回路入力抵抗の合成値、 $C_T$ はAPDの容量と増幅回路入力容量の合成値、 $H_P(f)$ は入力光パルス波形のフーリエ変換、 $H_{out}(f)$ は識別器入力パルス波形のフーリエ変換を表わす。

式(7-35)は

$$b_{on} = \frac{h\nu}{\gamma} \left\{ Q^2 M^x I_2 + \frac{2Q}{M} \left( Z + \frac{T_P}{q} I_2 I_{dM} M^{2+x} \right)^{\frac{1}{2}} \right\} \quad (7-38)$$

となる。これより、 $b_{on}$ を最小にする増倍率 $M$ の最適値を $M_{opt}$ 、そのときの $b_{on}$ を $b_{on}'$ とすれば、

$$b_{on}' = \frac{h\nu}{\gamma} \left\{ Q^2 I_2 M_{opt}^x + \frac{2Q}{M_{opt}} \left( Z + \frac{T_P}{q} I_2 I_{dM} M_{opt}^{2+x} \right)^{\frac{1}{2}} \right\} \quad (7-39)$$

$$xQ I_2 M_{opt}^{x+1} - 2 \left( Z + \frac{T_P}{q} I_{dM} I_2 M_{opt}^{x+2} \right)^{\frac{1}{2}} + \frac{(x+2) \frac{T_P}{q} I_2 I_{dM} M_{opt}^{x+2}}{\left( Z + \frac{T_P}{q} I_2 I_{dM} M_{opt}^{x+2} \right)^{\frac{1}{2}}} = 0 \quad (7-40)$$

となる。

式(7-39)より、光受信レベル平均値 $P_{min}$ は、マーク率を $1/2$ とすれば、

$$P_{min} = b_{on}' / (2T_P)$$

$$= \frac{kV}{2q} \left\{ \frac{qQ^2 M_{opt}^x}{2T_P} I_2 + \frac{qQ}{T_P M_{opt}} \left( Z + \frac{T_P}{q} I_2 I_{dM} M_{opt}^{x+2} \right)^{\frac{1}{2}} \right\} \quad (7-41)$$

となる。

雑音パラメータZはFET受信回路とバイポーラ受信回路にたいして次のようになる。FET受信回路の場合には、

$$S_E = 2k\theta\Gamma / g_m, \quad S_I = q I_L \quad (7-42)$$

$\Gamma \sim 0.7$ 、 $g_m$ は相互コンダクタンス、 $I_L$ はAPDの増倍に寄与しないリーク暗電流とゲートリーク電流である。これらを式(7-36)に代入して、 $R_b$ 、 $R_{eq}$ は充分大きいとすると、

$$Z = \left[ \frac{T_P}{q} I_L I_2 + \frac{(2\pi C_T)^2}{T_P q^2} \cdot \frac{2k\theta\Gamma}{g_m} I_3 \right] \quad (7-43)$$

となる。バイポーラ受信回路の場合には

$$S_I = \bar{i}^2 \quad (7-44)$$

$\bar{i}^2$ は換算雑音電流密度となり、 $S_E$ は十分小さいとすると

$$Z = (T_P / q^2) \bar{i}^2 I_2 \quad (7-45)$$

となる。

図7-8にヘテロ分離型InGaAs-APDとGaAs-FETによる受信回路を用いたときの光受信レベル平均値の計算値を示す。波長 $1.55 \mu\text{m}$ 、APD特性として量子効率 $\eta = 70\%$ 、増倍暗電流 $I_{dM} = 2 \text{ nA}$ 、リーク電流 $I_L = 100 \text{ nA}$ 、FETの $g_m = 40 \text{ ms}$ を仮定した。ビット・エラー・レート(BER) =  $10^{-9}$ とした。また、 $I_2$ 、 $I_3$ は入力波形によって決まるパラメータであるが、入力波形としてはRZ(return to zero)矩形波形を、出力波形としてはraised cosine波形を仮定して、

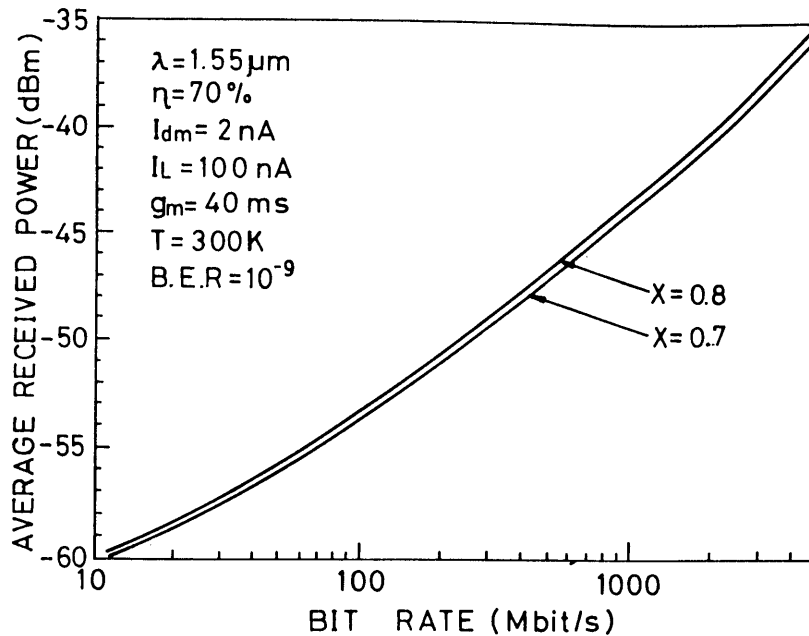


図7-8 InGaAs-APDとGaAs-FETによる受信系での受信特性(計算値)

$$I_2 = 0.804046, \quad I_3 = 0.07166$$

とした<sup>24)</sup>。APDの雑音指数は図7-7から $x = 0.7$ と $0.8$ を変数とした。

### 7-5 結言

本章においては、前章までに得られた結果などを用いてヘテロ分離構造InGaAs APDをプレーナ構造で実現するための設計と、この設計によって得られるAPDの特性(計算値)について述べた。以下、得られた結果をまとめると次のようになる。

- (1) 受光領域を形成する $p^+n$ 接合位置とAPD特性との相関を明らかにし、高速・低暗電流なInGaAs-APDを得るためには、ヘテロ電界を $150 \sim 200 \text{ kV/cm}$ に制御する必要があることを明らかにした。
- (2) ヘテロ電界を適正域に制御するためには $p^+n$ 接合の位置を $0.3 \mu\text{m}$ 以内に制御しなければならないこと、及び、この制御域は、そのままInPキャップ層厚の必要とされる均一性である点を明らかにした。
- (3) PLEG(preferential lateral extended guardring)構造のガードリングをBeイオン注入により作製することを前提とした、プレーナ化に必要な $p^+n$ 接合とGR用

p n接合の位置関係を明らかにした。

- (4) APDの動作特性の解析、検討を進め、InGaAs-APDとしての雑音特性、光信号受信特性などの設計方法を明らかにした。

## 参考文献

- (1) H. Ando, H. Kanbe, M. Ito, and T. Kaneda: Jpn. J. Appl. Phys. 19(1980)L277.
- (2) M. Ito, T. Kaneda, K. Nakajima, Y. Toyama, and H. Ando: Solid-State Electron. 24(1981) 421.
- (3) O. K. Kim, S. R. Forrest, W. A. Bonner, and R. G. Smith: Appl. Phys. Lett. 39(1981)402.
- (4) S. R. Forrest, R. G. Smith, and O. K. Kim: IEEE J. Quantum Electron. QE-18(1982)2040.
- (5) F. Osaka and T. Mikawa : IEEE J. Quantum Electron. QE-22(1986)471.
- (6) S. R. Forrest, O. K. Kim, and R. G. Smith : Appl. Phys. Lett. 41(1982)95.
- (7) H. Kanbe, T. Kimura, Y. Mizushima, and K. Kajiyama: IEEE Trans. Electron Devices ED-23(1976)1337.
- (8) K. Nishida and K. Taguchi : NEC Research and Development No. 55(1979)48.
- (9) D. A. Humphreys, R. J. King, D. Jenkins, and A. J. Moseley: Electron. Lett. 21(1985)1187.
- (10) E. O. Kane : J. Appl. Phys. 32(1961)83.
- (11) H. Ando, Y. Yamauchi, and N. Susa : Electron. Lett. 19(1983)543.
- (12) Y. Matsushima, S. Akiba, K. Sakai, Y. Kushiro, Y. Noda, and K. Utaka : Electron. Lett. 18(1982)945.
- (13) K. Taguchi, Y. Sugimoto, T. Torikai, K. Makita, K. Minemura, and K. Nishida: Tech. Dig. Topical Meet. Optical Fiber Commun. (1983)18.
- (14) K. Yasuda, T. Shirai, Y. Kishi, S. Yamazaki, and T. Kaneda: Proc. 14th. Conf. Solid State Devices(1982)291.
- (15) J. C. Campbell, A. G. Dentai, W. S. Holden, and B. L. Kasper: Electron. Lett. 19(1983)818.
- (16) F. Capasso, H. M. Cox, A. L. Hutchinson, N. A. Olsson, and S. G. Hummel: Appl. Phys. Lett. 45(1984)1193.
- (17) Y. Takanashi, M. Kawashima, and Y. Horikoshi : Jpn. J. Appl. Phys. 19(1980)693.
- (18) S. R. Forrest, R. F. Leheny, R. E. Nahory, and M. A. Pollack: Appl. Phys. Lett. 37(1980) 322.
- (19) R. J. McIntyre : IEEE Trans. Electron Devices ED-13(1966)164.
- (20) R. B. Emmons : J. Appl. Phys. 38(1967)3705.
- (21) S. D. Personick : Bell Syst. Tech. J. 52(1973)843.
- (22) D. R. Smith and I. Garrett : Opt. Quant. Electron. 10(1978)211.



## 第8章 PLEG構造を持つプレーナ型 InGaAs-APDの試作と特性評価

### 8-1 緒言

波長 $1.3\mu\text{m}$ での材料分散が零、あるいは波長 $1.55\mu\text{m}$ での伝送損失が極小に代表されるシリカ・ファイバー<sup>1)</sup>を用いた光通信は長距離大容量通信媒体としてその重要性を増している。このいわゆる長波長帯光通信の光源としてInGaAsP/InP材料によるファブリペロ-LDあるいはDFB-LDの開発・高性能化が進められている。一方、その光検出器として波長 $1.55\mu\text{m}$ での高感度システム構築のため、あるいは波長 $1.3\mu\text{m}$ においてはGe-APDに変わる高性能受信系を構成するためにInGaAs/InP材料による高性能APDの開発が注目されてきた。

ここまで、InGaAsを光吸収層としInP層をアバランシ層とするヘテロ構造を用いた機能分離型APDの有用性、必然性等について検討を行ない、この素子形態を完全プレーナ型で形成するための結晶成長技術、接合形成技術等周辺技術の基本的検討、開発を進めてきた。本章では、これらの技術を組み合わせて、基本設計に基づいて行なったプレーナ型InGaAs-APDの試作結果及びその特性について述べる。また、この試作実験から、価電子帯の不連続に起因した応答速度劣化のヘテロ電界依存性と共に、それを回避するためのヘテロ電界設計値下限とアバランシ立ち上がり時間のInPアバランシ層濃度依存性という設計指針を得たことについて述べる。

### 8-2 素子作製

PLEG (Preferential Lateral Extended Guardring)構造を持つプレーナ型InGaAs-APDの素子構造横断面を図8-1に示す。素子試作は第7章の設計論に基づいて行なった。試作ウエ-ハは多成長室ハイドライドVPE法による3成長室装置を用いて作製した<sup>2,3)</sup>。ウエ-ハ層構造はInP/InGaAsP/InGaAsで(100)面を持つS(硫黄)添加の低転位( $E.P.D < 3000\text{cm}^{-2}$ )基板上にInPバッファ-層を介して構成されている。InGaAsP層は価電子帯での不連続に起因した光応答劣化<sup>4)</sup>を回避、軽減するために挿入されており、組成波長約 $1.3\mu\text{m}$ で厚さとして $0.1\sim 0.3\mu\text{m}$ に制御されている。n-InP層はPLEG構造のGRを構成するために設けられた高純度InP層で濃度と層厚を制御されたn-InP成長に引き続き同じ成長室で濃度 $\sim 5 \times$

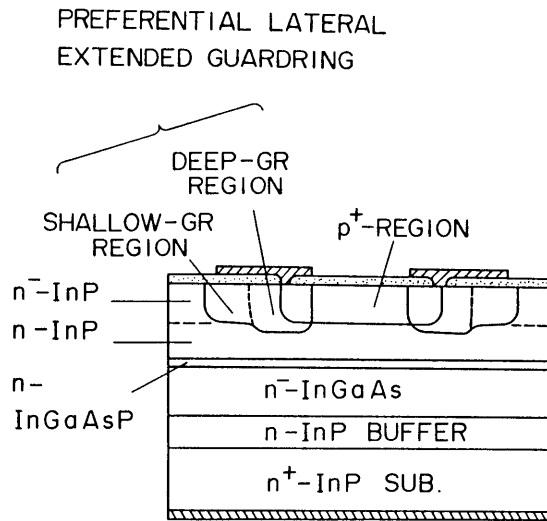


図8-1 PLEG構造InGaAs-APDの横断面図

$10^{15} \text{cm}^{-3}$ 領域として連続成長されている。InGaAs及びInGaAsP層は成長温度で格子整合条件を満足する設計とし、室温での不整合の度合いがInP基板と±0.1%以内の試料を用いた。InGaAs層は濃度 $\sim 5 \times 10^{15} \text{cm}^{-3}$ 、層厚 $\sim 3 \mu\text{m}$ とし、濃度分布としてLo-Hi-Lo構造を持つウェーハを作製した。試作ウェーハのE.P.Dは基板の転位密度と同程度であった。

PLEG構造は $\text{Be}^+$ の2重注入(加速電圧100~120kV、ドーズ量 $\sim 5 \times 10^{13} \text{cm}^{-2}$ と60~80kV、 $\sim 3 \times 10^{13} \text{cm}^{-2}$ )とそれに続く700°C、20分の熱処理により実現した。 $p^+n$ 接合は $\text{Zn}_3\text{P}_2$ あるいは $\text{Cd}_3\text{P}_2$ を拡散源とした熱処理により作製し、 $p^+n$ 接合位置は熱処理時間の調整によりInGaAsP/InGaAsヘテロ界面での電界が降伏特性時に150~200kV/cmとなるようにした。パッシベーション膜は $\text{SiO}_2$ と比べて $\text{SiN}_x$ 膜が優れていることが知られており<sup>5,6)</sup>、プラズマ $\text{SiN}_x$ 膜単層、あるいは $\text{SiO}_2$ 膜と重ねた2層構造をピンホール防止とInP基板との熱膨張係数の違いを緩和する目的で採用した。電極材料としてTiPtAu系<sup>7)</sup>をp型電極に、AuGeNi材料をn型電極に用いた。受光領域には波長1.3~1.6 $\mu\text{m}$ 域の光入射に対して反射を極力抑圧する目的で $\text{SiN}_x$ が約1800Å施されている。受光径としては50 $\mu\text{m}$ φを標準としたが、30~100 $\mu\text{m}$ φの試作を行なった。

図8-2に異なるn-InPアバランシ層濃度で設計したエピタキシャル・ウェーハを用いて試作したAPDのウェーハ中での降伏電圧 $V_B$ とパンチスル-電圧 $V_P(p^+)$ の関係を示

す。ここで、パンチスルー電圧 $V_p$ は逆バイアス印加により $p+n$ 接合の空乏層がInGaAs層中に拡がり光応答特性が得られるしきい値電圧であり、光照射により非破壊的に調べることができる。図中の実線及び点線は前章の設計に基づく理論値であり、 $n$ -InP濃度とヘテロ電界 $E_i$ を変数として表わしてある。各ウエーハでの分散は主に $n^-/n$ -InPキャップ層厚の不均一性を表わしている。総体的に見て、 $V_B$ 実験値が $n$ -InP濃度一定の理論曲線上に分布していることは、 $n^-$ -InGaAs層の濃度と層厚がほぼ設計通りに作製されていることを表わしている。

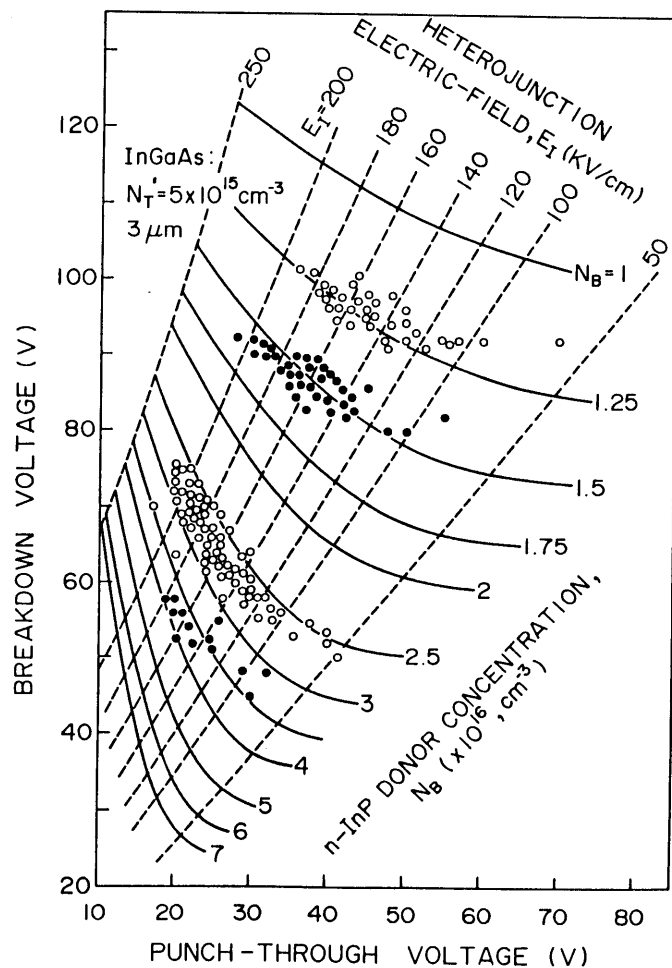


図8-2 InGaAs-APDの降伏電圧とInGaAs層への空乏層パンチスルー電圧の関係(理論特性と実験値)

図8-3には、APDの降伏電圧特性を試作したウエーハ内全域にわたってカーブトレーサを用いて調べた結果を示す。ウエーハとしては、成長層評価用として、図の左側で約6mm、右側で約2mm切断したものを使用した。プロセスしたウエーハの外周2素子列は評価から除外してある。図からウエーハ中央に $V_B$ の高い領域があり、上下両端で特に $V_B$ が低くなっている。この分布はエピタキシャル成長時のエッジ・グロウスを反映したものである。逆にAPDの降伏電圧特性から、 $n^-/n-I n P$ 層厚の分布が見積もれる。第7章の図7-3を参考にするとウエーハの大部分が $0.3\mu m$ 以内の分布にあり、ほぼ設計の許容域内にあり均一性の良い例といえる。また、図ではカーブトレーサによるブレークダウン特性の良否も判読してあり、(粗選別との位置付けで見ると)理論収量の約70%がダイオードとして良好な特性を示した。これは、PLEG構造によるGR効果の有効性と結晶品質の良好性を示しているものと言える。

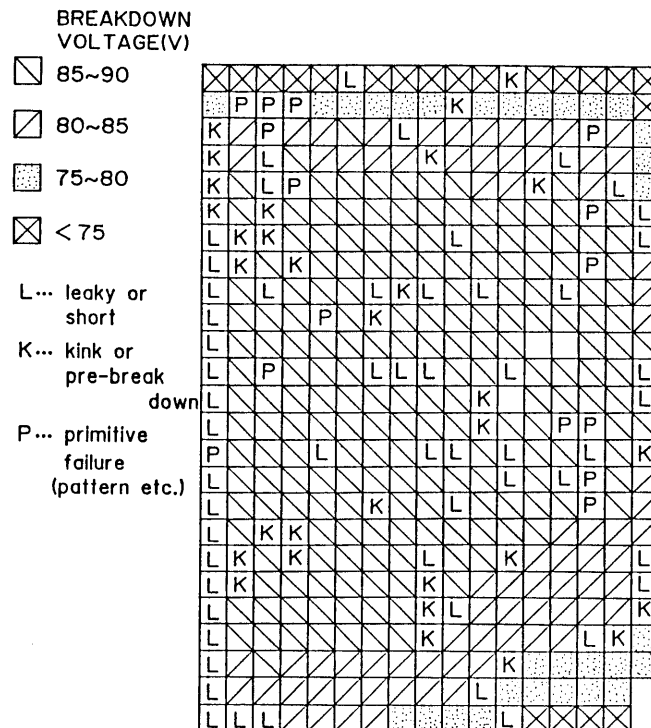


図8-3 ウエーハ内でのAPD降伏電圧分布(カーブトレーサ測定)

### 8-3 静特性

#### 8-3-1 暗電流と増倍特性

図8-4に試作素子の典型的な暗電流特性と増倍特性を示す。測定したAPDのn-InPアバランシ層の濃度は約 $1.7 \times 10^{16} \text{ cm}^{-3}$ であった。降伏電圧 $V_B$ が約80Vであり、 $0.9 V_B$ での暗電流は10 nA前後と良好でトンネル電流の影響及びGR領域での暗電流劣化の影響は見られていない。最大増倍率として初期光電流 $1 \mu\text{A}$ に対して約60倍が得られている。図から判るように光電流特性に2つのキックが表われる。これはプレーナ構造PLEG-APDの特徴を表わしている。低いバイアスで最初に表われるキックはdeep-GR領域の空乏層がInGaAs層中に拡る(パンチ・スルー)する電圧に等しい。高バイアス側のキックは $p+n$ 接合領域における空乏層のInGaAs層中へのパンチ・スルー電圧 $V_P(p^+)$ に対応している。これからも判る様に、ヘテロ分離型APDは $V_P(p^+)$ 以上のバイアス領域でしか素子としての受光、増倍機能を果たすことができない。このために、厳密には増倍率 $M=1$ での動作が不可能であり、また $M=1$ の基準点をSiあるいはGe-APDの様に低いバイアス領域に設定できない不都合が生じている。ここでは、半ば経験的であるが、前章の設計にもとずいて作製したGRの耐圧特性が良好なことを反

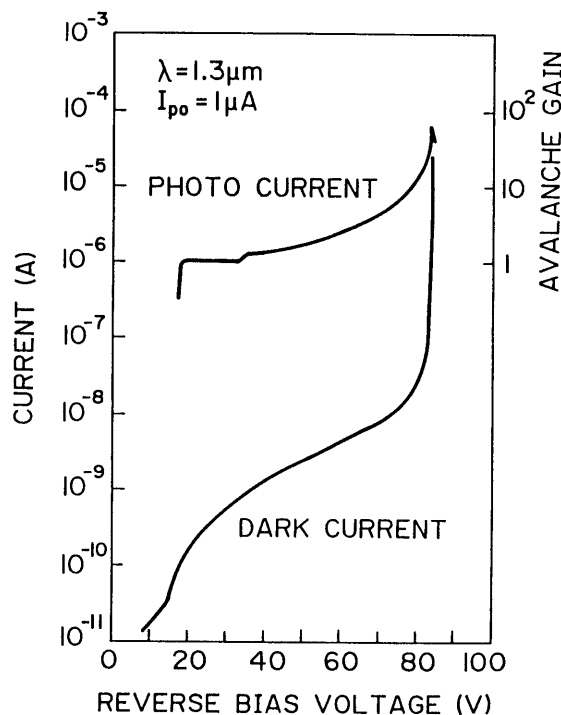


図8-4 APDの暗電流特性と増倍特性

映して、光電流-電圧特性に表われるキंक間のフラットな(光励起キャリアが再結合を介してGR領域でのpn接合に流れる)光電流領域をM=1と定義することにした。このように定義したM=1と第5章で述べた電子注入による増倍特性から得られるM=1を比較すると、測定誤差も含めて±5%の範囲で良く整合しており、妥当な定義と言える。

図8-5に暗電流  $I_{d\tau}$  と増倍率Mの関係を示す。暗電流は、一般に

$$I_{d\tau} = M \times I_{dM} + I_{d0} \quad (8-1)$$

と表わされる。ここで、 $I_{dM}$ は増倍暗電流であり、光電流同様に増倍に寄与する暗電流成分で、受光素子の重要な性能指標を表わす。 $I_{d0}$ は非増倍暗電流であり表面リーク電流とGR領域での非増倍電流が上げられる。図の実験値の傾きが増倍暗電流であり  $I_{dM} = 2 \text{ nA}$ 、M=1に外挿される暗電流値が非増倍暗電流であり  $I_{d0} = 3 \text{ nA}$ と求められる。

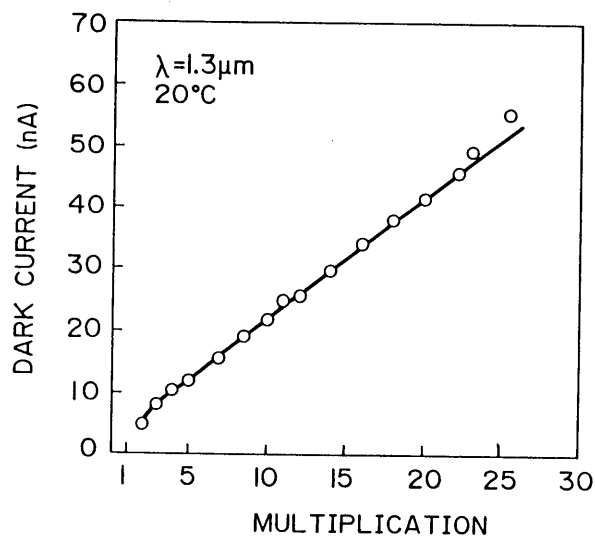


図8-5 暗電流と増倍率の関係

図8-6に暗電流の-20から160°Cにわたる温度依存性を示す。一般的に逆バイアス下での暗電流特性は、空乏層領域内で発生・再結合中心を介して発生する発生電流  $I_{d_g}$ 、空乏層域外を発生源とする拡散電流  $I_{d_n}$ 、表面リーク電流  $I_{d_s}$ に分解できる。これ等の電流成分の温度依存性は<sup>8)</sup>、

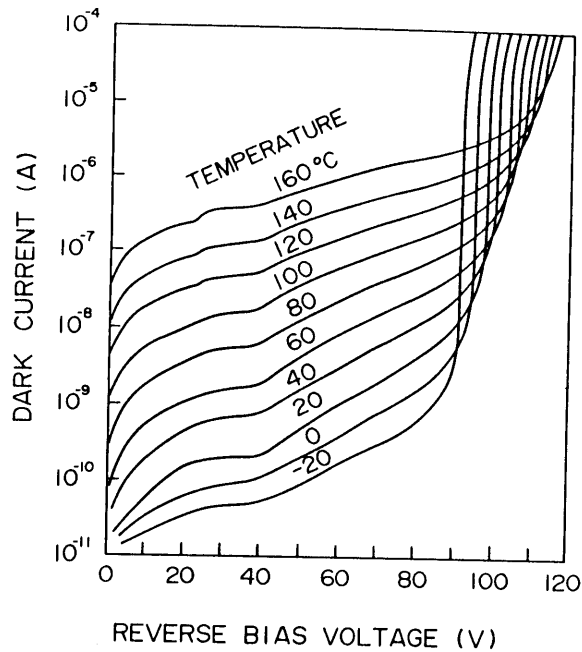


図8-6 暗電流の温度依存性

$$I_{d_s}, I_{d_s} \propto \exp(-E_g/2kT) \quad (8-2)$$

$$I_{d_n} \propto \exp(-E_g/kT) \quad (8-3)$$

と表わされる。ここで、 $E_g$ は禁制帯幅、 $k$ はボルツマン定数、 $T$ は絶対温度である。図8-7は、試作APDの暗電流を成分分解するために、図8-6から異なる一定バイアス条件での暗電流値と温度の関係を表わしたものである。この図から活性化エネルギー $E_a$ を得ることができる。90Vという高バイアスにおいては $E_a=0.38\text{ eV}$ であり、これはInGaAsの禁制帯幅 $0.75\text{ eV}$ の半分である点から、高バイアス下での暗電流はInGaAs層での発生電流が支配的であると言える。これは、図8-5でも見た様にAPDの増倍暗電流 $I_{d_n}$ が高バイアスでの暗電流特性から規定されることから、InGaAs-APDの増倍暗電流はInGaAs層の結晶性そのものを反映した特性を示すと言える。また、高温での高バイアス特性からは $E_a \approx 0.75\text{ eV}$ が得られており、これはInGaAs層での暗電流主成分が温度の上昇に伴って発生電流から拡散電流に移行していることを表わしている。一方、低バイアス、GR領域においても空乏化がInGaAs層にまで拡っていない10Vをみると、 $E_a=0.67\text{ eV}$ であり、InP層での発生電流あるいは表面リーク電流の特徴を示している。

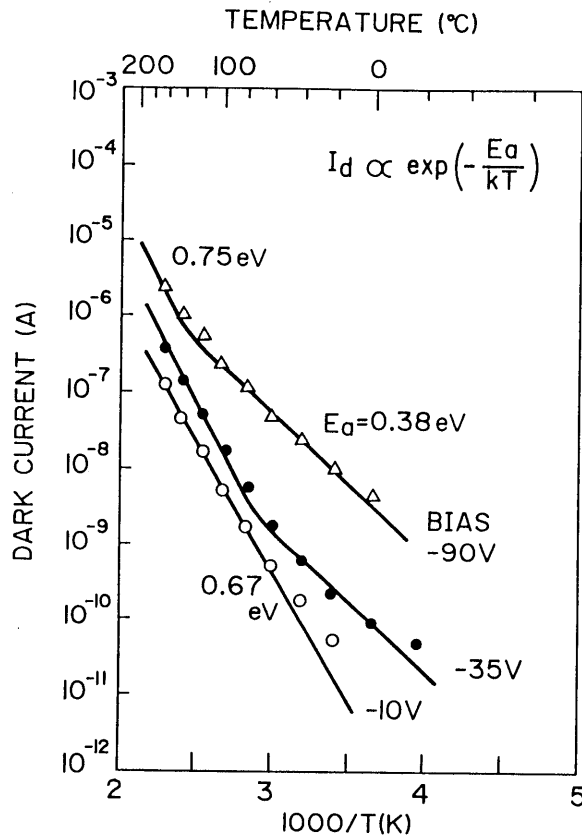


図8-7 バイアス電圧一定下での暗電流の温度依存性

図8-8は異なる3種類のAPDにおける増倍暗電流  $I_{dM}$  の温度依存性を示したものである。特徴として、増倍暗電流値  $I_{dM}$  が大きい場合には  $E_a = 0.38 \text{ eV}$  に近づく InGaAs 層での発生電流が支配的であるのとは比べ、 $I_{dM}$  が小さいときには  $E_a = 0.75 \text{ eV}$  に漸近する傾向にあり InGaAs 層での拡散電流が支配的になる点が上げられる。これは、まさしく増倍暗電流の有意差が InGaAs 層の結晶性によって決定付けられていることを示している。

降伏電圧  $V_B$  の温度依存特性は、通常、

$$r = (\Delta V_0 / V_0) (1 / \Delta T) \quad (8-4)$$

で評価される。図8-6の素子においては  $r = 1.4 \times 10^{-3}$  である。試作例からは電界分布を反映して  $r$  は  $1.4 \sim 1.6 \times 10^{-3}$  の範囲にあった。



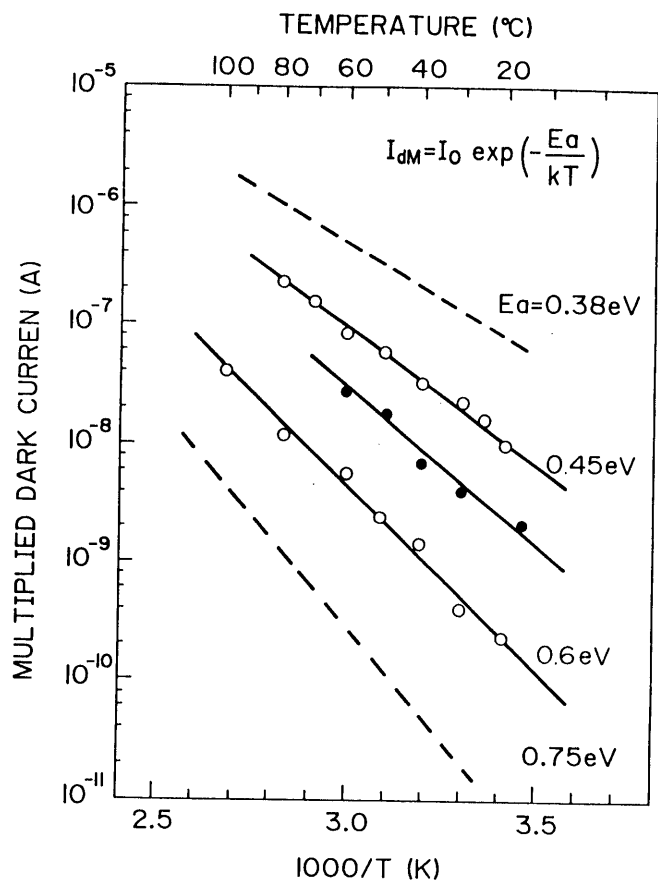


図8-8 増倍暗電流の温度依存性

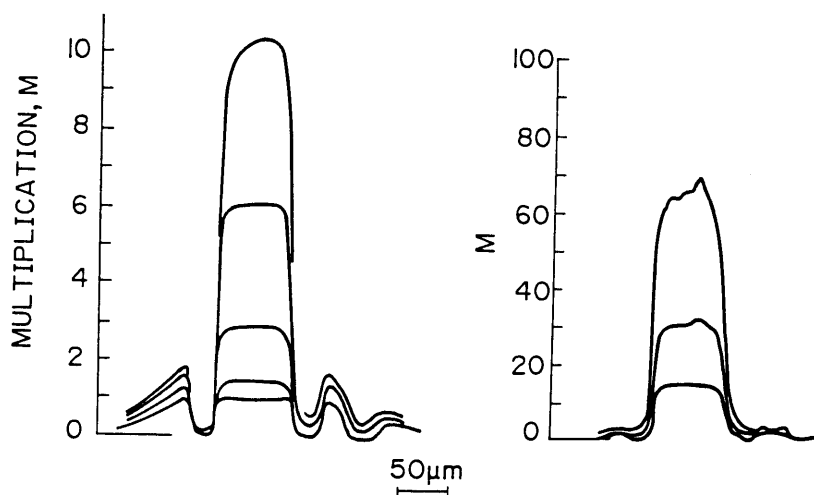


図8-9 He-Ne 1.15 μm光によるライン・スキャン(光電流のバイアス電圧依存性)

図8-9にHe-Ne 1.15  $\mu\text{m}$ 光(ビーム径 $\sim$ 数 $\mu\text{m}$ )を用いた同一場所のライン・スキャンにより、バイアス変化による光電流特性の変化を調べたものである。低いバイアスにおいては、特に受光径の大きな場合( $> 80 \mu\text{m}$ )に顕著であったが、受光領域の中心領域に光電流値の極少値が存在する。これは図8-2の光電流特性で見た2つのキック間のバイアス領域での特性に対応しており、GR領域下での空乏層はInGaAs光吸収層にまで拡っているが、受光領域のp+n接合の空乏層はInP層中に留まった状態の光電流特性に対応する。このとき、受光領域に導入された光は非空乏化InGaAs領域で電子・正孔対を発生するが、拡散長が数10  $\mu\text{m}$ と非常に長い<sup>9)</sup>ことを反映して、若干の再結合を伴いながら拡散してGR部の空乏化領域に流入し光電流として測定される。このため、小受光径( $< 50 \mu\text{m}$ )では受光面内ではほぼフラットな光電流特性であるが、大口径化に伴い再結合の影響が表われてくる。図からガードリング効果が有効に働いていることと共に、高い増倍率にまでわたり均一性の良い増倍特性を示していることが判る。図8-10は1.15  $\mu\text{m}$ 光を用いた受光面の二次元光電流(増倍)分布を示すが、増倍率 $M \sim 30$ においても良好な面内増倍特性を示している。

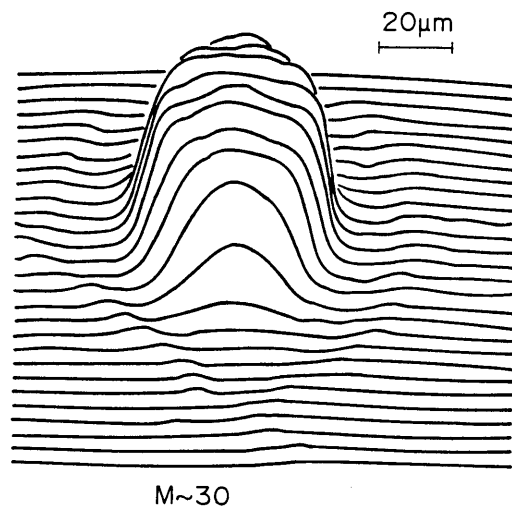


図8-10 受光面の二次元光電流(増倍率)分布

### 8-3-2 量子効率、分光感度

図8-11に分光感度特性を示す。波長1 $\sim$ 1.5  $\mu\text{m}$ 領域においては85%以上の量子効率が得られている。シリカ・光ファイバーの極低損失波長である1.55  $\mu\text{m}$ においては吸収係数の低下を反映して一割程度効率が低下する傾向を示している。前節でも述べたが、

量子効率 $M=1$ での光電変換効率であり、GR領域での空乏層はInGaAs層中にパンチスルー状態であるが $p+n$ 接合下のInGaAs層は非空乏化状態で測定している為、若干の再結合損を含んだ評価となっている。受光径が大きくなると、この再結合損の影響が無視できなくなり評価(測定)上、量子効率を小さく見積もる傾向を示した。ただし、原理的に動作状態での量子効率に差異は無いものと言える。

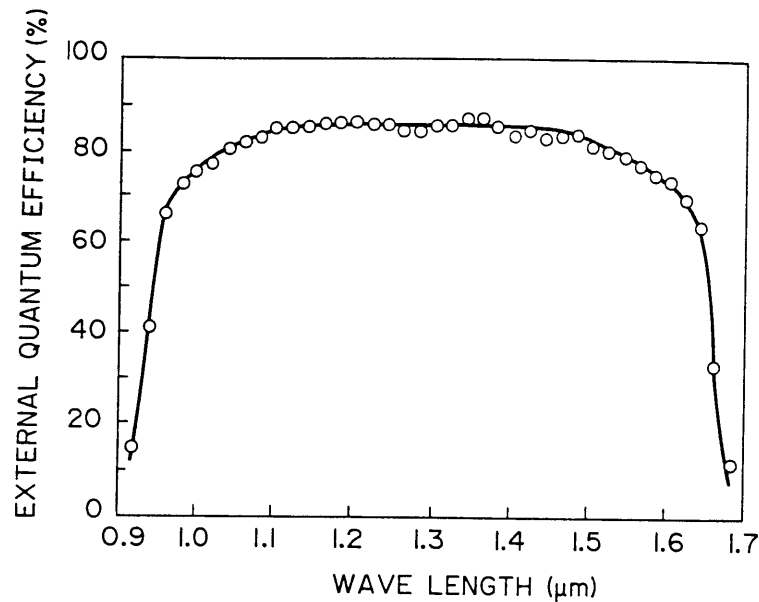


図8-11 分光感度特性

### 8-3-3 雑音特性

図8-12に過剰雑音の増倍率依存性を示す。測定は35 MHz (バンド幅1 MHz)で行なった。測定試料の $n$ -InP濃度は $2 \times 10^{16} \text{ cm}^{-3}$ である。波長1.3 μmと1.55 μmで測定を行なったが有意差は認められず、 $M=10$ でのF値は5~6であった。この値は第7章で検討した設計値ともよく一致しており、X値表式に従う雑音特性でいうなら $x \sim 0.7$ であり、McIntyreの表式<sup>10)</sup>に従う実効イオン化率比 $(\beta/\alpha)_{\text{eff}}$ は2.5前後である。第7章でも述べたが、厳密には雑音特性は $n$ -InP濃度の関数であり、 $n$ -InP濃度が高くなるにしたがい劣化傾向を示す。しかしながら、実験的には、 $1 \times 10^{16} \text{ cm}^{-3}$ と $4 \times 10^{16} \text{ cm}^{-3}$ サンプルで比較検討したが顕著な差異は認められなかった。

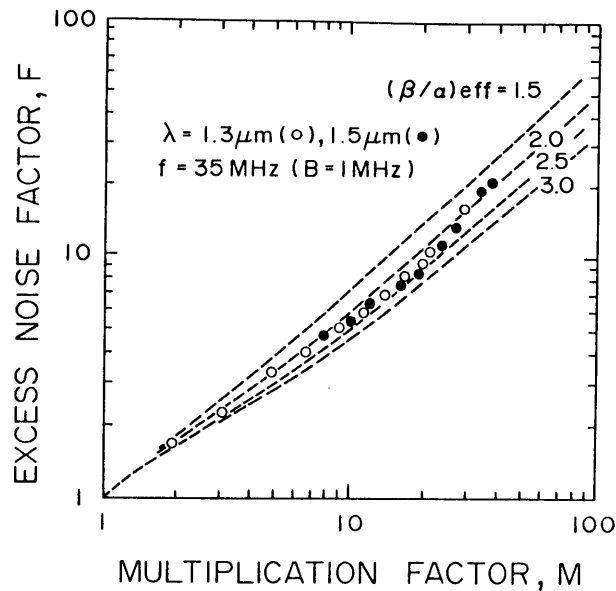


図8-1 2 過剰雑音の増倍率依存性

ここで、雑音特性測定系と測定方法について述べておく。図8-1 3が測定系であり、光源としてはLEDあるいは低雑音のLDを用いた。APD雑音はバイアス回路から交流信号のみをAMPを通して検出しレベル・メータあるいはR. M. S (実効値)計に入力されている。APDの暗電流が光電流  $I_p$  に比べ十分小さい時には、雑音電力は

$$\phi = 2q I_{p0} M^2 F, \quad M = I_p / I_{p0} \quad (8-5)$$

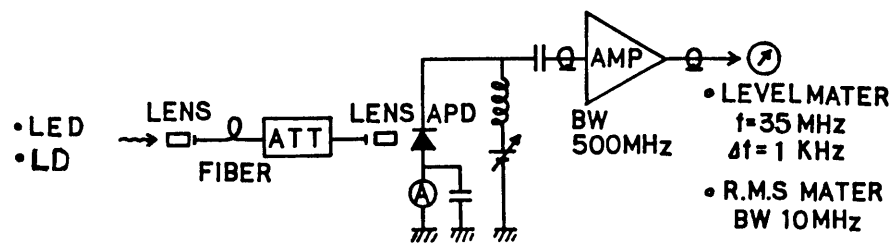
と表わされる。ここで、 $I_{p0}$  は  $M=1$  における初期光電流である。そこで、 $M=1$  での雑音電力が測定系の背景ノイズ・レベルと等しい(即ち、レベル・メータが3 dB振れる)ショット雑音  $\phi_s$  を発生する光電流  $I_s$  を計測し、次にこの  $\phi_s$  あるいは測定系のノイズ・レベルに等しい雑音を発生する初期光電流が  $I_{p0}$  で増倍率  $M = I_p / I_{p0}$  の点を検定する。この操作は  $\phi = \phi_s$  を意味しており、これより

$$F = I_s / (I_{p0} M^2) \quad (8-6)$$

の関係から、増倍率  $M$  での過剰雑音指数が得られる。図8-1 2において、増倍率の高い

領域で雑音特性が悪化傾向を示しているが、これは暗電流の増倍効果が測定に取り込まれた結果である。測定周波数としては35MHzあるいはR.M.S計を用いたが、これはAPD動作に伴うショット雑音はホワイト・ノイズであるため周波数依存性をもたないから、どの周波数で測定しても等価であることによる。

### NOISE MEASUREMENT



$$\phi = 2q I_{p0} M^2 F, \quad M = I_p / I_{p0}$$

$$\phi_s = 2q I_s \quad \text{AT } M=1$$

$$\text{WHEN } \phi = \phi_s,$$

$$F = I_s / I_{p0} M^2$$

図8-13 過剰雑音測定系

## 8-4 動特性

### 8-4-1 応答速度のゲイン・バンド幅積(G・B積)による制限

アバランシ動作を行なうことにより光応答速度はアバランシ立ち上がり時間( $\tau_{av}$ )の制限を受ける。この $\tau_{av}$ は、基本的にはイオン化率比に大きく依存する量<sup>11)</sup>であるが、アバランシ域を狭い領域に閉じ込めることにより、その改善効果が可能な量と考えられる。それ故に、 $\tau_{av}$ はn-I n Pアバランシ層の濃度を高くすることにより改善が期待される。

APDの遮断周波数 $f_c$ は交流増倍率 $M(\omega)$ より導出される。即ち、直流増倍率 $M_0$ 、 $\tau_t$ をCR時定数と光励起キャリアの走行時間に代表される増倍に寄与しない付加項とすると、

$$M(\omega) = \frac{M_0}{\sqrt{1 + \omega^2(\tau_{av} M_0 + \tau_t)}} \quad (8-7)$$

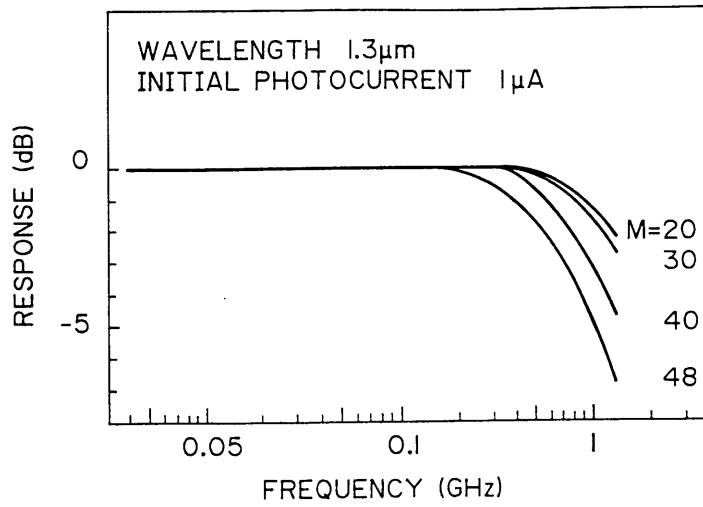


図8-14 周波数応答特性

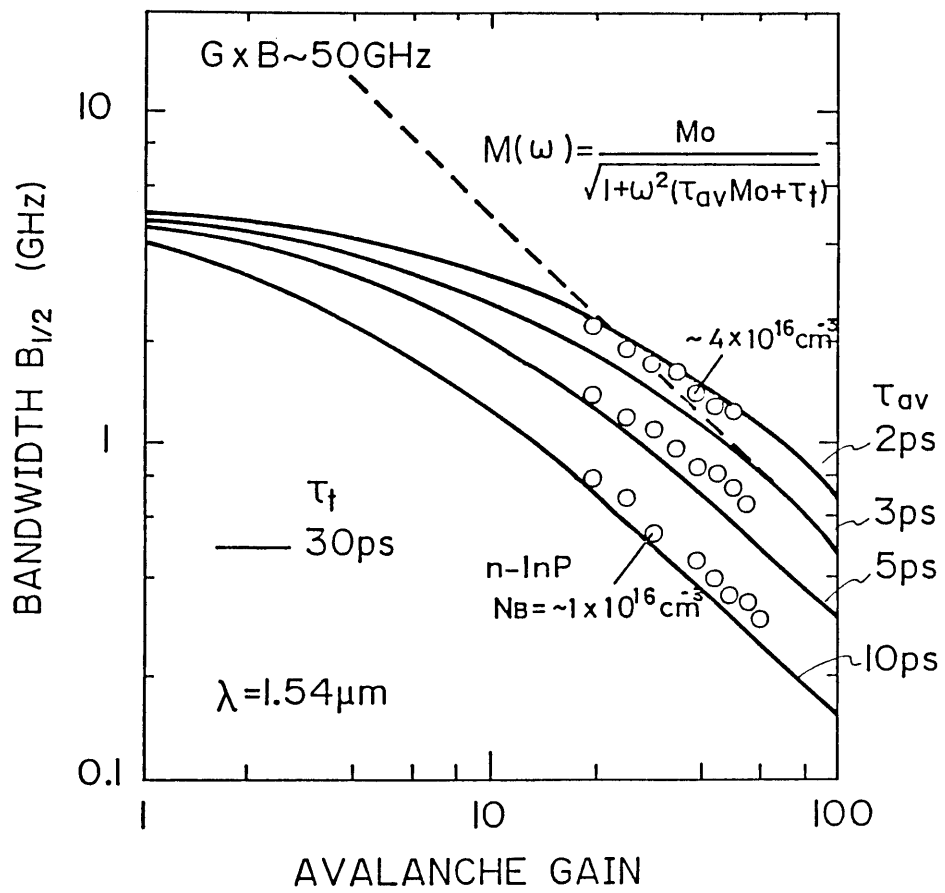


図8-15 遮断周波数と増倍率の関係

と表わされる<sup>11)</sup>。  $M(\omega)/M_0 = 1/2$ となる角周波数 $\omega$ より  $f_c = \omega/2\pi$ が決定される。

図8-14にn-InP濃度  $2 \times 10^{16} \text{ cm}^{-3}$ に対応するAPDを用いた周波数応答特性を増倍率を変数として求めた結果を示す。測定は、線形性の良好なLDを用いてsin変調した光をAPDで受光する小信号特性評価で、APDの光電流信号をネットワークアナライザーで周波数分解することにより  $M(\omega)$ を求めた。図の特性は  $f_c$ として3GHz以上の高速特性をもつInGaAs-PIN型フォトダイオード<sup>12)</sup>の特性で校正されている。増倍率が高くなるにしたがって帯域が制限されている様子が判る。これらの特性から  $f_c$ を決定し、 $f_c$ と増倍率の関係を図示したのが図8-15である。増倍率が10以上においては  $f_c$ が増倍率に逆比例する傾向を示し、アバランシ立ち上がり時間に規定されたG・B積制限が支配的となる。また、異なるn-InP濃度のAPDの周波数特性評価から、高濃度ほどG・B積が改善されていることが判る。これ等の周波数測定においては、8-3-1節でも述べたが  $M=1$ の不定性を帯域測定に持ち込まないために、 $p^+n$ 接合の空乏層がInGaAs層中にパンチ・スルーした状態(高バイアス側での光電流キック後)を  $M=1$ と仮想して帯域を決定した。

図8-15と同様な  $f_c$ の増倍率依存特性を式(8-7)でフィッティングすることにより  $\tau_{av}$ を得ることができる。この様にして得た  $\tau_{av}$ のn-InP濃度依存性を図8-16に示す。これより、 $\tau_{av}$ がn-InP濃度と逆比例の関係を有していることが判る。n-InP

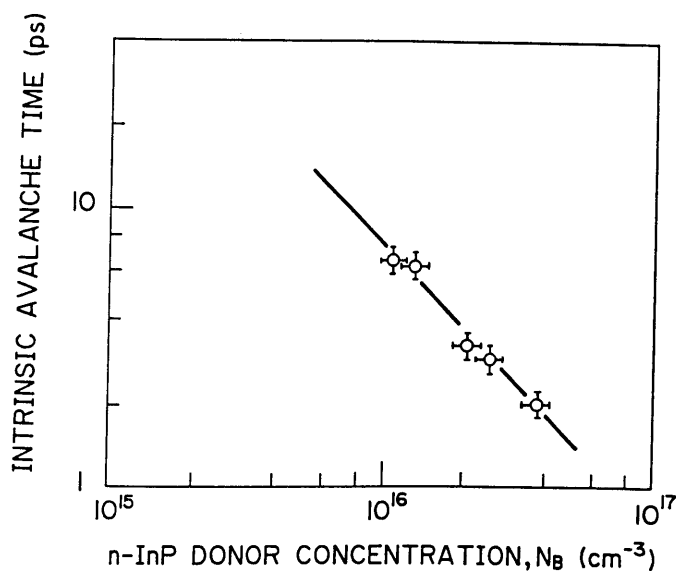


図8-16 真性アバランシ立ち上がり時間とInP濃度の関係

濃度として  $4 \times 10^{16} \text{ cm}^{-3}$  を用いた場合、 $\text{GB} \sim 50 \text{ GHz}$  という高速性能が得られている。

#### 8-4-2 光励起正孔キャリアの蓄積効果

$\text{InP}/\text{InGaAs}$  は材料的に価電子帯の不連続が大きく、 $\text{InGaAs}$  層中で光励起された正孔キャリアがこの band-offset に蓄積される為に光応答速度に遅い成分が発生する<sup>4)</sup>。

そこで、 $\text{InGaAsP}$  中間層を  $\text{InP}/\text{InGaAs}$  界面に挿入することによって、この価電子帯での不連続を緩和して高速性能を期待するものであるが、蓄積効果を完全に回避するためには、ある程度の電界が必要である。この必要とされる電界は結晶成長方法、プロセス方法等に依存した量 (詳細には、ヘテロ界面付近での成長厚方向のバンド構造に依存する量) と考えられ、統一的に規定することは困難であり、実験的に求める必要がある。

図8-17にヘテロ電界 ( $\text{InGaAsP}/\text{InGaAs}$  界面でのブレイクダウン時の電界) と  $\text{GB}$  積の関係を実験的に求めた結果を示す。異なる  $n\text{-InP}$  濃度の実験から、 $\text{InP}$  層が高濃度になるに従って、 $E_1$  が低電界側にシフトする傾向が有る。これはヘテロ界面でのゆらぎが同程度とすると、 $n\text{-InP}$  濃度に依存してバンドの傾きが急峻になるためと理解される。これ等の実験結果から、採用しているハイドライドVPE系による結晶を

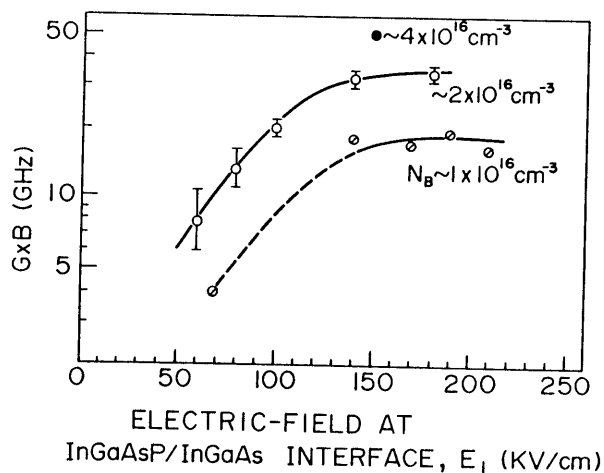


図8-17  $\text{GB}$  積のヘテロ電界 ( $\text{InGaAsP}/\text{InGaAs}$ ) 依存性



用いたAPDにおいては、蓄積効果から完全に脱却するためのヘテロ電界として $E_1(\text{min}) = 150 \text{ kV/cm}$ が規定される。

### 8-4-3 受信特性

APDの総合特性はAPDの過剰雑音指数、量子効率、増倍暗電流、GB積など全ての電気・光学特性に係わる最小受信レベルの評価によって得られる。

図8-18に同一測定系(プリ・アンプとしてGaAs-FETを用いたトランス・インピーダンス回路)を用いて受光径 $100 \mu\text{m}$ のGe-APD<sup>13)</sup>と $80 \mu\text{m}$ のInGaAs-APDの受信特性を比較実験した結果を示す。波長 $1.3 \mu\text{m}$ 、ビット・エラー・レート(B. E. R) $10^{-9}$ で、InGaAs-APDを使用することによって、 $450 \text{ Mbit/s}$ で $3.1 \text{ dB}$ 、 $1.8 \text{ Gbit/s}$ で $1.2 \text{ dB}$ の受光パワー-改善が得られている。また、波長 $1.57 \mu\text{m}$ においても、 $1.3 \mu\text{m}$ 特性と変わらない受信特性が得られているが、これは波長 $1.5 \mu\text{m}$ 域での量子効率の低下と単位光電力当たりの光量子の増加という得失効果

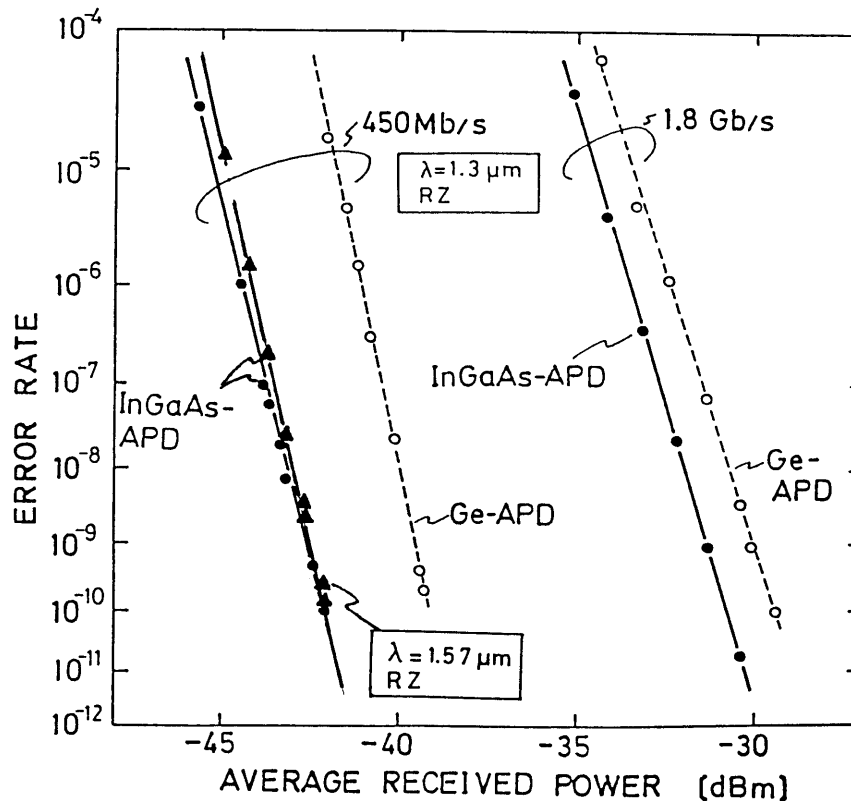


図8-18 Ge-APDと比べたInGaAs-APDの受信特性

の結果である。この実験より、既存のGe-APDと比べGbit/s領域にまでわたり、数dBの改善効果が認められた訳であり、長波長帯の最も高感度な光受信系はInGaAs-APDを使用することにより実現されることになる。

図8-19にGB積>30GHzのInGaAs-APDを用いた受信特性を示す。測定波長は1.55~1.57μmでRZ(Return-to-Zero)信号に対する特性を示す。100Mbit/s、450Mbit/sの測定ではキャン・ケース(TO-18)に封入されたAPDとGaAs-FETを用いたトランス・インピーダンス結合のフロント・エンドによる受信系によって測定した。B.E.R=10<sup>-9</sup>を与える最小受信レベルP<sub>m</sub>として、100Mbit/sではP<sub>m</sub>=-50.9dBmが、450Mbit/sでは-44.5dBmが得られた。2Gbit/s測定ではAPDチップとGaAs-FETをハイブリッド構成し、高インピーダンス結合フロント・エンド回路による約1pFの低容量受信系を用いて、P<sub>m</sub>=-37.4dBmという高感度特性を得た。

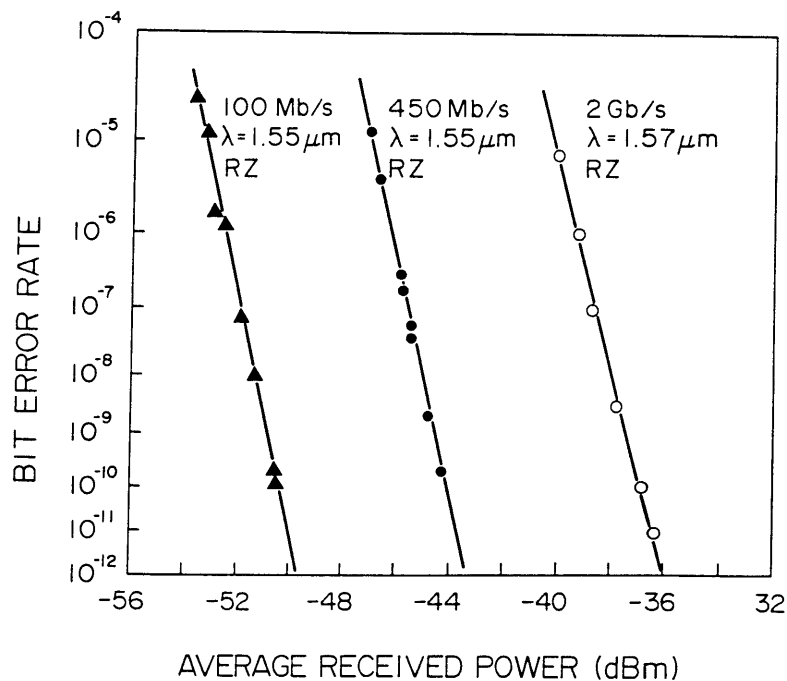


図8-19 波長1.5μm域での受信特性

図8-20には最小受信特性の温度依存性を実験した結果を示す。受信系は実用に近い汎用SiバイポーラTrを使用したパッケージ回路と、セルフオック・レンズ<sup>®</sup>を用いて単一

モードファイバ-と結合したAPDモジュールの組み合わせで測定した。受信系は室温で最適調整されている。25°Cと5°Cでの有意差は特になかったが、45°Cでの測定にお

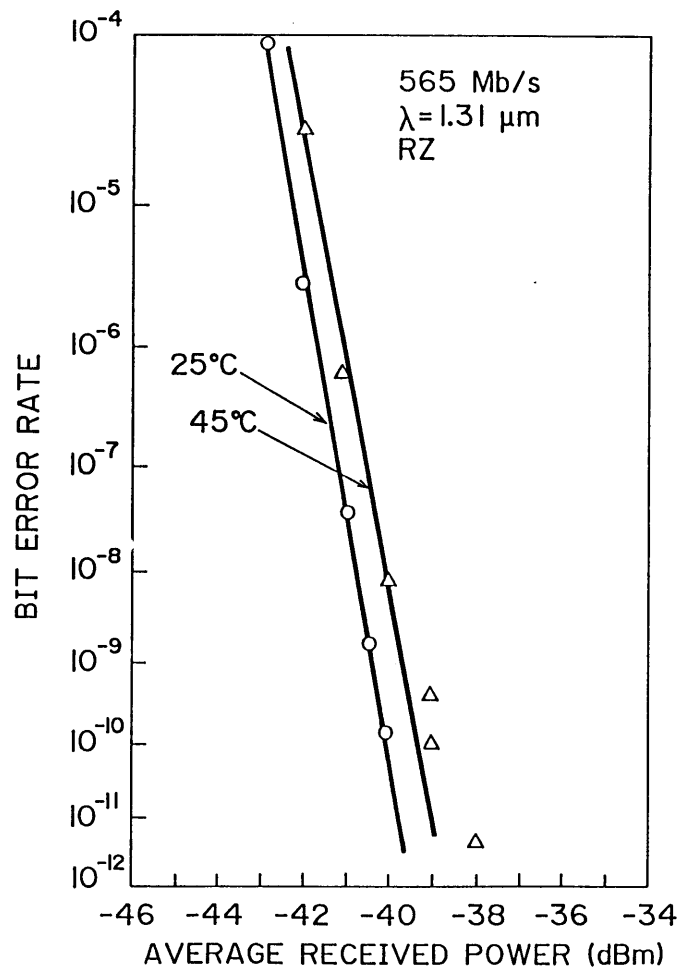


図8-20 SiバイポーラTrを用いた受信系の温度依存特性

いて約0.7 dBの受信レベル劣化が観測された。この劣化量を検討するために、温度に依存するパワーペナルティの計算を行なった結果を図8-21に示す。計算は第5章で得たイオン化率の温度依存性を考慮したPersonickの式<sup>14)</sup>で行ない、増倍暗電流とその活性化エネルギーを図8-8をもとに変数として導入した。非増倍暗電流の受信特性への影響は1  $\mu$  Aの増減に対して0.5 dB程度であり、実際上は殆ど無視することができる。この計算結果から、増倍暗電流が5 nAのとき0.5 dBの受信特性劣化が予想され、実験結果は、ほぼこれにより説明できる。この結果が示唆するところは、増倍暗電流が受信特性の絶対値ばかりでなく、その温度依存性をも支配する重要な素子パラメータであるということである。

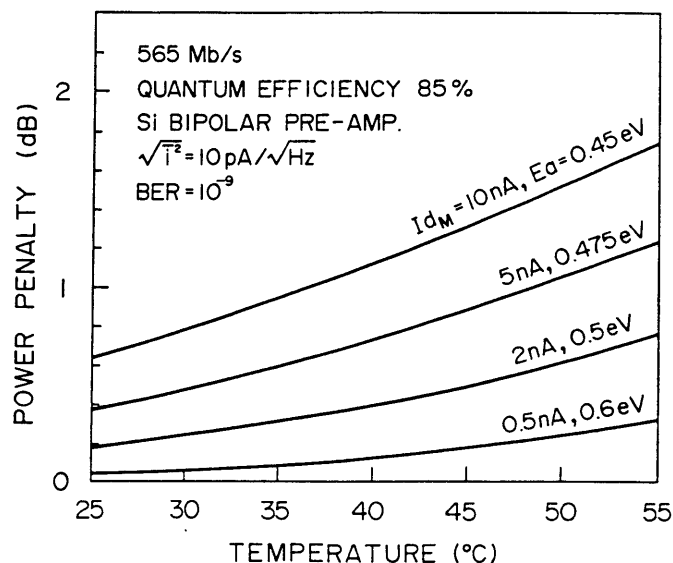


図8-21 温度に依存するパワーペナルティ (計算値)

ここまで述べてきた設計と試作により得られたInGaAs-APDを用いて長距離光ファイバー伝送実験が行なわれている。波長1.54  $\mu$ mのDFB-LD光源と組み合わせた伝送実験において、B.E.R=10<sup>-9</sup>を保証して、565 Mbit/sでは204 km、1.2 Gbit/sでは175 km、2 Gbit/sでは141 km、4 Gbit/sでは120 kmの長距離伝送<sup>15)</sup>が実現されている。

### 8-5 受光径依存性

使用目的に応じて受光径を選べると最良の受信特性を得ることができる。高速・高感度

表8-1 受光径の異なるAPDの特徴

	50 $\mu\text{m}\phi$	30 $\mu\text{m}\phi$	100 $\mu\text{m}\phi$
$I_d$ at 0.9V <sub>B</sub>	~20 nA	~10 nA	~100 nA
$I_{dM}$	~2 nA	~1 nA	~10 nA
$C_j$ at 0.9V <sub>B</sub>	0.25~0.3pF	0.16~0.18pF	0.5~0.7pF

な受信系を構成するためには、高GB積、低暗電流と共に低容量化が重要となる。

表8-1に受光径の異なる(50  $\mu\text{m}\phi$ 、30  $\mu\text{m}\phi$ 、100  $\mu\text{m}\phi$ )3種類の試作APDの特徴を示す。50  $\mu\text{m}\phi$ -APDを基準として比較すると、100  $\mu\text{m}\phi$ -APDでは暗電流と接合容量が大きくなること、30  $\mu\text{m}\phi$ では暗電流改善効果は少ないが低容量化が計られることが判る。受光径100  $\mu\text{m}\phi$ と50  $\mu\text{m}\phi$ の素子を用いた受信特性の比較を図8-22に示す。100  $\mu\text{m}\phi$ -APDを用いたとき、4~5 dB劣化が生じているが、この主原因は増倍暗電流にあるものと言える。ただし、試作結果では受光径による暗電流値の差

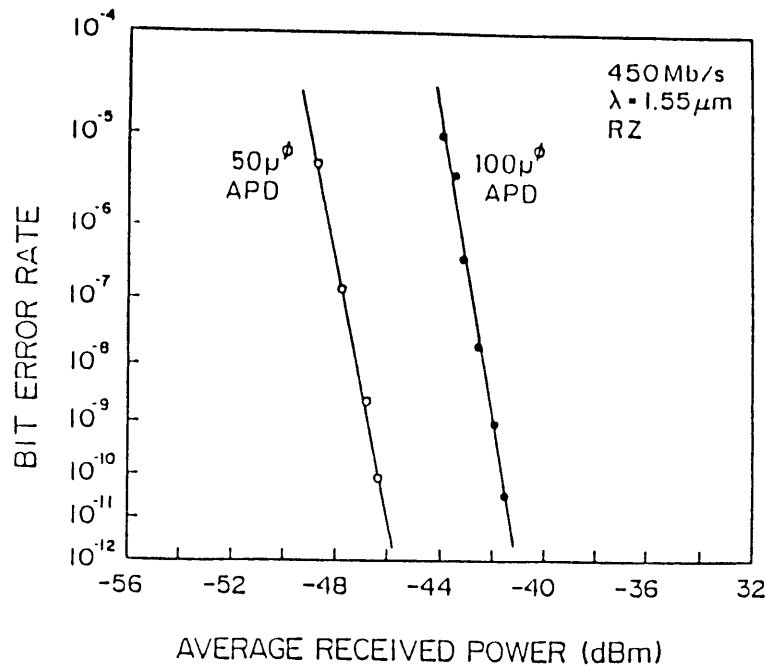


図8-22 100  $\mu\text{m}\phi$ と50  $\mu\text{m}\phi$ 受光径APDを用いた受信特性の比較

異が大きいという結果であるが、暗電流値自体には結晶成長技術とプロセス技術の改良による改善の余地があり、増倍暗電流がサブ nA レベルになる可能性は十分ある。

#### 8-6 結言

本章では、第7章で述べたプレ-ナ型 InGaAs-APD 設計論を基にして素子試作を行なった結果とその特性について述べた。以下、得られた結果をまとめると次のようになる。

- (1) 前章の設計論に基づいて試作を行なった結果、トンネル電流の影響は完全に抑圧でき、PLEG 構造によるガードリング効果も極めて有効であることが実験的に確かめられた。
- (2) 光励起正孔電流のヘテロ界面でのトラップ効果による光応答特性のヘテロ電界依存性を実験的に明らかにし、かつ回避するために必要な電界値を明らかにした。
- (3) ゲイン・バンド幅積と n-InP アバランシ濃度の関係を明らかにし、アバランシ立ち上がり時間が n-InP 濃度に逆比例することを実験的に示した。
- (4) InGaAs-APD が Gbit/s 領域にまでわたり Ge-APD と比べて受信特性に数 dB 以上の有意差があることを明らかにした。
- (5) 数 Gbit/s の領域にまでにわたり、本構造の APD を用いて高感度受信系が構成できることを示した。

## 参考文献

- (1) T. Miya, Y. Terunuma, T. Hosaka, and T. Miyashita : Electron. Lett. 15(1979)106.
- (2) A. Usui, and H. Watanabe : J. Electron. Mat. 12(1983)891.
- (3) K. Makita, K. Taguchi, and A. Usui : J. Crystal Growth, 69(1984)613.
- (4) S. R. Forrest, O. K. Kim, and R. G. Smith : Appl. Phys. Lett. 41(1982)95.
- (5) V. Diauiuk, C. A. Armiento, S. H. Groves, and C. E. Hurwitz:IEEE Electron Device Lett EDL-1(1980)177.
- (6) Y. Tashiro, K. Taguchi, Y. Sugimoto, T. Torikai, and K. Nishida:J. Lightwave Technol. LT-1(1983)269.
- (7) T. Torikai, Y. Sugimoto, H. Ishihara, K. Makita, K. Taguchi, T. Sekino, and H. Iwasaki : Proc. 10th IEEE LD Conf. (1986)L-1.
- (8) S. M. Sze : Physics of Semiconductor Devices(Wiley, New York, 1969).
- (9) R. Trommer and L. Hoffmann : Electron. Lett. 22(1986)360.
- (10) R. J. McIntyre : IEEE Trans. Electron Devices ED-13(1966)164.
- (11) R. B. Emmons : J. Appl. Phys. 38(1967)3705.
- (12) H. Ishihara, K. Makita, Y. Sugimoto, T. Torikai, and K. Taguchi : Electron. Lett. 20(1984)654.
- (13) I. Hino, T. Torikai, H. Iwasaki, K. Minemura, and K. Nishida:NEC Res. & Dev. No. 67(1982)67.
- (14) S. D. Personick : Bell Syst. Tech. J. 52(1973)843.
- (15) M. Shikada, S. Fujita, N. Henmi, I. Takano, I. Mito, K. Taguchi, and K. Minemura : J. Lightwave Technol. LT-5(1987)1488.

## 第9章 InGaAs/InP材料による 受光素子の高速限界

### 9-1 緒言

波長1.3、1.55  $\mu\text{m}$ による400 Mbit/sあるいは1.6 Gbit/sの光通信システムが日本を縦断してNTT商用回線に用いられる域にまで達した現在、情報量をより多く、より遠くまで伝達するために光素子のより一層の性能向上と特性改善が望まれている。

受光素子に関して、1.3~1.55  $\mu\text{m}$ 波長域の新材料・新機能による新たな研究・開発での提案や試作を別とするならば、長波長帯の高感度受光器として、ヘテロ構造による機能分離型InGaAs-APDは不動の地位を占めるに至り、その研究・開発機関、開発形態も多岐にわたってきている<sup>1-13)</sup>。今後の技術的方向として、高速化が確実に進むものと予想される。直接検波PCM方式においては2.4 Gbit/s通信が実用検討段階にあり、実験的には10 Gbit/s<sup>14, 15)</sup>、1.6 Gbit/s<sup>16)</sup>による伝送実験も報告されている。最近では、光の波としての位相や周波数を積極的に利用、制御するコヒーレント通信<sup>17)</sup>が、あるいはファイバー・アンプの開発による長距離無中継通信<sup>18)</sup>が次世代技術として注目されてきている。これ等のシステムでは受信系において十分な光量を得るシステム構成になっており、受光素子としてはAPDではなく高速なPIN型フォトダイオード(PD)が要求される。そのため、PIN-PDの高性能化、特に超高速への対応も課題となってきた。

本章では、このような背景を踏まえてPDの周波数応答特性の基本式まで遡って検討を行なう。InGaAs/InP材料によるPIN-PDの性能限界、トレード・オフ性能の検討と共に、InGaAs-APDでの高周波特性の改善/適化による10 Gbit/s伝送領域への展望と問題点の抽出を行なう。また、試作実験を通して、高速化への素子作製技術の問題点と共にGB積のヘテロ電界依存性、正孔パイル・アップの層構造依存性などから今後に残された高速化への問題点について述べる。

### 9-2 周波数応答特性の基本式

半導体中の光応答特性はSawyerとRediker<sup>19)</sup>による拡散電流の交流解析、Lucovsky等<sup>20)</sup>によるPIN空乏層域での光励起ドリフト電流の周波数応答特性解析などが知られている。本節では、これ等の理論を統合/拡張して汎用性の高い一般条件での解析を行なう。



半導体中のキャリアの振舞、特に外的条件による熱平衡状態からの揺らぎは、基本的にマックスウェルの式、電流密度の式、電流連続の三式により支配されている。

半導体受光素子では、p n 接合に電圧印加した状態、即ち、電界が存在する場合について考えればよく、基本式は、電流密度と電流連続の二式となる。

(i) 電流密度の式

$$J_n = q \mu_n n E + q D_n \nabla_n \quad (9-1)$$

$$J_p = q \mu_p p E - q D_p \nabla_p \quad (9-2)$$

$$J_{total} = J_n + J_p \quad (9-3)$$

式(9-1)、(9-2)において、第1項はドリフト項、第2項は拡散項である。縮退を伴わない半導体であれば、拡散定数 $D_n$ 、 $D_p$ は、Einstein の関係  $D_n = (kT/q) \mu_n$ 、 $D_p = (kT/q) \mu_p$ があり、移動度 $\mu$ の関数である。

(ii) 電流連続の式 (一次元を仮定すると)

$$\frac{\partial n_p}{\partial t} = g_n - \frac{n_p - n_{p0}}{\tau_n} + \frac{1}{q} \frac{\partial J_n}{\partial x} \quad (9-4)$$

$$\frac{\partial p_n}{\partial t} = g_p - \frac{p_n - p_{n0}}{\tau_p} - \frac{1}{q} \frac{\partial J_p}{\partial x} \quad (9-5)$$

ここで、 $g_n$  ( $g_p$ ) は、電子 (正孔) 発生率、 $\tau_n$  ( $\tau_p$ ) は少数キャリアのライフタイム、 $n_p$  ( $p_n$ ) は少数キャリア密度、 $n_{p0}$  ( $p_{n0}$ ) は熱平衡少数キャリア密度である。

この二式によって、熱平衡からの変位に由来するキャリアの輸送現象は支配される。従って、これらの式において素子固有のディメンジョン、外的条件に従う固有解を求めればよいことになる。以下、少数キャリアに注目して、ドリフト項、拡散項について、電子電流、正孔電流を解析的に求める。

9-2-1 ドリフト電流の一般解

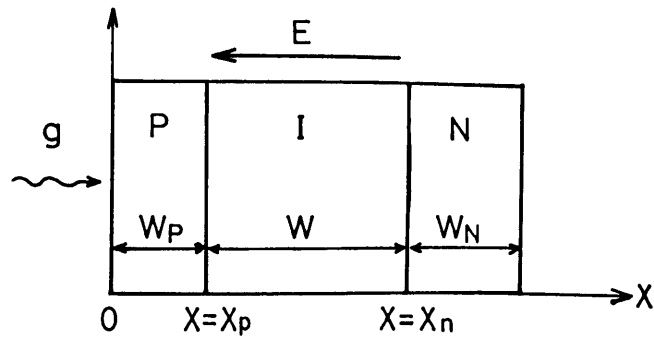


図9-1 PINフォトダイオードの光電流計算モデル

図9-1に示したようなPIN型で一様電界を考える。I層は完全に空乏化しておりキャリアの注入レベルが低く、再結合損は無いのものとする、ドリフト電流は連続の式、

$$\frac{\partial n}{\partial t} = \frac{1}{q} \frac{\partial J_n}{\partial x} + g \quad (9-6)$$

$$\frac{\partial p}{\partial t} = -\frac{1}{q} \frac{\partial J_p}{\partial x} + g \quad (9-7)$$

より得られる。ここで、 $g$ は光励起による電子-正孔対の発生率をあらわす。励起キャリアによる2次イオン化は起こらないとし、フォトン1個につき一对の電子-正孔対が発生するとすると、半導体に入射するフォトンの面密度を $\phi_0$ とすると次の関係が成り立つ。

$$\int_0^{\infty} g dx = \phi_0 \quad (9-8)$$

ここで、光は半導体中で指数関数的に吸収されて電子-正孔対を発生するとし、その半導体中での吸収係数を $a$ とすれば、 $g \propto \exp(-ax)$ の関係が成り立つ。これを、式(9-8)に代入して、規格化すれば電子・正孔対の発生率 $g$ は次の様になる。

$$g = a\phi_0 e^{-ax} \quad (9-9)$$

図9-1の座標軸においては電流(密度)値が負となるため、 $J_n = -qv_n n$ 、 $J_p =$

-q v<sub>p</sub>p とすると、交流解を得るための連続の式は次のようになる。

$$\frac{\partial J_n}{\partial x} + j \frac{\omega}{v_n} J_n = -a \Phi_0 m e^{-ax} \cdot e^{j\omega t} \quad (9-10)$$

$$\frac{\partial J_p}{\partial x} - j \frac{\omega}{v_p} J_p = a \Phi_0 m e^{-ax} \cdot e^{j\omega t} \quad (9-11)$$

v<sub>n</sub>(v<sub>p</sub>) は電子(正孔)のドリフト速度、入射光は exp(jωt) の振幅振動項と変調度 m を持つものとした。式(9-10)、(9-11)において、J<sub>n</sub>(x=x<sub>p</sub>)=0、J<sub>p</sub>(x=x<sub>n</sub>)=0 が境界条件となる。

式(9-10)より電子電流は

$$\begin{aligned} J_n(x,t) &= e^{-j\frac{\omega}{v_n}x} \left[ \int e^{j\frac{\omega}{v_n}x} (-a\Phi_0 m e^{-ax} e^{j\omega t} + C) dx \right] \\ &= \frac{\Phi_0 m e^{j\omega t}}{(1-j\frac{\omega}{av_n})} e^{-j\frac{\omega}{v_n}x} (e^{-(a-j\frac{\omega}{v_n})x} + C') \end{aligned}$$

x = x<sub>p</sub> で J<sub>n</sub>=0 より C' = exp(-(a - jω/v<sub>n</sub>)x<sub>p</sub>) となり

$$J_n(x,t) = \frac{\Phi_0 m e^{j\omega t}}{(1-j\frac{\omega}{av_n})} (e^{-ax} - e^{-j\frac{\omega}{v_n}(x-x_p) - ax_p}) \quad (9-12)$$

となる。

式(9-11)より同様に正孔電流は

$$J_p(x,t) = \frac{-\Phi_0 m e^{j\omega t}}{(1+j\frac{\omega}{av_p})} (e^{-ax} - e^{-ax_n} e^{j\frac{\omega}{v_p}(x-x_n)}) \quad (9-13)$$

となる。

式(9-12)、(9-13)を用いて、空乏層内で平均化することにより外部電流 J<sub>ex</sub> がえられ、

$$J_{ex}(\text{drift}) = \frac{1}{W} \int_{x_p}^{x_n} \{- (J_n + J_p)\} dx \quad (9-14)$$

$$\begin{aligned} J_{ex}(n\text{-drift}) &= \frac{1}{W} \int_{x_p}^{x_n} (-J_n) dx \\ &= \frac{\Phi_0 m e^{j\omega t} e^{-ax_p}}{(1 - j \frac{\omega}{a v_n})} \left[ \frac{(1 - e^{-j\omega \frac{W}{v_n}})}{j\omega \frac{W}{v_n}} - \frac{(1 - e^{-aW})}{aW} \right] \end{aligned} \quad (9-15)$$

$$\begin{aligned} J_{ex}(p\text{-drift}) &= \frac{1}{W} \int_{x_p}^{x_n} (-J_p) dx \\ &= \frac{\Phi_0 m e^{j\omega t} e^{-ax_p}}{(1 + j \frac{\omega}{a v_p})} \left[ \frac{e^{-aW} (e^{-j\omega \frac{W}{v_p}} - 1)}{j\omega \frac{W}{v_p}} + \frac{(1 - e^{-aW})}{aW} \right] \end{aligned} \quad (9-16)$$

となる。ここで

$$J_{ex}(n\text{-drift}) = \Phi_0 m e^{j\omega t} F(\omega)_{n\text{-drift}} \quad (9-17)$$

とすると、 $F(\omega)_{n\text{-drift}}$ が空乏層内での光励起により発生した電子の周波数応答特性を表わしていることになる。同様に、正孔のドリフト起因の周波数応答特性は

$$F(\omega)_{p\text{-drift}} = \frac{e^{-ax_p}}{(1 + j \frac{\omega}{a v_p})} \left[ \frac{e^{-aW} (e^{-j\omega \frac{W}{v_p}} - 1)}{j\omega \frac{W}{v_p}} + \frac{(1 - e^{-aW})}{aW} \right] \quad (9-18)$$

と表わされる。

ここで、例えば、式(9-15)において、 $x_p=0$ 、 $a \rightarrow \infty$  を考えると

$$F(\omega)_{n\text{-drift}} \Big|_{a \rightarrow \infty} = \frac{1 - e^{-j\omega \frac{W}{v_n}}}{j\omega \frac{W}{v_n}} \quad (9-19)$$

となる。これは、ドリフト領域に注入するキャリアの走行時間依存性を示しており、次節で取り上げある拡散電流がドリフト領域を走行することにより外部回路に取り出される場合

の付加項目としての周波数依存性を表わしている。

裏面入射の場合には  $g = a \phi_0 e^{-ax} m e^{j\omega t}$  とし、これを式(9-6)、(9-7)に代入して解けばよい。

### 9-2-2 拡散電流の一般解

半導体中性領域での光励起電流の交流解は、光励起によるキャリア生成項と再結合項を含んだ少数キャリア連続の式(9-4)、(9-5)から得られる。中性(拡散)領域内での電界は、キャリアの注入レベルが低く不純物濃度勾配が無い場合には無視できるので、式は次のように表わされる。

$$\frac{\partial n_p}{\partial t} = D_n \frac{\partial^2 n_p}{\partial x^2} - \frac{n_p - n_{p0}}{\tau_n} + a \phi_0 m e^{-ax} e^{j\omega t} \quad (9-20)$$

$$\frac{\partial P_n}{\partial t} = D_p \frac{\partial^2 P_n}{\partial x^2} - \frac{P_n - P_{n0}}{\tau_p} + a \phi_0 m e^{-ax} e^{j\omega t} \quad (9-21)$$

式(9-20)から少数キャリア(電子)の交流解を求めると、

$$n_{diff}(x, t) = \left\{ E \exp\left[ \frac{x(1 + j\omega\tau_n)^{\frac{1}{2}}}{L_n} \right] - G \exp\left[ -\frac{x(1 + j\omega\tau_n)^{\frac{1}{2}}}{L_n} \right] - \frac{m \phi_0 e^{-ax}}{a D_n \left(1 - \frac{1 + j\omega\tau_n}{a^2 L_n^2}\right)} \right\} e^{j\omega t} \quad (9-22)$$

ここで  $E, G$  は積分定数、 $L_n \equiv \sqrt{D_n \tau_n}$  は拡散長を表わしている。正孔キャリアに関しても全く同様に求められる。

この様にして得られた少数キャリア密度から、次式により拡散電流の交流解が得られる。

$$J_{n-diff} = q D_n \frac{\partial n}{\partial x} \quad (9-23)$$

### 9-2-3 p型中性領域での拡散電流

前節で、拡散電流の一般解を求めた。そこで、図9-1に示したp領域での電流値は、式(9-22)を次のような境界条件より求めればよいことになる。

$$D_n \frac{\partial n(x,t)}{\partial x} = S_n \cdot n(x,t), \quad x=0 \quad (9-24)$$

$$n(x,t) = 0, \quad x=x_p \quad (9-25)$$

ここで、 $S_n$ はp型半導体層表面での再結合速度をあらわす。

空乏層端のドリフト領域に流入する電子拡散電流は、 $(dn/dx)_{x=x_p} < 0$ より、 $-x$ 方向に流れている。そこで、電流値を正の値とする為には、式(9-23)を

$$J_n(\text{diff}) = -q D_n \frac{\partial n}{\partial x}, \quad x=x_p \quad (9-26)$$

とする。

計算を実行すると、

$$J_n(\text{diff}) = \frac{q m \Phi_0 e^{j\omega t}}{\left(1 - \frac{1}{a^2 L_n'^2}\right)} \times \left[ \frac{\left(1 + \frac{S_n}{a D_n}\right) e^{-a W_p} \left\{ \left(1 + \frac{S_n}{a D_n}\right) \cosh\left(\frac{W_p}{L_n'}\right) + \left(-\frac{S_n L_n'}{D_n} + \frac{1}{a L_n'}\right) \sinh\left(\frac{W_p}{L_n'}\right) \right\}}{\cosh\left(\frac{W_p}{L_n'}\right) + \frac{S_n L_n'}{D_n} \sinh\left(\frac{W_p}{L_n'}\right)} \right] \quad (9-27)$$

となる。ここで、 $L_n' \equiv L_n / (1 + j\omega \tau_n)^{1/2}$ である。場所  $x=0$  のp側表面でオーム電極が得られている場合には、 $S_n \rightarrow \infty$ に、又、 $x=0$ が理想的なヘテロ界面に対応している場合には、 $S_n = 0$ となる。

前節でも述べたように、拡散電流を外部電流としてとらえる時には空乏層領域を通過する(ドリフト)効果を加える必要があり、式(27)は次式の様に変形される。

$$J_{ex(n-diff)} = \frac{q m \Phi_0 e^{j\omega t}}{\left(1 - \frac{1}{a^2 L_n'^2}\right)} \cdot \left(\frac{1 - e^{-j\omega \frac{W}{v_n}}}{j\omega \frac{W}{v_n}}\right) \times$$

$$\left[ \frac{\left(1 + \frac{S_n}{a D_n}\right) e^{-a W_p} \left\{ \left(1 + \frac{S_n}{a D_n}\right) \cosh\left(\frac{W_p}{L_n'}\right) + \left(\frac{S_n L_n'}{D_n} + \frac{1}{a L_n'}\right) \sinh\left(\frac{W_p}{L_n'}\right) \right\}}{\cosh\left(\frac{W_p}{L_n'}\right) + \frac{S_n L_n'}{D_n} \sinh\left(\frac{W_p}{L_n'}\right)} \right] \quad (9-28)$$

#### 9-2-4 n型中性領域での拡散電流

図9-1に示したn型中性半導体領域での光励起キャリアによる拡散電流は

$$J_p(diff) = q D_p \frac{\partial P_n}{\partial x}, \quad x = x_n (= W_p + W) \quad (9-29)$$

により与えられる。

境界条件は

$$D_p \frac{\partial P}{\partial x} = -S_p \cdot P(x, t), \quad x = W_p + W + W_n \quad (9-30)$$

$$P(x, t) = 0, \quad x = W_p + W \quad (9-31)$$

である。

これらより

$$J_p(diff) = \frac{m q \Phi_0 e^{j\omega t} \cdot e^{-a(W_p+W)}}{\left(1 - \frac{1}{(a L_p')^2}\right)} \times$$

$$\left\{ \frac{\left(-\left(1 - \frac{S_p}{a D_p}\right) e^{-a W_n} + \left(1 - \frac{S_p}{a D_p}\right) \cosh\left(\frac{W_n}{L_p'}\right) - \left(\frac{1}{a L_p'} - \frac{S_p L_p'}{D_p}\right) \sinh\left(\frac{W_n}{L_p'}\right)\right)}{\cosh\left(\frac{W_n}{L_p'}\right) + \frac{S_p L_p'}{D_p} \sinh\left(\frac{W_n}{L_p'}\right)} \right\} \quad (9-32)$$

と求められる。

以下で、これらの計算結果をもとに、ヘテロ接合型  $\text{InP}/\text{InGaAs}/\text{InP}$  PIN- $\text{PD}$  をモデルにした周波数光応答特性の解析解を求める。

### 9-3 $\text{InP}/\text{InGaAs}/\text{InP}$ PIN- $\text{PD}$ の周波数応答解析解

図9-2に示す素子構造(構成)で、バイアス・レベル(空乏化領域)の変化に対応した周波数応答特性を求める。また、光の入射方向についても考える。解析方法については前節までに検討してあるので、ここでは、結果だけを示す。 $\text{InP}$ 層(キャップ層、バッファ層、基板)での光吸収は無いものとし、ドリフト効果のみを計算に取り込んである。また、ヘテロ界面でのキャリアのトラップ効果(時間遅れ効果)は考慮していない。

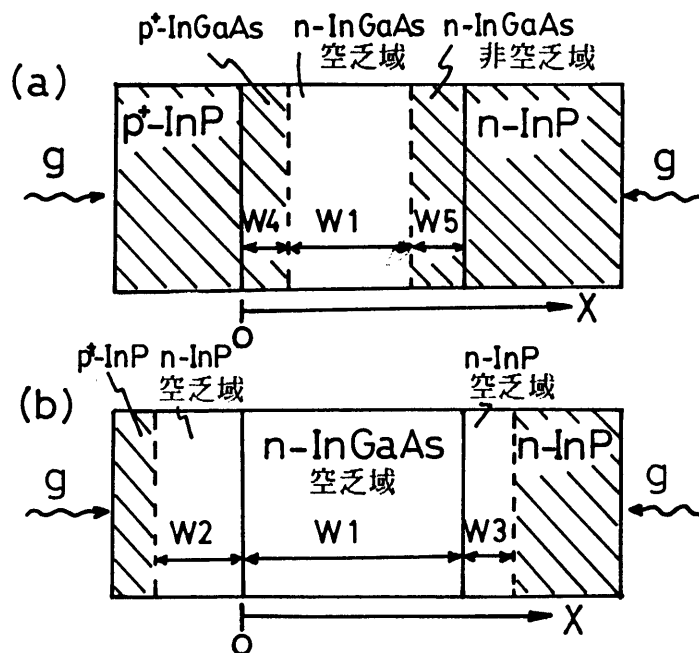


図9-2 (a)  $\text{InP}/\text{InGaAs}/\text{InP}$  PIN- $\text{PD}$  計算モデル  
(b) ヘテロ分離型 PIN- $\text{PD}$  計算モデル



9-3-1 表面側から光入射の場合

# 正孔ドリフト電流

$$J_{ex}(p\text{-drift}) = \frac{mq\Phi_0 e^{j\omega t} \cdot e^{-aW_4} \cdot (1 - e^{-j\omega \frac{W_2}{v_p(B)}})}{j\omega \frac{W_2}{v_p(B)}} \times$$

$$\left\{ \frac{1}{(1 + j\frac{\omega}{a v_p(T)})} \cdot \left( \frac{e^{-aW_1} \langle e^{-j\omega \frac{W_1}{v_p(T)} - 1} \rangle}{j\omega \frac{W_1}{v_p(T)}} + \frac{(1 - e^{-aW_1})}{aW_1} \right) \right\} \quad (9-33)$$

ここで、 $v_p(B)$ 、 $v_p(T)$ は おのおの InP層、InGaAs層での正孔ドリフト速度を表わす。また、 $W_4 \neq 0$  のときは、当然、 $W_2 = 0$  となる。

# 電子ドリフト電流

$$J_{ex}(n\text{-drift}) = mq\Phi_0 e^{j\omega t} \cdot e^{-aW_4} \times \frac{(1 - e^{-j\omega \frac{W_3}{v_n(B)}})}{j\omega \frac{W_3}{v_n(B)}} \times$$

$$\left\{ \frac{1}{(1 - j\frac{\omega}{a v_n(T)})} \cdot \left( \frac{(1 - e^{-j\omega \frac{W_1}{v_n(T)}})}{j\omega \frac{W_1}{v_n(T)}} - \frac{(1 - e^{-aW_1})}{aW_1} \right) \right\} \quad (9-34)$$

注).  $W_5 \neq 0$  のとき  $W_3 = 0$

# 正孔拡散電流

$$J_{ex}(p\text{-diff}) = mq\Phi_0 e^{j\omega t} \cdot e^{-a(W_4 + W_1)} \times \left\{ \frac{1 - e^{-j\omega \frac{W_2}{v_p(B)}}}{j\omega \frac{W_2}{v_p(B)}} \right\} \times \left\{ \frac{1 - e^{-j\omega \frac{W_1}{v_p(T)}}}{j\omega \frac{W_1}{v_p(T)}} \right\} \times$$

$$\left\{ \frac{1}{(1 - \frac{1}{(aL_p')^2})} \cdot \left[ \frac{-(1 - \frac{S_p}{aD_p})e^{-aW_5} + (1 - \frac{S_p}{aD_p})\cosh(\frac{W_5}{L_p'}) - (\frac{1}{aL_p'} - \frac{S_p L_p'}{D_p})\sinh(\frac{W_5}{L_p'})}{\cosh(\frac{W_5}{L_p'}) + \frac{S_p L_p'}{D_p} \sinh(\frac{W_5}{L_p'})} \right] \right\} \quad (9-35)$$

注).  $W_4 \neq 0$  のとき  $W_2 = 0$ 、 $L_p' \equiv L_p / (1 + j\omega\tau_p)^{1/2}$

# 電子拡散電流

$$J_{ex(n-diff)} = m q \Phi_0 e^{j\omega t} \left\{ \frac{1 - e^{-j\omega \frac{W_1}{v_n(T)}}}{j\omega \frac{W_1}{v_n(T)}} \right\} \left\{ \frac{1 - e^{-j\omega \frac{W_3}{v_n(B)}}}{j\omega \frac{W_3}{v_n(B)}} \right\} \times$$

$$\left\{ \frac{1}{\left(1 - \frac{1}{(aL_n')^2}\right)} \left[ \frac{\left(1 + \frac{S_n}{aD_n}\right) - e^{-aW_4} \left\{ \left(1 + \frac{S_n}{aD_n}\right) \cosh\left(\frac{W_4}{L_n'}\right) + \left(\frac{S_n L_n'}{D_n} + \frac{1}{aL_n'}\right) \sinh\left(\frac{W_4}{L_n'}\right) \right\}}{\cosh\left(\frac{W_4}{L_n'}\right) + \frac{S_n L_n'}{D_n} \sinh\left(\frac{W_4}{L_n'}\right)} \right] \right\} \quad (9-36)$$

注).  $W_5 \neq 0$  のとき  $W_3 = 0$ 、 $L_n' \equiv L_n / (1 + j\omega\tau_n)^{1/2}$

式(9-33)-(9-36)から、外部電流は次のように表わすことができる。

$$J_{ex(total)} = J_{ex(n-drift)} + J_{ex(n-diff)} + J_{ex(p-drift)} + J_{ex(p-diff)}$$

$$= m q \Phi_0 e^{j\omega t} \left\{ F_{ex}(\omega) \right\} \quad (9-37)$$

式(9-37)における  $F_{ex}(\omega)$  が求めるべき周波数応答特性の解析解である。

また、式(9-37)において、 $F_{ex}(0)$  が量子効率を表わしており、その内訳として、ドリフト項(AC項)と拡散項(DC項)に分けられる。

### 9-3-2 基板側入射の場合

$F_{ex}(\omega)$  は次式の様になる。

$$F_{ex(\omega)_{n-side \text{ illumination}}} = \left\langle \frac{1}{1 - \frac{1}{(aL_p')^2}} \times \left( \frac{1 - e^{-j\omega \frac{W_2}{v_p(B)}}}{j\omega \frac{W_2}{v_p(B)}} \right) \times \left( \frac{1 - e^{-j\omega \frac{W_1}{v_p(T)}}}{j\omega \frac{W_1}{v_p(T)}} \right) \right\rangle \times$$

$$\left\langle \frac{\left(1 + \frac{S_p}{aD_p}\right) - e^{-aW_5} \left\{ \left(1 + \frac{S_p}{aD_p}\right) \cosh\left(\frac{W_5}{L_p'}\right) + \left(\frac{S_p L_p'}{D_p} + \frac{1}{aL_p'}\right) \sinh\left(\frac{W_5}{L_p'}\right) \right\}}{\cosh\left(\frac{W_5}{L_p'}\right) + \frac{S_p L_p'}{D_p} \sinh\left(\frac{W_5}{L_p'}\right)} \right\rangle \times$$

$$\begin{aligned}
& + \left\langle e^{-aW_5} \times \left( \frac{1 - e^{j\omega \frac{W_2}{V_P(B)}}}{j\omega \frac{W_2}{V_P(B)}} \right) \times \left\{ \frac{1}{(1 - j \frac{\omega}{aV_P(T)})} \times \left( -\frac{(1 - e^{-aW_1})}{aW_1} + \frac{(1 - e^{-j\omega \frac{W_1}{V_P(T)}})}{j\omega \frac{W_1}{V_P(T)}} \right) \right\} \right\rangle \\
& + \left\langle e^{-aW_5} \times \left( \frac{1 - e^{j\omega \frac{W_3}{V_n(B)}}}{j\omega \frac{W_3}{V_n(B)}} \right) \times \left\{ \frac{1}{(1 + j \frac{\omega}{aV_n(T)})} \times \left( \frac{(1 - e^{-aW_1})}{aW_1} - \frac{e^{-aW_1} (1 - e^{-j\omega \frac{W_1}{V_n(T)}})}{j\omega \frac{W_1}{V_n(T)}} \right) \right\} \right\rangle \\
& + \left\langle \frac{e^{-a(W_1+W_5)}}{(1 - \frac{1}{(aL_n')^2})} \times \left( \frac{1 - e^{j\omega \frac{W_3}{V_n(B)}}}{j\omega \frac{W_3}{V_n(B)}} \right) \times \left( \frac{1 - e^{j\omega \frac{W_1}{V_n(T)}}}{j\omega \frac{W_1}{V_n(T)}} \right) \right. \\
& \left. \times \left\{ \frac{-(1 - \frac{S_n}{aD_n}) e^{-aW_4} + (1 - \frac{S_n}{aD_n}) \cosh(\frac{W_4}{L_n'}) - (\frac{1}{aL_n'} - \frac{S_n L_n'}{D_n}) \sinh(\frac{W_4}{L_n'})}{\cosh(\frac{W_4}{L_n'}) + \frac{S_n L_n'}{D_n} \sinh(\frac{W_4}{L_n'})} \right\} \right\rangle
\end{aligned}$$

(9-38)

注).  $W_5 \neq 0$  のとき  $W_3 = 0$ 、 $W_4 \neq 0$  のとき  $W_2 = 0$

以上、式(9-37)の $F_{ex}(\omega)$ あるいは、式(9-38)が光の入射方向に依存した周波数応答特性をあらわす解析解である。ここで、図9-2に示したInPキャップ層、あるいは、InPバッファ層/InP基板を考慮しないで、直接、電極が形成されているものとするれば( $W_2 = 0$ 、 $W_3 = 0$ )、これがエレメンタルな半導体の周波数応答特性を表わしていることになる。

#### 9-4 InGaAsフォトダイオードの周波数応答特性と高速性の限界

式(9-37)あるいは(9-38)で表わされる光電流は等価抵抗 $R_{eq}$ (受光素子の内部抵抗は大きいため、通常は $R_{eq}$ は $50\Omega$ 負荷に等しいものとして評価される)と等価容量 $C_e$ (素子の接合容量と浮遊容量)を持つ等価回路により測定されるとすると

$$f_{ex}(\omega) = F_{ex}(\omega) / (1 + j\omega C_t R_{eq}) \quad (9-39)$$

が受信する周波数応答特性に対応することになる。

図9-3にInPキャップ層を持つ表面入射タイプ(p側入射)のプレーナ型InGaAs

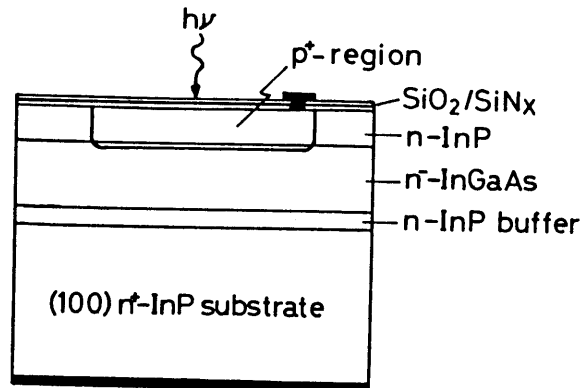


図9-3 表面入射プレーナ型InGaAs PIN-PD

PIN-PDの断面構造を示すが、これを基本形として周波数応答解析を行なう。最も汎用に近い例として $p^+n$ 接合径が $100\mu\text{m}$ 、InGaAs濃度が $3 \times 10^{15}\text{cm}^{-3}$ で層厚 $3\mu\text{m}$ のPIN-PDを5Vバイアス、浮遊容量 $C_{st} = 0.3\text{pF}$ (~TO-18ケース)という条件で、吸収係数 $a = 6800\text{cm}^{-1}$ (波長 $1.55\mu\text{m}$ 光に相当<sup>21)</sup>)の光を表面側( $p^+$ 側)から入射した場合の周波数特性( $f$ 特性)を式(9-39)に従い計算を実行する。ここで、InGaAs中に $p^+$ 領域は存在しないものとし、ビルト・イン電圧の効果は計算に取りいていない。図9-4に $f$ 特性の計算結果を示す。計算から全容量 $C_t$ が $0.9\text{pF}$ で、3dB-downの遮断周波数 $f_c$ が $2\text{GHz}$ と求められる。内部量子効率 $\eta$ は87%であり、その内、空乏層域 $1.6\mu\text{m}$ からのドリフト成分が66%、中性InGaAs領域 $1.4\mu\text{m}$ からの拡散成分が21%である。図において低周波域( $< 0.3\text{GHz}$ )での急激な劣化は拡散電流による遅い成分を表わしている。

図9-5は同一素子の $1.3\mu\text{m}$ 波長光( $a = 11600\text{cm}^{-1}$ )<sup>21)</sup>に対する $f$ 特性を表わす。吸収係数が大きくなったために実効的な正孔の走行距離が短くなり、 $f_c$ が $2.8\text{GHz}$ と $1.55\mu\text{m}$ 光を受光した場合と比べて早くなっている。 $\eta$ も97%と波長 $1.55\mu\text{m}$ 光の場合と比べて大きくなっており、これ以上のInGaAs層厚は必要ないことが判る。

図9-6は波長 $1.55\mu\text{m}$ 光を基板側( $n^+$ 側)から入射した場合の $f$ 特性の計算結果で

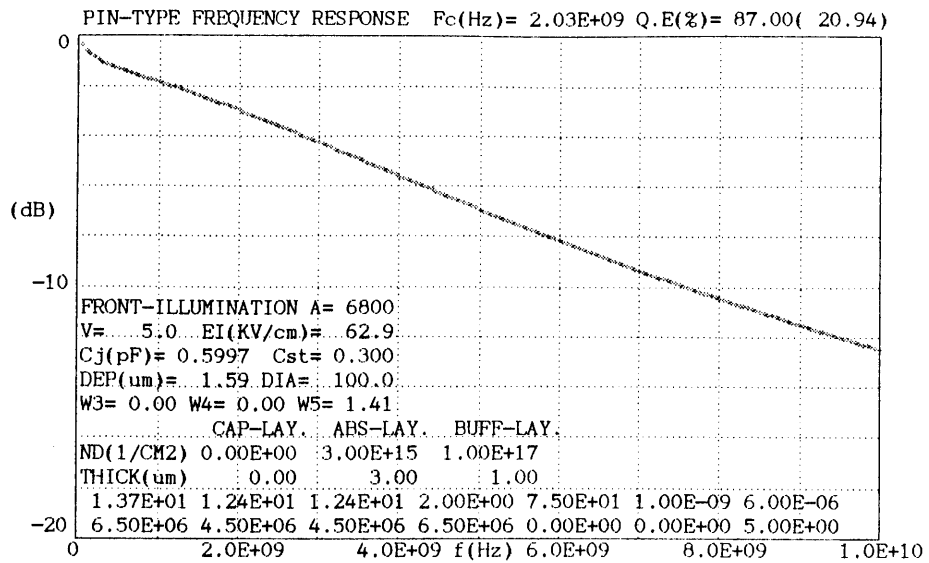


図9-4 周波数特性計算例(波長1.55 μm)

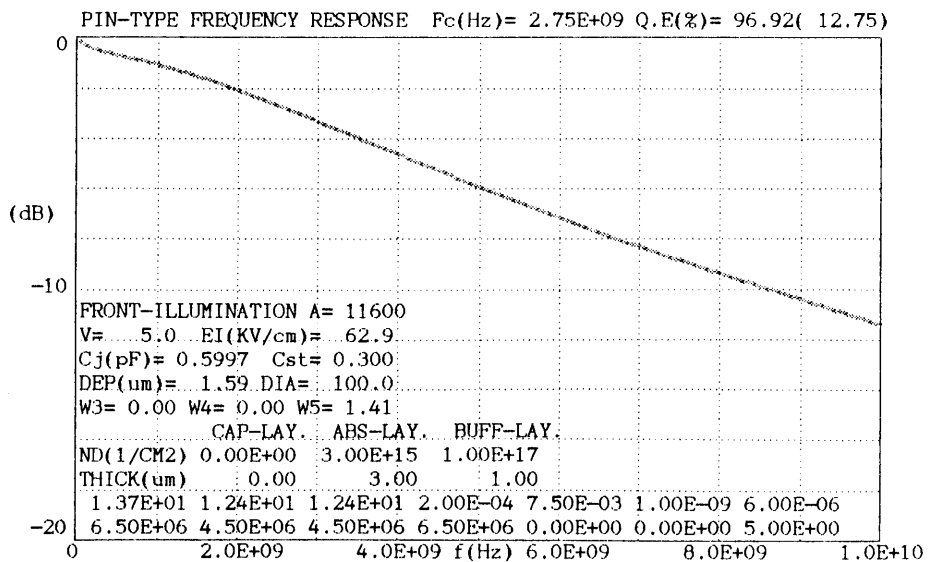


図9-5 周波数特性計算例(波長1.3 μm)

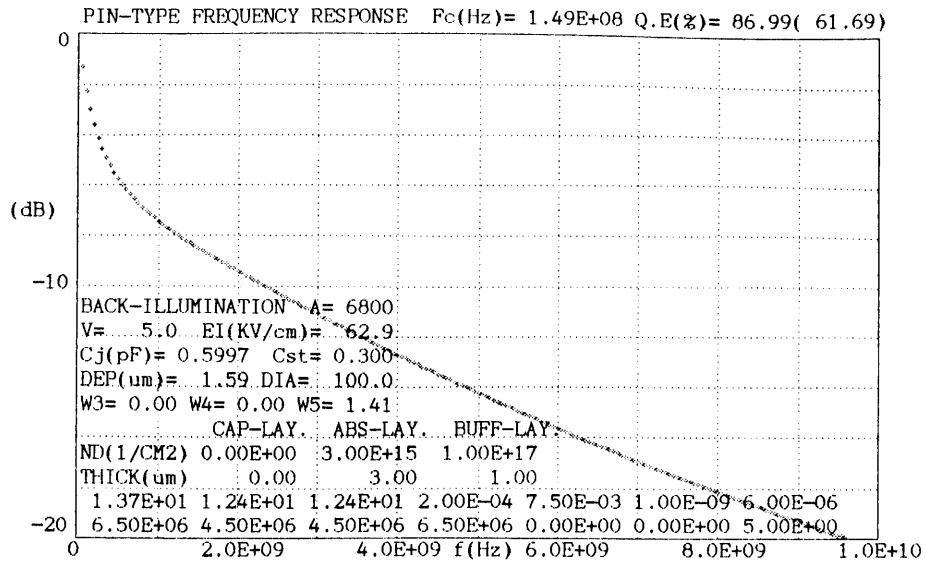


図9-6 基板側(n<sup>+</sup>側)入射に対する周波数特性計算例(波長1.55 $\mu\text{m}$ )

ある。特徴として、中性領域が存在する方向から光を導入しているために拡散電流の影響を大きく受けて  $f_c$  が極端に低下している。ただし、量子効率  $\eta$  の絶対値は表面入射の場合と比べて遜色は無いが、その内の62%が拡散電流成分となっている。

図9-7はInGaAs層厚3 $\mu\text{m}$ によって規定される極限性能を計算したものであり、InGaAs層は完全に空乏化しており、接合容量  $C_j = 0$ 、浮遊容量  $C_{st} = 0$  の特性を表わしている。層厚3 $\mu\text{m}$ での高速限界として  $f_c = 10.5\text{GHz}$  が得られる。

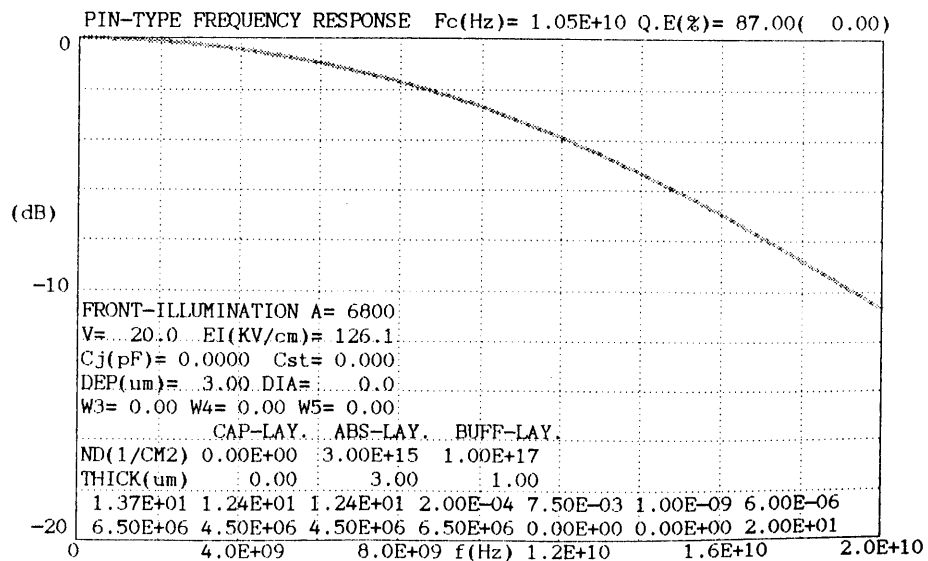


図9-7 InGaAs層厚によって規定される遮断周波数性能

ここで、計算に使用した定数について検討しておく。n-InGaAs層中での拡散長とライフ・タイムはTrommer等のダブル・ヘテロ構造(図9-3と同様)PIN-PDでの横方向からの光応答信号の減衰特性から求めた $75\mu\text{m}$ と $6 \times 10^{-9}\text{s}$ を使用した<sup>22)</sup>。この拡散長は非常に長くヘテロ界面でのビルト・イン電界/二次元ガス化の影響が含まれている可能性があるが、応答速度を過大評価しない為にもこの値を用いた。InGaAs中の(飽和)ドリフト速度としてHill等による電子 $v_e=6.5 \times 10^6\text{cm/s}$ 、正孔 $v_h=4.5 \times 10^6\text{cm/s}$ を電界によらない定数として用いた<sup>23)</sup>が、適宜変数として有意差を見た。InPのドリフト速度について、特に正孔のドリフト速度の報告例がないがInGaAsと同一と仮定した。

この他、式(9-37)あるいは(9-38)によりInPバッファ層とInGaAs界面での再結合中心(再結合速度)の影響、InGaAs中に $p^+$ 領域を形成した場合の応答特性の変化など自在に設計・シミュレーションできる。

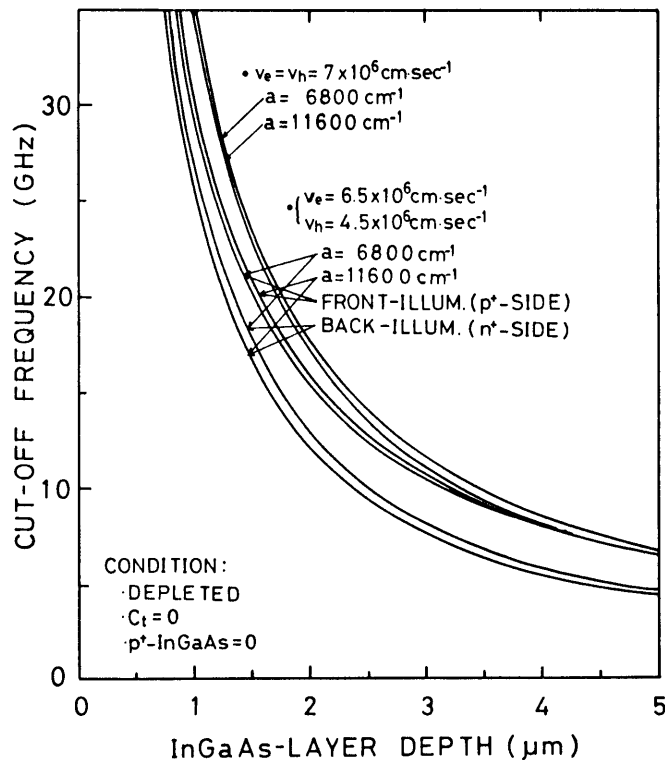


図9-8 InGaAs層厚によって規定されるPIN-PDの高速限界特性

### 9-4-1 性能限界

図9-8に $C_t = 0$ でのInGaAs層厚によって決まる( $p^+$ -InGaAs領域はなく、かつ $n$ -InGaAs層が完全に空乏化条件を満足する場合の)遮断周波数 $f_c$ 特性を計算した結果を示す。 $C_t = 0$ 条件は、半導体空乏層中でのキャリア走行によって決まる高速性能の限界を評価していることになる。ここでは、ドリフト速度の違い、吸収係数の違い( $a = 6800\text{cm}^{-1}$ は $1.55\mu\text{m}$ 波長相当、 $a = 11600\text{cm}^{-1}$ は $1.3\mu\text{m}$ 波長相当)<sup>21)</sup>、光の入射方向の違いについて検討してある。これらの定数の違いによる特徴は、ドリフト速度 $v_n = v_e$ とすると $f_c$ の光入射方向依存性がなくなり、吸収係数が大きくなると $f_c$ に若干劣化傾向が現われる。 $v_e > v_n$ の場合には方向依存性が現われ、 $p^+$ 側入射構造の方が $f_c$ 向上に適している。この計算から、 $f_c$ として $10\text{GHz}$ 以上を設計目標とするならば、表面入射形( $p^+$ 側入射)ではInGaAs層厚として $3\mu\text{m}$ 以下に、基板側入射( $n^+$ 側)の場合には $2.5\mu\text{m}$ 以下にしなければならないことが判る。InGaAs層厚はそのまま光電子変換効率(量子効率)を表わすから、量子効率とのトレード・オフの点から $p^+$ 側

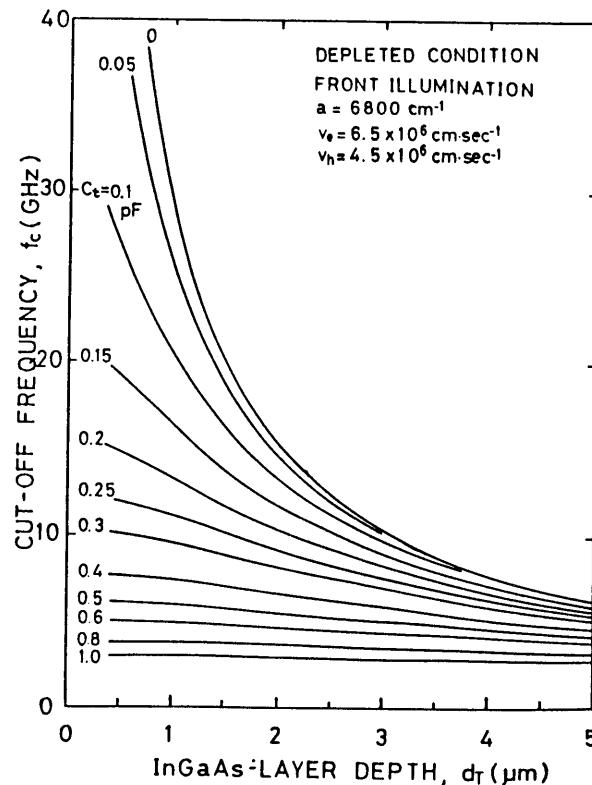


図9-9 InGaAs PIN-PD高速特性の容量依存性



からの光入射が有利と言える。

### 9-4-2 容量の影響

性能限界の検討では  $C_t = 0$  としたが、容量  $C_t$  を変数として  $f_c$  を計算した結果を図9-9に示す。この結果は、例えば、 $C_t > 0.5 \text{ pF}$  の場合には  $\text{InGaAs}$  層厚  $d_T$  の依存性、即ち走行時間依存性の効果は容量大の為に引き出すことができないことを示している。図から、走行時間制限を緩和する、即ち  $d_T$  を薄くして  $f_c$  改善を計るためには  $C_t$  として  $0.2 \text{ pF}$  オードにしないとその効果が現われないことが分かる。量子効率とのトレード・オフの関係を十分発揮するためには容量  $C_t$  の目標値として  $0.1 \text{ pF}$  が目安といえる。この  $C_t$  は実装上の浮遊容量の影響をも含んでいるから、測定系/実装上の容量をも極力小さくすることが、高速性能を実現する上から最重要課題となる。

### 9-4-3 InGaAs 層の濃度と層厚の影響

図9-10に、 $\text{InGaAs}$  層厚  $d_T$  を変数とした  $\text{InGaAs}$  濃度と  $f_c$  の関係を計算

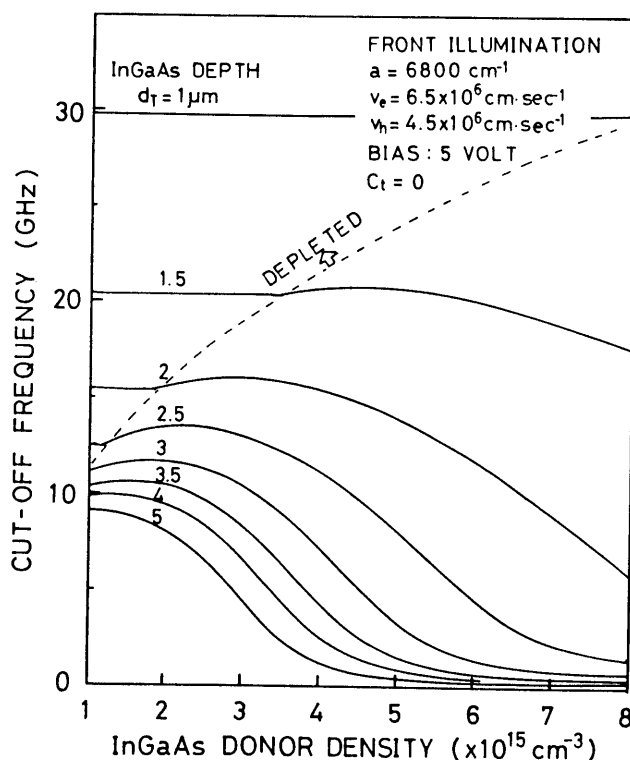


図9-10 InGaAs 濃度と遮断周波数の関係 (5 V バイアス)

した結果を示す。ここでは5 Vバイアスでの性能限界( $C_t=0$ )を評価してある。 $d_{\tau}<1.5\mu\text{m}$ であれば、濃度が若干高めであっても容量を下げることにより性能限界に近い $f_c=20\text{GHz}$ が得られる。これと比べ、 $d_{\tau}>2\mu\text{m}$ になると $5\times 10^{15}\text{cm}^{-3}$ 以上の濃度では拡散電流項の影響で低周波域での劣化が顕著となり $f_c$ 低下を招く。 $d_{\tau}=3\mu\text{m}$ で $f_c>10\text{GHz}$ を得るためにはInGaAs濃度として $3\times 10^{15}\text{cm}^{-3}$ 以下が必要となる。この図において、計算上は若干の中性領域(拡散成分)が存在した方が $f_c$ として高い値が得られている。これはドリフト電流の場合には一定の飽和速度でのキャリア走行を計算の前提としているのに対して、拡散電流ではライフ・タイムと拡散長、つまり移動度により規定されており、結果的に高い周波数成分をも持つことにより中性領域が薄い場合には計算上、 $f_c$ としてドリフト制限より高速になることがあるものと理解される。また、この計算においては、正孔の拡散長が長い( $75\mu\text{m}$ )ことを反映して量子効率 $\eta$ は $d_{\tau}$ にのみ依存しており、InGaAs濃度によって決まる中性領域厚にはあまり影響されない結果となっている。

#### 9-4-4 ヘテロ接合型APDへの設計指針

今までの検討は全てPINタイプであった。ここでは、増倍作用を伴わない( $M=1$ )ことを前提として、InPアバランシ層ではドリフト走行する効果のみを計算に取り入れた形でのヘテロ分離型APDの応答特性の限界について検討する。ここでは、正孔の価電子帯不連続領域でのパイル・アップ現象による光応答劣化の影響は考慮していない。

図9-11は接合径 $106\mu\text{m}\phi$ (ボンディング領域を含む $30\sim 40\mu\text{m}\phi$ 受光径のGR付きプレーナAPD相当)、n-InPアバランシ層厚 $1\mu\text{m}$ でInGaAs層まで完全空乏化条件での、光の入射方向と波長に依存する $f_c$ 特性をドリフト速度を変えて計算した結果を示す。 $f_c$ を最大にするためには、InGaAs層厚に適域があることが分かる。特徴は、 $v_e>v_h$ で基板側入射(n+側)の場合にはInGaAs層厚の適域が $2\mu\text{m}$ 前後にある。これと比べて、表面側光入射(p+側)の場合には $f_c$ を最大にするInGaAs層厚の適域が $3\mu\text{m}$ 前後にある。

図9-12は図9-11の表面側光入射の場合の計算結果と共に、接合径と層厚によって決まる容量から独立して、容量を変数とした場合の $f_c$ 特性の結果を示す。この図からInGaAs層厚 $3\mu\text{m}$ 以下での $f_c$ 支配因子が容量にあり、逆に、容量 $C_t$ が $0.3\text{pF}$ 以上の場合にはInGaAs層を薄くして走行時間短縮を計っても、CR制限により $f$ 特

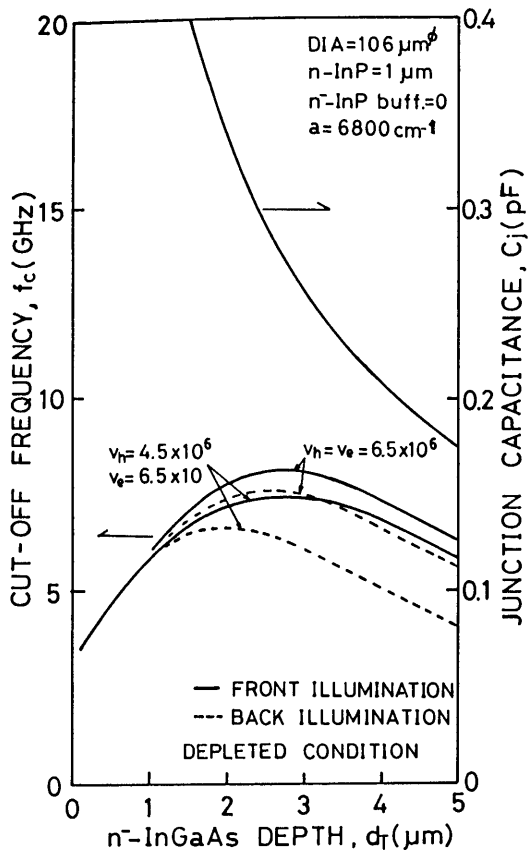


図9-1 1 接合径106 μm<sup>φ</sup>-APDの  
限界遮断周波数とInGaAs層厚の関係

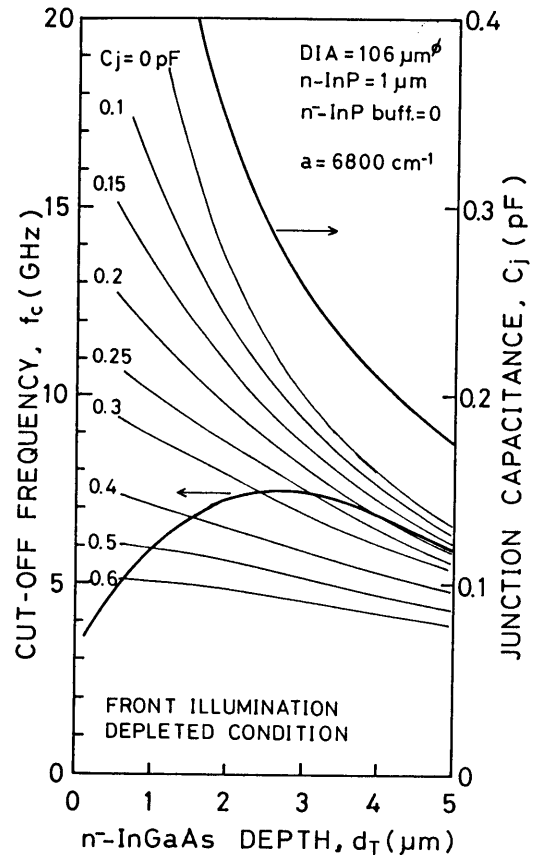


図9-1 2 容量を変数としたAPDの  
遮断周波数とInGaAs層厚の関係

性が制限されているため目的とした効果が現われないことを示している。  $f_c > 10$  GHzを得るためには目安として  $C_t < 0.2$  pFで、かつInGaAs層厚を薄く ( $< 2 \mu\text{m}$ ) する必要がある。また、 $C_t = 0.1$  pFによりほぼ性能限界に近い特性が得られことも分かる。

図9-1 3は  $f$  特性が容量により制限されているとき、 $n^-$ -InPバッファ層での空乏化を促して容量低減を計った場合の  $f_c$  改善を計算した結果を示す。 $n^-$ -InP層を  $1.5 \sim 2 \mu\text{m}$  設けて空乏化することにより2 GHz程度の改善が期待できる。必要以上に  $n^-$ -InPバッファ層厚を厚くすると、逆にこの層での電子の走行時間の影響で  $f$  特性は悪化する。

図9-1 4は  $n^-$ -InP層厚  $1.2 \mu\text{m}$ 、 $n^-$ -InGaAs層厚  $3 \mu\text{m}$  の層構造APDで、InGaAs層濃度を変数としてヘテロ電界  $E_1$  と ( $M=1$  を仮定した性能限界としての)

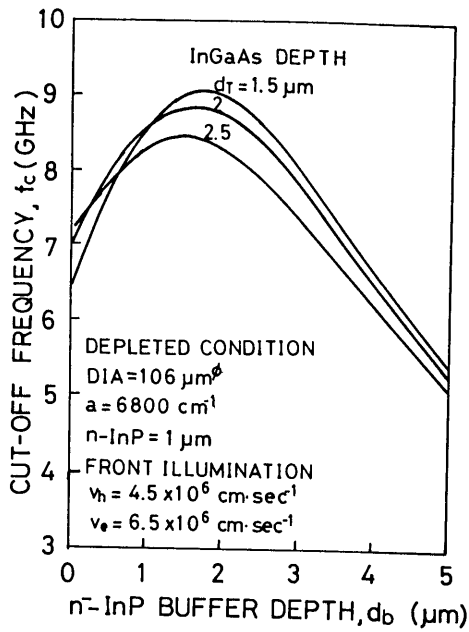


図9-13 遮断周波数と  $n$ -InP バッファ-空乏層厚の関係

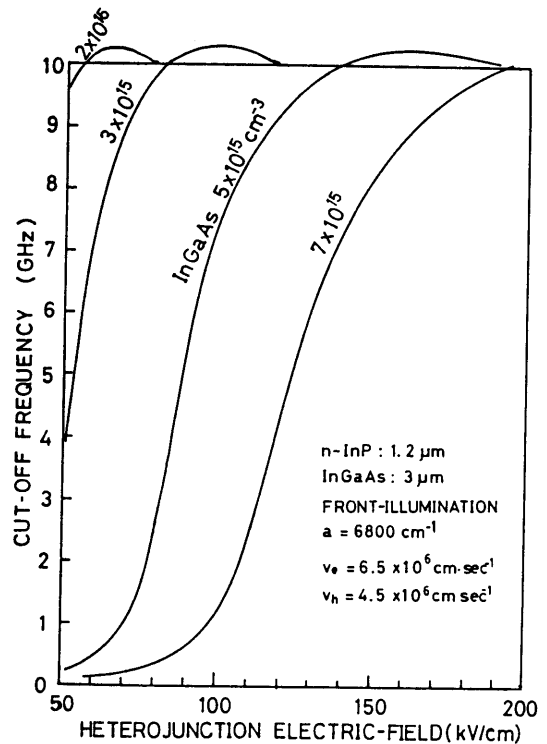


図9-14 ヘテロ電界と限界遮断周波数に及ぼす InGaAs 濃度(拡散電流)の影響

$f_c$  の関係を計算したものである。この図から InGaAs 層中での拡散項による  $f_c$  劣化がヘテロ電界値と InGaAs 濃度に大きく依存する様子が分かる。動作状態を  $E_i > 70 \text{ kV/cm}$  とするならば、InGaAs 濃度として  $3 \times 10^{15} \text{ cm}^{-3}$  以下にしないと応答劣化を低電界で引き起こすことが予想される。これは、また増倍率  $M$  の低い領域での応答劣化が価電子帯の不連続による正孔のバイル・アップのみでなく、中性領域からの拡散電流項の寄与も大きいことを示唆している。ここで、勿論、正孔のバイル・アップを回

避するのに必要なヘテロ電界を低下させることが先決であるが、ダイナミック・レンジを大きく取るうえからも InGaAs 層の低濃度化が重要となる。

#### 9-5 ヘテロ分離型 InGaAs-APD の周波数応答特性の高速設計

APD の周波数特性で PIN 動作の特性と異なる点が 2 つある。一つは、高電界下での格子原子との衝突電離を繰り返すことによってアバランシ・ゲインを得るが、その為に費やす時間、即ち、アバランシ立ち上がり時間によるゲイン・バンド幅積 (GB 積) 制限であり、もう一つは、この材料系に特徴的な、価電子帯の不連続に起因した光励起正孔キャリアの蓄積効果である。これに、CR 効果を加えると、APD の周波数特性  $f_{ex}(\omega, M_0)$  は

$$f_{ex}(\omega, M_0) = M_0 F_{ex}(\omega) / [(1 + j\omega(M_0 - 1)\tau_{av}) \{1 + \omega/e_n\} \{1 + j\omega C t R_{eq}\}] \quad (9-40)$$

と近似することができる。 $\tau_{av}$  は真性アバランシ・立ち上がり時間、 $e_n$  はヘテロ界面での正孔のエミッション・レートを表わす。

式 (9-40) をもとに、周波数応答特性の解析を行なう。ここで、 $\tau_{av}$  は第 8 章の図 8-16 から、

$$\tau_{av}(\text{p}\cdot\text{s}) = 7 \times 10^{-16} / N_{InP}(\text{cm}^{-3}) \quad (9-41)$$

の関係を用いた。また、正孔の蓄積効果は性能限界の検討という点からトラップ効果を零とした。

図 9-15 に前節での検討をもとに、n-InP アバランシ層濃度  $3 \times 10^{16} \text{cm}^{-3}$ 、InGaAs 層の濃度  $3 \times 10^{15} \text{cm}^{-3}$  で層厚  $2 \mu\text{m}$ 、実効的 p-n 接合径  $100 \mu\text{m}$  の APD における遮断周波数  $f_c$  と増倍率  $M_0$  の関係 (計算結果) を示す。計算によれば、この構造により GB 積としては  $50 \sim 60 \text{GHz}$  が、最大帯域としては  $M = 2 \sim 6$  で  $f_c \sim 7 \text{GHz}$  が得られることになる。

n-InP アバランシ層の作製限界として濃度  $7 \times 10^{16} \text{cm}^{-3}$ 、層厚  $0.5 \mu\text{m}$  程度が想定でき、 $\tau_{av} = 1 \text{psec}$ 、実効的 p-n 接合径  $50 \mu\text{m}$  を仮定した (制作限界に近い) 場合

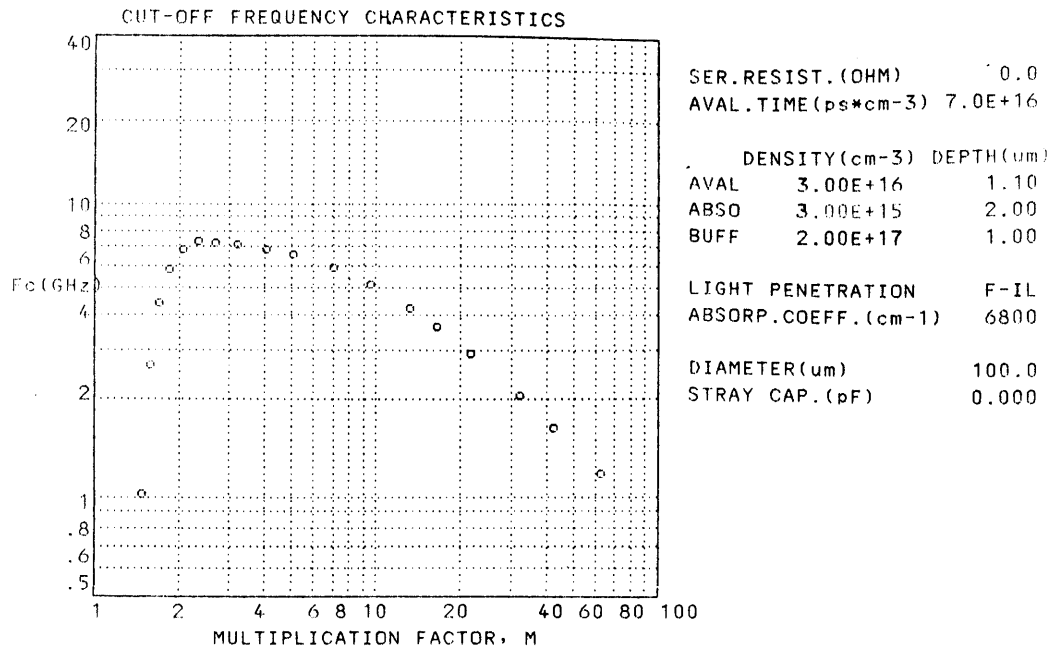


図9-15 InGaAs-APDの遮断周波数と増倍率の関係(計算)

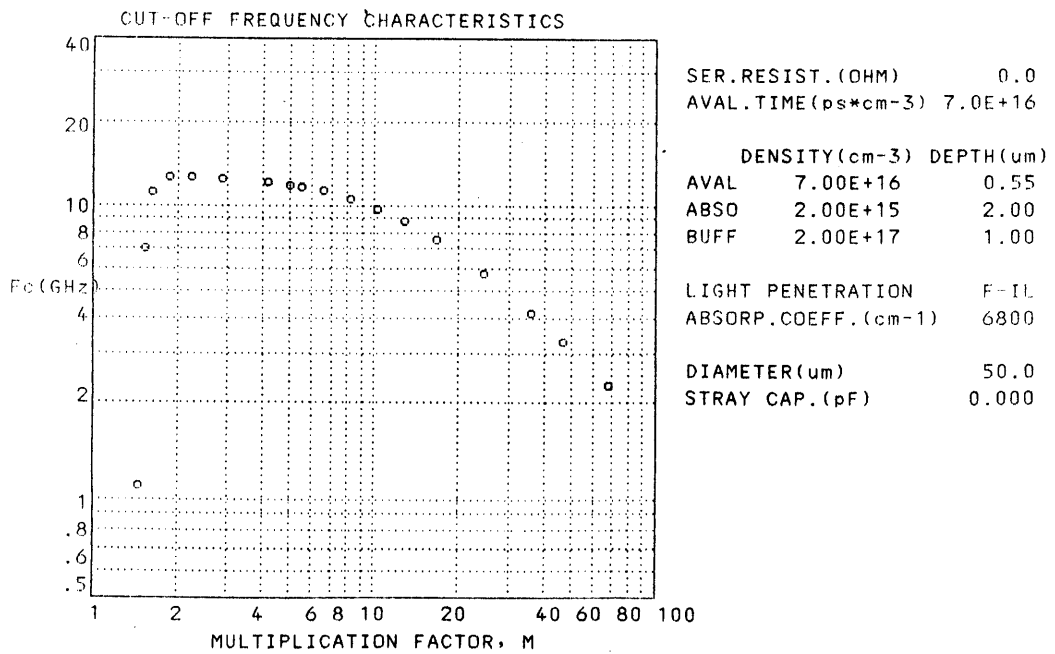


図9-16 n-InP濃度 $7 \times 10^{16} \text{ cm}^{-3}$ ,  $0.55 \mu\text{m}$ で接合径 $50 \mu\text{m}$ のInGaAs-APDでの遮断周波数と増倍率の関係(計算)

の  $f_c - M_0$  特性 (計算) を図 9-16 に示す。理想的にこれが実現すると、GB 積  $\sim 150$  GHz、最大  $f_c \sim 12$  GHz が期待される。

図 9-17 は、前図と同様の n-InP アバランシ層で、pn 接合径を変数として、増倍率  $M=5$  での遮断周波数と InGaAs 層厚の関係の計算結果を示す。ここで、 $M=5$  はほぼ素子の最大帯域に対応するものと考えられる。この図において、接合径の依存性は容量の変化と等価であり、 $f_c \geq 10$  GHz を得るためには  $C_j < 0.2$  pF (接合径  $< 70$   $\mu\text{m}$ ) で InGaAs 層厚  $\leq 2$   $\mu\text{m}$  が必須条件となる。 $f_c > 10$  GHz の超高速性能は量子効率とのトレード・オフの関係にはあるが、現実には容量制限であり 9-4-4 節での検討同様に、InP バッファ層での空乏化による低容量化促進が一方法と言える。

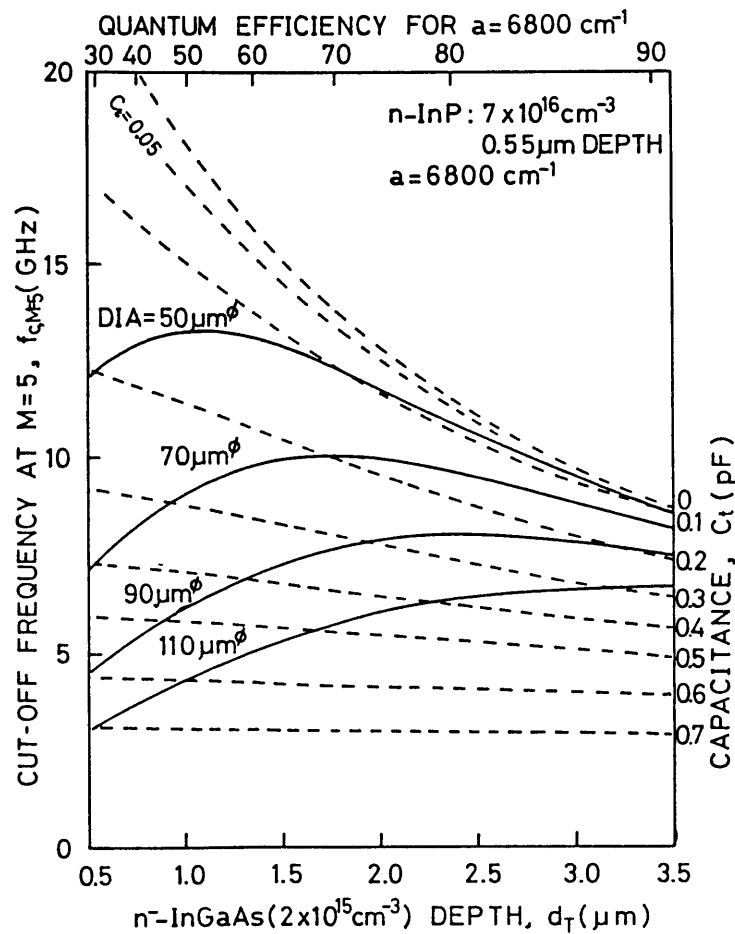


図 9-17 接合径を変数とした遮断周波数と InGaAs 光吸収層厚の関係 ( $M_0=5$ )

### 9-6 高濃度InPアバランシ層APDの試作と問題点

8-4-1節での試作実験結果から、n-InPアバランシ層の高濃度化によりGB積の改善が計られることが明かとなった。そこで、素子作製技術として、どの程度の濃度まで作製可能か  $\tau_{av} \sim 1 \text{ psec}$  に対応する n-InP  $\sim 7 \times 10^{16} \text{ cm}^{-3}$  での素子試作を試みた。

図9-18に  $\text{Zn}_3\text{P}_2$  の  $520^\circ\text{C}$  拡散によって得られたブレイクダウン・電圧 ( $V_B$ ) と InGaAs 3元層への空乏層パンチ・スル・電圧 ( $V_P$ ) の関係を示す。図中の実線は InGaAs 濃度  $5 \times 10^{15} \text{ cm}^{-3}$ 、 $3 \mu\text{m}$  設定条件をもとにし、n-InP 濃度を変数とした計算結果である。これより、校正された S.P.P (semiconductor profile plotter; 英ポ-ラロン社製) 装置を用いて測定した n-InP 濃度  $6 \sim 7 \times 10^{16} \text{ cm}^{-3}$  が、図からは実効的に  $\sim 3.5 \times 10^{16} \text{ cm}^{-3}$  に濃度低下している様に見える。この差異は拡散種/拡散温度の実験から n-InP 濃度  $\sim 10^{17} \text{ cm}^{-3}$  付近での  $p^+n$  接合の急峻性にあることが判ってきた。ただし、この試作素子において、GB積として  $\sim 70 \text{ GHz}$  と GB積の改善効果は認められた<sup>24)</sup>。

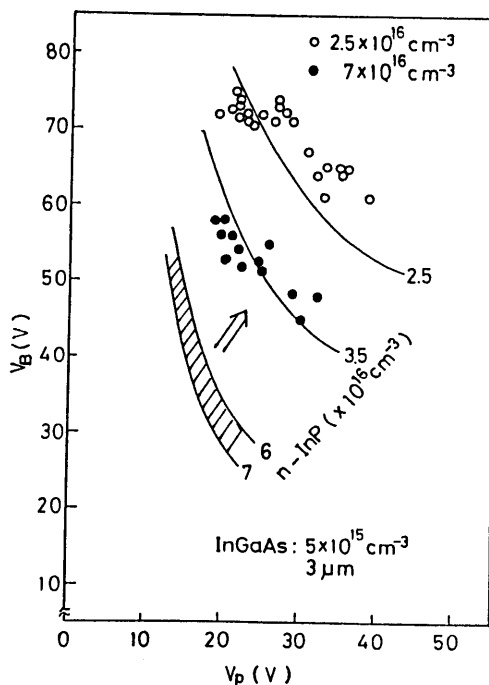


図9-18 試作ウェ-ハの降伏電圧とパンチ・スル・電圧の関係



図9-19には $Zn_3P_2$ ～520°C拡散、～570°C拡散、 $ZnAs_2$ ～630°C拡散による $1 \times 10^{17} \text{ cm}^{-3}$ 濃度で規格化したp濃度プロファイルを示す。濃度プロファイルは全てpn接合法によって得たものである。高温になるに従い、n-InP濃度として $\sim 10^{16} \text{ cm}^{-3}$ 台での濃度勾配の顕著な差異はないが、 $\sim 10^{17} \text{ cm}^{-3}$ においては高温になるに従い急峻性が改善されていることが判る。しかしながら、現状では、短時間拡散による深さの制御が難しい、暗電流が大きい等の問題点があり、新しい接合形成技術の開拓が迫られている。

図9-20に $Zn_3P_2$ ソースによる570°C拡散による $V_B-V_P$ マップを示すが、図9-18実験でのn-InP濃度と比べ低い濃度の試料を用いているにもかかわらず $V_B$ が低下しており、かつ、理論値曲線に近づいている点から、高濃度試料へのp+n接合形成は拡散温度の高温化により改善されることが判る。

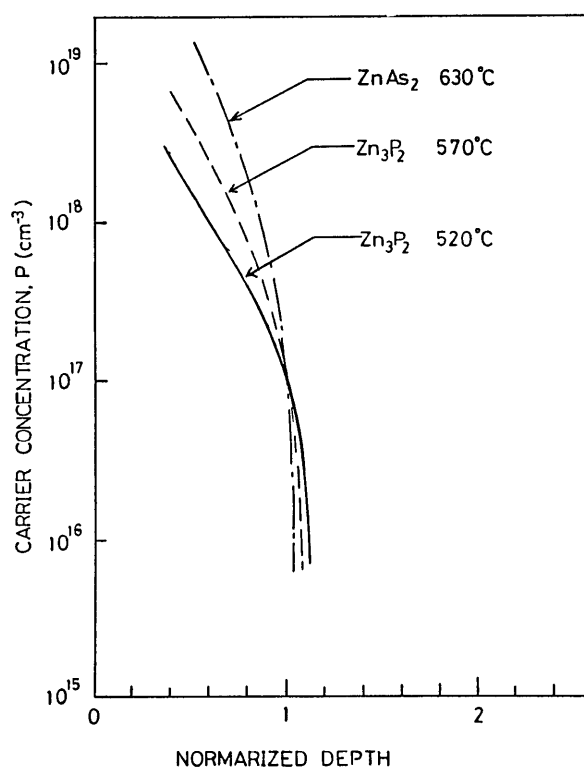


図9-19  $Zn_3P_2$ 、 $ZnAs_2$ を拡散種としたp濃度プロファイルとその拡散温度依存性

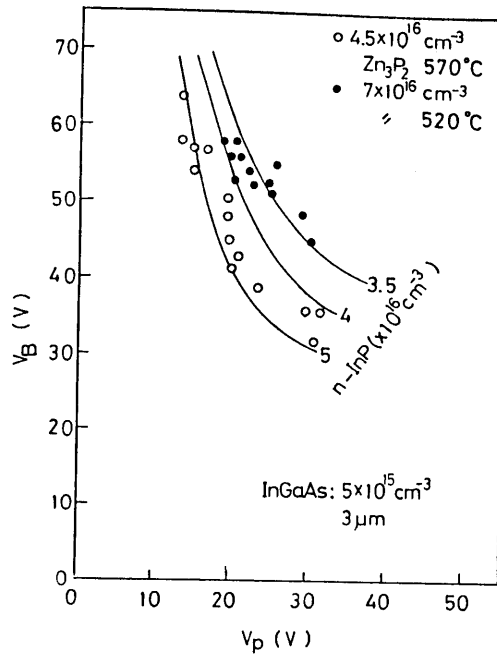


図9-20 試作ウェ-ハの降伏電圧とパンチ・スル-電圧の関係

### 9-7 InGaAsP緩衝層の多層化とGB積のヘテロ電界依存性

9-5節等の解析において、正孔のバイル・アップの問題を取り上げなかった。これは理論的予想<sup>25)</sup>が必ずしも試作、実験を予測するほどの確に行なえる域に達していないこと、実験的に調べた方が確実であることによる。また、この実験的に得られたデータは成長装置等の固有差によって決まり一般化が困難であることにもよる。

InP/InGaAs界面に組成が連続的に変わるグレーデッド層Lが形成されているとすると、界面を走行する正孔にとっての逆バイアス印加状態での実効的なポテンシャル障壁高さ $\Delta E$ は次式で表わされる。

$$\Delta E = \Delta E_v - q E_i L \quad (9-42)$$

ここで、 $E_v$ はInPとInGaAs層価電子帯の不連続差であり、 $E_i$ はヘテロ電界値を示す。式(9-42)から $E_i > \Delta E_v / qL$ であれば走行キャリアにとっては障壁高さは零に等しく $E_v = 0.45 \text{ eV}$ と仮定すると、 $L = 1000 \text{ \AA}$ の場合には  $E_i > 45 \text{ kV/}$

cmがキャリア蓄積効果の回避条件となる。理想的なグレーデッド層のかわりにInGaAsP緩衝層を挿入して価電子帯のギャップ差を小さく分割することが一般的に採用されてきているが、その多層化の実施例も既にある<sup>12, 20, 27)</sup>。

ここでは、四元層二層化(波長組成1.33 $\mu$ mと1.05 $\mu$ m相当)による試作を実施し、GB積のヘテロ電界依存性を調べた。図9-21にその結果を示す<sup>28)</sup>。ここでの評価はM=1を第8章でと同様に光電流の2つのキंक間で定義し、これに従う増倍率によりM $\sim$ 30付近の高い増倍率領域から外挿してGB積を見積もった。この実験から、GB積がn-InP濃度依存以上にヘテロ電界依存性が極めて強いこと表わしており、InGaAsP/InGaAs層中での(InPアバランシ領域とは異なる場所での)微小増倍効果が実効的なアバランシ立ち上がり時間に大きな影響を表わしているものと理解される。これと同様の結果がKobayashi<sup>29)</sup>、Ekholm<sup>30)</sup>等によっても報告されており、この現象の解析がHsieh<sup>31)</sup>等によって試みられている。図9-21の実験から、逆に、ここで採用した方法により正孔のパイル・アップを回避するために必要なヘテロ電界が70kV/cm付近まで

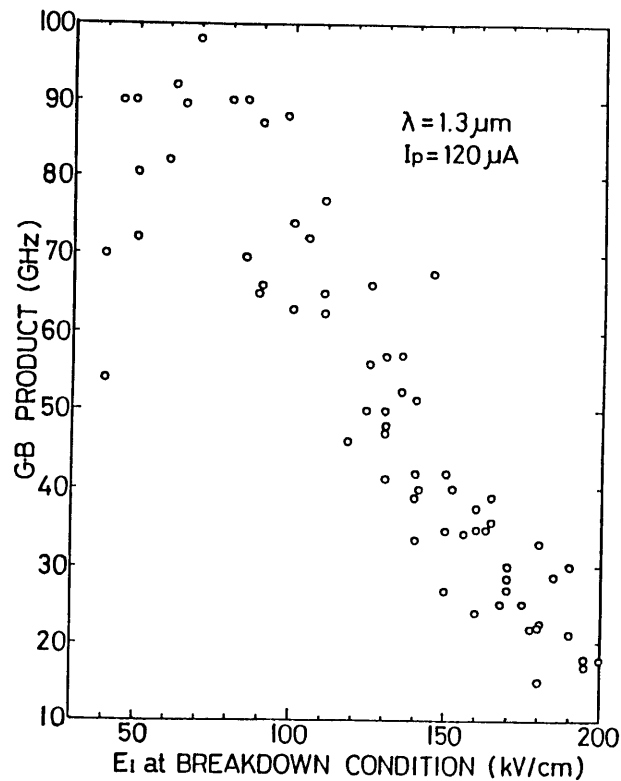


図9-21 InGaAsP層を2層化したInGaAs-APDにおけるGB積のヘテロ電界依存性

軽減され、高GBが確認されたものとも理解できる。ヘテロ電界70kV/cmは9-4-4節で検討した様に、InGaAs濃度として $3 \times 10^{15} \text{cm}^{-3}$ 程度を仮定するとInGaAs層中での拡散電流の影響が現われる領域でもある。それゆえ、InGaAsP層2層化により、高速性を保証するヘテロ電界下限が大幅に低下でき、これにより設計の許容範囲の拡大が計られる。図9-22<sup>28)</sup>に接合容量 $\sim 0.3 \text{pF}$ のAPDにおける $f_c - M_0$ 特性を示す。

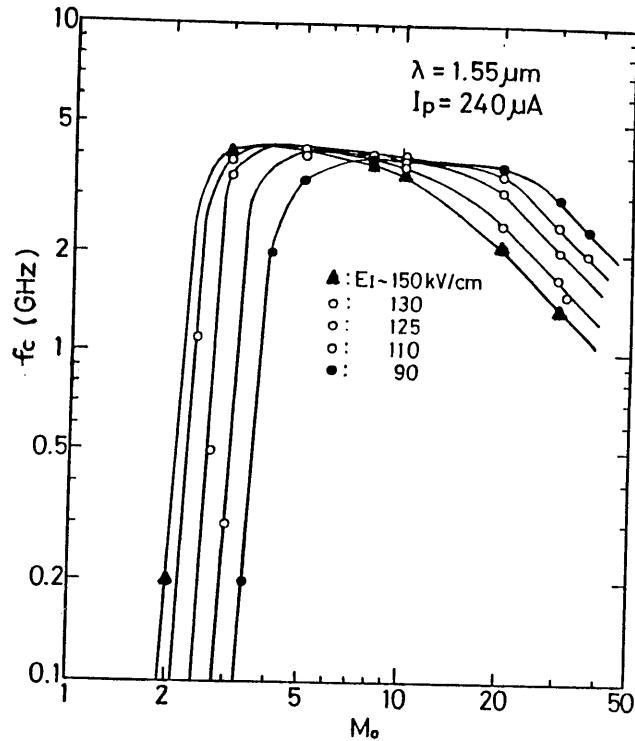


図9-22 2層化InGaAsP層を有するInGaAs-APDの遮断周波数と増倍率の関係(実験値)

これ等の試作実験から、高速( $f_c > 10 \text{GHz}$ )への検討課題は、1)高濃度InP中でのp+n接合形成方法、2)容量低減化( $C_t \leq 0.1 \text{pF}$ )、3)正孔パイル・アップ回避のためのInGaAsP層の多層化等が上げられ、この克服によって高GB積と高速特性を持つ10Gbit/s帯域用のAPDがえられることが推論される。

## 9-8 結言

本節では超高速性能を得るための指針を求めて、周波数応答特性の基本式にまで遡り、InGaAs/InP材料での限界性能の検討を行なった。得られた結果をまとめると次のようになる。

- 1) フォトダイオード・モードにおける周波数応答特性の汎用性の高い表式を明らかにした。これにより、光の入射方向依存性、拡散電流の影響、表面/界面での再結合速度の影響などを容易に計算可能とした。
- 2) PINフォトダイオードにおける、InGaAs層厚によって規定される高速限界を明らかにし、低容量化( $C_t \sim 0.1 \text{ pF}$ )が最大課題であることを述べた。
- 3) フォトダイオードにおける電界(バイアス)とInGaAs濃度に依存する周波数特性(拡散電流成分の影響)を明らかにした。
- 4) InGaAs-APDにおける10Gbit/s帯域用への設計基準を明らかにした。
- 5) 高速APDを制作する上での問題点として、高濃度InP層中でのp+n接合形成方法、ダイオードの低容量化、価電子帯での正孔パイル・アップの回避が重点課題であることを述べた。

## 参考文献

- 1) S. R. Forrest, G. F. Williams, O. K. Kim, and R. G. Smith : Electron. Lett. 17(1981)918.
- 2) T. Shirai, T. Mikawa, T. Kaneda, A. Miyauchi : Electron. Lett. 19(1983)536.
- 3) J. A. Campbell, A. G. Dentai, W. S. Holden, and B. L. Kasper:Electron. Lett. 19(1983)818.
- 4) K. Yasuda, Y. Kishi, T. Shirai, T. Mikawa, S. Yamazaki, T. Kaneda:Electron. Lett. 20 (1984) 158.
- 5) Y. Matsushima, Y. Noda, Y. Kushiro, N. Seki, and S. Akiba:Electron. Lett. 20(1984)236.
- 6) Y. Sugimoto, T. Torikai, K. Makita, H. Ishihara, K. Minemura, K. Taguchi, and T. Iwakami : Electron. Lett. 20(1984)653.
- 7) F. Capasso, H. M. Cox, A. L. Hutchinson, N. A. Olsson, and S. G. Hummel:Appl. Phys. Lett. 45(1984)1193.
- 8) K. Taguchi, T. Torikai, Y. Sugimoto, K. Makita, H. Ishihara, S. Fujita, and K. Minemura : IEEE Electron Device Lett. EDL-7(1986)257.
- 9) R. D. Dupuis, J. C. Camppbell, J. R. Velebir : J. Cryst. Growth 77(1986)598.
- 10) B. L. Kasper, J. C. Campbell, J. R. Talman, A. H. Gnauck, J. E. Bowers, and W. S. Holden: J. Lightwave Technol. LT-5(1987)344.
- 11) M. Shikada, S. Fujita, N. Henmi, I. Takano, I. Mito, K. Taguchi, and K. Minemura: J. Lightwave Technol LT-5(1987)1488.
- 12) J. C. Campbell, W. T. Tsang, G. J. Qua, and J. E. Bowers : Appl. Phys. Lett. 51(1987)1454.
- 13) T. Shiba, E. Ishimura, K. Takahashi, H. Namizaki, and W. Susaki: J. Lightwave Technol. 6(1988)1502.
- 14) J. L. Gimlett, M. Z. Iqbal, C. E. Zah, J. Young, L. Curtis, R. Spicer, C. Kaneau, F. Favirre, S. G. Menocal, N. Andreadakis, T. P. Lee, N. K. Cheung and S. Tsuji :OFC '89 Conf. Postdeadline paper PD-16(1989).
- 15) S. Fujita, M. Kitamura, T. Torikai, N. Henmi, H. Yamada, T. Suzuki, I. Takano, K. Komatsu, and M. Shikada:Picosecnd electronics and optoelectronics conf. Postdeadline paper PD3(1989).
- 16) A. H. Gnauck, C. A. Burrus, S. J. Wang, and N. K. Dutta : Electron. Lett. 25(1989)1356.
- 17) D. W. Smith : J. Lightwave Technol. LT-5(1987)1466.
- 18) K. Hagimoto, K. Iwatsuki, A. Takada, M. Nakazawa, M. Saruwatari, K. Aida, K. Nakagawa,

- and M. Horiguchi: OFC '89 Conf. Postdeadline Paper PD-15 (1989).
- 19) D. E. Sawyer and R. H. Rediker : Proc. IRE 46 (1958) 1122.
  - 20) G. Lucovsky, R. F. Schwarz, and R. B. Emmons: J. Appl. Phys. 35 (1964) 622.
  - 21) D. A. Humphreys, R. J. King, D. Jenking, and A. J. Moseley: Electron. Lett. 21 (1985) 1187.
  - 22) R. Trommer and L. Hoffmann : Electron. Lett. 22 (1986) 360.
  - 23) P. Hill, J. Schlafer, W. Powazinik, M. Urban, E. Eichen, and R. Olshansky: Appl. Phys. Lett. 50 (1987) 1260.
  - 24) 杉本、牧田、石原、鳥飼、田口 : 第 4 7 回応用物理学会講演会 (1986) 30a-Y-2.
  - 25) S. R. Forrest, O. K. Kim, and R. G. Smith : Appl. Phys. Lett. 41 (1982) 95.
  - 26) Y. Matsushima, K. Sakai, Y. Noda : IEEE Electron Device Lett. EDL-2 (1981) 179.
  - 27) Y. Matsushima, S. Akiba, K. Sakai, Y. Kushiro, Y. Noda, and K. Utaka: Electron. Lett. 18 (1982) 945.
  - 28) 石原、富田、森本、日下部、田口 : 第 5 0 回応用物理学会講演会 (1989) 29p-ZM-3.
  - 29) M. Kobayashi, H. Machida, T. Shirai, Y. Kishi, N. Takagi, and T. Kaneda: in Tech. Dig. Opt. Fiber Commun. Conf. (1987) MJ3.
  - 30) D. T. Ekholm, J. M. Geary, J. N. Hollenhorse, V. D. Matterna, Jr., and R. Pawelek: IEEE Trans. Electron Devices, ED-35 (1988) 2433.
  - 31) H. C. Hsieh and W. Sargeant : IEEE J. Quantum Electron. QE-25 (1989) 2027.

## 第 10 章 結論

本研究により、光通信用受光素子として従来構造とは異なる光吸収層とアバランシ層をヘテロ構造を利用して分離独立するヘテロ分離型アバランシ・フォトダイオード (APD) を提案し、これをプレーナ構造で実現するための結晶成長、プロセス技術の開発と最適設計法を確立して、高速・低雑音な  $\text{InP}/\text{InGaAs}$ -APD を実現した。

以下、第 2 章から第 9 章で明らかとなった成果を要約する。

第 2 章では、アバランシ層と光吸収層をヘテロ構造を利用して分離独立するヘテロ分離型 APD を提案した。 $\text{InP}/\text{InGaAsP}$  材料による試作を通じて、本構造が長波長帯用 APD に必要不可欠な構造であり、その特徴、克服しなければならない問題点等を明らかにした。ここで得られた結果は以下の様である。

- (1) バンド・ギャップの大きい  $\text{InP}$  層中に光吸収  $\text{InGaAs(P)}$  層とは独立してアバランシ増倍領域を形成するヘテロ分離構造 APD を提案し、その試作実験により、初めて低暗電流と高増倍という APD の基本特性を実現した。
- (2)  $\text{InP}$  のイオン化率は正孔の方が電子のそれよりも大きく、ヘテロ分離構造 APD をプレーナ構造で実現する為には n 型の  $\text{InP}/\text{InGaAsP}/\text{InGaAs}$  結晶成長技術と p 型選択領域形成技術の確立が必要であることを指摘した。
- (3) ヘテロ分離構造 APD では、空乏層が光吸収  $\text{InGaAs(P)}$  層中に拡るのに必要なパンチ・スルー電圧以下のバイアス領域では受光機能を持たない。その為、ヘテロ電界制御が光吸収層でのトンネル電流/アバランシ増倍抑圧と、価電子帯のバンド・オフセットに起因した正孔電流のパイル・アップを回避するための重要課題であることを指摘した。

第 3 章では、 $\text{InP}$  に格子整合する全ての  $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$  材料発光素子の光検出が可能な  $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$  を光吸収層とするヘテロ分離構造 APD をプレーナ型で構成するために必要な成長技術、 $\text{InP}/(\text{InGaAsP})/\text{InGaAs}$  成長について実験、検討した。その結果以下のことが明らかとなった。

- (1) (100) 面上での液相成長 (LPE) において、 $\text{InGaAsP}/\text{InGaAs}$  ヘテロ界面でのメルト・バック量 (界面凹凸) を  $100\text{\AA}$  以下とする四元組成と成長速



度マップを作成した。

(2) InGaAs(P)上にInPのLPE成長を行なうとウエーハ周縁がメルト・バックして層構造が消失して、多量のミスフィット転位が発生する。これを回避する成長方法として「InP成長用溶液の落とし込み法」を開発し、これにより、基板の転位密度と同程度のAPD用低転位成長層が得られる見通しを得た。

(3) 多成長室を持つハイドライド気相成長(VPE)法が再現性、界面制御、ヘテロ界面での平坦性、転位導入などの点からInP/InGaAs(P)/InP成長方法として優れていることを明らかにした。

(4) ハイドライドVPEにおいて、成長系の純度と成長条件に依存した不純物濃度の差異を明らかにし、InP成長層においては $10^{14} \text{cm}^{-3}$ 台の到達濃度と濃度制御方法を、InGaAs層においては微量酸素添加による $10^{15} \text{cm}^{-3}$ 台の制御技術を開発、確立した。

第4章ではヘテロ分離型APDの増倍暗電流としての素子性能を支配するInGaAs層を発生源とする暗電流を理解・制御するために、InGaAs(p+n接合)フォトダイオードの暗電流特性について実験、検討を行なった。その結果以下のことが明かとなった。

(1) 高バアイアス下での暗電流はKaneのトンネル電流理論を微分形式で導入すると実験と良く一致することを実験より示した。

(2) 暗電流の成分分解を行なった。その結果、発生電流成分からは、キャリアの実効ライフタイムがInGaAs濃度 $N_T(\text{cm}^{-3})$ と $1 \times 10^{11} / N_T$ の関係があることを、拡散電流成分からは $J_s(\text{A}/\text{cm}^2) = 0.7 / N_T$ の関係があることを明らかにした。また、トンネル電流の影響が現われるバアイアス直前に顕著であるが、拡散/発生電流とは異なる $V^{3/2}$ に比例する異常成分が存在することを指摘した。

第5章では、ヘテロ分離構造APDを用いてInPのイオン化率とその温度依存性を測定し、Okuto-Crowellの表式による統一的表現を可能とした。この結果、以下のようなことが明かとなった。

(1) InPのイオン化率 $\beta/\alpha$ は1.8前後(実効イオン化率比 $(\beta/\alpha)_{\text{eff}}$ は2.5程度)で、温度上昇に伴って若干劣化傾向を示すことを実験的に明らかにした。

(2) Baraff理論におけるフォノン・エネルギーとフォノン散乱の平均自由行程をイオ

ン化率の温度依存特性から決定し、Okuto-Crowellの表式による定量化を可能とした。

(3) 実験値とのフィッティングより得られた電子の散乱エネルギーが $\Gamma-L$ のバンド間遷移のエネルギーと良く一致することから、イオン化率の結晶面方位依存性は非常に小さいことが予想されることを示した。

第6章では、プレーナ化に必要不可欠なプロセス技術である $p+n$ 接合形成技術とガードリング(GR)形成技術の実験、検討を行なった。ここで得られた結果は以下の様である。

(1) InP中での $p+n$ 接合形成用として、 $Zn_3P_2$ あるいは $Cd_3P_2$ を拡散源とする拡散現象の特徴を明らかにした。

(2) InP中でのGR形成技術として、低温拡散、Beのイオン注入を取り上げ、ヘテロ分離構造APDに適用する上での問題点を明らかにした。ここで、既知の傾斜型接合では、GR構造を構成したとき曲率効果が現われ耐圧低下を招くことを示した。これを回避する為に、新たにPLEG (Preferential Lateral Extended Guardring)構造を提案し、試作実験より、Hi-Lo不純物分布への適用をも含めて、優れたGR効果を有することを明かとし汎用性の高い新GR構造であることを示した。

第7章では、プレーナ型ヘテロ分離構造InGaAs-APDの設計をプロセス技術と組み合わせた形で行ない、予想されるAPD特性について検討した。その結果、次のようなことが明らかとなった。

(1) 高速・低雑音なAPDを得るためには受光用 $p+n$ 接合の降伏時のヘテロ電界を $150\sim 200\text{ kV/cm}$ に制御する必要がある。これをBeのイオン注入技術によるPLEG構造のGRを持つプレーナ型で実現する設計手法を確立した。

(2) ヘテロ分離構造InGaAs-APDの雑音特性と光受信特性の設計方法及び設計性能を明らかにした。

第8章では、プレーナ型InGaAs-APDの設計(論)とプロセス技術にもとづいて素子試作を行なった結果について述べた。その結果、以下のことが明らかとなった。

(1) ハイドライドVPE成長技術とPLEG構造を組み合わせたヘテロ分離構造APDは再現性、生産性に優れた素子形態であることを示した。

(2) 試作した素子は静特性、動特性共に良好であり、Gbit/s領域にまでわたりGe

-APDとくらべ数dB以上の有意差があることを実験的に確かめた。

(3) ヘテロ界面バンド・オフセット領域での光励起正孔キャリアのトラップ効果を反映した光応答特性のヘテロ電界依存性を実験的に明らかにし、その回避条件として必要な電界値を明らかにした。

(4) ゲイン・バンド幅積とn-InPアバランシ層濃度の関係を実験的に明らかにし、真性アバランシ立ち上がり時間が濃度と逆比例の関係にあることを示した。

第9章では、InGaAs/InP系材料による受光素子の高速限界について周波数応答特性の解析と10Gbit/s応答への素子作製上の問題点について検討した。

(1) 周波数応答特性の一般式化を行ない、光の入射方向依存性、表面/界面での再結合の影響、界面での光キャリアのトラップ効果などを容易に計算できるよう解析解を示した。

(2) InGaAs-APDにおける10Gbit/s帯域用への設計基準を明らかにした。超高速APDを制作する上での問題点として、接合形成、低容量化、価電子帯での正孔パイル・アップの低電界回避条件の確立が重要であることを指摘した。

本研究で提案したヘテロ分離構造APDは長波長帯の高感度受信系を構成するために必要不可欠な基本素子となってきた。これをより確実なものにするためには、未だ成熟度が高いとは言えない(InP系を含む)化合物半導体の結晶成長の素過程から量産化技術までの広範囲にわたる、よりいっそうの研究・開発活動の活性化が望まれる。

なを、本研究で実現した高速・低雑音InGaAs-APDはNTTの1.6Gbit/s光通信システムに代表される高速・高感度が要求される幹線系光通信網に採用され、良好な結果が得られている。

## 謝辞

本論文を結ぶにあたり、終始懇切なる御指導御助言を賜った名古屋工業大学教授佐治学博士に心から感謝いたします。

本論文をまとめるに際し、懇切なる御指導を頂きました名古屋工業大学教授丸野重雄博士、名古屋工業大学教授梅野正義博士に深く感謝いたします。また、有益な御討論と御助言を頂きました名古屋工業大学講師安田和人博士に感謝の意を表します。

本研究遂行にあたって御指導御助言を賜わり、本論文作成の機会を与えていただくと共に御激励頂いた日本電気(株)研究開発グループ支配人斉藤富士郎博士、光エレクトロニクス研究所所長阪口光人博士、化合物デバイス事業部池田茂事業部長、化合物デバイス事業部基礎技術部部長東坂浅光博士に心から感謝いたします。

また、本研究を進める上で、研究開発の当初から終始御指導・御援助を頂いた日本シュルン・ベルジェ(株)西田克彦博士(元光デバイス研究部)に、ここで改めて深く感謝の意を表します。更に、研究開発を進めるのに際して、筑波大学教授南日康夫博士(元研究開発グループ)、光技術研究開発(株)所長林敏博博士(元研究開発グループ)には、日頃有益な御討論と、多くの御教示・御助言をいただきました。ここに感謝の意を表わします。

なお、本研究の遂行は、日本電気(株)光エレクトロニクス研究所光デバイス研究部鳥飼俊敬主任、牧田紀久夫主任、杉本善正主任(現光技術研究開発(株))、石原久寛主任、日本電気(株)化合物デバイス事業部基礎技術部、三崎敏幸課長、井元康雅主任、日下部敦彦氏、森本卓夫氏をはじめとする諸兄の絶大なる御協力の下でなされたものであります。ここに改めて感謝の意を表します。

また、日本電気(株)研究開発グループ主席研究員松井純爾博士、基礎研究所所長渡辺久恒博士、基礎研究所主管研究員石田宏一博士、松本良成基礎研究所基礎研究部部長、碓井彰基礎研究所新機能素子研究部課長には、日頃の有益な御討論と共に、結晶成長とその結晶評価に関して一方ならぬ御協力と御尽力を頂きました。素子の動特性評価については、日本電気(株)光ケーブル通信開発本部峰村孝一部長、光エレクトロニクス研究所光システム研究部鹿田実課長、藤田定男主任に絶大なる御協力と御援助を頂きました。

本研究は、以上の方々の他に非常に多数の方々の御協力と御助力、御理解と御支援によって成し得たものであります。ここに改めて、これらの方々に心より厚く感謝いたします。

## 本研究に関する発表論文

- 1) K. Taguchi, Y. Matsumoto, and K. Nishida, " InP-InGaAsP planar avalanche photodiodes with self-guard-ring effect, " Electron. Lett., vol. 15, pp. 453-455, 1979.
- 2) K. Nishida, K. Taguchi, and Y. Matsumoto, " InGaAsP heterostructure avalanche photodiodes with high avalanche gain, " Appl. Phys. Lett., vol. 35, pp. 251-253, 1979.
- 3) K. Ishida, Y. Matsumoto, and K. Taguchi, " Lattice defects in LPE InP-InGaAs-InGaAs structure epitaxial layers on InP substrates, " Phys. Stat. Sol. (a) vol. 70, pp. 277-286, 1982.
- 4) K. Taguchi, Y. Sugimoto, T. Torikai, K. Makita, K. Minemura, and K. Nishida, " High speed planar structure InGaAs avalanche photodiodes with InP window, " in Tech. Dig. Topical Meet. Optical Fiber Commun. (Optical Society of America) 1983, pp. 18-20.
- 5) K. Nishida, H. Iwasaki, and K. Taguchi, " Ge and InGaAs avalanche photodiodes for long wavelength optical communication use, " SPIE vol. 395 (Advanced infrared sensor technology), pp. 14-20, 1983.
- 6) Y. Sugimoto, T. Torikai, K. Makita, H. Ishihara, K. Minemura, K. Taguchi, and T. Iwakami, " High-speed planar-structure InP/InGaAsP/InGaAs avalanche photodiode grown by VPE, " Electron. Lett., vol. 20, pp. 653-654, 1984.
- 7) H. Ishihara, K. Makita, Y. Sugimoto, T. Torikai, and K. Taguchi, " High-temperature aging tests on planar structure InGaAs/InP PIN photodiodes with Ti/Pt and Ti/Au contact, " Electron. Lett., vol. 20, pp. 654-656, 1984.
- 8) T. Torikai, Y. Sugimoto, K. Taguchi, K. Makita, H. Ishihara, K. Minemura, T. Iwakami, and K. Kobayashi, " Low noise and high speed InP/InGaAsP/InGaAs avalanche photodiodes with planar structure grown by vapor phase epitaxy, " in Proc. Eur. Conf. Optical Commu. 1984, pp. 220-221.
- 9) Y. Matsumoto, K. Taguchi, and K. Ishida, " The growth of InP/InGaAsP/InGaAs heterostructure on (100)InP substrate by LPE without meltback of underlying

- layers, " J. Crystal Growth, vol. 69, pp. 53-61, 1984.
- 10) K. Makita, K. Taguchi, and A. Usui, " Oxygen addition purification effect in InGaAs grown by hydride VPE, " J. Crystal Growth, vol. 69, pp. 613-615, 1984.
  - 11) Y. Sugimoto, T. Torikai, K. Makita, H. Ishihara, and K. Taguchi, " Gain-band-width improvement in planar InP/InGaAsP/InGaAs avalanche photodiodes, " in Proc. Eur. Conf. Optical Commun. 1985, pp. 545-548.
  - 12) K. Makita, A. Gomyo, K. Taguchi, and T. Suzuki, " Photoluminescence study of InGaAs grown on InP by vapor phase epitaxy—Effects of O<sub>2</sub> injection and substrate orientation, " Appl. Phys. Lett., vol. 46, pp. 1069-1071, 1985.
  - 13) K. Taguchi, T. Torikai, Y. Sugimoto, K. Makita, and H. Ishihara, " Temperature dependence of impact ionization coefficients in InP, " J. Appl. Phys., vol. 59, pp. 476-481, 1986.
  - 14) K. Taguchi, T. Torikai, Y. Sugimoto, K. Makita, H. Ishihara, and S. Fujita, " High sensitivity planar InGaAs avalanche photodiodes with preferential lateral extended guardring for Gbit/s—range communication, " in Tech. Dig. Topical Meet. Optical Fiber Commun. 1986, pap. WC2.
  - 15) K. Taguchi, T. Torikai, Y. Sugimoto, K. Makita, H. Ishihara, S. Fujita, and K. Minemura, " Planar InP/InGaAs avalanche photodiodes with preferential lateral extended guard ring, " IEEE Electron Device Lett., vol. EDL-7, pp. 257-258, 1986.
  - 16) K. Taguchi, T. Torikai, Y. Sugimoto, K. Makita, and H. Ishihara, " Planar-structure InP/InGaAsP/InGaAs avalanche photodiodes with preferential lateral extended guard ring for 1. -1.6  $\mu\text{m}$  wavelength optical communication use, " J. Lightwave Technol., vol. 6, pp. 1643-1655, 1988.

#### 関連発表論文

- 1) K. Nishida, K. Ishii, K. Minemura, and K. Taguchi, "Double epitaxial silicon avalanche photodiodes for optical-fibre communications, " Electron. Lett., vol. 13, pp. 280-281, 1977.

- 2) K. Nishida and K. Taguchi, " N<sup>+</sup>P $\pi$ P<sup>+</sup> Si avalanche photodiode, optimized for optical communication use in 0.8-0.9  $\mu$ m wavelength region, " NEC Research and development No. 55, pp. 48-54, 1979.
- 3) Y. Tashiro, K. Taguchi, Y. Sugimoto, T. Torikai, and K. Nishida, " Degradation modes in planar structure In<sub>0.53</sub>Ga<sub>0.47</sub>As photodetectors, " J. Lightwave Technol., vol. LT-1, pp. 269-272, 1983.
- 4) K. Makita and K. Taguchi, " Crystallinity and interdiffusion in InP/InGaAs quantum wells grown by hydride VPE, " Superlatt. Microstruct., vol. 4 pp. 101-105, 1988.
- 5) K. Makita, T. Torikai, H. Ishihara, and K. Taguchi, " Ga<sub>1-y</sub>In<sub>y</sub>As/InAs<sub>x</sub>P<sub>1-x</sub> ( y>0.53, x>0) pin photodiodes for long wavelength regions ( $\lambda > 2\mu$ m) grown by hydride vapor phase epitaxy, " Electron. Lett., vol. 24, pp. 379-380, 1988.