

①

Si及びSiO₂基板上の半導体結晶
成長とデバイス応用に関する研究

大町 督 郎

目 次

第 1 章	序 論	1
1.1	関連分野の研究動向と本研究の動機	1
1.2	Si及びSiO ₂ 基板上のGaAs結晶成長とデバイス応用	4
1.2.1	SiO ₂ /Siを基板とするGaAs発光ダイオード構成上の問題点	5
1.2.2	Siを基板とするGaAs太陽電池構成上の問題点	6
1.3	本論文の構成	8
第 2 章	SiO ₂ /Si基板上のGaAs/Ge結晶成長とLED応用	13
2.1	はじめに	13
2.2	帯域熔融法によるGeの結晶成長装置	14
2.3	基板材料と熔融Geの濡れ性	16
2.4	Geのヘテロラテラルシーディングエピタキシャル成長と成長機構	22
2.5	GaAs発光ダイオードの作製とデバイス特性	30
2.5.1	Ge基板上のGaAsMOCVD成長	31
2.5.2	GaAsLEDの特性	33
2.6	まとめ	36
第 3 章	Si基板上のGaAs/Ge結晶成長	39
3.1	はじめに	39
3.2	MBE法によるSi基板上のGe結晶成長	41
3.3	Geの評価	42
3.4	Ge上のGaAs単ドメイン成長	47
3.5	まとめ	52
第 4 章	Si基板上のGaAs結晶成長	55
4.1	はじめに	55
4.2	MOCVD装置の概要と結晶成長方法	56
4.3	GaAs-on-Siの反りとクラック	60
4.4	熱サイクルアニールによる転位低減	63
4.5	透過電子顕微鏡による転位観察と転位低減機構	71
4.6	まとめ	80

第 5 章	InGaAs/GaAs歪超格子によるGaAs-on-Siの結晶性向上	84
5.1	はじめに	84
5.2	InGaAs/GaAs歪超格子中間層による転位低減	85
5.3	透過電子顕微鏡による転位観察と転位低減機構	90
5.4	まとめ	98
第 6 章	GaAs-on-Si太陽電池	101
6.1	はじめに	101
6.2	太陽電池の製作方法	102
6.3	太陽電池における中間層の効果	102
6.3.1	AlGaAs中間層	103
6.3.2	Ge中間層	105
6.3.3	GaAs-on-Si太陽電池の構造	108
6.4	結晶性と太陽電池性能	110
6.5	GaAs-on-Si太陽電池の宇宙環境への適用性	115
6.6	まとめ	118
第 7 章	結論	122
謝 辞		126
論文リスト		127

第1章 序論

従来のエピタキシャル成長つまり同種の結晶構造を持つ半導体材料の組み合わせという範囲を越えて、Siあるいはガラスという全く異質な材料を基板とするGaAs結晶成長とそれらのデバイス応用の意義を議論し、研究を着手するに至った動機と本研究の概要を述べる。

1. 1 関連分野の研究動向と本研究の動機

III-V族化合物半導体特にGaAsは電子デバイス、光デバイスにとって欠かせない材料である。このGaAsデバイスがSiウエーハやガラス基板の上に形成できるようになれば、各材料固有の特性を生かした機能デバイスのモノリシック化や集積化が可能になるばかりでなく、構造を生かしたデバイス性能の向上も期待できる。今やSiウエーハの大口径化は10インチも可能で、単にLSI用素材にとどまらず上記化合物半導体デバイスの基板として利用しようとする考えは自然であるし、デバイス発展上当然の成りゆきといえる。Siデバイスについてのこのような考え方は大面積ガラス基板上のポリSi-TFTに端を発する。現在ではさらに発展してSOI (Si-on-Insulator) 技術として3次元集積回路や高速、耐放射線LSIが研究されている¹⁾。この考えをさらに拡張してGaAs-on-Insulator構造が実現すればSOIよりも幅広い機能を実現することが出来る。たとえばGaAs/SiO₂/Si構造は石英系光導波回路とGaAsあるいはSiデバイスのモノリシック化を可能にし、光集積回路や光電子集積回路に新しい道を開く。

そのようなデバイス応用にとってSiO₂等ガラス基板上に所望の方位とサイズを有する半導体の単結晶成長は不可欠である。Siの結晶成長はレーザアニール法^{2) 3)}によって先鞭がつけられ、引き続き電子ビーム照射⁴⁾やスキャニングヒータによる帯域溶融法^{5) 6)}が提案された。同時に基板Siからの結晶方位を引き継ぐラテラルシーディングエピタキシャル成長法^{7) 8) 9) 10)}の提案によって結晶方位の

制御が可能になった。Si結晶成長に有効なこれらの方法も、GaAs等化合物半導体にそのまま適用することは困難である。帯域溶融によるInSb¹¹⁾、GaAs基板を用いたVPE法¹²⁾¹³⁾やMOCVD法¹⁴⁾によるGaAsのラテラル成長の報告があるが、いまだに成長結晶の面積を決定するラテラル方向と基板垂直方向の成長速度比が不十分でデバイス化に必要な結晶サイズが得られていない。そこで著者はIII-V化合物半導体のうちで実用上最も重要なGaAsに注目してGaAs-on-Insulator構造の実現とそのデバイス応用の研究に着手した。

表 1 - 1 GaAs、Ge、Siの物性とウェーハの現状

項目	GaAs	Ge	Si
結晶構造	zinc-blende	diamond	diamond
密度 (g/cm ³)	5.31	5.35	2.33
格子定数 (Å)	5.653	5.658	5.431
禁制帯幅 (eV)	1.51	0.66	1.11
光吸収係数 (10 ⁴ cm ⁻¹ at 0.85μm*)	0.7	3	0.07
熱膨張係数 (10 ⁻⁶ K ⁻¹)	5.80	5.75	2.33
融点 (°C)	1238	958	1412
熱伝導率 (W・cm ⁻¹ °C ⁻¹)	0.46	0.60	1.45
ポアソン比	0.31	0.27	0.28
ヤング率 (10 ¹¹ dyn/cm ²)	8.53	10.3	13.3
臨界せん断応力 (10 ⁷ dyn/cm ²)	0.583	—	1.850
ウェーハサイズ (インチ径)	≤ 4	≤ 2	≤ 8
価格比 (ウェーハ面積当たり)	20	20	1

* GaAsの基礎吸収端付近

一方、半導体エピタキシャル技術の発展に伴って、大幅に物性が異なる成長基板とエピタキシャル材料の組み合わせが興味を集めている¹⁵⁾。本研究で取り上げるSi基板上のGaAsエピタキシャル成長はすべてのGaAsデバイス用結晶基板を提供するのみならず、性質が全く異なるGaAsとSiの組み合わせは新しいデバイス展開を促す基本技術になり得る。表1-1に示したGaAsとSiの物性比較からわかるようにGaAsとSiの組み合わせによって、Siの成熟したデバイス技術と大面積、安価、良質、軽量、高放熱性等の特徴と、GaAsの高効率光電変換、発光機能、あるいは高移動度等の特徴を合わせ持つデバイスが可能になる。これまでにSiを基板として太陽電池¹⁶⁾¹⁷⁾¹⁸⁾¹⁹⁾、レーザ²⁰⁾²¹⁾²²⁾²³⁾²⁴⁾、MESFET²⁵⁾²⁶⁾²⁷⁾、HEMT²⁸⁾、HBT²⁹⁾等各種のデバイス試作例が報告されている。著者はとりわけSiの大面積、安価、軽量性、機械的強度と、GaAsの高い光電変換効率を生かすことができるGaAs-on-Si構造太陽電池に注目した。

高度情報社会を支える通信においては人工衛星を利用する衛星通信の占める位置が急速に高まりつつある。ミッション要求の増大と経済化に対応すべく衛星の大型化と長寿命化が進みつつあり、衛星の電力を供給する太陽電池に対しても必然的に高効率、長寿命、軽量性が要求されている。衛星用太陽電池としてはSi太陽電池が使われてきたが³⁰⁾、1988年に打ち上げられた通信衛星CS3では初めてGaAs太陽電池³¹⁾が搭載された。GaAsはSiよりもバンドギャップが大きいので、GaAs太陽電池はSi太陽電池に比べて高効率で温度変化による効率変動も少ない。さらに間接遷移のSiに比べて直接遷移であるGaAsは小数キャリアの拡散長が1桁以上小さいので放射線による結晶欠陥の影響をうけにくい、つまり耐放射線性に優れている等の特徴を有しているからである。しかし、GaAsはSiに比べて材料価格が高いうえに比重も大きい等の欠点を有する。さらにGaAsはへき開性が強く機械的強度が弱いので薄形化による軽量化には限度がある。従ってGaAs太陽電池はSi太陽電池に比較して大電力化、長寿命化に大きく寄与するが、大幅な軽量、低コスト化は見込めない。しかしSiを基板とするGaAs太陽電池すなわちGaAs-on-Si

構造の太陽電池が実現すれば上記GaAsとSiの特徴が生かされる結果、衛星用太陽電池に対する大電力、長寿命、軽量、低価格化等の要請が満足されることになる。大電力、軽量、長寿命太陽電池の実現は、衛星打ち上げコストを削減し、衛星本体により多く機器を搭載可能にするために衛星の多機能化を可能にし、搭載可能な燃料増大によって衛星の長寿命化にも貢献する等、その意義は極めて大きい。

1. 2 Si及びSiO₂/Si基板上のGaAs結晶成長とデバイス応用

本研究は上記の状況を背景にして進めたSiO₂/Si基板とSi基板上のGaAs結晶成長とその発光ダイオード、太陽電池応用に関するものである。以下にこれらの研究における問題点を議論し、本研究の課題を明かにする。図1.1は本研究で対象とする材料構造の範囲をあらわす。

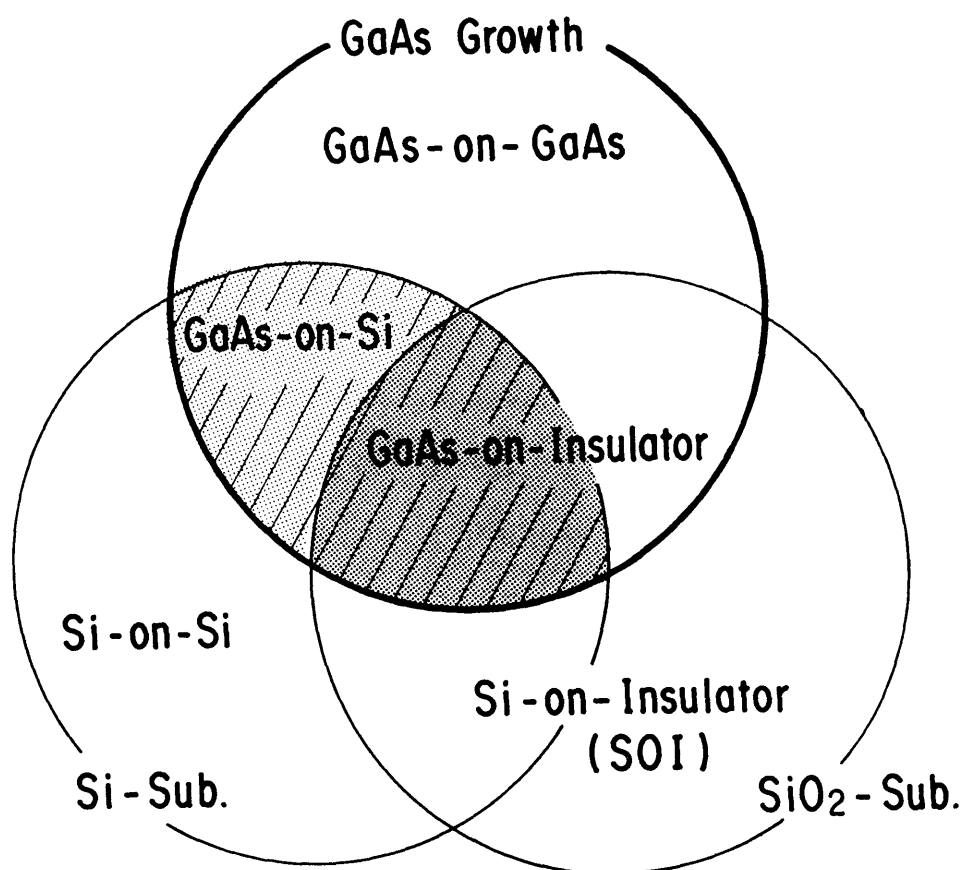


図1.1 GaAs結晶成長における基板材料
斜線部分はSi及びSiO₂/Si基板上のGaAs結晶成長で本研究の範囲

1. 2. 1 SiO₂/Siを基板とするGaAs発光ダイオード構成上の問題点

表面にSiO₂を有するSi基板すなわちSiO₂/Si基板上に単結晶GaAsを形成することを目標にして研究を進めた。SiO₂はSiデバイスとGaAsデバイスを電氣的に絶縁分離するためのものであって、この構造は光集積回路や光電子集積回路の基本構造である。一方、材料種としてのGeに目を向けると、表1-1に示すようにGeとGaAsの格子定数不整合率はわずか0.088%、熱膨張計数差も広い温度範囲で 1×10^{-7} 以下と小さい。すなわちSOIと同様にSiO₂上のGe結晶成長が可能になれば、Ge上のGaAsエピタキシャル成長と組み合わせることによってGaAs/Ge-on-SiO₂構造が実現する。融点から判断してGe結晶成長に伴うSiの熱損傷は許容できる。本研究ではGaAsと格子定数の整合性が良く、単元素物質であるために結晶化が比較的容易と考えられるGe単結晶を実現して、その上にMOCVD法によりGaAs単結晶をエピタキシャル成長することにした。そのためにはSiO₂/Si上のGe結晶成長とGe上のGaAs結晶成長を可能にする必要がある。SOIにおける実績から上記レーザアニールやスキャニングヒータ法による帯域熔融法はGeにも有効に適用できると考えられる。結晶方位を制御し、単結晶サイズを大きくするためにSO

表1-2 SiO₂/Siを基板とするGaAs/Ge結晶成長の問題点と本研究の内容

問 題 点		本研究内容
Ge結晶成長	単結晶サイズ向上	帯域熔融による結晶成長装置作製
	結晶方位制御	ラテラルシーディングエピ成長
	SiO ₂ からの剥離	中間層材料の検討
GaAs結晶成長	Geのドーピング	定量把握
	antiphase domain成長	水素雰囲気中Ge表面処理

I ではSi基板からの横方向エピタキシャル成長、つまりラテラルシーディングエピタキシャル法が試みられた。GeはSiに比べて格子定数、熱膨張係数が各々4.2%、147%も大きいという問題はあるが、本研究ではSi基板からのGeヘテロラテラルシーディングエピタキシャル成長を検討する。帯域溶融に伴うSiO₂からのGe剥離の問題を解決するために中間層材料の探索を行う必要がある。さらにGe上のGaAs結晶成長においてはGeのGaAs中への拡散やGaAsのantiphase domain成長³²⁾等の問題がある。表1-2に上記SiO₂/Siを基板とするGaAs/Ge結晶成長の問題点と本研究の関係をまとめる。

1. 2. 2 Siを基板とするGaAs太陽電池構成上の問題点

GaAs-on-Si構造にも材料物性の大きな相違に起因するいくつかの解決すべき基本問題が存在する。その第一はGaAsとSiの格子定数の4.2%という従来のエピタキシャル成長の範囲を越える大きな不整合率によって、GaAsとSiヘテロ界面には計算上 $1 \times 10^{12} \text{cm}^{-2}$ という高密度のミスフィット転位が発生することである。これらの転位はGaAsエピタキシャル層内に伸張して貫通転位となる。FETのような多数キャリアデバイスに比べ、太陽電池やレーザ等少数キャリアデバイスでは再結合中心となる結晶欠陥によって性能は著しく低下する。このGaAs-on-Si構造を用いた太陽電池応用の試みは1981年にMITから報告され¹⁶⁾、最近ではSPIRE社から変換効率17% (AM1.5) の報告³³⁾があるが、宇宙環境で

ある AM 0 *1 における推定効率は 15 % 程度と実用にはほど遠い性能である。GaAs 基板を用いた GaAs 太陽電池すなわち GaAs-on-GaAs 太陽電池では 21 ~ 22 % (AM 0) が可能であり³⁴⁾、GaAs-on-Si 太陽電池の変換効率を律速しているのが GaAs 層中の転位であることは明白であって転移低減は本研究の中心課題である。しかし直接遷移形である GaAs は Si に比べて光吸収係数が格段に大きく、表面から 1 μ m の深さで約 90 % の太陽光線を吸収するので光電変換層の厚さもその程度で良い。従って中間層を介して、少なくとも表面付近に低転位の GaAs 光電変換層を確保することができれば高性能太陽電池の実現が期待できる。

Si および Ge 基板上の GaAs 結晶成長で問題になる antiphase domain の境界は一種の積層欠陥であって多数キャリアの移動度を下げ、小数キャリアの再結合中心となってデバイス性能を低下させる。Si を基板とする場合には良く知られているように off axis で切り出された Si (0 0 1) 基板を用い^{17) 35) 36)}、GaAs を 2 段階成長^{35) 36) 37) 38)}する事によって解決できることが知られており、本研究でもこれらの従来方法を踏襲する。Ge を基板とする場合の antiphase domain 成長防止策については未解決であり、検討の余地がある。

GaAs と Si の熱膨張係数の不整合は GaAs-on-Si に反り、場合によってはクラ

*1 太陽から放射された光エネルギーは地球の大気圏近くに到達後、大気圏を通過する際に吸収、散乱を受けて地球表面にふり注ぐ。大気の影響を受けない大気圏外での日射量を太陽定数と呼び、NASA の人工衛星で実測された値 135.3 mW/cm² が標準値として使われている。地上での日射は大気を通過するので、相対的な大気の影響を AM (Air Mass) として、 $AM = (b/b_0) \sec z$ (b_0 : 標準気圧、 b : 測定時の気圧、 z : 太陽の天頂角) で定義する。赤道上の海拔零の南中時の垂直日射 (天頂角 0 度) を AM 1、天頂角が 60 度のときを AM 2 で表す。AM 1.5 は天頂角 48 度に相当し、日射量の標準値を 100 mW/cm² としている。大気圏外では AM 0 とする。

ックの原因となる。太陽電池はcm単位のデバイスサイズが要求されるので、クラック抑制策は製造歩留まりを確保するには不可欠である。本研究ではGaAs-on-Siの反りとクラックを定量的に調べ、クラックの発生を防止できるエピタキシャル層厚の許容範囲内で太陽電池の高効率化を追求する。表1－3にSiを基板とするGaAs太陽電池構成上の問題点と本研究の関係をまとめる。

表1－3 Siを基板とするGaAsエピタキシャル成長の問題点と本研究の内容

問 題 点	要 因	太陽電池への影響	本研究内容
転 位	格子定数不整合	変換効率低下	Ge中間層 GaAs熱サイクル処理 InGaAs／GaAs中間層 AlGaAs中間層
アンチフェイズ ドメイン	極性／非極性	変換効率低下	Siについては従来法 (off axis基板、 2段階成長) GeについてはH ₂ 中熱処理
クラック	熱膨張不整合	サイズ制約	エピ厚制限
ウェーハ反り	熱膨張不整合	デバイス化、実装	従来法 (カバーガラスによる矯正)

1. 3 本論文の構成

本研究は以上の背景と目的のもとに行われたものであって7章で構成され、以下に各章の概要を述べる。

第2章では、SiO₂/Siを基板として、GaAs/Ge構造の薄膜単結晶を実現することを目的に、SiO₂上Geの単結晶成長、Ge上へのGaAsヘテロエピタキシャル成長法に関して述べる。Geの結晶成長にはSi基板結晶の一部を種結晶としてヘテロ成

長させるラテラルシーディングエピタキシャル法を採用し、帯域熔融法によってGe結晶成長を可能にする新しい結晶成長装置を製作する。GeとSiO₂の濡れ性を向上させるための保護膜について考察を加え、結晶サイズの大形化と平坦性向上の可能性を追求する。さらにGaAsエピタキシャル成長を行い、GaAs/Ge-on-SiO₂/Si複合構造が実現できることを示す。具体的デバイスとしてGaAs発光ダイオードを製作し、光集積回路あるいは光電子集積回路の可能性を示す。

第3章ではSi基板上のGeエピタキシャル成長をおこない、GaAs-on-Ge/Si構造におけるGe中間層の適用性を調べる。成長条件とエピタキシャル層の電気特性との相関、成長層の結晶性を明かにする。Ge基板上のGaAs成長で問題になるanti phase domain成長の防止策として新たに水素雰囲気中でのGe基板表面の熱処理法を提案し、MOCVD成長法でその有効性を確認する。この基板表面処理はanti phase domain成長を防止するだけではなく、エピタキシャル成長層の転位低減にも役だつことを明かにする。さらにGe基板上のGaAsエピタキシャル層へのGeの取り込みを定量的に調べ、成長基板としての問題点を指摘する。

第4章ではSi基板上のGaAs直接成長について述べる。結晶構造と物性が大きく異なるこの組み合わせではSi基板表面状態がGaAsエピタキシャル層の結晶性を大きく左右する。そのためにまず装置全体の気密性に特に留意して設計したMOCVD装置について述べる。デバイス作製に問題となるGaAs-on-Siのウェーハ反りとクラックの発生状況を調べ、GaAs-on-SiはGaAs本来の破断強度に比べるとかなり小さな外部荷重でクラックが発生すること、クラックを避けてデバイスを実現するためにはGaAs層厚に制限を加える必要があることを示す。転位低減策の一つとして熱サイクル(TC)処理について検討し、単なる成長終了後のTC処理よりもin situ TC処理、すなわち成長-TC処理-再成長という過程を経たほうが転移低減に有効であり、高品質GaAs-on-Si成長技術の一つとして不可欠であることを示す。さらに透過電子顕微鏡で転位の挙動を観察してTC処理による転位低減機構を議論し、その全貌を明かにする。

第5章ではGaAs-on-SiにおけるInGaAs/GaAs歪超格子中間層による転位低減効果を調べる。効果的な転位低減作用を得るための歪超格子中間層の厚さとその等価臨界膜厚との関係を調べ、その構造を決定する。さらに透過電子顕微鏡によって貫通転位と歪超格子界面におけるミスフィット転位の関係を調べ、転位の滑り運動に基づく転位低減機構を解析する。第4章で考察したTC処理による転位の上昇運動と、この歪超格子による転位の滑り運動の相補的な作用による転位低減効果を明かにする。あわせて歪超格子界面における2種類のミスフィット転位の反応の様子を考察する。

第6章ではGaAs-on-Si構造の太陽電池を作製し、宇宙用としての可能性を議論する。第3章～第5章で得た高品質GaAs-on-Siを得るための中間層をもとに太陽電池の中間層構造を決定して太陽電池を製作、変換効率と結晶性の関係を定量的に明らかにする。その結果、当初目標通りGaAsとSiの特徴を生かした高効率で耐放射線性に優れた軽量GaAs-on-Si構造太陽電池が実現できること示し、衛星用としての将来性を述べる。

第7章では本研究で得た成果を要約し、研究を総括する。

文 献

- 1) 例えば Special Issue on Silicon-on-Insulator, J. Cryst. Growth, **130**, No10 (1983).
- 2) A. Gat, L. Gerzberg, J. F. Gibbons, T. J. Magee, J. Peng and J. D. Hong, Appl. Phys. Lett. **33**, 775 (1978).
- 3) Y. F. Gibbons, K. F. Lee, T. J. Magee and R. Ormond, Appl. Phys. Lett., **34**, 831 (1979).
- 4) K. Shibata, T. Inoue, T. Takizawa and S. Yoshii, Appl. Phys. Lett., **39**, 645 (1981).
- 5) M. W. Geis, D. A. Antoniadis, D. J. Silversmith, R. W. Mountain and H. I. Smith, Appl. Phys. Lett., **37**, 454 (1980).
- 6) M. W. Geis, H. I. Smith, B. Y. Tsaur, J. C. C. Fan, D. J. Silversmith, and R. W. Mountain, J. Electrochem. Soc., **129**, 2812 (1982).

- 7) J. C. C. Fan, M. W. Geis and B. Y. Tsaur, IEDM Technical Digest, Washington DC, 845(1980).
- 8) M. Tamura, H. Tamura, and T. Tokuyama, Japan. J. Appl. Phys., **19**, L23(1980).
- 9) J. C. C. Fan, M. W. Geis and B. Y. Tsaur, Appl. Phys. Lett., **38**, 365(1981).
- 10) T. J. Magee, L. J. Palkuti, R. Ormond, C. Leung and S. Graham, Appl. Phys. Lett., **38**, 248(1981).
- 11) C. C. Wong, C. J. Keavney, H. A. Atwater and H. I. Smith, 1983 Material Research Society Symposia(MRS) in Boston, A9.3.
- 12) Leonberger et al., Appl. Phys. Lett., **38**, 313(1981)
- 13) B. Y. Tsaur, R. W. McClelland, J. C. C. Fan, P. R. Gale, J. P. Salerno, B. A. Bojak and C. O. Bozler, Appl. Phys. Lett., **41**, 347(1982).
- 14) P. R. Gale, R. W. McClelland, J. C. C. Fan and C. O. Bozler, Appl. Phys. Lett., **41**, 545(1982).
- 15) 例えば Heteroepitaxy on Silicon: Fundamentals, Structure and Devices, Mat. Res. Soc. Symp. Proc. **116**, (1988).
- 16) R. P. Gale, J. C. C. Fan, B. Y. Tsaur, G. W. Turner and F. M. Davis, IEEE Electron Dev. Lett., EDL-2, 169(1981).
- 17) B. Y. Tsaur, J. C. C. Fan, G. W. Turner, F. M. Davis and R. P. Gale, 16th IEEE Photovoltaic Specialist Conference, 1143(1982).
- 18) S. Sakai, T. Soga, M. Takeyasu and M. Umeno, Technical Digest of the Int'l PVSEC-1, 141(1984).
- 19) S. Matsuda, Technical Digest of the Int'l PVSEC-1, 837(1984).
- 20) H. Windhorn, G. M. Metze, B. Y. Tsaur and J. C. C. Fan, Appl. Phys. Lett. **45**, 309 (1984).
- 21) S. Sakai, T. Soga, M. Takeyasu and M. Umeno, Japan. J. Appl. Phys., **24**, L666 (1985).
- 22) S. Sakai, T. Soga, M. Takeyasu and M. Umeno, Appl. Phys. Lett., **48**, 413(1986).
- 23) T. H. Windhorn and G. M. Metze, Appl. Phys. Lett., **48**, 751(1986).
- 24) R. Fisher, W. Kopp, H. Morkoc, M. Pion, A. Spechet, G. Burkhardt, H. Appelman, D. McGougan and R. Rice, Appl. Phys. Lett., **48**, 1360(1986).
- 25) H. K. Choi, B. Y. Tsaur, G. M. Metze, G. W. Turner and J. C. C. Fan, IEEE Electron Dev. Lett., EDL-5, 207(1984).
- 26) G. M. Metze, H. K. Choi and B. Y. Tsaur, Appl. Phys. Lett., **45**, 1107(1984).
- 27) H. Morkoc, C. K. Peng, T. Henderson, W. Kopp, R. Fisher, L. P. Erickson, M. D. Longerbone and R. C. Youngman, IEEE Electron Dev. Lett., EDL-6, 381(1985).
- 28) R. Fisher, T. Henderson, J. Klem, W. T. Messelink, W. Kopp, H. Morkoc and C. W. Litton, Electronics Lett., **20**, 945(1984).
- 29) R. Fisher, N. Chand, E. Kopp and H. Morkoc, Appl. Phys. Lett., **47**, 397(1985).

- 30) 例えば S. Matsuda, T. Matsutani, T. Saga and A. Suzuki, 17th IEEE Photo-voltaic Specialist Conf., 123(1984).
- 31) S. Yoshida, K. Mitsui, T. Oda, M. Kato, Y. Yukimoto and S. Matsuda, Proc. 17th IEEE PVSC, 42(1984).
- 32) M. J. Stowell, 'Epitaxial Growth', edited by J. W. Matthews (Academic Press, New York, 1975), Chap 5, p481.
- 33) S. M. Vernon, S. P. Tobin, V. E. Haven, C. Bajger, T. M. Dixon, . M. Al-Jassim, R. K. Ahrenkiel and K. A. Emery, 20th IEEE PVSC, 481(1988).
- 34) S. Ochi, N. Hayafuji, N. Ogasawara, M. Kato, K. Mitsui, K. Yamanaka and T. Murotani, Tecnical Digest of the Intern'l PVSEC-3, 755(1987).
- 35) R. Fisher, T. Henderson, J. Klem, W. T. Messelink, W. Kopp, H. Morkoc and C. W. Litton, Electronics Lett., 20, 945(1984).
- 36) R. Fisher, IEEE Electron Dev. Lett., EDL-5, 456(1984).
- 37) M. Akiyama, Y. Kwarada and k. Kaminisi, Jpn. J. Appl. Phys., 23, L843(1984).
- 38) W. T. Messelink, T. Henderson, J. Klem, R. Fisher, P. Pearah, H. Morkoc, M. Hafich, P. D. Wang and G. Y. Robinson, Appl. Phys. Lett., 45, 1309(1984).

第2章 SiO_2/Si 基板上のGaAs/Ge結晶成長とLED応用

2.1 はじめに

本章では SiO_2/Si を基板としたGaAsデバイスの実現にむけて進めてきた研究について述べる。このような構造を持つデバイスとしては著者の知る限り最初の試みであると同時に、III-V化合物デバイスとSiデバイスのモノリシック化、光集積回路や光電子集積回路の基本構造に関する研究として興味深い。さらにこのデバイス構造は絶縁性材料上の単結晶GaAs成長という従来のSOI結晶成長をさらに発展させた研究領域を提起する。但し SiO_2 上への単結晶GaAsの直接成長は現段階では困難であるため、本研究ではGaAsと格子定数の整合性が良く、単元素物質であるために結晶化が比較的容易と考えられるGe単結晶成長を実現してその上にGaAsをエピタキシャル成長することにした。

Si薄膜の結晶粒径の拡大や単結晶化にはレーザアニール法¹⁾²⁾が広く用いられている。Ge薄膜にたいしてはMIT³⁾⁴⁾⁵⁾、Bell⁶⁾、そして著者ら⁷⁾によって検討されてきた。著者らの実験結果ではGeの単結晶化におけるレーザのパワーや掃引速度の最適条件は極く限られたものである上、表面平坦性も乏しい。たとえば非晶質Ge薄膜からは微結晶膜しか得られない。これは非晶質から結晶への相変化に伴う潜熱放出と自己加熱作用による結晶化⁸⁾によるものであって結晶サイズはサブミクロンに限られ、デバイスサイズの単結晶成長は期待できない。Geが完全に溶解するレーザアニール条件では出発Geが非晶質か結晶質かに関係なく溶解すると同時に凝縮し、薄膜状結晶を得るためのレーザパワーやレーザ掃引条件は狭く再現性に乏しい⁷⁾。この問題は2.3節で述べるGeと SiO_2 の濡れ性に関係している。このように著者らの実験ではレーザアニールによって得られる SiO_2 ガラス基板上のGe単結晶サイズは高々数十 μm である上、形状も結晶方位もランダムである。従ってこのGe薄膜の上に構成したGaAs発光ダイオード⁸⁾のデバイ

ス性能には限界があり、本研究は必要なサイズと方位の結晶成長を実現するために帯域溶融法³⁾⁹⁾を検討することから出発することにした。

本章ではまず帯域溶融法によるGe結晶成長を検討する。そのために高周波誘導加熱を利用した帯域溶融法による新しい結晶成長装置を考案した¹⁰⁾。帯域溶融法はレーザアニールや電子ビームアニールに比べて溶融領域が広いので結晶サイズの向上が期待できるが、Geと基板との濡れ性の問題はさらに深刻である。そこで溶融Geの剥離を防止する保護膜材料について検討し、タングステン保護膜の有効性を明かにする¹¹⁾¹²⁾。GeとSiの大きな格子不整合にもかかわらず、Geのラテラルシーディングエピ成長は有効であることを示す¹³⁾¹⁴⁾¹⁵⁾。ただし溶融Geからのラテラルシーディングエピ成長も温度制御に加えて結晶成長速度の異方性を利用する必要があることを成長膜の表面モロロジーから解析する。具体的デバイスとしてGaAs発光ダイオード (Light Emitting Diode: L E D) を試作¹⁶⁾、将来のデバイス応用への可能性を示す。

2. 2 帯域溶融法によるGeの結晶成長装置

Ge結晶成長を実現するために製作した装置の概要を図2.1に示す。グラファイト製サポートの中央部に同じくグラファイト製の帯状ヒータをとりつけたもので、試料基板は石英製の基板ホルダと共に外部から挿入された石英製プッシュロッドで押されて移動する。基本構造は液相成長におけるスライドポートに類似しているが、1台の高周波電源で基板加熱と帯域溶融に必要なヒータ温度を得られるのが特徴である。この装置は水素雰囲気中、高周波で誘導加熱される。高周波誘導電流はサポートの表面を周回してサポートをジュール加熱するが、ヒータが取り付けられている付近での周回電流はヒータとサポートに分流するためにインピーダンスが大きく熱容量の小さなヒータは選択的に加熱される。ヒータの断面は幅0.3 mm、高さは5 mmであり、幅は熱源をできるだけ線状にするために狭く、

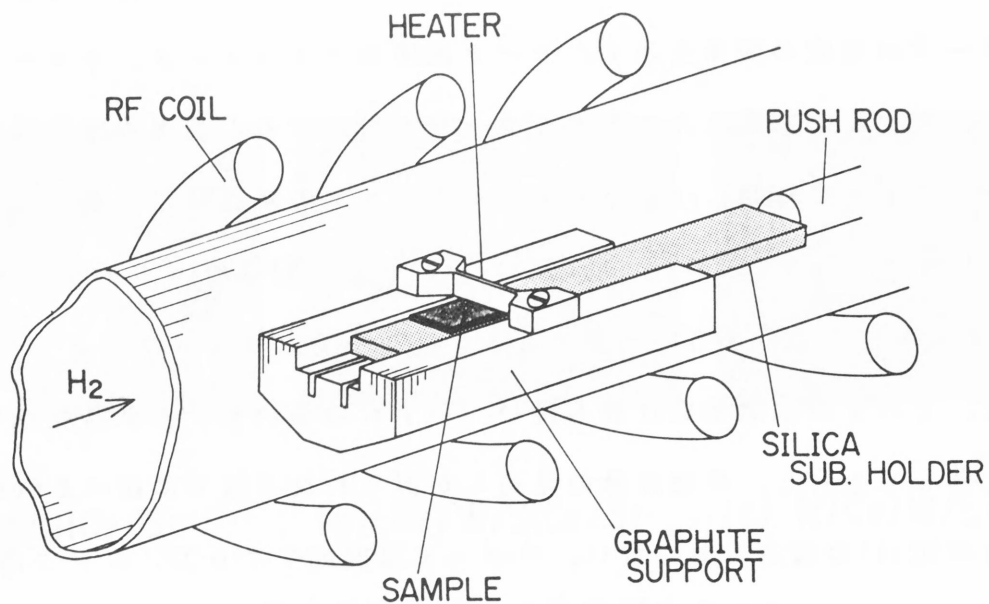


図 2 . 1 帯域溶融法による結晶成長装置の構造

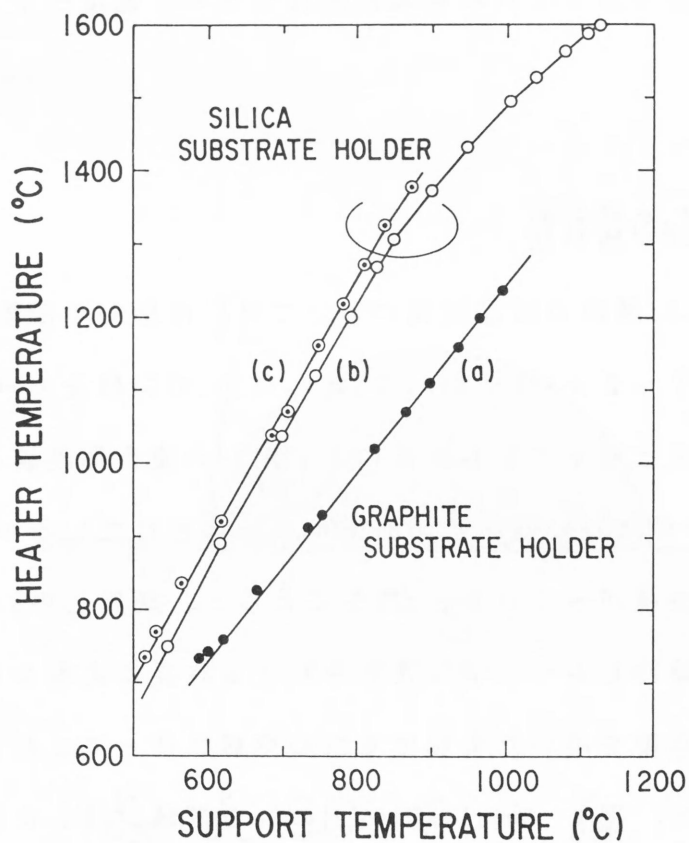


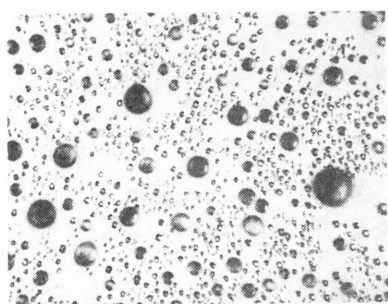
図 2 . 2 結晶成長装置のヒータ温度とサポート温度の関係

(a)はグラファイト製基板ホルダ、(b)と(c)は石英製基板ホルダの場合、特に(c)はヒータとサポートの間に集電用電極を挟んだ場合

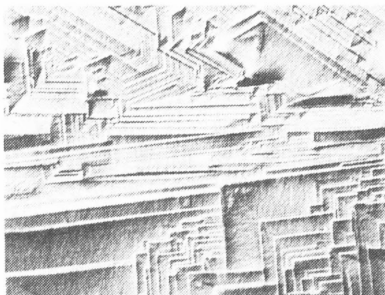
高さは400 KHzの誘導電流の表皮深さ3.4 mmを考慮して設計した。図2.2にヒータとサポートの温度の関係を示す。ヒータ温度はパイロメータ、サポート温度は熱電対で測定した。基板ホルダをグラファイト製にすると高周波誘導電流はインピーダンスの小さい経路、つまりサポートとホルダの断面経路を流れ、ヒータの温度上昇は小さい(同図(a))。同図(b)と(c)は石英製基板ホルダの場合で、特に(c)はサポート上面の長さ方向にタングステン板を介してヒータをとりつけた場合であって、ヒータの加熱効果は最も良い。いずれの場合もヒータ温度はサポート温度に比例して上昇し、帯域溶融の見通しが得られた。以下に述べるGeの結晶成長実験は同図(b)の構造でおこない、サポート温度約770℃、ヒータ温度約1150℃、基板とヒータの間隔0.1~0.2 mmである。この時の基板ホルダの移動速度は1~2 mm/秒が適当であり、かつ手動しやすい速度であった。この装置はSOIの結晶成長も可能であってSiの帯域溶融はサポート温度~1100℃で確認された。

2.3 基板材料と溶融Geの濡れ性

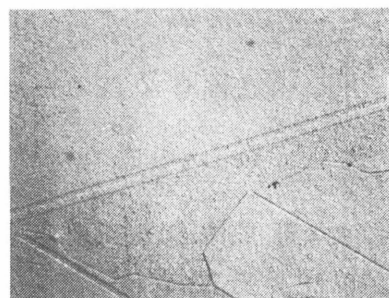
帯域溶融法によるSi薄膜の結晶成長においては、溶融Siの凝縮と基板からの剥離を阻止するために1~2 μm厚のSiO₂やSi₃N₄/SiO₂でSi層をカバーする¹⁷⁾。Geの場合にもRFスパッタと電子ビーム蒸着によるSiO₂の複合保護膜を用いれば~200×100 μm角の島状Geの薄膜結晶成長が可能とされているが¹⁸⁾¹⁹⁾²⁰⁾、著者の実験では島状Geの面積が~100 μm角をこえると、島周辺のGeが中心部に凝集する結果、島形状を維持しかつ平坦な表面を有する成長は実現しなかった。W/SiO₂、Si₃N₄/SiO₂等複合膜を用いた実験でもGeの溶解に伴ってこれら保護膜は破壊、Geは球状に凝縮した。図2.3(a)はSiO₂上のGeを帯域溶融した後の状態を示す。Geは凝縮してボール状になっており薄膜状態は維持されない。スパッタリング及び熱のCVD法で形成したSi₃N₄膜上でも同様の結果を得た。SiO₂やSi₃N₄



(a) Ge/SiO₂/Si



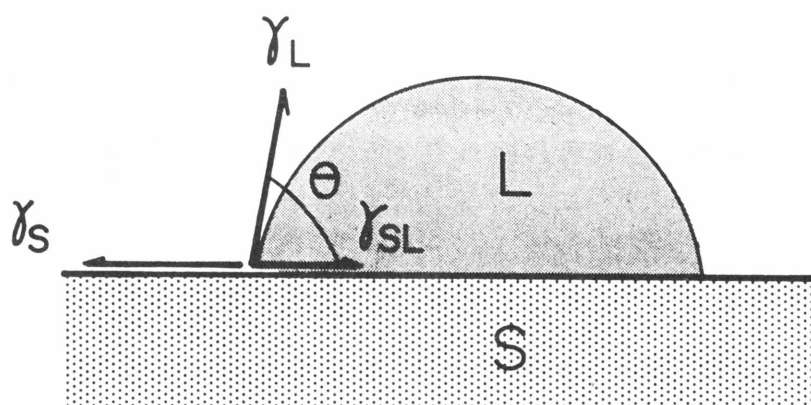
(b) Ge/W/SiO₂/Si



(c) W/Ge/W/SiO₂/Si

50 μm

図 2 . 3 帯域熔融法による熔融固化後の Ge



$$\gamma_S = \gamma_L \cos \theta + \gamma_{SL}$$

図 2 . 4 液滴 (L) と基板 (s) の濡れの状況と表面張力のつりあいの式

がGeの薄膜結晶成長に有効でない理由はGeがこれらの物質と殆んど濡れ性を示さないためと考えられるが、デバイスサイズの単結晶成長にはあらたな保護膜を見いだすことが必要である。

液体と固体の濡れ性は液滴の接触角で表現され、図2.4に示す表面張力のつり合い（Youngの式）で決定される²¹⁾。液滴材料種を固定した場合には、やや乱暴な近似ではあるが液体と基板間の界面張力 γ_{sl} の効果を無視すれば、基板物質の表面張力 γ_s が大きいほど液体のぬれ性は良いことになる。表面張力を表面エネルギーで代用することは正確ではないが、工学的には良い近似と言える。さらに表面エネルギーは分子間結合を切断して新しい表面を形成する仕事量であり、分子間結合の強さは融点に反映する。このような観点から各種物質の表面張力と融点の関係をプロットしたのが図2.5であり、表面張力は融点が高い物質ほど、酸化物よりも金属の方が大きい傾向にあることが明かになった。そこで下地基板として、金属としては表面張力が最大に部類するW、酸化物としては SiO_2 、 $\text{SiO}_2 \cdot \text{GeO}_2$ 、他に重要な窒化物電子材料である Si_3N_4 、 AlN 、 BN を選んでGeとの濡れ性を試験した。図2.6は溶融固化後のGe接触角を走査型電子顕微鏡による観察で求めた結果であり、Wの濡れ性が特に良いことがわかる。なぜ SiO_2 がSiの保護膜として使えるのにGeに対して使えないのか、以上の議論からは結論できないが、少なくとも融点が高い遷移金属、特にWはGeとの濡れ性が良く保護膜として使えそうであることが判明した。

そこで保護膜材料としてWに着目して以下の実験をおこなった。本研究で利用したGeは純度6Nの結晶粒、Wは3Nのペレットを出発材料として電子ビーム蒸着法によって基板温度150℃で形成したものである。W保護膜の有効性は図2.3に示すように、W薄膜基板上のGeは凝縮が防止され、さらにGeの表面をWでカバーすることにより単結晶サイズと表面平坦性が向上した。上部W層によって機械的にGeの表面が平坦化し、均熱性が向上したためと考えられる。これらの実験から保護膜としての必要条件是半導体との濡れ性が良いこと、高温でも機械的強度を有

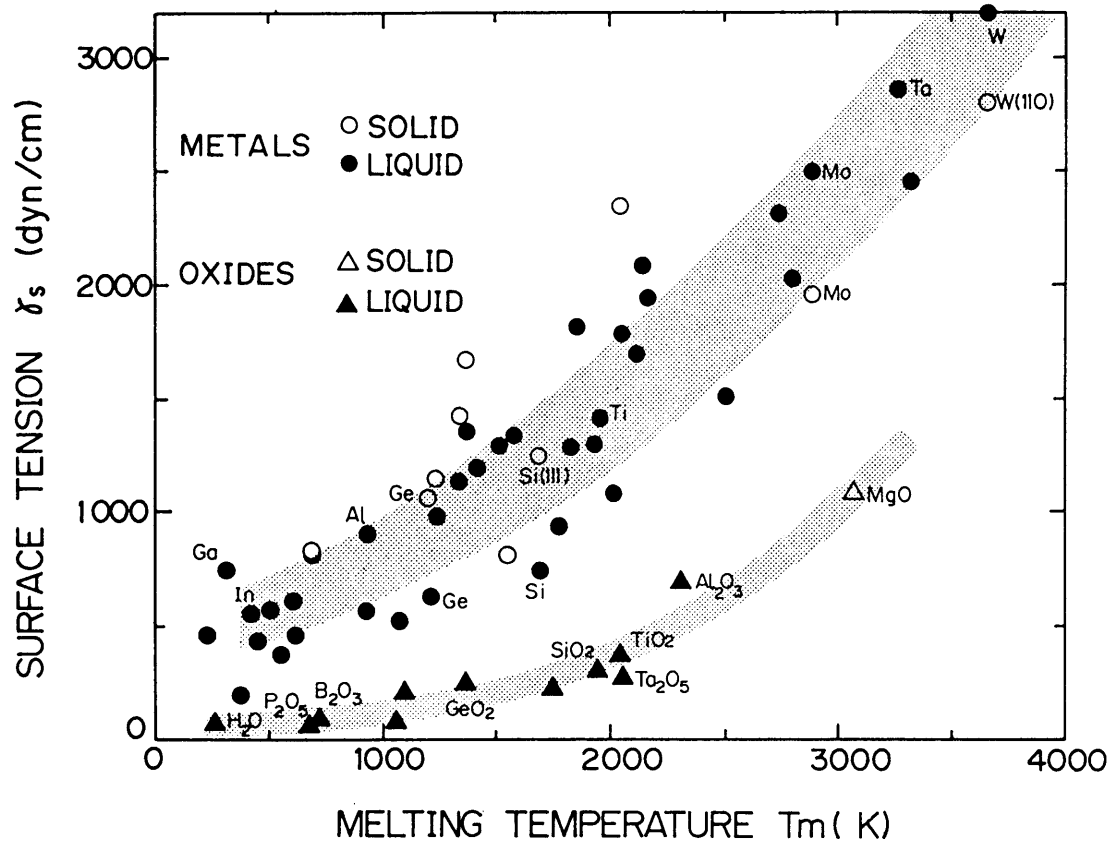


図 2.5 各種金属と酸化物の表面張力と融点の関係

表面張力の値は融点近くのデータを選んだ

: 金属データブック、日本金属学会編 丸善 昭和 4 9

: 最近酸化物便覧ー物理的科学的性質、サムソノフ監修 日ソ通信社 昭和 5 4

: 'Thermodynamical Properties of Matter' Y.S.Touroukian, Plenum Press NY.

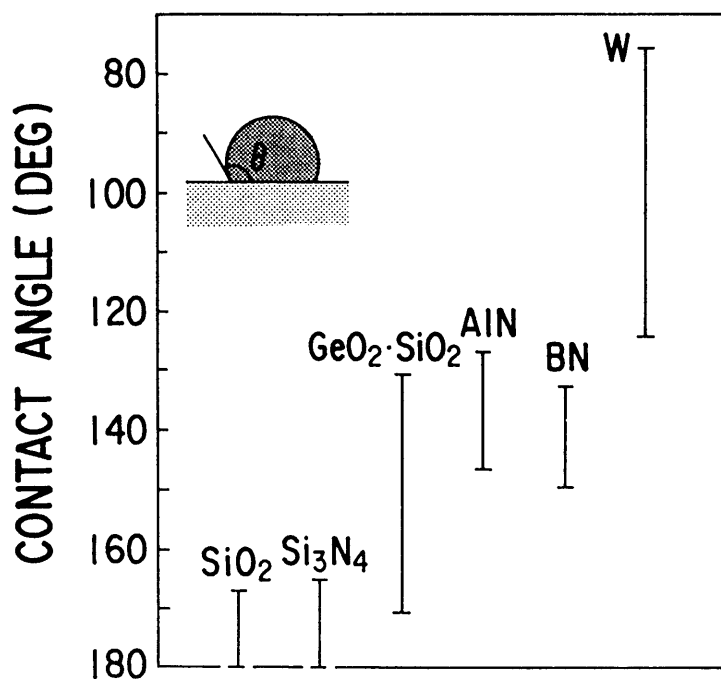


図 2.6 各種保護膜上で熔融固化したGeの接触角

することと言える。

GeがWと反応せずに結晶成長しているか否かについて調べて置くことは重要である。ここでは検出感度には若干の議論の余地を残すがオージェ分析をおこなった。帯域熔融後、上部W層を除去した試料表面の電子ビーム吸収電流像と像の中央部を水平方向に線分析したオージェ信号強度を図2.7に示す。表面W層は $K_3Fe(CN)_6[1.7g] + NaOH[0.2g] + H_2O[200cc]$ の組成液でエッチングした。このエッチング液はGeをも同時にエッチングするので結晶粒界や双晶境界が顕著に現れている。このためGe結晶のやや内部をオージェ分析したことになるが、分析感度の範囲では結晶粒界や双晶境界におけるW、CやOの蓄積も見られず、GeとWの反応はあったとしても無視し得る程度のものと判断出来る。

単結晶サイズと結晶方位の制御は実用上不可欠である。そこで出発Ge薄膜を島状化して島状単結晶成長を試みた。図2.8はその一例であり、 $80 \times 140 \mu m$ 角の島状結晶を実現したが、その面方位は島毎に異なっていた。同図に示す結晶の面方位は (331) に近い面であり、他の島状結晶は (110) や (111) に近い面方位で成長していた。これらの結晶方位は SiO_2 上のレーザアニールによる場合⁷⁾と同じであり、結晶方位は成長方法や保護膜には依存しないことになる。従って島状化は単結晶成長場所の指定には有効であるが、結晶方位制御には効果がないことが判明した。つまり帯域熔融によるSi結晶成長では基板垂直方向と帯域熔融方向に $\langle 100 \rangle$ 配向するが^{8) 22)}、Geにおいてはそのような選択性は見られない。GaAsをエピタキシャル成長してデバイス化するには、通常行われている (100) 成長が都合良いが、上記の実験では方位の制御が不可能である。そこで次節では基板Siの結晶方位を引き継ぐラテラルシーディングエピタキシャル成長法による (100) 成長を検討する。

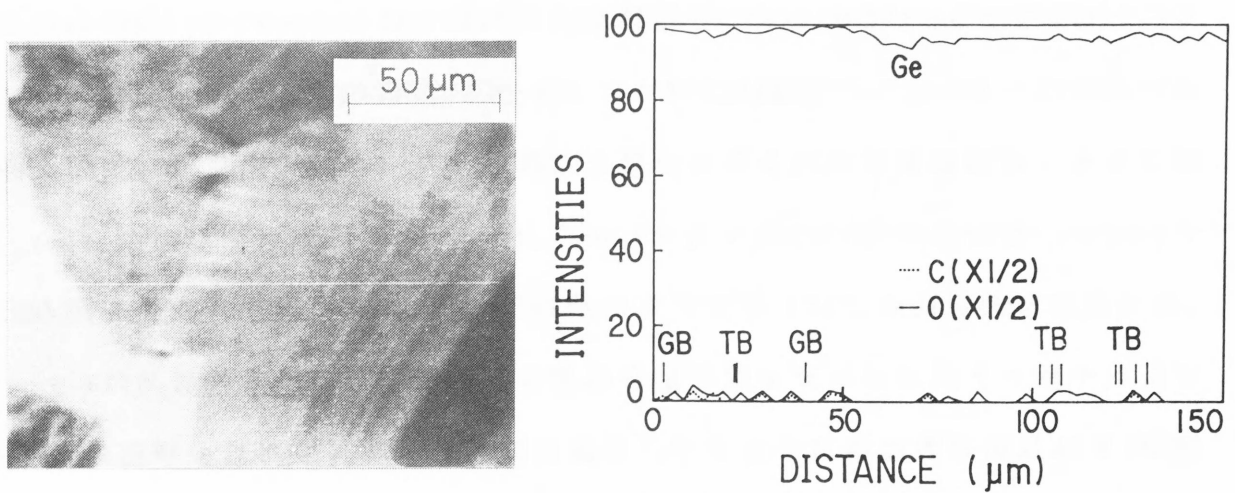


図 2 . 7 Ge結晶表面の電子ビーム吸収電流像と像の中央部を水平方向に線分析したオージェ信号強度
GBは結晶粒界、TBは双晶境界を示す。Wのオージェ信号は検出感度以下であった

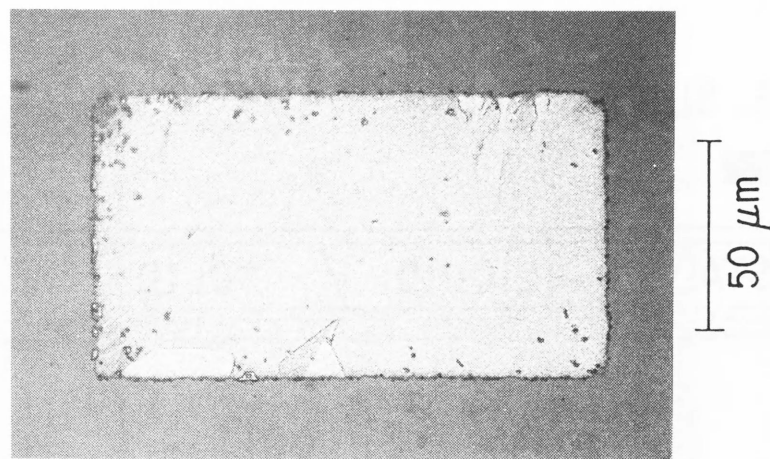


図 2 . 8 SiO₂/Si基板上に成長した80×140 μm角のGe結晶
面方位はほぼ(331)

2. 4 Geのヘテロラテラルシーディングエピタキシャル成長と成長機構

前節で明かにしたように、Ge層の上下に保護膜としてWを配した構造にすることによりデバイスサイズの単結晶が成長可能にはなるものの、そのGe結晶は様々の方位を有していて制御性がない。デバイスを構成するには必要なサイズと方位をもつ単結晶薄膜を得ることが新たな課題となった。このような要請を満たすために、種結晶を用いた横方向エピタキシャル成長 (Lateral Epitaxy by Seeded Solidification: LESS)^{23) 24)}とGe/Siヘテロエピタキシャル成長を組み合わせたヘテロラテラルシーディング法を適用し、Ge単結晶成長を検討した。

図2.9は試料の断面構造であって、基板Si結晶をGe成長のための種結晶としている。基板は表面に厚さ3000Åの酸化層を形成したSi(001)ウエハであって、Ge、Wの厚さはそれぞれ5000Å、400Åである。島のサイズは120×250μmから280×510μmにわたる長方形で、10～40μm幅のシード部分に囲まれている。

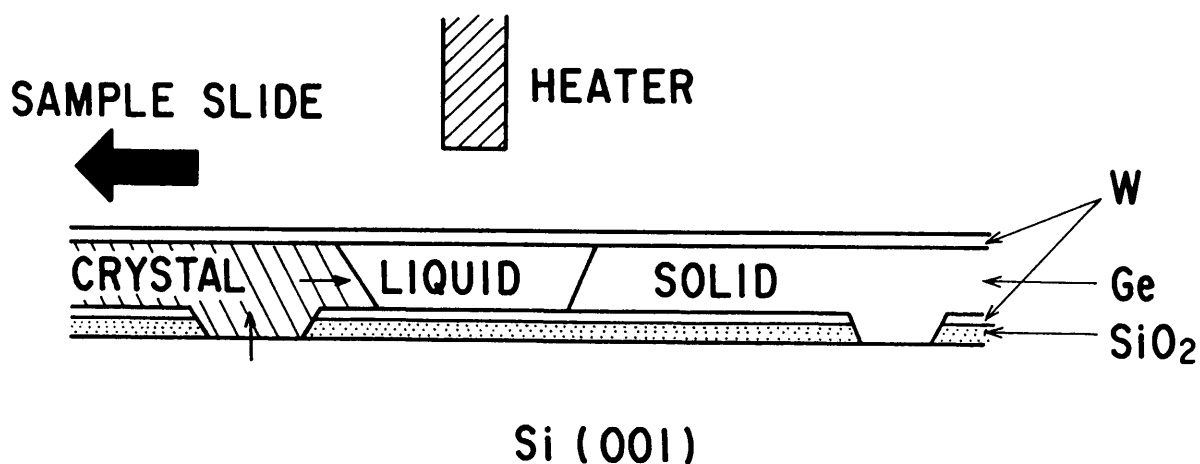


図2.9 試料の断面構造とSi基板からGeがラテラルシーディングエピタキシャル成長する様子

帯域溶融法によって結晶成長したGe表面のノマルスキ微分干渉顕微鏡によるGe表面写真を図2.10に示す。W保護膜のエッチングによってGeも若干エッチングされ、特にGe(001)面では他の面よりエッチングによる表面荒れが大きい。結晶粒界や双晶なしに単結晶成長していることを示している。X線回折によりSiO₂島部の方位を調べた結果を図2.11に示す。Geからの回折ピークと同時にSiO₂下のSi結晶のピークも現われ、基板Siからのラテラルシーディングエピタキシャルが確認された。種々のサイズのSiO₂島に関して実験を行ったが、最大280×510 μmのSiO₂島上で単結晶Geが得られた。帯域溶融法では結晶化フロントが進行してシード部から離れるに従って、熱分布不均一等の何らかのきっかけで双晶や結晶境界が発生しやすいので本来の種結晶方位を保持し続けることは困難となり、単結晶サイズに限界があることは容易に想像出来る。実際、本実験でもSiO₂島が大きい程、単結晶島が得られる歩留りが低下した。本実験では、手動送りによる試料移動機構のため再現性ある歩留りデータを得ることは困難であったが、島のサイズが250×280 μmでは、おおむね70%の確率で単結晶Geを得た。試料移動機構の自動化および結晶化条件、試料構造の最適化により歩留りの向上が期待できる。

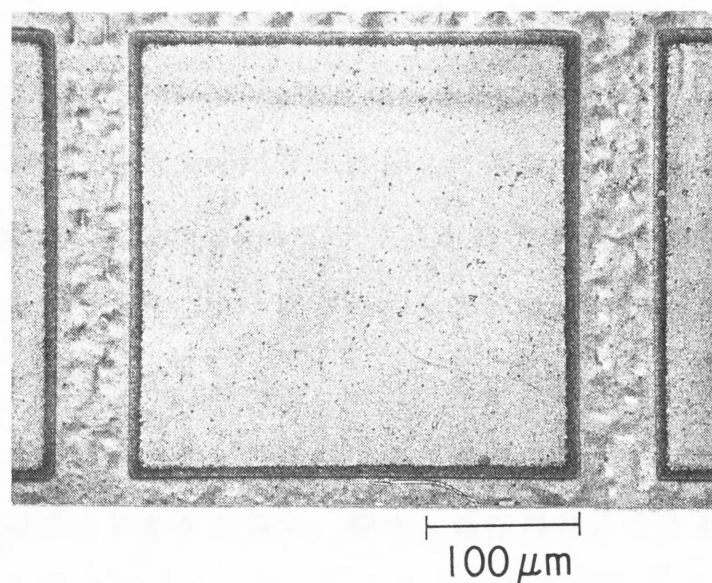


図2.10 帯域溶融法によってラテラルシーディングエピタキシャル成長したGe表面のノマルスキ微分干渉顕微鏡写真

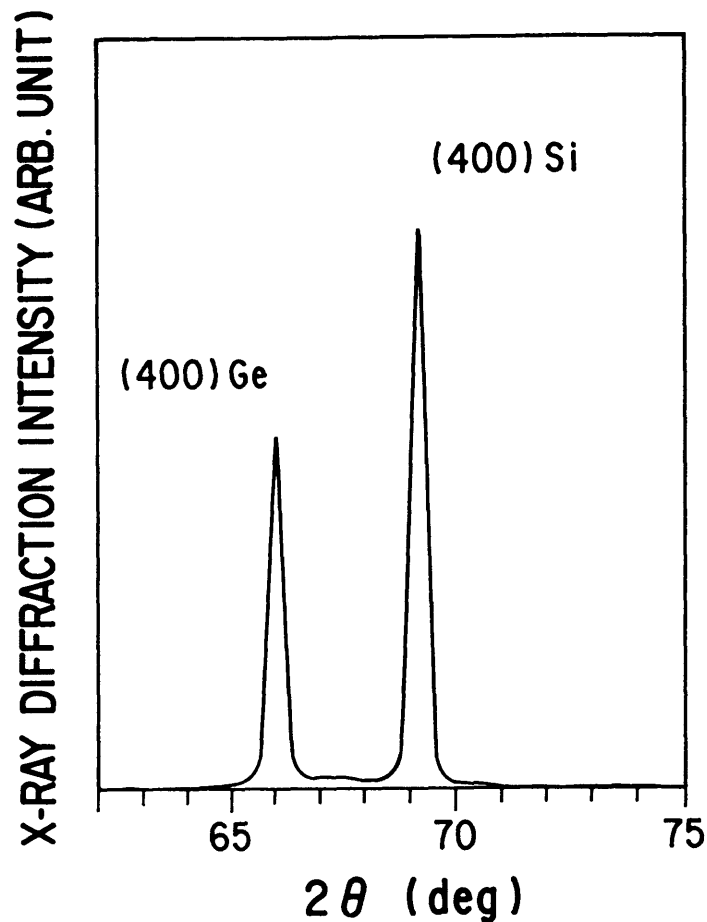


図 2 . 1 1 2 結晶 X 線回折による Ge と Si 基板からの (4 0 0) 回折ピーク
試料は図 2 . 1 0 に同じ

W 保護膜は Ge の結晶方位には影響を与えないようである。少なくとも結晶化後で W は多結晶になっていると考えられるが、Ge の方位はあくまでもラテラルエピタキシによって Si 基板方位に従う。図 2 . 7 に示したオージェ分析で見る限り Ge 中に W が拡散したり反応した形跡もないことから、Ge 結晶化における W の役割としては、単に Ge をよく濡らしかつ機械的に保持することにより Ge の薄膜状態を維持することにあると言える。

結晶化後の Ge の表面モロジは、結晶成長過程を反映する。一定の過冷却において Ge がメルトから結晶成長する際、成長速度は面方位に依存し、

$$(100) > (110) > (111)$$

の関係にあることが知られている²⁵⁾。つまり成長速度の最も小さい (1 1 1) 面

が固液界面を形成しながら結晶成長する。固液界面の形状は熱分布と共に SiO_2 島の形、溶融ゾーン移動方向に依存するが、Ge結晶の表面モホロジは固液界面を反映していると考えられる。溶融ゾーン移動方向と島形状を変えた時に予想される固液界面と実験結果を図2.12に示す。ラテラル成長の起点を明確にするために、一部ホームベース形状の SiO_2 島についても調べた。(a)～(c)は溶融ゾーンが $[110]$ 方向に動くように結晶化された場合で、いずれにおいても $\langle 110 \rangle$ 方向の表面モホロジが形成される。(a)では (111) 固液界面は矩形 SiO_2 島の頂点に始まり溶融ゾーンの動きに沿って図のように進行し、溶融ゾーンの進行方向に直交する直線状のモホロジが形成されている。(b)でも頂点から成長が開始するが、矩形の固液界面を形成する事が特徴である。(c)では結晶成長が複数箇所から開始した場合であって(b)と同様のモホロジである。(d)～(f)はGe溶融ゾーンの移動方向が $[100]$ の場合である。(d)では複数箇所から結晶成長が開始するのでジグザグのモホロジが、(e)～(f)では一カ所から開始して山型のモホロジとなる。 $\text{Si}(110)$ 基板を種結晶とする同様の実験においても、同様に (111) 固液界面で説明できるモホロジが得られた。

Siの帯域溶融法においては、Si膜の表面を SiO_2 膜で保護した場合、もしくは O_2 雰囲気では結晶化した場合には種結晶が存在しなくても (001) 面のSi薄膜が得られることが報告されている^{8) 26)}。Geis等は、 $\{111\}$ 固液界面による結晶化進行を想定し、Si薄膜結晶の $\langle 100 \rangle$ 方向が溶融ゾーン移動方向にほぼ平行になるとしている⁸⁾。本実験のGeでは $\{111\}$ 固液界面形成はSiの場合と同様であるが、膜の結晶方位は溶融ゾーン移動方向に依存するのではなく、あくまでも種結晶によって決定される。従って、 SiO_2 島の形状およびパターン方向、溶融ゾーン移動方向の組み合わせを適宜選択することによって、等温線の形および進行に合致した固液界面形成を行ない、異なる方位の成長を抑えて全面単結晶が可能となる。本研究では、図2.12(a)に示す成長方法で結晶サイズと再現性の点で最良の結果が得られた。

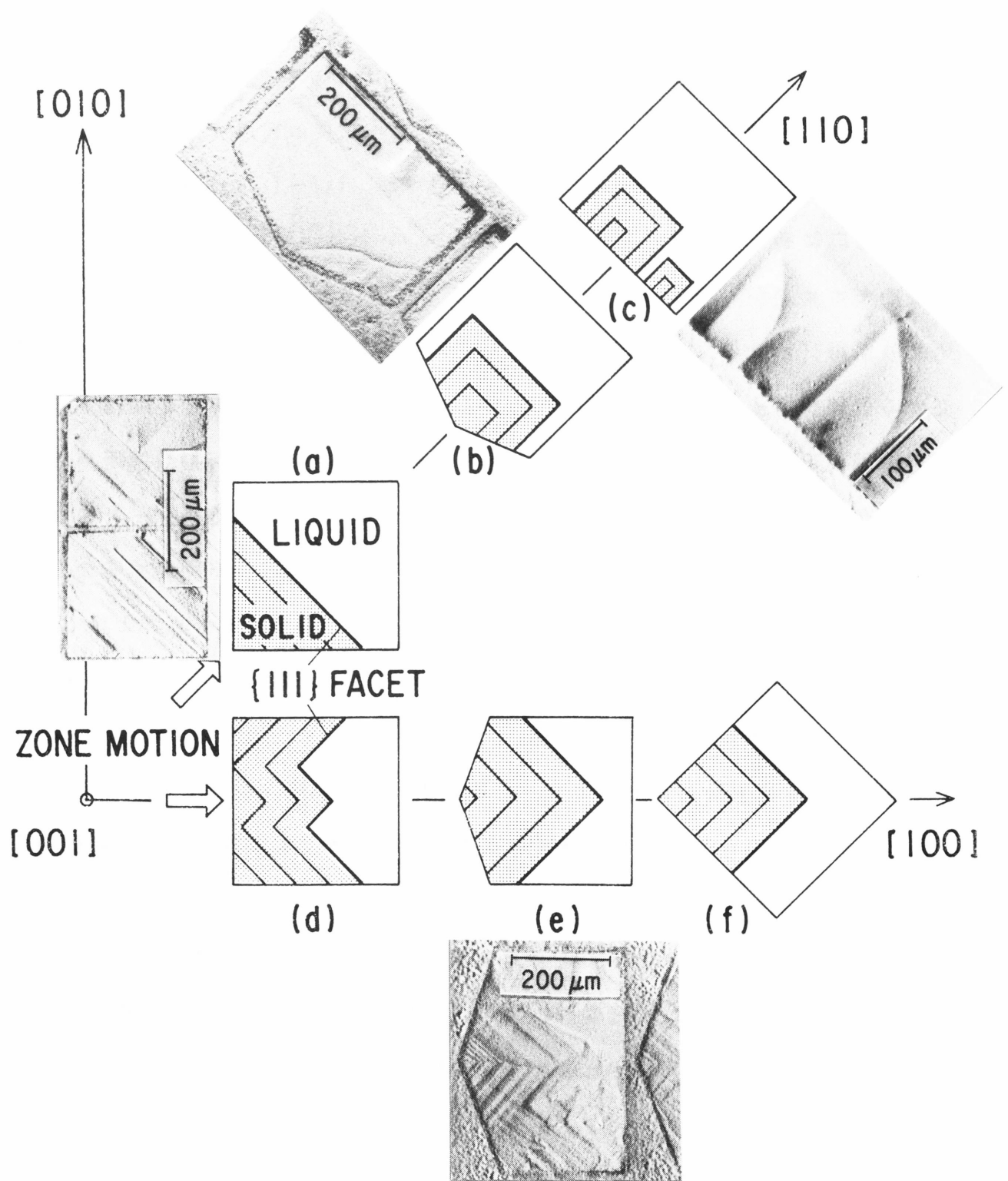


図 2 . 1 2 帯溶融域の移動方向とラテラルシーディングによる結晶成長過程
 模式図における太線は表面からみた (111) 固液界面、細線は
 固液界面の時間経過を示す

Geの結晶成長に際し、熔融Geの凝集を避けるためにW保護膜をGe層の上下に形成する構造が有効であることは2.3節で述べたが、Wの存在は光素子への応用上不利な場合が多い。例えば、Ge上にエピタキシャル成長させたGaAs中に発光素子を形成し光信号をSiO₂下のSi結晶中の受光素子で検出する構造のフォトカップラへの応用を想定すると、GeとSiO₂間の下層W保護膜は光信号の透過に障害となる。そこで、下層W保護膜の一部を除去した構造での結晶成長を試みた。図2.13にその一例を示す。SiO₂島上の一部のWをエッチオフ（90×160μm角を2箇所）したSiO₂上にもGeの結晶成長が可能であり光結合には充分であると考えられる。やや歩留まりが落ちるがSiO₂の代わりにTa₂O₅を用いた場合には下層W保護膜なしでも図2.10と同様サイズの結晶成長が可能であった¹²⁾。

次節で述べるGe薄膜単結晶上に形成したGaAsLEDでは、通常のLEDと比較して発光波長が長波側へシフトする現象が見られる。このシフトの原因のひとつとして膜中に残留した応力の影響が考えられる。そこで、後方ラマン散乱によりGe層中の応力および歪を評価した。分光器の波数分解能は0.2cm⁻¹で、すべての測定は室温で行なった。5145Å Arレーザ光に対する吸収係数は $\sim 6 \times 10^{-6} \text{cm}^{-1}$ であり、試料の表面近傍（<200Å）の応力を散乱光のピークのシフト²⁷⁾²⁸⁾として観測した。測定したラマン散乱光のスペクトルを図2.14に示す。スペクトルの強度は表面荒れの程度により異なる。比較のためにGe(001)ウェーハの測定結果もあわせて示した。結晶成長したGeのラマンピーク波数は無歪みのGeウェーハと比較して低波数側へシフトしており、引張り応力の存在を示している。表2-1にバルク値に比較したピーク波数シフト、スペクトル半値全幅および応力をまとめる。ただし、無歪み状態の光学フォノン周波数を ω_0 、歪み状態の光学フォノン周波数を ω_s として、面内に平行な2軸応力 σ との関係は次式で与えられる。

$$\omega_s = \omega_0 + \frac{\sigma}{2\omega_0} \{2pS_{12} + 2q(S_{11} + S_{12})\} \quad (2.1)$$

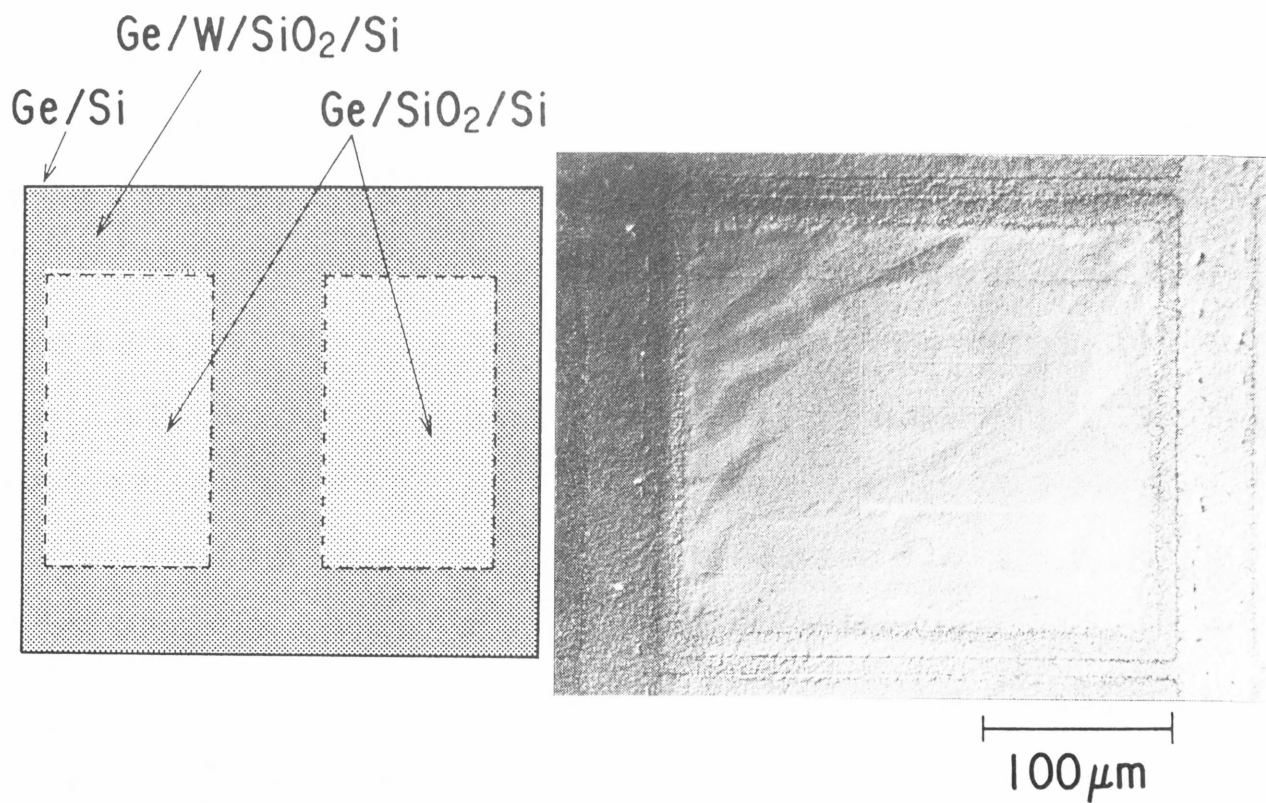


図 2 . 1 3 下層W保護膜の一部を除去した構造でラテラルシーディングエピタキシャル成長したGe表面のノマルスキ微分干渉顕微鏡写真

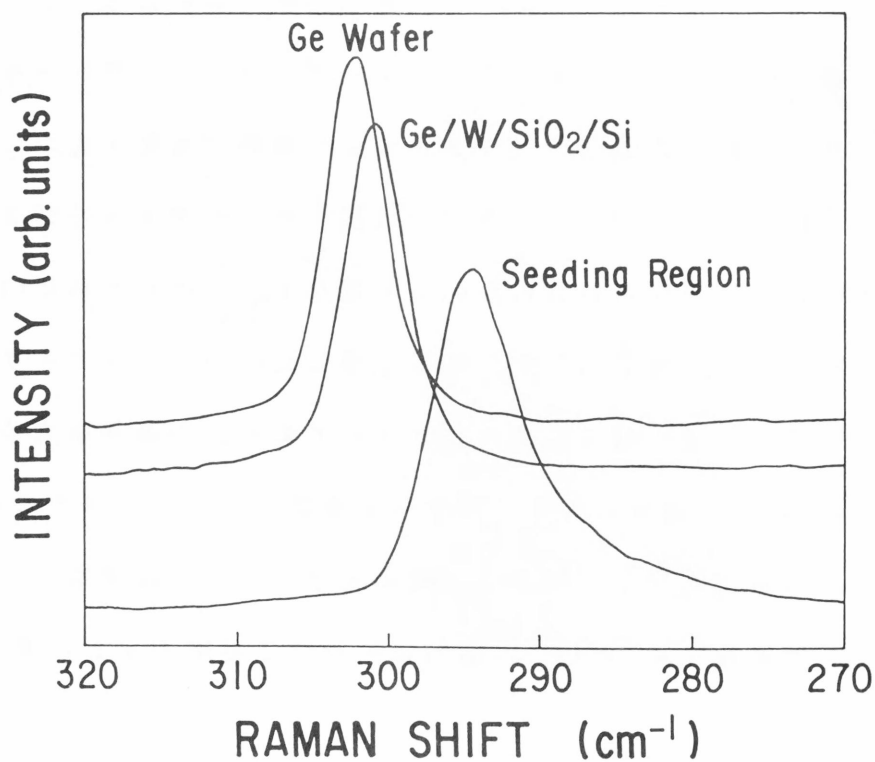


図 2 . 1 4 SiO_2/Si 基板上に成長したGeのラマンスペクトル

報告されているパラメータの値²⁹⁾

$$S_{11} = 97.3 \times 10^{-14} \text{ cm}^2/\text{dyn} \quad S_{12} = -26.7 \times 10^{-14} \text{ cm}^2/\text{dyn}$$

$$p = -0.47 \times 10^{28} \text{ sec}^{-2} \quad q = -0.62 \times 10^{28} \text{ sec}^{-2}$$

を代入すると、 $\Delta \omega_s = \omega_s - \omega_o = 2\pi C \Delta k$ として応力 ($\sigma > 0$ は引っ張り) と歪みは次式で求まる。

$$\sigma \text{ (dyn/cm}^2\text{)} = -3.4 \times 10^9 \cdot \Delta k \text{ (cm}^{-1}\text{)} \quad (2.2)$$

$$\varepsilon = (S_{11} + S_{12}) \sigma \quad (2.3)$$

SiO₂島上の3箇所の測定では、顕著なピークシフトの分布は見られず応力分布はほぼ一様であり、スペクトル線幅はGeウエーハと同じで良好な結晶性が確認出来た。一方、シード部分を測定領域に選んだところ、7.6 cm⁻¹の低波数へのシフト、7.0 cm⁻¹のスペクトル線幅といずれもSiO₂上に比較して大きい値を示し、大きな

表 2 - 1 Ge-on-SiO₂/Si*のラマン散乱

試料及び測定場所	スペクトルシフト $\Delta k \text{ (cm}^{-1}\text{)}$	スペクトル線幅 $\text{(cm}^{-1}\text{)}$	応力 σ $(\times 10^9 \text{ dyn/cm}^2)$ in tensile)	歪 ε $(\times 10^{-3})$ in tensile)
Ge ウエーハ	0	4.6	0	0
Ge-on-SiO ₂ (周辺から20 μm)	-1.4	4.8	4.8	3.4
Ge-on-SiO ₂ (周辺から60 μm)	-1.0	4.6	3.4	2.4
Ge-on-SiO ₂ (周辺から110 μm)	-1.4	4.6	4.8	3.4
seeding region	-7.6	7.0	26	18.2

* SiO₂島サイズ220×400 μm

引張り応力の存在を示唆する。このシード部の結晶性不良は下層W保護膜とSiの反応によるWSi₂形成（X線回折、オージェ分析等によりSiO₂島周辺部と共に、シード部分にも存在することが確かめられた）、およびGeとSiの格子定数不一致によるものである。

ここで得たGe中の応力は、サファイア基板上に成長したSi（ $> 7 \times 10^9$ dyn/cm²、圧縮）³⁰⁾³¹⁾や石英基板上のSi（ $> 7.5 \times 10^9$ dyn/cm²、引張り）³²⁾より小さく、SiO₂/Si上のレーザ結晶化Si（ $\sim 4.5 \times 10^9$ dyn/cm²、引張り）³³⁾と同程度の値である。Ge膜中のこのような歪の成因はGeと下地結晶Siの熱膨張係数の差が主なものであると考えられる。SiO₂層（0.3 μm厚）はSi基板結晶（ ~ 400 μm厚）に比べて充分薄いためGe膜に及ぼす効果は無視できるので温度降下 $\Delta T = 915$ Kによる引っ張り歪は

$$\varepsilon_{th} = (\alpha_{Ge} - \alpha_{Si}) \Delta T = 3.2 \times 10^{-3} \quad (2.3)$$

となり、この値はラマン散乱測定で得られた $\varepsilon = 2.4 \sim 3.4 \times 10^{-3}$ と一致する。Ge中の歪の原因としては、結晶化の際のW保護膜の機械的役割や不純物、欠陥の影響も考慮すべきであるが、上述したようにGeとSiの熱収縮の差による見積りが良い一致を示すことからこの効果が主なものと考えてよい。

2.5 GaAs発光ダイオードの作製とデバイス特性

SiO₂上GaAsラテラル結晶成長の研究は、下地がGaAs基板³⁴⁾³⁵⁾³⁶⁾に関するものが報告されているが、いまだにSiO₂上もしくはSiO₂/Si基板上にデバイスサイズのGaAs単結晶を形成する有効な手法は見い出されていない。ここでは、以上で述べた手法で作製したSiO₂/Si基板上Ge単結晶を下地としたGaAs結晶成長について述べ、GaAs/Ge-on-SiO₂/Si構造のデバイス応用としてホモ接合GaAsLEDを作製する。

2. 5. 1 Ge基板上のGaAsMOCVD成長

GaAs結晶成長には有機金属気相成長 (Metal-organic Chemical Vapor Deposition: MOCVD) 法を用いた。装置は著者らの自家製による常圧横形装置である。石英製反応管は内径40mmで液体窒素トラップ付きの油拡散ポンプで真空排気されるようになっており、基板装填後水素ガス置換までの間真空排気される。最高到達真空度は 5×10^{-7} Torrである。グラファイトペDESTAL (長さ70mm × 幅30mm) は高周波誘導加熱され、結晶成長は650℃で行なった。原料にトリメチルガリウム (TMG)、水素希釈20%アルシン (AsH₃)を用い、ドーピング材料としては、n形用にセレン化水素 (H₂Se)、p形用にジエチル亜鉛 (DEZn)を用いた。

Ge(001)±0.5° ウェーハとラテラルシーディングエピ成長したGe上にエピタキシャル成長させたGaAs表面の顕微鏡写真を図2.15に示す。表面には細かなモザイク模様が現れており、加えてGe/SiO₂/Si基板上のGaAsは特に表面平坦性に乏しい。このモザイク模様はGaAsがantiphase domain成長³⁷⁾している証左である。次にこのGaAsからの77KにおけるPLスペクトルの測定結果を図2.16に示す。励起光源にはHe-Cdイオンレーザ (4416 Å)を用いた。Geウェーハを基板として成長させたGaAs結晶のピーク波長は、GaAsホモエピタキシャル成長のものと一致している。一方Ge/SiO₂/Si基板上のGaAs結晶のピーク波長は、GaAsホモ成長のものに比べて22meV長波長側にシフトしている。ここで、この波長シフトの原因はSiとGeの熱膨張係数の差異に起因した歪であると仮定して面に平行な2軸応力による変形ポテンシャルモデル³⁸⁾を適用すると、禁制帯幅の変化 ΔE_g は次式のよう表わせる。

$$\Delta E_g = \varepsilon \left[-2a \left(\frac{C_{11}-C_{12}}{C_{11}} \right) + b \frac{C_{11}+2C_{12}}{C_{11}} \right] \quad (2.4)$$

ここで、 ε は歪、 c_{ij} は弾性定数、 a 、 b は各々hydrostatic deformation

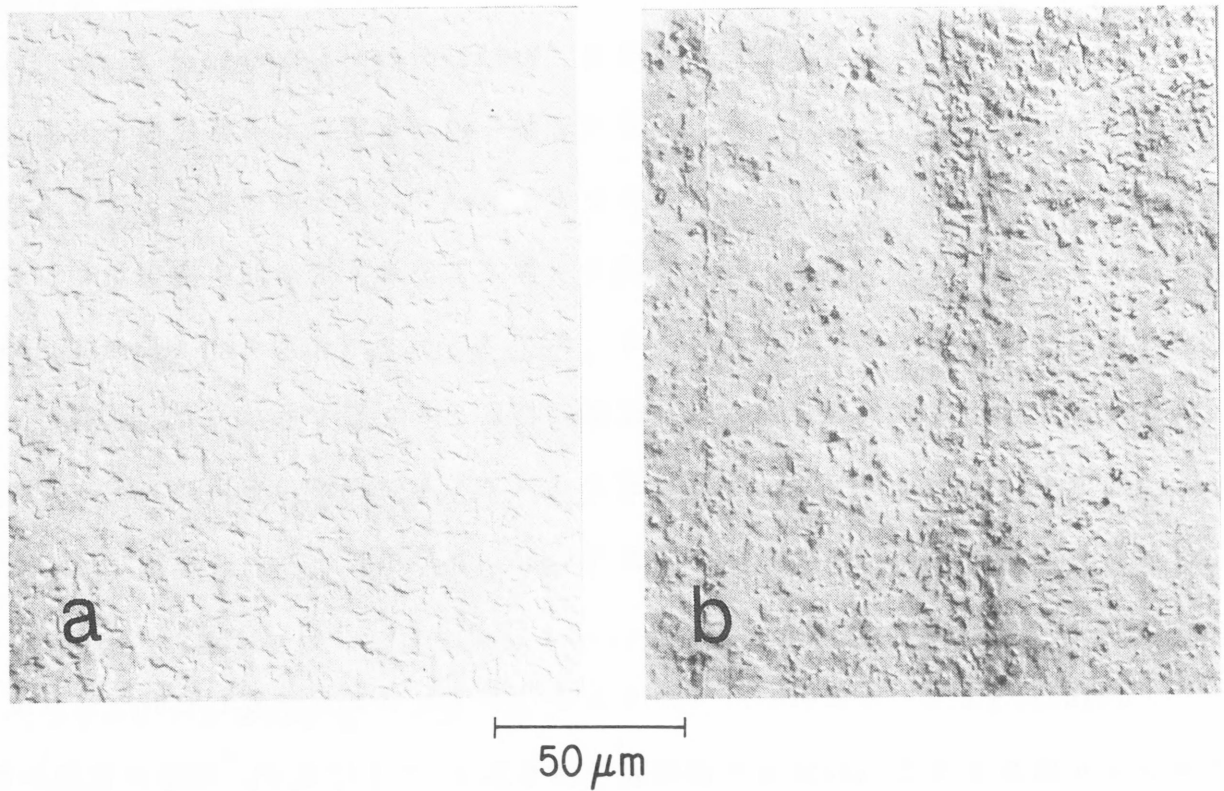


図 2 . 1 5 GaAs表面のノマルスキ微分干渉顕微鏡写真
成長基板はGe(001)±0.5° ウェーハ (a)とGe/SiO₂/Si基板 (b)
試料は図 2 . 1 6 と同じ

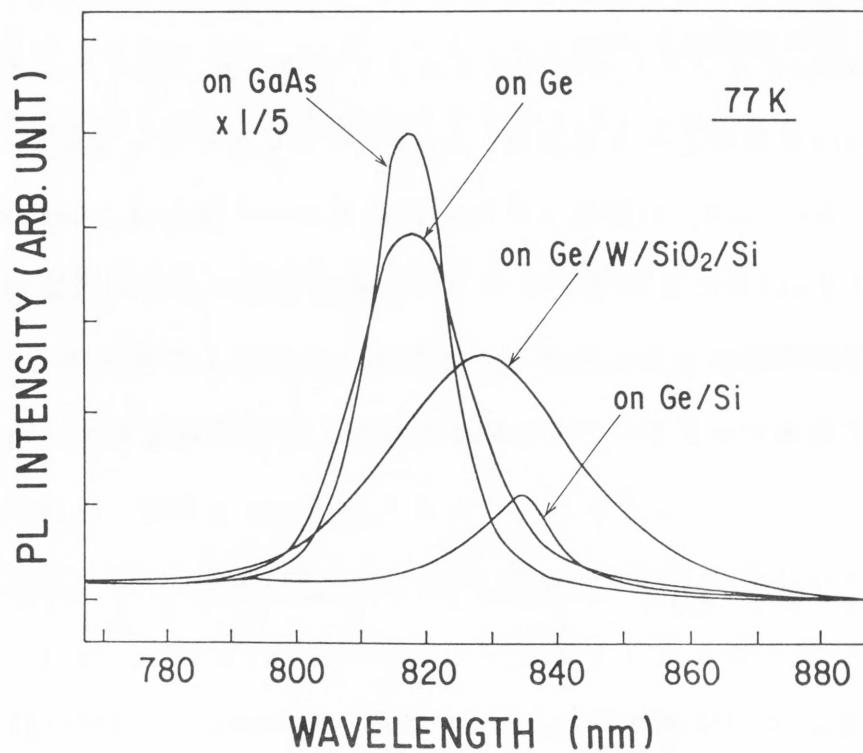


図 2 . 1 6 GaAsの P L スペクトルの基板依存性

potentialである。GaAsに対する各定数*1 を代入すると次の関係式を得る。

$$\Delta E_g = 6.1 \times \varepsilon \quad (2.5)$$

先に観測したPLスペクトルのシフト量22 meVを代入し、歪を求めると $\varepsilon = 3 \times 10^{-3}$ (引張り歪)となる。この値は、2.4節で述べたように、単結晶Ge薄膜のラマン分光スペクトルの解析結果($2.4 \sim 3.4 \times 10^{-3}$ の引張り歪)ともよい一致を示している。以上の結果から、SiとGeの熱膨張係数の差で生じた歪をGaAs結晶がそのまま継承していることがわかる。

一方、図2.16においてPL強度に注目すると、GeウエーハとSiO₂/Si基板上GaAsからの強度はホモエピタキシャル成長GaAsからの強度に比べて1/5以下である。厳密にはPL強度は不純物濃度にも依存するが、この違いは結晶性、すなわちGaAsのantiphase domain成長と表面の凹凸にあるといえる。Ge基板上のantiphase domain成長の防止策は第3章で議論する。

2.5.2 GaAsLEDの特性

試作したホモ接合型GaAsLEDの構造と表面写真を図2.17に示す。個々のLEDは $260 \times 450 \mu\text{m}$ 角のSiO₂島上に構成されており、メサエッチ後のデバイスサイズは $210 \times 400 \mu\text{m}$ である。p側電極には光取り出しのために矩形の穴を作った。図2.18はLEDの光出力特性を示す。注入電流70 mA付近まで光出力はほぼリニアに増加しているが、注入電流70 mA以上では飽和する。これは、ダイオード接合部の発熱による発光効率の低下によるものと考えられる。動作電流100 mAで光出力は低下し始め、LEDは時間と共に劣化し

*1 $C_{11} = 1.181 \times 10^{12} \text{ dyn/cm}^2$, $C_{12} = 0.532 \times 10^{12} \text{ dyn/cm}^2$

$a = -9.0 \text{ eV}$, $b = -2.0 \text{ eV}$ (F.H. Pollak and M. Cardona, Phys. Rev., 172, 816 (1981))

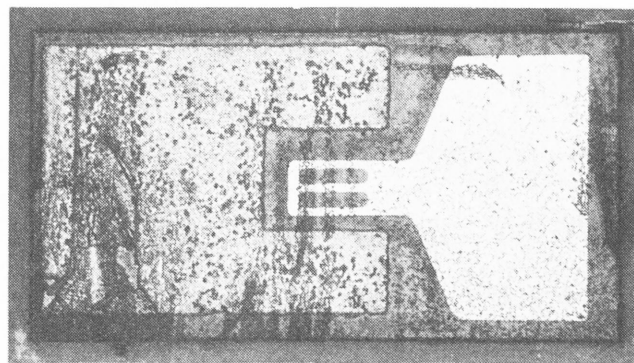
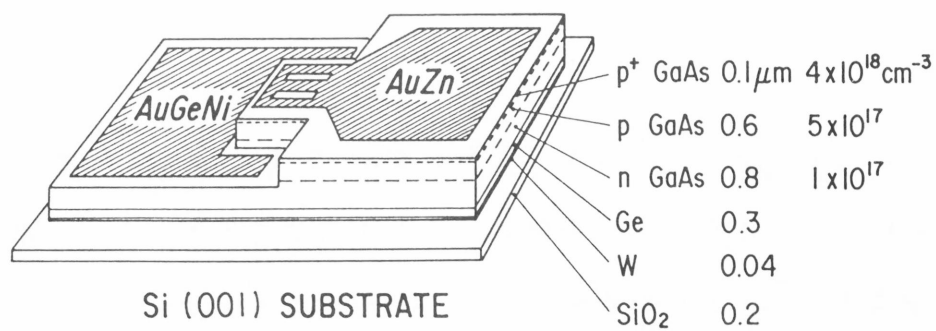


図 2.17 SiO₂/Si 基板上に形成した GaAs LED の構造と表面写真
デバイスサイズは 210 × 400 μm

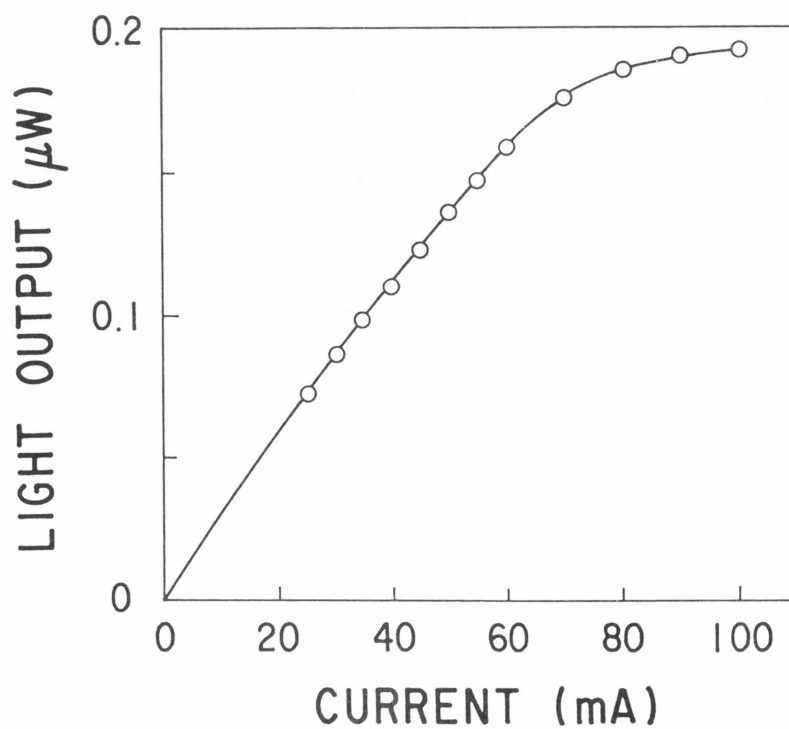


図 2.18 SiO₂/Si 基板上に形成した GaAs LED の光出力特性

た。この時の電流密度は約 500 A/cm^2 である。この劣化は発熱による p n 接合部の破壊が原因と考えられる。図 2.19 に L E D の室温でのスペクトルを示す。同図中には、比較のため、GaAs 基板上に作製した L E D についての結果も示した。SiO₂/Si 基板上に作製した L E D の発光スペクトルのピーク波長は、GaAs ホモ成長 L E D に比べて長波長側にシフトしている。そのシフト 19 meV は P L におけるシフト量 22 meV に近い。これらのことから、L E D の発光ピーク波長の長波長側へのシフトは GaAs 結晶の歪みに起因したものと言える。

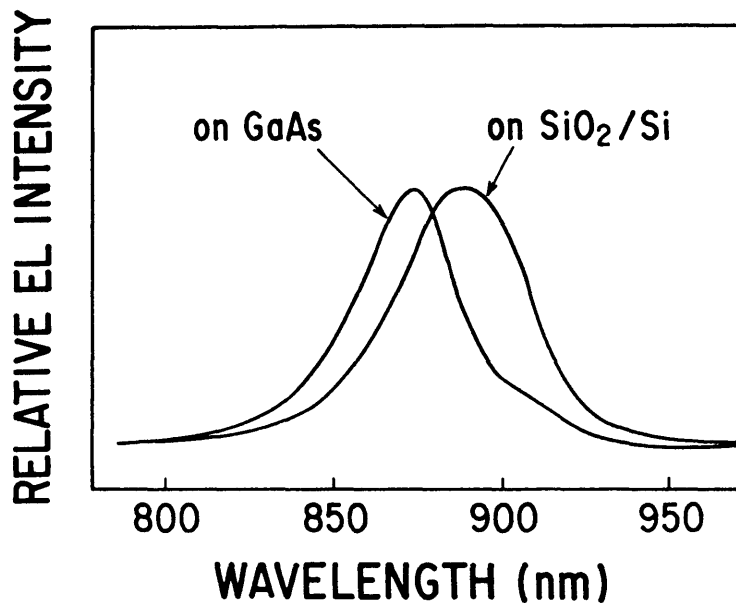


図 2.19 SiO₂/Si 基板と GaAs 基板上に形成した GaAs L E D の室温スペクトルの比較

2. 6 まとめ

本章ではGaAs-on-InsulatorへのアプローチとしてSiO₂/Siを基板とするGaAs/Ge構造の薄膜単結晶成長に関して述べた。特にGeとSiO₂の濡れ性を向上させるための保護膜材料とGeの結晶方位制御のためにヘテロラテラルシーディングエピタキシャル法を調べ、(0 0 1)方位結晶サイズ向上の可能性を追求した。具体的デバイスとしてGaAs発光ダイオードを製作した。以下に本章で得られた結果を述べる。

- (1) デバイスサイズのGe単結晶成長を可能にするために、帯域溶融による新たな結晶成長装置を構成しその有用性を実験的に示した。
- (2) Geの溶融、固化に伴うGeの凝集防止のために、表面張力に関する考察をもとに保護膜物質を検討しタングステンが適していることを見出した。
- (3) 基板Siを種結晶とするヘテロラテラルシーディング法を採用して最大510 $\mu\text{m} \times 280 \mu\text{m}$ の(0 0 1)単結晶Geを実現した。
- (4) Geの表面モホロジに関する検討により(1 1 1)固液界面を形成しつつ結晶化が進行する機構を明らかにし、熱流と固液界面の進行を一致させることが単結晶実現に重要であることを示した。成長した単結晶Ge層にはGeとSiの熱膨張の差に起因する引張り応力(歪)が存在する。
- (5) SiO₂/Si基板上GaAsLEDを試作した。これはSiO₂上に製作された化合物半導体デバイスの最初の例であり、今後のデバイス複合化の可能性が実証された。
- (6) W保護膜の存在は電氣的素子間分離、素子間光結合の障害となる。しかし、下地W層を一部除去した状態でも結晶化は可能であることを確認した。さらに下地絶縁体層としてSiO₂の代わりにTa₂O₅を用いれば、GeはTa₂O₅/Si基板上に直接成長が可能である。従ってSiO₂あるいはTa₂O₅層上のGaAsLEDからの光信号を下地Si結晶中の受光素子で検出するモノリシックフォトリソ

プラ等 O E I C は実現可能である。

(7) Ge 上の GaAs は antiphase domain 成長しており試作した L E D は発光効率が低い。antiphase domain 成長の抑制は必須の条件であり、この問題は第 3 章で再度検討、解決を図る。

文 献

- 1) A. Gat, L. Gerzberg, J. F. Gibbons, T. J. Magee, J. Peng and J. D. Hong, Appl. Phys. Lett., **33**, 775 (1978).
- 2) Y. F. Gibbons, K. F. Lee, T. J. Magee and R. Ormond, Appl. Phys. Lett., **34**, 831 (1979).
- 3) M. W. Geis, D. A. Antoniadis, D. J. Silversmith, R. W. Mountain and H. I. Smith, Appl. Phys. Lett., **37**, 454 (1980).
- 4) R. L. Chapman, J. C. C. Fan, H. J. Zeiger, and R. P. Gale, Appl. Phys. Lett., **37**, 292 (1980).
- 5) J. C. C. Fan, H. J. Zeiger, R. P. Gale and R. L. Chapman, Appl. Phys., **36**, 158 (1980).
- 6) H. J. Leamy et. al., Appl. Phys. Lett., **38**, 137 (1981).
- 7) N. Nishioka, Y. Shinoda and Y. Ohmachi, Appl. Phys. Lett., **43**, 92 (1983).
- 8) Y. Shinoda, T. Nishioka and Y. Ohmachi, Jpn. J. Appl. Phys., **22**, L450 (1983).
- 9) M. W. Geis, H. I. Smith, B. Y. Tsaur, J. C. C. Fan, D. J. Silversmith and R. W. Mountain, J. Electrochem. Soc., **129**, 2812 (1982)
- 10) Y. Ohmachi, Y. Shinoda and T. Nishioka, Electronics Lett., **19**, 274 (1983).
- 11) Y. Ohmachi, T. Nishioka, and Y. Shinoda, Appl. Phys. Lett., **43**, 971 (1983).
- 12) S. Oku, Y. Shinoda and Y. Ohmachi, 18th Conference on Solid State Devices and Materials, 117 (1986).
- 13) T. Nishioka, Y. Shinoda and Y. Ohmachi, J. Appl. Phys., **56**, 336 (1984).
- 14) T. Nishioka, Y. Shinoda and Y. Ohmachi, J. Appl. Phys., **57**, 276 (1985)
- 15) Y. Ohmachi, Y. Shinoda and S. Oku, Mat. Res. Soc. Symp. Proc., **67**, 65 (1986).
- 16) Y. Ohmachi, Y. Shinoda and T. Nishioka, IEDM Technical Digest, Washington, Dec. 1983, pp. 315-318.
- 17) MIT のグループは $\text{Si}_3\text{N}_4/\text{SiO}_2$ 保護膜を用いているが最適か否かはわかっていない。少なくとも有効であるという程度のものである。Smith によれば SiO_2 は CVD 法で形成しているが装置依存性がある (私信)。Si の溶解温度では SiO_2 が軟化するので Si_3N_4 が機械的に補強の役目を果しているというのが通説である。しかし Bell (Pfeiffer 等 A. P. L. **43**, 1048 (1983)) や Texas (Pinizzotto 等 A. P. L. **40**, 388 (1982), Lam 等 A. P. L. **41**, 1083 (1982)) は SiO_2 単層膜を用いている。

- 18) M. Takai, T. Tanigawa, K. Gamo and S. Namba, Japan. J. Appl. Phys., **22**, L624 (1983).
- 19) M. Takai, T. Tanigawa, K. Gamo and S. Namba, Japan, J. Appl. Phys., **23**, L357 (1984).
- 20) M. Takai, T. Tanigawa, K. Gamo and S. Namba, Mat. Res. Symp. Proc. **23**, 397 (1984).
- 21) 「表面張力」小野周, 共立出版 昭56.
- 22) K. A. Bezjian, H. I. Smith and J. M. Carter, J. Electrochem. Soc., **129**.
- 23) M. Tamura, H. Tamura and T. Tokuyama, Japan. J. Appl. Phys., **19**, L23 (1980).
- 24) T. J. Magee, L. J. Palkuti, R. Ormond, C. Leung, and S. Graham, Appl. Phys. Lett., **38**, 248 (1981).
- 25) J. C. Brice and P. A. C. Whiffin, Solid State Electron., **7**, 183 (1964).
- 26) M. Kimura, K. Egami and M. Kanamori, Appl. Phys. Lett., **46**, 57 (1985)
- 27) S. Ganesan, A. A. Maradudin and J. Oitmaa, Ann. Phys. **56**, 556 (1970).
- 28) E. Anastassakis, A. Pinezuk, E. Burstein, F. H. Pollak and M. Cardona, Solid State Commun., **8**, 133 (1970).
- 29) F. Cerdeira, C. J. Buchenauer, F. H. Pollak and M. Cardona, Phys. Rev., **B5**, 580 (1972).
- 30) T. Englert, G. Abstreiter and J. Pontcharra, Solid State Commun., **23**, 31 (1980).
- 31) S. R. Bueck, B. Y. Tsaur, J. C. C. Fan, D. V. Murphy, T. F. Deutsch and D. J. Silversmith, Appl. Phys. Lett. **40**, 895 (1982).
- 32) S. A. Lyon, R. J. Memanich, N. M. Johnson and D. K. Biegelsen, Appl. Phys. Lett., **40**, 316 (1982).
- 33) B. Y. Tsaur, J. C. C. Fan and M. W. Geis, Appl. Phys. Lett., **40**, 322 (1982).
- 34) Leonberger et. al., Appl. Phys. Lett., **38**, 313 (1981)
- 35) B. Y. Tsaur, R. W. McClelland, J. C. C. Fan, P. R. Gale, J. P. Salerno, B. A. Bojak and C. O. Bozler, Appl. Phys. Lett., **41**, 347 (1982).
- 36) P. R. Gale, R. W. McClelland, J. C. C. Fan and C. O. Bozler, Appl. Phys. Lett. **41**, 545 (1982).
- 37) J. C. Hensel and G. Feher, Phys. Rev., **129**, 1041 (1963).
- 38) M. J. Stowell, 'Epitaxial Growth', edited by J. W. Matthews (Academic Press, New York, 1975), Chap 5, p481.

第3章 Si基板上のGaAs/Ge結晶成長

3.1 はじめに

Ge/Siヘテロ接合は身近なIV族元素の組み合わせであるために古くから研究されている¹⁾。しかしGeはSiに比べ格子定数が4.2%、熱膨張係数も147%大きい。このためGe/Siヘテロ接合形成技術は通常のヘテロエピタキシャル結晶成長の研究分野からはずれたものとして、勿論実用上の必要性に欠けていたためもあるが、研究の進展は遅かった。しかし、近年におけるGaAs結晶成長技術の発展と共にGaAsエピタキシャル成長基板としてGe/Siが注目されるようになってきた。その理由は、

① GeとGaAsの格子不整合は0.08%と無視できること、

② 室温から800℃位まで両者の熱膨張係数がほぼ一致していること、
等である。すなわちGaAs/Ge/Si構造とすることでGaAsとSiの格子不整合と、熱膨張係数の差による結晶成長の困難性を取り除こうという極めて現実的な考え方である。この観点から最近の研究の働きを概観してみる。

Ge薄膜結晶成長の最初の試みは、GeCl₄を用いたGe-Siのバンドダイヤグラムの研究であり²⁾、本格的な成長はCALTECのグループによって着手され、GeH₄を原料とする常圧CVD法により $\mu = 100 \sim 400 \text{ cm}^2/\text{Vsec}$ 、 $p = 2 \sim 5 \times 10^{18} \text{ cm}^{-3}$ が実現されている³⁾。基板温度については700～800℃と高温になると結晶性が低下、これはSi基板表面の汚染がこの温度で最も顕著なためと推定している。蒸着法によるGe/Siの形成は最も多く検討されており、Ge/Si界面でのミスフィット転位によるダングリングボンドがpGe-nSi接合に高密度の界面準位を形成していること⁴⁾、炭素による汚染によってSiCが形成されると共にGeが核成長して表面が荒れること⁵⁾等が指摘されている。MITの研究グループは組織的にこの研究に取り組み、Tsaur等⁶⁾⁷⁾は(001)Si基板に基板加熱なしにGe層形

成を $0.1 \sim 0.3 \mu\text{m}$ 成長した後、 Ar/H_2 雰囲気中で $400 \sim 900^\circ\text{C}$ 、 $15 \sim 20$ 分間の熱処理による固相エピタキシャル成長を最初に試みた。この Ge 層ではヘテロ界面付近に双晶、欠陥が多く見られるが、結晶性は高温処理ほど向上すること、Ge のイオン注入と再熱処理で Ge 表面の結晶性が向上することを明らかにしている。Ge の成長温度依存性に関しては $350^\circ\text{C} \sim 750^\circ\text{C}$ の範囲で調べ、表面平坦性が良く微細双晶が少ない成長条件として基板温度 550°C 付近が最適であるとしている⁸⁾。さらに彼等は AsCl_3 -Ga- H_2 系による気相法によって最初に GaAs/Ge/Si 構造を実現し、GaAs 太陽電池を試作して 12% の変換効率を得ている⁹⁾。

勿論 Si と Ge は全域固溶するから $\text{Ge}_x\text{Si}_{1-x}$ を形成することで GaAs との格子整合を取ることも出来る。CALTEC の Lau 等は電子ビーム加熱¹⁰⁾とレーザ加熱¹¹⁾、Bell の Leamy 等¹²⁾はレーザ加熱により、Si 基板上的の非晶質 Ge を結晶化させている。He 後方散乱における Ge 表面の $\text{yield } \chi_{\min}$ は $6.5 \sim 13\%$ ¹⁰⁾、 9% ¹²⁾であり、CVD 法³⁾、電子ビーム蒸着後のイオン注入による再結晶処理^{7) 8)}、電子ビーム蒸着法^{8) 13)}による Ge がいずれも $4 \sim 5\%$ 程度であることを考慮するとビーム加熱法は良質の再結晶化には適さないようである。MIT の Fan 等は加熱して Si 基板上的の Ge を溶解再結晶化させたが、界面付近では Ge-Si 混晶が形成されることが、膜中の Si 組成が多くなるにつれて双晶が少なくなること、表面では $\chi_{\min} = 6\%$ であること¹⁴⁾を明らかにしたが結晶性は十分とは言えない。

以上 Si 基板上的の Ge ヘテロエピタキシャル成長について概観したが、成長技術はまだ確立されたとは言えないものの、成長条件を制御しやすく従って成長素過程を把握しやすい MBE 法は最近の装置技術の進歩とあいまって有望である。そこで著者は MBE 法による Si 基板上的の Ge エピタキシャル成長について検討をおこなった。本研究では Ge の成長条件を調べ、Ge の電気特性と結晶性の関係を明らかにする¹⁵⁾。さらに GaAs-on-Si における Ge 中間層としての適用性、第 2 章で問題になった Ge 基板上 GaAs の antiphase domain 成長の防止策を開拓する^{16) 17)}。

3. 2 MBE法によるSi基板上のGe結晶成長

成長基板として用いたSiウェハーはGe層の電気特性測定の際に基板の影響をさけるために表3-1に示すように高抵抗のものを使用した。Si基板は予め熱酸化によって厚さ3000Å程度の表面酸化層を形成したものをを用いた。Geの成長直前に再び洗浄した後、希HF（約50%）で酸化層をエッチングした。装置背圧は 3×10^{-9} Torr、Geの純度は6Nであり、グラファイト製ペDESTALから電子ビーム加熱により蒸発させた。成長前の基板熱処理はランプ加熱という装置上の制約で500℃とした。成長中のSi基板温度は350℃と440℃である。Ge層の成長速度は7～35Å/秒であるが、後述するように明確な成長速度効果はなく、成長速度を上げるにつれてGeの突沸によると思われるGe粒子の付着がみられた。

表3-1 成長基板SiウェハーとGe成長条件

Si基板	方位 (0 0 1)
	$n = 3 \times 10^{13} \text{ cm}^{-3}$
	$\rho = 510 \Omega \text{ cm}$
成長条件	背圧 $3 \times 10^{-9} \text{ Torr}$
	Geの純度 6 N
	基板熱処理 500℃ 10分
	成長温度 350℃、440℃
	成長速度 7～35Å/秒

3. 3 Geの評価

Geの表面モホロジの代表例を図3.1に示す。肉眼では鏡面であるがノマルスキ微分干渉顕微鏡で観察すると表面には微細なうねりがある。Geは層状成長した後島状化し（Stranski-Krastanov型）、さらに10原子層程度以上の厚さでは格子不整合により基板Siと共にGe層も歪み、欠陥を生ずることが後方散乱によって明かになっている¹⁸⁾。Geの成長初期における微細な核形成とその連続化は他にも観測されており³⁾、図3-1の表面モホロジはこのような成長形態をうらづけている。表面状態は高温成長ほど荒れる傾向ににあるので、成長温度は350と440℃に限定した。高温成長ほど表面が荒れるのはGeの表面拡散が促進されて島状化が進むためと推定される。

表3-2 Ge-on-Si(001)の成長条件とX線半値全幅、電気特性

試料	厚さ (μm)	成長条件		X線回折 FWHM(sec)	Hall測定	
		温度 ($^{\circ}\text{C}$)	Rate $\text{\AA}/\text{sec}$		$N_A - N_D$ (cm^{-3})	μ (cm^2/Vs)
MB72	0.16	350	27	—	2.8×10^{17}	285
MB74	0.20	440	33	1560	1.8×10^{17}	283
MB130	0.44	350	15	1300	1.3×10^{17}	521
MB63	0.50	350	8	940	7.5×10^{16}	549
MB119	0.52	440	15	660	4.7×10^{16}	538
MB73	0.55	440	31	910	6.9×10^{16}	530
MB66	1.05	440	29	—	2.6×10^{16}	777
MB159	1.20	350	21	660	—	—
MB144	1.18	440	15	590	2.7×10^{16}	763

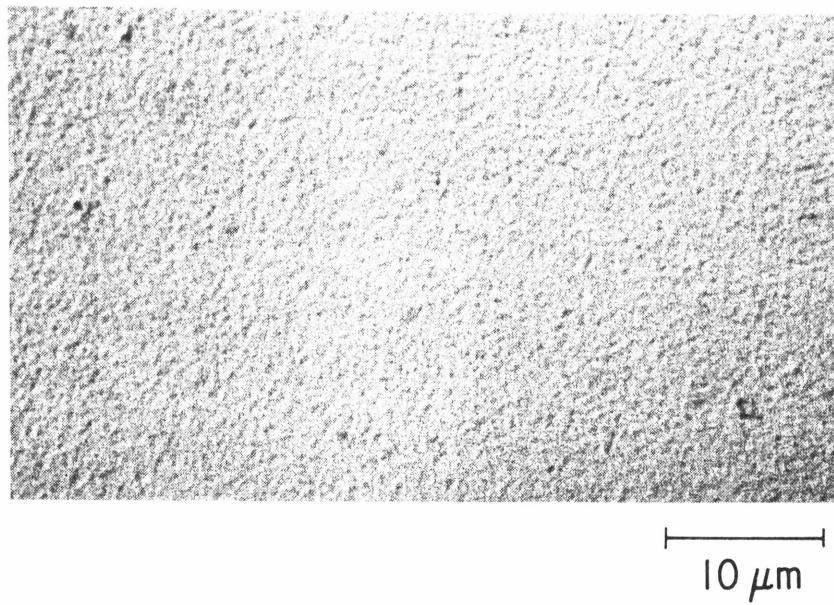


図 3 . 1 Si基板上に成長したGe表面のノマルスキ微分干渉顕微鏡写真

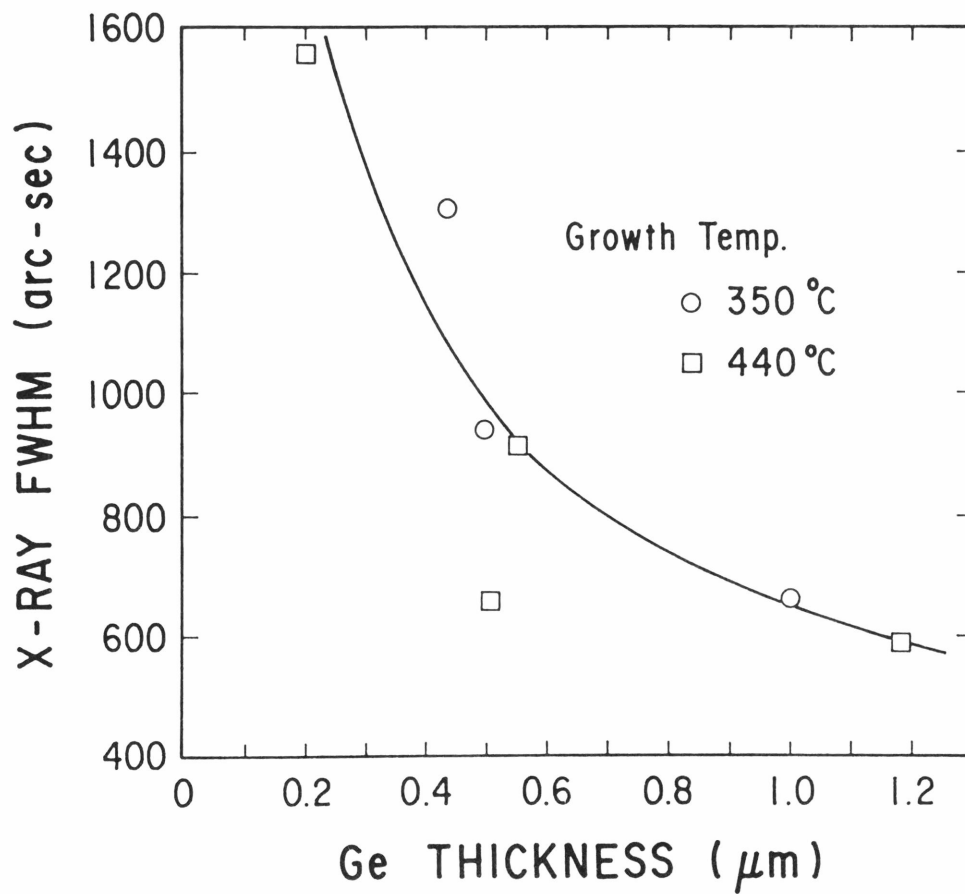


図 3 . 2 Si基板上に成長したGeの層厚とX線回折線幅の関係

エピタキシャル成長したGeの成長条件、結晶性と電気特性評価結果を表3-2にまとめる。結晶性は2結晶X線回折法によって、Ge層からの(400)反射の半値全幅(Full Width Half Maximum:FWHM)として測定した。電気特性はvan der Pauw形のAu電極を用いたホール効果測定によって評価した。補足的に行った反射電子線回折でも試料MB72や74のように成長膜厚が薄い試料では微細双晶の存在を意味する各回折点のまわりの微弱な副回折点が見られたが、厚さ0.4 μm 以上になると副回折点は消えて明るい菊池帯があらわれ、成長表面の結晶性が膜厚とともに向上していることが確認された。

結晶性が膜厚と共に向上することは容易に推定できるが、図3.2に示すX線回折結果もGe層厚とともに結晶性が大幅に改善される傾向を示している。但し成長温度依存性はみられなかった。Ge層の電気特性は図3.3に示すとうりであって、膜厚増加と共にアクセプタ濃度は減少傾向にあり、移動度は上昇する。膜厚によってアクセプタ濃度が減少することは、不純物以外の要因でキャリア濃度が決定されていることを示す。Geの結晶性と電気特性が密接に関係していることはこれ迄に指摘されており¹⁹⁾²⁰⁾、Geの結晶欠陥はアクセプタを形成する。ここで得た結果も結晶性が膜厚と共に向上し、従ってアクセプタ濃度も減少したと推定できる。350℃よりも440℃で成長させた方がアクセプタ濃度は低かったが、350℃で成長した後440℃で熱処理を施しても電気特性に変化はなかった。このことは成長時の基板温度が結晶性つまり電気特性を支配していることを示している。移動度の膜厚依存性についてはMaenpaa等¹³⁾が報告しており、あわせて同図に示した。彼等の報告ではアクセプタ濃度は $2 \times 10^{18} \text{cm}^{-3}$ 程度であるとして膜厚依存性については言及していないが、移動度の値が我々の半分程度であることを考慮するとなんらかの不純物混入もしくは高密度の結晶欠陥のために膜厚依存性が打ち消されているものと解釈される。

図3.3に示した結果はGe膜の平均的な移動度、キャリア濃度を示しており、電気特性が成長厚さとどのように関係してくるかは不明確である。そこで陽極酸

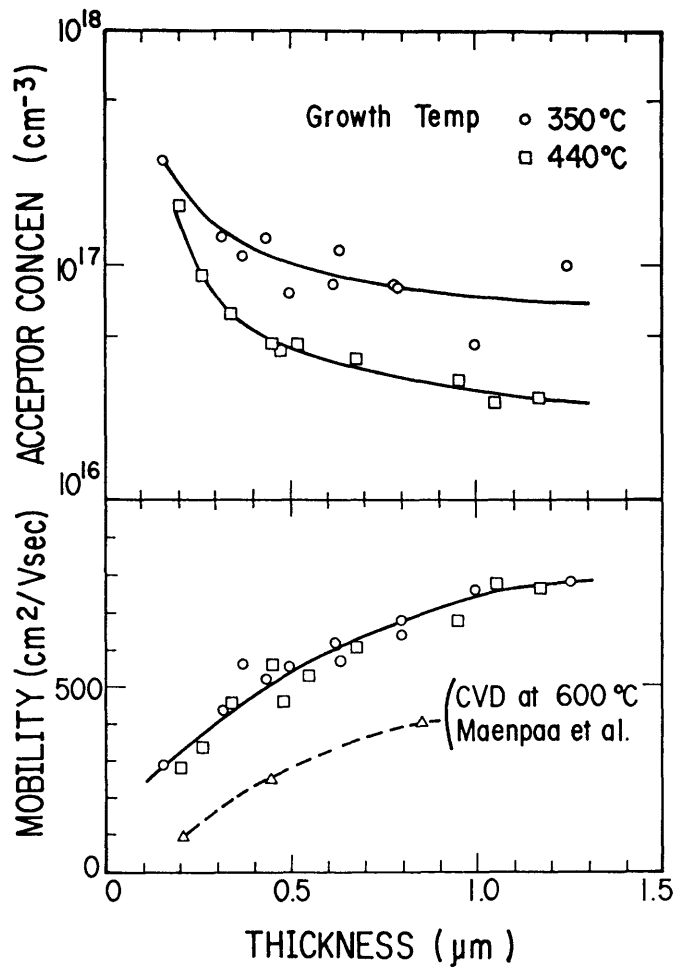


図 3.3 Si基板上に成長したGeの層厚と電気特性の関係

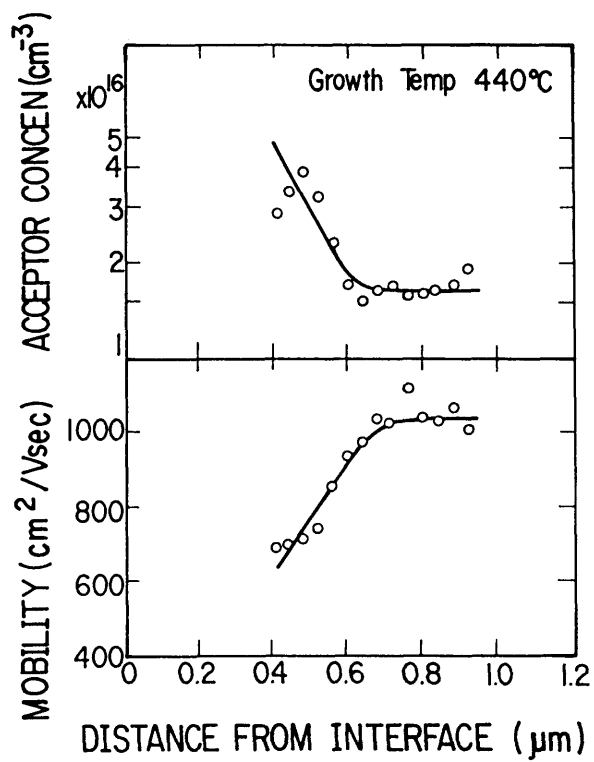


図 3.4 Si基板上に成長したGe層中のホール濃度とホール移動度の分布
試料は表 3 - 2 のMB66

化によりGe表面をエッチングしながら繰り返しホール測定を行うことで成長層内の分布を調べた。陽極酸化は3%酒石酸（体積2）+エチレングリコール（体積1）をアンモニア水でpH7に調整した液で電流密度1 mA/cm²の条件でおこなった。測定結果を図3.4に示す。Si基板界面から0.6 μmまでは電気特性は急速に向上し、それ以上の厚さではほぼ一定になる。Si界面から0.7 μm以上の領域ではアクセプタ濃度が 1.6×10^{16} cm⁻³、移動度が1040 cm²/Vsecである。この値は同程度のアクセプタ濃度におけるバルク結晶の移動度1300 cm²/Vsecに比べれば小さめであるがSi基板との4.2%という大きな格子不整合を考えれば満足すべき値であろう。

Ge層中の伝導機構を調べるためにホール効果の温度特性を調べた。ホール移動度の温度依存性は図3.5に示すように低温側において $T^{3/2}$ 則に従っている。結晶欠陥に関係するキャリア散乱には、（1）欠陥によって生じた変形ポテンシャルによる散乱、（2）欠陥が電氣的に活性化して例えばアクセプタ準位となりその負電荷による散乱等がある。（1）の効果は一般に小さいと考えられており、イオン化不純物散乱は $T^{3/2}$ 則に従うことを考え合わせれば同図(b)の低温側の温度依存性は（2）の効果で説明できる。高温側での $T^{-3/2}$ 則は格子散乱で説明できる。なお、同図(a)と(b)における移動度の大きさのずれは両者の層厚が異なるためである。同時に測定したGe層のアクセプタ濃度と $1/T$ の関係は測定温度範囲で特定のエネルギーレベルの関与を示唆するような直線関係になく、電気伝導は結晶欠陥に関与して禁制帯内に広く分布するアクセプタ準位によって支配されていると解釈できる。

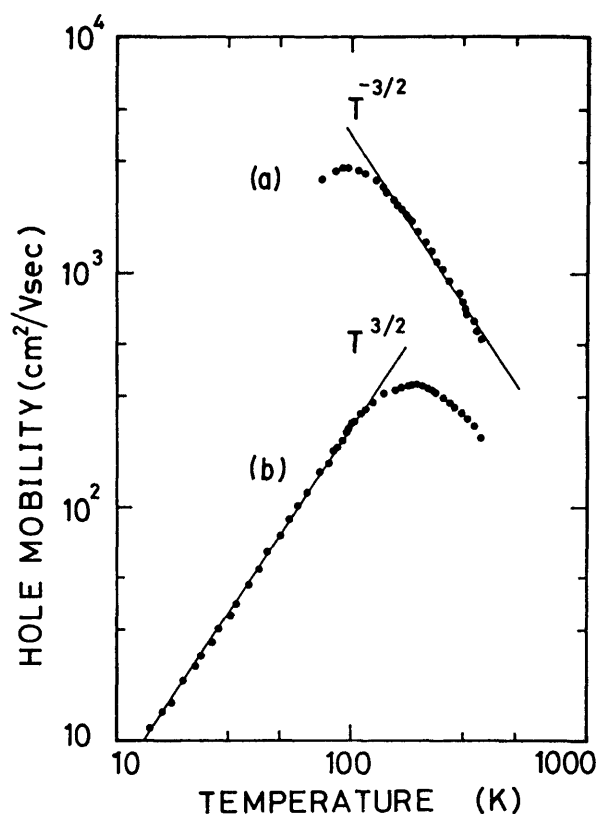


図 3.5 Si基板上に成長したGeのホール移動度の温度依存性
(a)は表 3 - 2 のMB144、(b)はMB74

3. 4 Ge上のGaAs単一ドメイン成長

Ge基板上のGaAs成長において、熱膨張係数や格子定数の点からはエピタキシャル成長にとって問題ないが基板Geの結晶方位が(0 0 1)の場合、Geに最初にエピタキシャルする層がGa層かAs層かの任意性ある場合、あるいは基板表面原子のダングリングボンドの方向に任意性がある場合には配向が90度回転したGaAs、つまり[1 1 0]と $[\bar{1} 1 0]$ 方位の反位相領域(antiphase domain)²¹⁾が形成される。antiphase domainの境界は積層欠陥の一種であるから結晶品質の低下を招く。antiphase domain成長はGe、Si等の非極性結晶を基板として化合物半導体のような極性結晶を、特に極性を有する面方位で成長する場合に問題になる。従って面内にGa原子とAs原子が等量存在して電氣的に中性な{1 1 0}面成長ではこの問題は発生しないが、{1 1 1}や{0 0 1}面成長では問題となる。

antiphase domain成長を防止するためには種々の試みがあり、off axis基板を使う方法はVPE法²²⁾、MBE法²³⁾²⁴⁾で成功している。中間層を使う方法ではMOCVD法で厚さ300～500 ÅのAlGaAsとGaAsの超格子層を用いる方法²⁵⁾、450℃程度で厚さ～200 ÅのGaAs低温層を形成する2段階成長法がMOCVD²⁶⁾、MBE²⁷⁾いずれにも有効である。基板表面処理ではMBE法で基板を装置内で真空熱処理する方法²⁸⁾²⁹⁾が報告されている。

Ge上のGaAs成長に関して、本研究では水素雰囲気中でGe基板表面熱処理によってantiphase domain成長防止の可能性を追求した。その理由は以下の2点である。第1にGeはSiに比べて高温での蒸気圧が高いため表面汚染層の除去と表面原子の再配列が比較的容易であろうと推定できることである。KaplanはSi(100)の熱処理による清浄化とその水素吸着による表面構造を調べ、共に2原子ステップ構造を観察している³⁰⁾。従ってGeでも同様に2原子ステップが形成される可能性があり、その結果antiphase domain成長が抑えられると期待できる。第2にGe基板表面にGaAsが成長する際にGa面から成長するかAs面から成長するかに任意性があるとすれば、Ge表面を清浄化することによってGe本来の性質があらわになってGe-GaとGe-Asの結合のうちいずれかが優先してantiphase domain成長が防止できると推定できるからである。

本章で使用したMOCVD装置は第2章で述べた自家製の装置である。使用したGe基板は(001)ウェーハで、2結晶X線回折法で測定した方位ずれは±0.5度程度またはそれ以下であった。GaAs成長前にHF(1)+H₂O₂(1)+H₂O(4)の混液で表面の研磨歪層をエッチングした。Ge基板を反応管内部に装填、真空排気後、水素雰囲気中で720～900℃、5～15分熱処理した後650～700℃でGaAsを成長した。図3.6はGe基板の熱処理効果をGaAsエピタキシャル層からのホトルミネセンス分布で評価した結果である。ArイオンレーザをGaAs表面に斜めから照射して発光分布を顕微鏡観察したもので、処理なしに成長したGaAs表面には不規則なダークラインが見られる。図3.7は図3.6と同じ試料を熔融KOHでエ

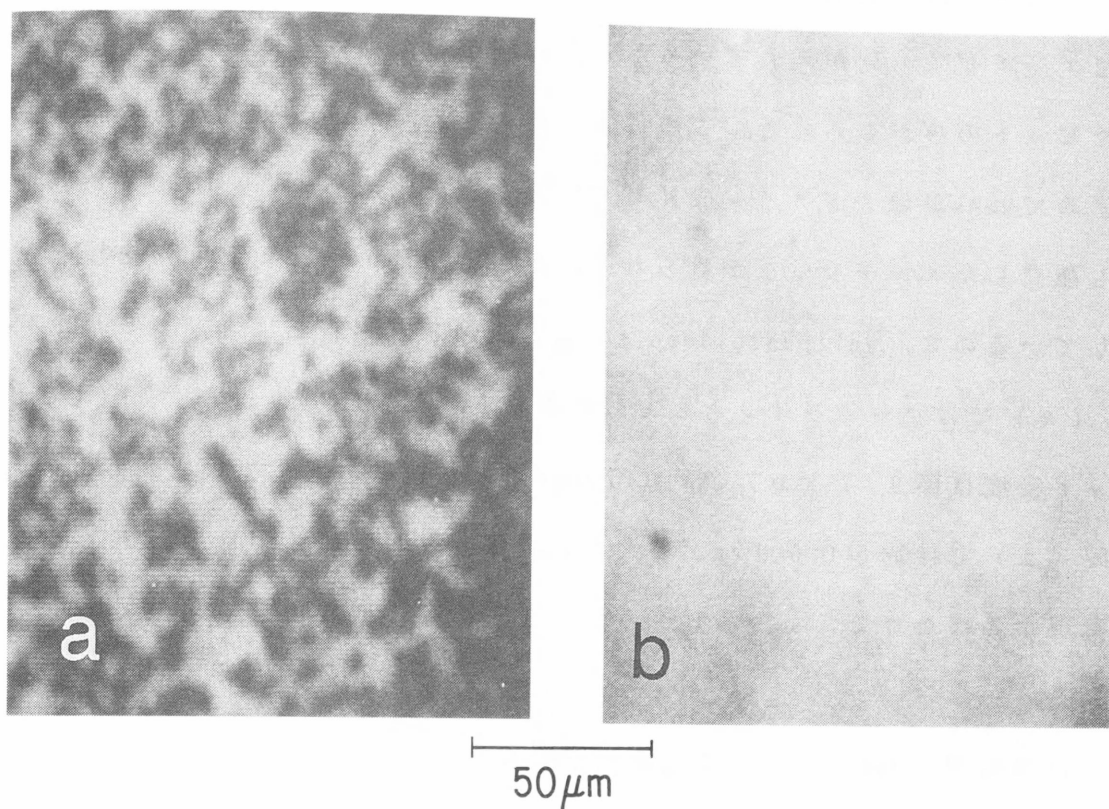


図 3 . 6 GaAs-on-Ge(001)の P L トポグラフ
(a)はGe基板表面の処理をしない場合、(b)は処理をした場合

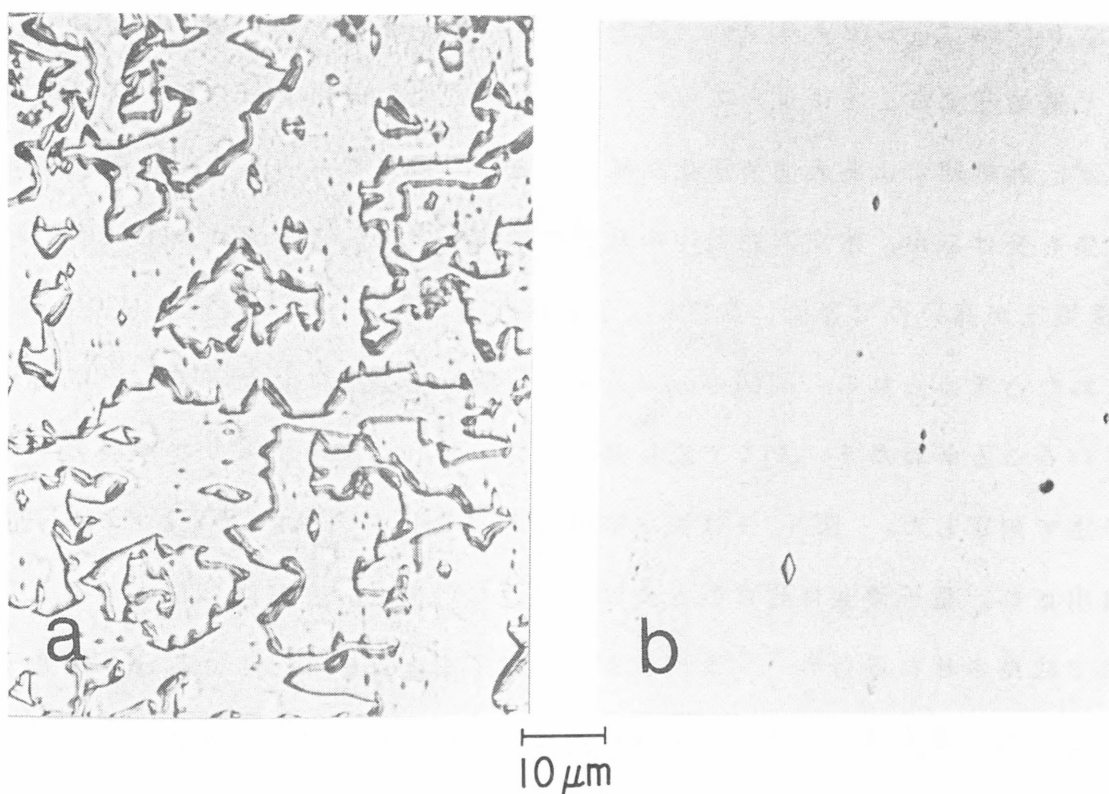


図 3 . 7 表面を溶融KOHでエッチングした後のGaAs-on-Ge(001)の表面写真
(a)はGe基板表面の処理をしない場合、(b)は処理をした場合
試料は図 3 . 6 と同じ

エッチングした後のGaAs表面写真である。GaAs成長前の熱処理をしない場合には入り組んだエッチピット列が現れているが、熱処理をした場合には孤立したひし形のエッチピットのみが見られる。この孤立したエッチピットの長手方向は同じ方向を示すのでGaAsが単ドメイン成長していることを確認出来る。図3.7(a)においても孤立したエッチピットが見られるがその方向はエッチピット列を境として直交しているので、antiphase domainの境界が図3.7(a)ではエッチピット列、図3.6(a)ではダークラインとして観察されていることがわかる。孤立したエッチピット密度は図3.7(b)で約 150 cm^{-2} と基板Geの転位密度とほぼ一致するが、同(a)では約 5000 cm^{-2} と大きい。基板表面の熱処理は単ドメイン成長を実現するばかりでなく、エピタキシャル層の転位低減にも不可欠であると結論出来る。

この熱処理がGaAs/Ge界面に及ぼす影響をしらべるために、2次イオン質量分析法(Secondary Ion Mass Spectroscopy:SIMS)によって結晶の深さ方向元素分析を行った結果を図3.8に示す。antiphase domain成長した試料ではヘテロ界面にOで 10^{18} cm^{-3} 、Cで 10^{17} cm^{-3} 程度のパイルアップがみられるのに対して、水素中で熱処理することによって単ドメイン成長した試料ではパイルアップはみられず、熱処理による表面清浄化が確認できた。大気にさらしたGeの表面は酸化と汚染を受けるが、水素雰囲気中の熱処理で酸化層 GeO_2 は還元されて GeO となり、 GeO は蒸気圧が高いので容易に蒸発して表面酸化層が除去されると同時にC汚染も除去されたと考えられる。同図のGeの分布からGaAs層全体にわたってGeが取り込まれていることがわかる。そこで成長温度を変えたGaAs層のキャリア濃度分布をC-V法で測定した。図3.9は測定結果であって $10^{16}\sim 10^{17}\text{ cm}^{-3}$ の電子濃度が検出され、電子濃度は特にGeとの界面付近で増加し、高温成長ほど高い。GaAs単独で成長させた場合のバックグラウンド電子濃度は $\sim 3 \times 10^{14}\text{ cm}^{-3}$ であるから、この電子濃度はGaAs成長層に取り込まれて活性化したGe不純物と考えてよい。さらにこの状況を調べるため、反応管内にGaAsとGeのウェハを並べてノンド

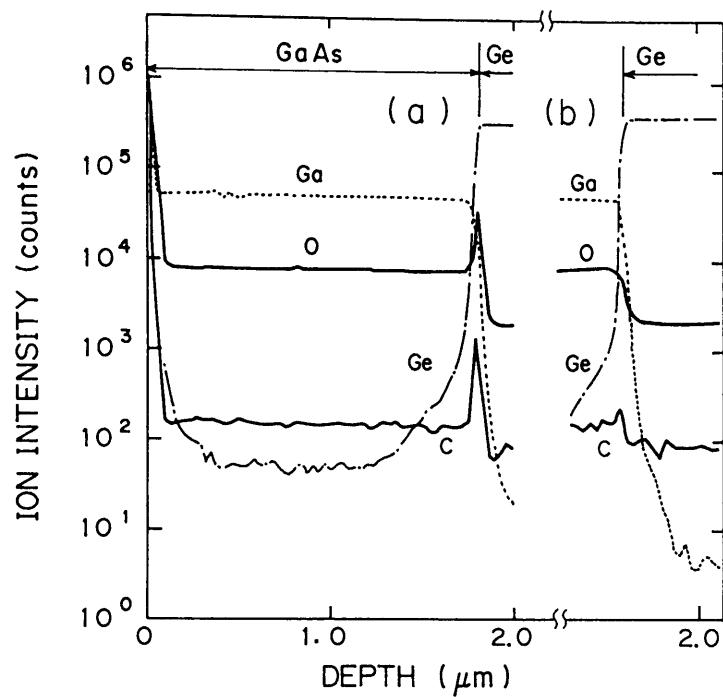


図 3.8 Ge基板上にピタキシャル成長したGaAs層の深さ方向SIMS分析
(a)はGe基板表面の処理をしない場合、(b)は処理をした場合

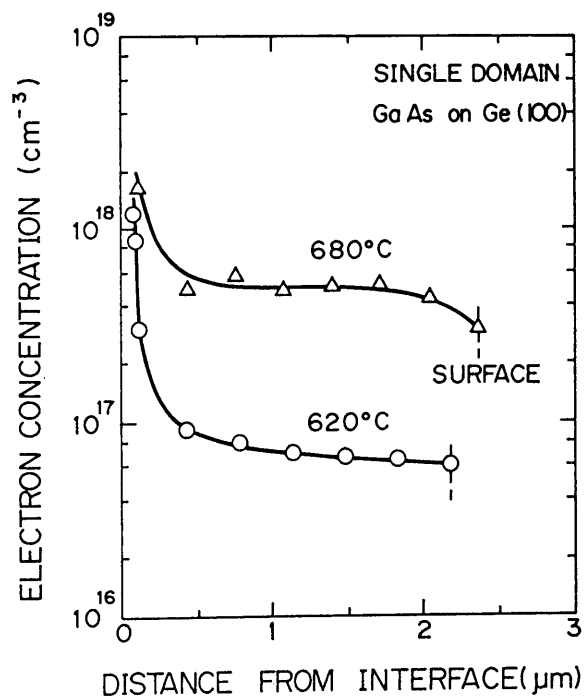


図 3.9 Ge(001)基板上に成長した単ドメインGaAs層のキャリア濃度分布
成長温度は620℃と680℃

ープのGaAsを成長させた。van der Pauw法を用いてGaAs基板上に成長したGaAs層のキャリア濃度を調べたところ、 $5 \times 10^{16} \sim 5 \times 10^{17} \text{ cm}^{-3}$ の値を示した。再びGaAs基板単独で結晶成長すると、 $\sim 3 \times 10^{14} \text{ cm}^{-3}$ に回復した。この場合のキャリア濃度の増加は結晶成長時における気相からのGeの取込みに起因すると考えられる。Geを下地材料とする時にはGeからのエピタキシャル成長層への拡散もある筈である。これらは基板材料としてGeを使用する場合にはキャリア濃度の精密制御が困難であることを意味し、デバイス作製上不利に作用する重要な問題である。

3. 5 まとめ

本章ではSi基板上のGeエピタキシャル成長をおこない、GaAs-on-Ge/Si構造におけるGeの中間層としての適用性を調べた。成長条件とエピタキシャル層の電気特性との相関、エピタキシャル成長層内部の結晶性を調べた。特にGe基板上的GaAs成長で問題になるantiphase domain成長の防止策を検討した。以下に本章で得られた結果をまとめる。

- (1) Ge成長層の電気特性と結晶性の相関、これらの膜厚依存性を明らかにし、従来報告されている中で最も高い移動度を有するGe/Siヘテロエピタキシャル成長を実現した。
- (2) 格子不整合にもとづく結晶欠陥がアクセプタとして作用し、成長層の電気伝導の主役を担っている。このアクセプタ準位は特定のエネルギーレベルを有せず、禁制帯内に広く分布している。
- (3) 厚さ $0.6 \mu\text{m}$ まではSi界面からはなれるにつれて電気特性は急速に向上し、それ以上の厚さでは移動度、アクセプタ濃度共にほぼ一定である。これは厚さ $0.4 \mu\text{m}$ 以下で多く見られる微細双晶等結晶欠陥の分布と対応する。従って中間層としての厚さは 0.4 乃至 $0.6 \mu\text{m}$ 同程度でよい。

- (4) Ge基板上に単ドメインGaAsをエピタキシャル成長するために、水素雰囲気中の熱処理法を提案した。MOCVD装置を用い、基板方位が(001) ± 0.5度のGeウエーハでその有効性を確認した。この方法はGaAs中の転位低減にも有効である。
- (5) Ge基板上のGaAsエピタキシャル成長に際してはGeの混入が避けられず、不純物濃度の再現性ある精密制御には問題があり、デバイス製作上不利な要因になる。

文 献

- 1) 例えば A. G. Milnes and D. L. Feucht Heterojunctions and Metal Semiconductor Junctions(Academic Press, New York 1972).
- 2) M. J. Hampshire and G. T. Wright, Brit. J. Appl. Phys., **15**, 1331(1964).
- 3) T. F. Kuech and M. Maenpaa, Appl. Phys. Lett., **39**, 245(1981).
- 4) K. Ito and K. Takahashi, Japan. J. Appl. Phys., **7**, 821(1968).
- 5) G. O. Krause, Phys. Stat. Sol., (A)**3**, 907(1970).
- 6) B. Y. Tsaur, J. C. C. Fan and R. P. Gale, Appl. Phys. Lett., **38**, 176(1981).
- 7) B. Y. Tsaur, J. C. C. Fan, J. P. Salerno, C. H. Anderson, Jr., R. P. Gale, F. M. Davis, E. F. Kennedy and T. T. Sheng, J. Electrochem. Soc., **123**, 1947(1981).
- 8) B. Y. Tsaur, M. W. Geis, J. C. C. Fan, and R. P. Gale, Appl. Phys. Lett., **38**, 779(1981).
- 9) R. P. Gale, J. C. C. Fan, B. Y. Tsaur, G. W. Turner and F. M. Davis, IEEE Electron Dev. Lett., EDL-2, 169(1981).
- 10) S. S. Lau, W. F. Tseng, M-A. Nicolet, J. A. Minnucci and A. R. Kirkpatrick, Appl. Phys. Lett., **33**, 235(1978).
- 11) I. Golecki, E. F. Kennedy, S. S. Lau, J. W. Mayer, W. F. Tseng, R. C. Eckardt and R. J. Wagner, Thin Solid Films, **57**, L13(1979).
- 12) H. J. Leamy, C. J. Doherty, K. C. R. Chu, J. M. Poate, T. T. Sheng and G. K. Celler, 'Laser and Electron Beam Processing of Materials', edited by C. W. White and P. S. Peercy(Academic Press, New York, 1980), p. 581.
- 13) M. Maenpaa, T. F. Kuech, and M-A. Nicolet, J. Appl. Phys., **53**, 1076(1982).
- 14) J. C. C. Fan, R. P. Gale, F. M. Davis, and G. H. Foley, Appl. Phys. Lett., **37**, 1024(1980).
- 15) Y. Ohmachi, T. Nishioka and Y. Shinoda, J. Appl. Phys., **54**, 5466(1983).
- 16) Y. Ohmachi, Y. Shinoda and S. Oku, Mat. Res. Soc. Symp. Proc. **67**, 65(1986).

- 17) Y. Shinoda and Y. Ohmachi, Mat. Res. Soc. Symp. Proc. **56**, 79 (1986).
- 18) G. A. Kurov, S. A. Semiletov, and Z. G. Pinsker, Sov. Phys. Crystallogr., **2**, 53 (1957).
- 19) B. W. Sloop and C. O. Tillier, J. Appl. Phys., **38**, 140 (1967).
- 20) T. Narusawa and W. M. Gibson, Phys. Rev. Lett., **47**, 1459 (1981).
- 21) M. J. Stowell, 'Epitaxial Growth', edited by J. W. Matthews (Academic Press, New York, 1975), Chap 5, p481.
- 22) R. P. Gale, J. C. C. Fan, B. Y. Tsaur, G. W. Turner and F. M. Davis, IEEE Electron Dev. Lett., EDL-2, 169 (1981).
- 23) T. H. Windhorn, G. M. Metze, B. Y. Tsaur and J. C. C. Fan, Appl. Phys. Lett., **45**, 309 (1984).
- 24) H. K. Choi, B. Y. Tsaur, G. M. Metze, G. W. Turner and J. C. C. Fan, IEEE Electron Device Lett., EDL-5, 207 (1984).
- 25) M. Akiyama, Y. Kawarada and K. Kaminishi, 15th Conference on Solid State Devices and Materials, 293 (1983).
- 26) M. Akiyama, Y. Kawarada and K. Kaminishi, Japan. J. Appl. Phys., **23**, L843 (1984).
- 27) S. Nishi, H. Inomata, M. Akiyama and K. Kaminishi, Japan. J. Appl. Phys., **24**, L391 (1985).
- 28) W. I. Wang, Appl. Phys. Lett., **44**, 1149 (1984).
- 29) R. Fisher, T. Henderson, J. Klem, W. T. Messelink, W. Kopp and H. Morkoc, Electron. Lett., **20**, 945 (1984).
- 30) R. Kaplan, Surface Sci., **93**, 145 (1980).

第4章 Si基板上のGaAs結晶成長

4. 1 はじめに

化合物半導体の結晶成長には液層成長(LPE)法、気相成長(VPE)法、分子線エピタキシャル(MBE)法、有機金属気相成長(MOCVD)法がある。LPE法とVPE法は熱平衡反応による結晶成長であって、熱平衡状態で共存しないGaAsとSiの組み合わせであるGaAs-on-Siには適用が難しい。MBE法とMOCVD法はいずれもIII-V化合物半導体の成長に広く用いられておりGaAs-on-Siの形成にも有効であるが、本研究では基板Si表面の高温処理が容易であること、エピタキシャル層厚の精度良い制御が可能であること、将来にわたって装置技術発展が見込まれる上にスループット向上の見通しがあること等を考慮してMOCVD法を採用した。MOCVD法に限らずas grownのGaAsエピタキシャル層はSi基板との格子不整合によって発生する転位は避けられず、デバイス応用のためには転位の低減が大きな課題で何らかのGaAsの結晶性向上策が不可欠である。金属結晶の完全化や歪除去のためには加熱と冷却による熱処理が有効であることはよく知られている¹⁾。熱的に非平衡なMOCVD成長はIII族元素の供給で律速されていて格子不整合によって発生した結晶欠陥はそのまま成長層を伸長しやすいので、このような熱処理²⁾³⁾⁴⁾⁵⁾⁶⁾には期待がもてる。

エピタキシャル成長、特にSi基板上GaAs成長ではSi表面の清浄度がGaAsの結晶性に大きく影響する。第3章で使用したMOCVD装置⁷⁾は油拡散ポンプで反応管を真空排気するためにSi基板表面の汚染の恐れがあり、さらに気密性に不安がある配管接続法を採用したので高温熱処理によるSi基板表面清浄化に最適とは言えない。本章ではまず系の気密性に留意して新たに設計したMOCVD装置を概説する。ついで、GaAs-on-Siウエーハの反りとクラック発生を調べ、太陽電池製作上許容できるGaAs厚さを明かにする。次にGaAs太陽電池層を形成するため

の中間層のひとつとして熱サイクル処理GaAs中間層について検討し、その処理条件と厚さに最適条件があることを明かにし、転位低減機構を解析する⁸⁾⁹⁾¹⁰⁾。

2 結晶 X 線回折法による結晶性の定量測定は非破壊、簡便にして有効な方法であり、本研究でもエピタキシャル層の評価のために用いる。しかし X 線は透過性が良いのでその結果はエピタキシャル層全体の結晶性を反映したものとなるが、転位等結晶欠陥に大きな層内分布がある場合には悪い結晶品質を反映した情報を与える。本研究における太陽電池はGaAs表面 2 μm 弱が光電変換層として利用されるので、その性能向上や性能解析にはGaAs表面付近の結晶品質の向上とその定量化が不可欠である。定量的に転位密度を求めるには透過電子顕微鏡 (Transmission Electron Microscopy: TEM) によって転位像を直接観察する方法もあるが、そのためにはサンプル厚さを電子線が殆ど損失なく透過できる厚さ (400 KeVでも略々 2000 Å 以下) に加工する必要がある上、観察できる視野面積は観察倍率にもよるがせいぜい数~数十 μm 角の狭い領域に限られる。本研究では定量評価のため、破壊試験ではあるが簡便で実用的なエッチング法を採用した。エッチングは白金るつぼ中の融解したKOH (370 \pm 5 $^{\circ}\text{C}$) に白金ピンセットで使って試料を5~7秒間浸漬した。この時GaAsのエッチング量は0.2 μm 程度である。エッチングした試料表面は走査型電子顕微鏡 (Scanning Electron Microscopy: SEM、日本電子製 JSM-845 型) または光学顕微鏡で表面写真を撮影してEPDを計測した。本研究ではおおまかな結晶性評価には2結晶 X 線回折法、結晶表面の転移密度はエッチピット密度 (EPD) 測定によって、さらに転位の種類や構造は透過電子顕微鏡で調べた。

4. 2 MOCVD装置の概要と結晶成長方法

エピタキシャル成長では成長前の基板表面の清浄化が成長層の結晶性に大きく影響する。特に非平衡状態での成長であるMOCVD法では、LPE法やV

P E 法の常套手段である成長基板表面のエッチングバックができないので基板表面状態はエピタキシャル層の品質を大きく左右する。従って表面処理によって汚染物や吸着ガス、酸化物を除去し、さらに表面原子の再配列を促進させる必要がある。Siの表面処理では熱処理が最も有効であるが、Si酸化物であるSiOやSiO₂は蒸気圧が低いのでSi基板の熱処理は通常900～1000℃と高温で行われる。MOCVD法は本来、化合物半導体基板上的エピタキシャル成長技術として発展した経緯もあって、清浄ガス雰囲気中もしくは高真空中でのSi基板の高温処理を行うには装置全体の改良が必要である。そこで本章以下で使用したMOCVD装置を以下の点を考慮して設計した。

[1] 高気密化：系内部への大気リークを最小限にするために、ステンレス配管の接続部は溶接し、かつ配管部品との接続はメタルシール（VCR継ぎ手）を用いた。配管系にはヒータを巻いてベーキングによる内壁のガス出し、清浄化を行った。さらに、反応管内部を大気にさらすことなく成長基板を挿入できるようにロードロック室を設け、反応管内壁での水分や酸素吸着を抑えた。石英反応管を除く成長系もヒータによるベーキングが可能で、オイルフリーの高真空が得られるようにターボ分子ポンプで真空排気される。その到達真空度は 2×10^{-8} Torrであって第2章で使用した装置の 5×10^{-7} Torrに比べ1桁以上向上している。

[2] ガス流の安定化と急峻切り替え：AlGaAs/GaAs、InGaAs/GaAs等の急峻なヘテロ界面が得るためには、原料ガス切り替えに伴うガス流量の変化によって生ずる反応管内部でのガス流の乱れと、切り替えに伴う残留ガスを抑える必要がある。そのため、各原料ラインと並行して水素のダミーラインを設けて両者の流量を同じにして切り替えによる成長ラインの流量変動の問題を解決した。各原料ガスの切り替えバルブは一体化して（ブロックバルブ）反応管入り口近くに設置し、切り替えに伴う原料ガスの残留とそのミキシングを最少限に抑える構造とし

た。*1 本研究で用いたMOCVD装置の構成を図4.1に示す。基本的にはガス供給系、結晶成長系、ガス排気系からなる。原料ガスはV族としてアルシン[AsH₃]、III族としてはTMG[(CH₃)₃Ga]、TEG[(C₂H₅)₃Ga]、TMA[(CH₃)₃Al]、TMI[(CH₃)₃In]、p型不純物としてDEZn[(C₂H₅)₂Zn]、n型不純物としてシラン[SiH₄]を用いた。これらの原料ガスは水素キャリアガス(4リットル/分)と反応管上部で混合希釈された後供給される。成長系はロードロックおよび反応管から構成されている。反応管は石英製水冷2重構造であり、全長550mm、内径80mmである。成長用基板(2インチ径2枚)は高周波誘導によって加熱される頂角30度のくさび型グラファイト製サセプタの両側面に計2枚置かれる。ガス排気系では反応管を通過したガスをロータリーポンプで吸引し、吸着材によって未反応原料ガスを回収する。この装置は常圧成長と0.1気圧の減圧成長が可能であるが、本研究においては減圧成長を行った。減圧成長の場合にはロータリーポンプの前段にとりつけられたノズルの自動調整によって反応管内部は0.1気圧に維持される。ガス切り替えと温度は計算機によってプログラム制御される。

使用したSi基板は[110]方向に2±0.5度傾けた厚さ350μmの(001)ウェーハである。Sbドーパのn型で比抵抗は0.01~0.02Ω・cmである。成長直前に以下に示すような洗浄処理を行った。

- ① トリクロルエチレン煮沸約5分
- ② アセトン浸漬
- ③ 水洗
- ④ H₂SO₄(4)+H₂O₂(1)+H₂O(1) 浸漬約5分

*1 Si基板上に成長したAl_{0.6}Ga_{0.4}AsをバリアとするGaAs単一量子井戸のPLスペクトル線幅から推定した井戸幅のゆらぎはGaAs一分子層程度であり、急峻なヘテロ界面が実現されている。

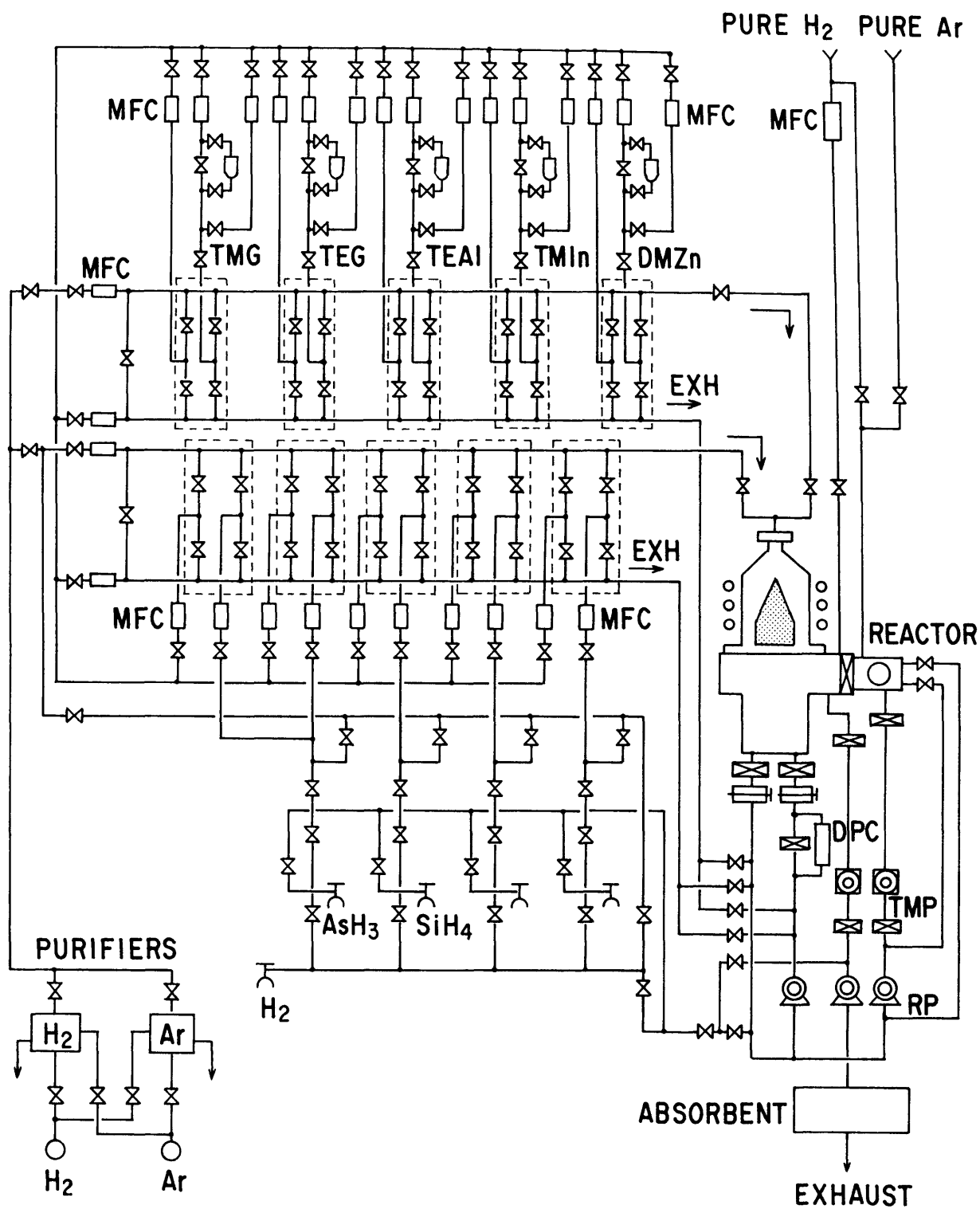


図 4 . 1 MOVPE 装置の構成
破線部はブロックバルブ

⑤ 水洗

⑥ $\text{HF}(1)+\text{H}_2\text{O}(100)$ 浸漬、疎水性を確認

⑦ 水洗

④～⑦を2～3回繰り返した後、最後は⑥で洗浄を終える。^{*2} ここで①②は有機物洗浄、③は表面からのトリクロルエチレン除去、④は表面酸化、⑤は表面酸化層除去のための工程である。洗浄後迅速にロードロック内のサセプタ上に載置して真空排気後、反応管の中へ真空のまま輸送される。次にアルシンを含む還元性雰囲気（水素：4リットル／分、5%アルシン：0.3リットル／分）でSi基板を1000℃10分加熱することにより自然酸化層除去等の表面清浄化処理を行う。GaAs成長はV/IIIガス原料比30～60の条件で2段階成長法¹¹⁾¹²⁾¹³⁾で行った。すなわち400℃でnon-dopeのGaAs層を成長し（16分間、厚さ～150Å）、引き続き700℃で本成長（2～3μm／時）を行った。本研究では成長基板としてoff axisカット²⁾¹⁴⁾¹⁵⁾のウェーハを、成長時には基板熱処理と2段階成長法を採用することによってGaAsのantiphase domain成長の問題を回避した。

4. 3 GaAs-on-Siの反りとクラック

1. 2. 2節で述べたようにGaAs-on-Siをデバイス応用するにはGaAsの結晶品質とともにウェーハ反りが問題となる。図4.2はGaAs(3μm)-on-Si構造ウェーハがGaAs面を凹状にして反っている状態を示すニュートンリング写真と反り量のGaAs厚さ依存性である。この反り量 δ はGaAs層厚 d_{GaAs} が4μm位まではほぼ膜厚に比例する。ウェーハの曲率半径 R とGaAs層の内部応力 σ は以下の式で求められる¹⁶⁾。

^{*2} Si表面のダングリングボンドの多くはフッ素終端していて大気にさらされてできる自然酸化膜は極く薄いと推定される。

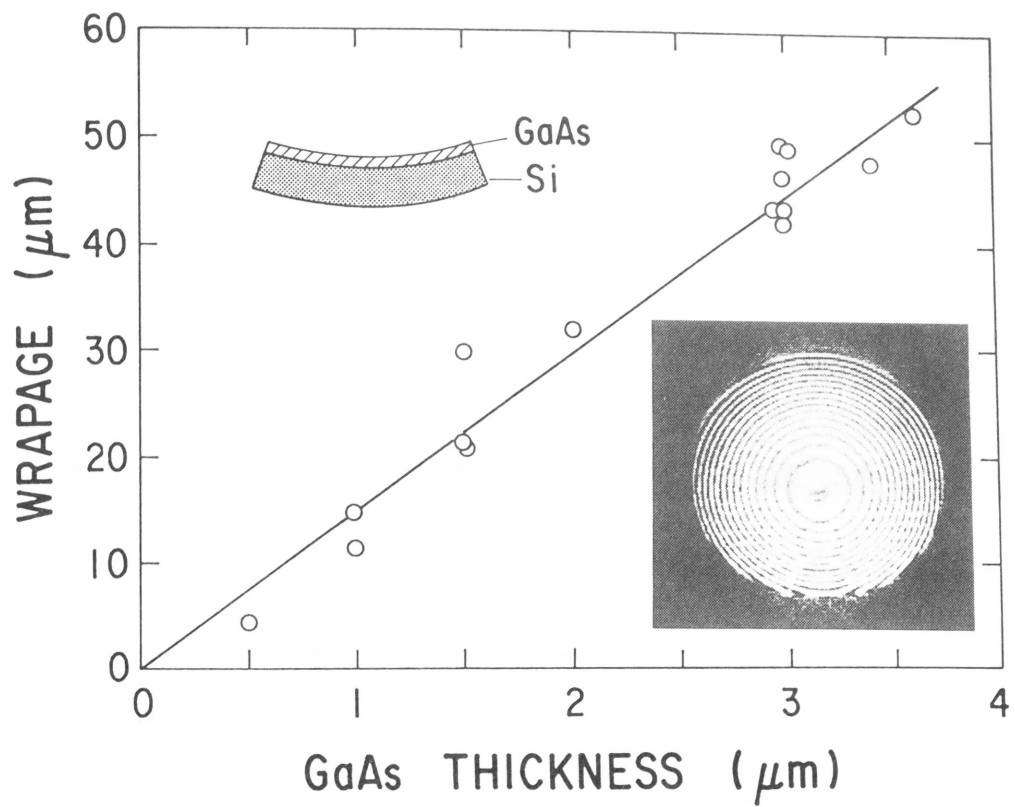


図 4.2 GaAs-on-Si ウェーハ (2 インチ径) の反りと GaAs 層厚依存性
写真 は GaAs 層厚 $3 \mu\text{m}$ で リング一 本あたりの反り量は $3 \mu\text{m}$

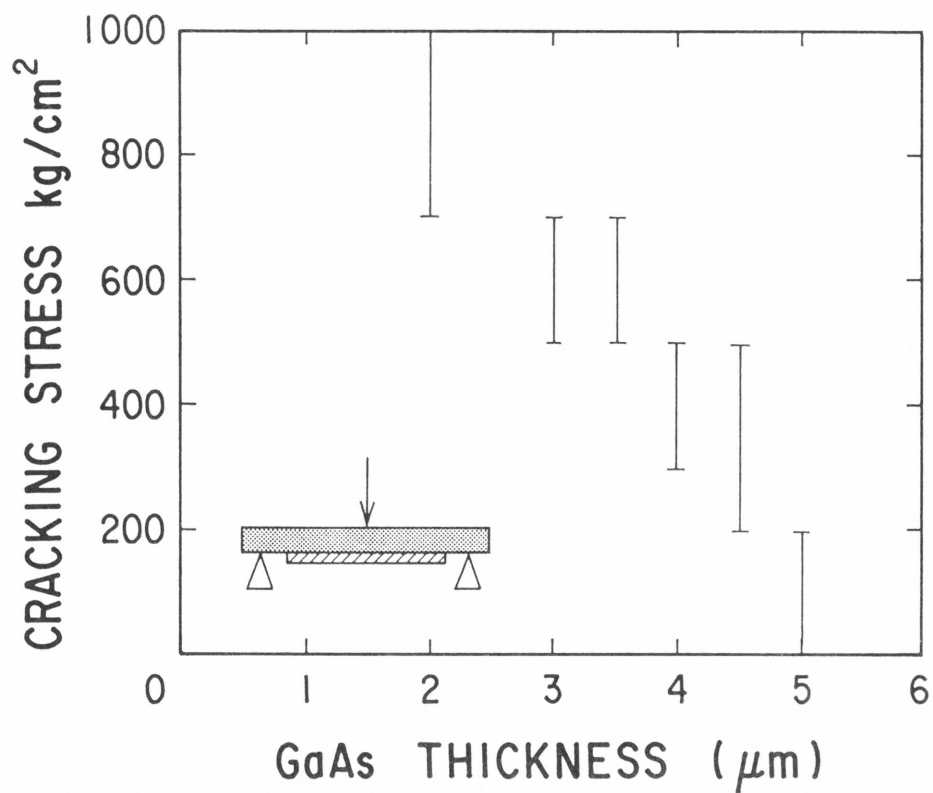


図 4.3 GaAs-on-Si の GaAs 層に クラック が 発生 する 荷重 と GaAs 層 厚 の 関 係

$$R = a^2 / 2 \delta \quad (4.1)$$

$$\sigma = \frac{E_{Si}}{3(1-\nu_{Si})} - \frac{d_{Si}^2}{d_{GaAs}} - \frac{1}{2R} \quad (4.2)$$

ここで E_{Si} 、 ν_{Si} 、 d_{Si} 、 a は各々基板SiのYoung率、Poisson比、厚さ、半径である。図4.2の結果を上のに代入して得られるGaAs層の内部応力 σ は $1.8 \times 10^9 \text{ dyn/cm}^2$ である。一方GaAsの成長温度 $T_g = 700$ から室温 T_r までの冷却によってGaAsとSiの熱膨張係数差から生ずる内部応力は次式で計算される。

$$\sigma = [E_{GaAs} / (1 - \nu_{GaAs})] (\alpha_{GaAs} - \alpha_{Si}) (T_g - T_r) \quad (4.3)$$

ここで E_{GaAs} と ν_{GaAs} はGaAsのPoisson比、Young率であり、 α_{GaAs} と α_{Si} はGaAsとSiの熱膨張係数である。この熱膨張差から推定される内部応力は $2.9 \times 10^9 \text{ dyn/cm}^2$ であって反りの大きさから求めた上記値よりは大きめである。ウェーハの反りから求めた応力が熱膨張から予測される大きさよりも小さめなのはGaAs結晶の転位等による不完全性、GaAs層に発生したクラックと関連があると考えられる。

デバイス応用上、クラックが発生する厚さ限界を定量化しておくことは重要である。以下に述べる各種中間層の厚さと太陽電池としてのデバイス層の合計をこの厚さ限界に抑える必要があるからである。図4.3はGaAs-on-SiのGaAsエピタキシャル層にクラックが発生する荷重とGaAs層厚の関係を、短冊状のサンプルを用いて3点曲げ法によって測定した結果である。GaAs本来の破断強度 1200 Kg/cm^2 ($1.2 \times 10^9 \text{ dyn/cm}^2$) に比べるとかなり小さな外部荷重でクラックが発生することが明らかになった。このように小さな破断強度は、GaAs-on-SiのGaAs層には上記 10^9 dyn/cm^2 オーダの内部応力が存在することを考慮すれば理解できる。ここで重要なことは、GaAs層厚が $5 \mu\text{m}$ を越えるとクラックが容易に発生し、デバイスプロセスに支障があるということである。従って本研究では、エピタキシャル層の全厚を $5 \mu\text{m}$ 以下に止め、その範囲内で太陽電池応用に必要な結晶性の確保を目指すことにした。

4. 4 熱サイクルアニールによる転位低減

金属結晶の完全化や歪除去のためには加熱と冷却による熱処理することが有効であることはよく知られており、GaAs-on-Siにおいてもその効果には期待がもてる。ここでは熱処理、特に熱サイクルアニール（TC）がGaAs-on-Siの結晶性に与える効果を調べ、GaAs-on-Siの結晶性向上に極めて有効であることを示すと共にその効果の限界を明かにする。そこでまず最初に0.9 μm 厚のGaAs-on-Siの表面を0.1 μm 厚の窒化シリコンで保護した試料を水素雰囲気中で熱処理し、2結晶X線回折装置によるGaAs層からの（400）反射の線幅を測定した。熱処理時間依存性を図4.4に示す。この実験では短時間の熱処理効果を調べるために熱容量が小さな小型のグラファイト製ペDESTAL上を試料を載せて高周波誘導加熱した。その結果、室温から900℃までにかかる時間は4分、900℃から300℃までの冷却時間は5分と比較的急熱急冷が可能であった。X線半値全幅は熱処理時間とともに急速に低下し、4分以上ではほぼ一定である。つまり熱処理の温度は高いほうが効果的であるが、時間的に5分程度で良いことがわかった。この時間については4.5節最後で再度考察する。X線半値全幅とGaAs表面からのHeラザフォード後方散乱率のアレニウスプロットを図4.5に示す。X線半値全幅はGaAs全体の結晶性を反映するのに対し、後方散乱率はGaAs表面付近の結晶性を反映する。この図で両者が同じ傾向にあることから、熱処理によってGaAs層厚全体の結晶性が向上していることがわかる。これは4.5節で述べる透過電子顕微鏡による転位分布観察結果と一致する。この実験結果で特徴的なことは、活性化エネルギーが300℃と700℃で変わることである。GaAs成長温度 T_g は700℃であり、この温度はアレニウスプロットの交差温度に一致する。GaAs層にかかる応力は成長温度以上で圧縮、成長温度以下で引っ張り応力である。応力や歪が転位の運動に寄与することは明かであり、圧縮と引っ張り応力が転位の挙動に及ぼす影響は異なると考えれば、このように成長温度の上下で活性化エネルギーが異

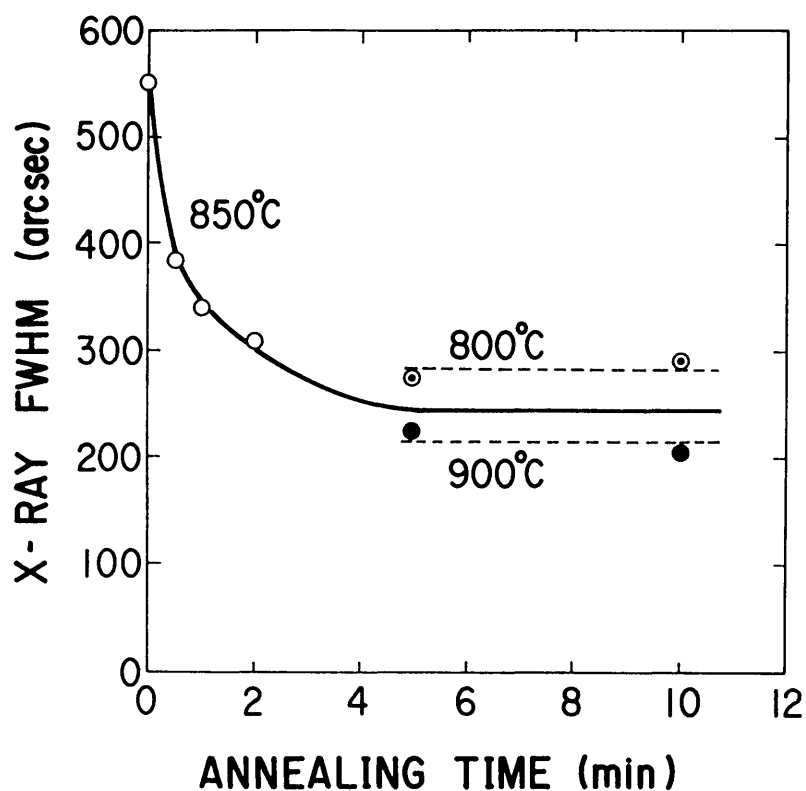


図 4.4 Si 基板上に成長した GaAs (厚さ $0.9 \mu\text{m}$) の X 線半値全幅と熱処理時間の関係

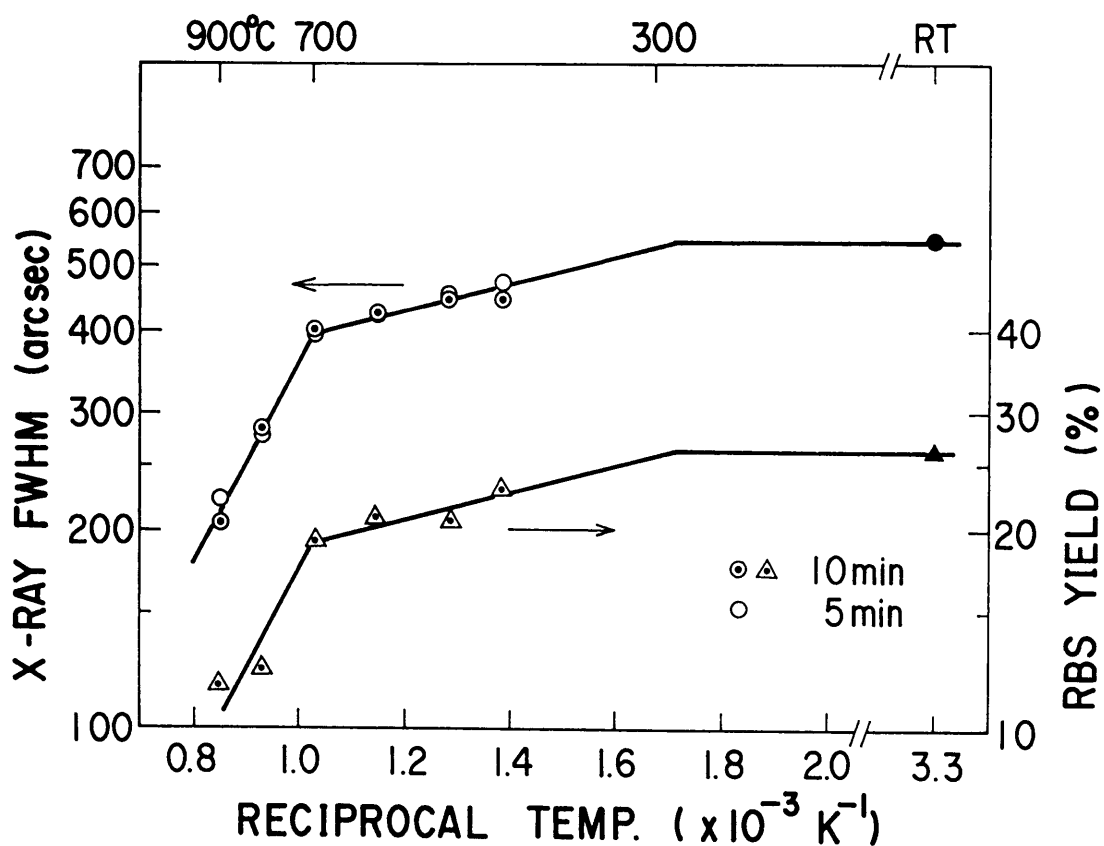


図 4.5 Si 基板上に成長した GaAs (厚さ $0.9 \mu\text{m}$) の X 線半値全幅と GaAs 表面からの He ラザフォード後方散乱率のアレニウスプロット

なることは有り得ることである。この点に関しては4.5節で再度考察する。もうひとつの交差温度300℃は熱処理が有効な最低温度を示す。つまり300℃以下では転位は凍結して熱的な転位の運動は小さい。以上の結果を考慮してTC処理は900℃で5分間の加熱と300℃迄の冷却の組み合わせが最適であると結論できる。より高温での加熱はGaAs表面の熱分解の恐れがあり、より低温まで冷却しても時間がかかるだけで効果を期待できないからである。

以上の結果をもとにおこなったMOCVD装置内でのTC処理とその後のGaAs再成長を組み合わせた実験結果を表4-1に示す。TC処理はMOCVD装置の反応管内部アルシン雰囲気中で行い、室温もしくは300℃から900℃までの加熱に要する時間は7～8分、900℃から300℃迄冷却するのに要する時間は12分であった。

表4-1 熱処理によるエッチピット密度の低減
(合計GaAs層厚 $\simeq 3.5\mu\text{m}$)

試料*	熱 処 理	EPD(cm^{-2})
a	なし(as grown)	10×10^7
b	成長後 900℃30分(成長後冷却なしに900℃加熱)	4.8×10^7
c	成長後 TC1(RT-700℃5分-RT を1回)	4.7×10^7
d	成長後 TC1(RT-900℃5分-RT を1回)	2.4×10^7
e	成長後 TC3(RT-900℃5分-RT を3回)	1.0×10^7
f	in-situ** TC1(RT-900℃5分-RT を1回)	1.9×10^7
g	in-situ** TC4(RT-900℃5分-RT を4回)	4.6×10^6

* GaAs成長温度700℃

** GaAsを $\simeq 2\mu\text{m}$ 成長した後TC処理、引き続きGaAsを再成長

この表からまず、処理温度は700℃よりも900℃が効果的であることが確認出来る（試料cとd）。さらに、一定温度の熱処理よりも冷却と加熱の過程からなるTC処理が有効であること（試料bとd）、TC処理回数の増加によってEPDはさらに減少が可能であること（試料dとe）がわかる。特に強調すべきことは、TC処理を成長途中で施すin situ TC処理は最も効果的であることであって（試料dとf）、in situ TC4処理によってEPDは $4.6 \times 10^{-6} \text{cm}^{-2}$ と as grownのGaAs-on-Siに比べて20分の1以下にまで減少した。

単なる成長終了後のTC処理よりもin situ TC処理、すなわち成長－TC処理－再成長という過程を経たほうが転位低減に有効であることが表4－1に示す結果で明らかになったが、これは太陽電池作製にとっても好都合である。光電変換層を再成長工程で形成する事によって、pn接合部を熱処理にさらすことなく良好な結晶性をもって成長できる見通しを得られたからである。4.2節で述べたようにクラックをさけるには光電変換層を含めてエピタキシャル膜厚合計を5μm以下に制限する必要がある、中間層としてのTC処理層の厚さは可能な限り薄い方がよい。そこでin situ TC処理を行う最適のGaAs層厚を調べるために行った実験結果を図4.6に示す。図中（a）はas grown結晶、（b）はTC1処理後のX線半値全幅であって、いずれもGaAs層厚が厚いほど結晶性が良くなる傾向は容易に理解できる。一方（c）はin situ TC1処理によって合計膜厚を3μmとした場合であって、in situ TC処理したGaAs層厚を横軸にプロットしている。従って横軸3μmにおけるデータは成長後のTC1処理のみであって再成長はしていない。（c）の傾向から、熱処理する厚さには2μm付近に最適値があることがわかった。このような最適膜厚はTC処理と再成長における転位の減少率の兼ね合いで決まり、合計膜厚によっても変わると推定される。

以上TC処理条件として温度とTC処理が有効な厚さを明かにしたが、TC処理回数の最適値は不明である。そこで行ったin situ TC処理回数とGaAsのEPDの測定結果を図4.7に示す。TC処理回数と共にEPDは急速に低減するが、

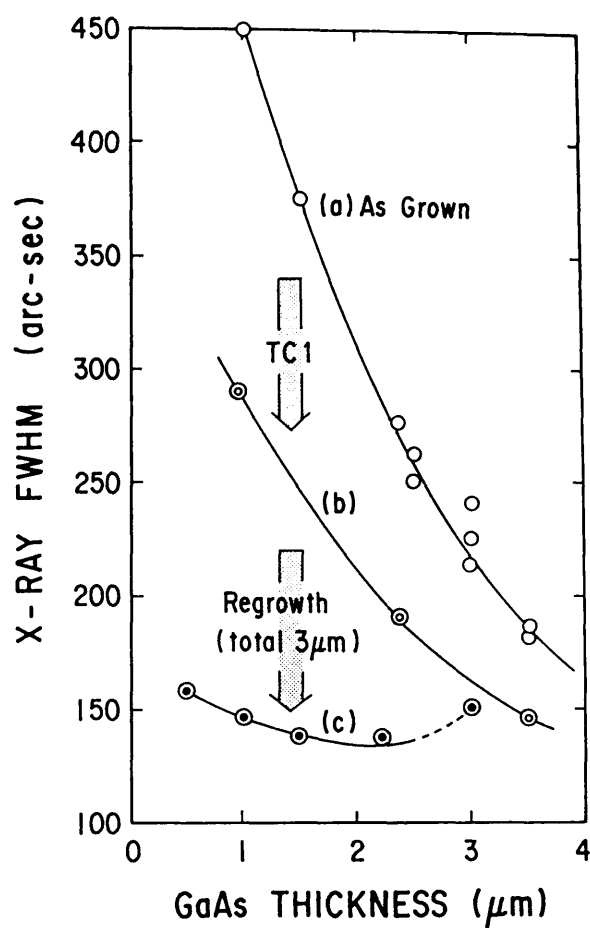


図 4.6 GaAs-on-Siの as grown結晶 (a)と TC1処理後の結晶 (b)の X線半値全幅 (c)は in situ TC1処理後再成長して合計膜厚を $3\mu\text{m}$ とした場合であって、TC処理したGaAs層厚を横軸にプロットしている

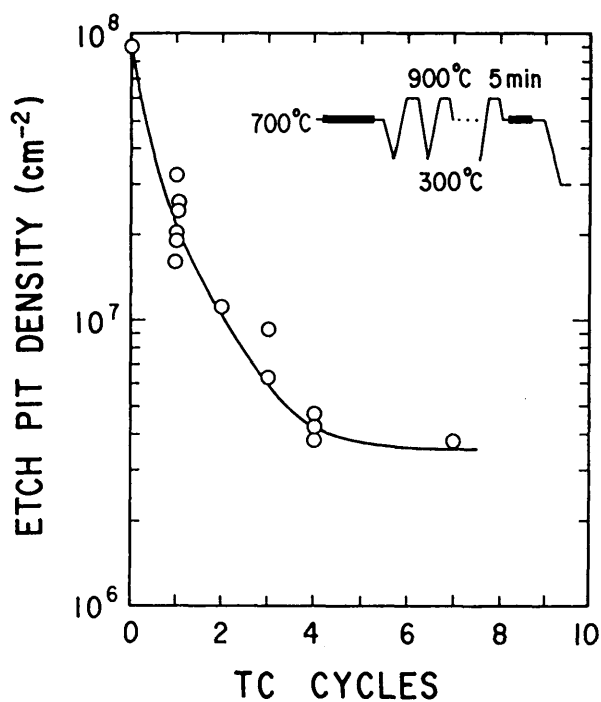


図 4.7 in situ TC処理回数とGaAs層のEPDの関係
in situ TC処理GaAs層厚は $1.8\mu\text{m}$ 、再成長層厚は $1.7\mu\text{m}$

5 回程度以上の処理は効果が少ないことがわかった。結局、熱処理によって結晶性がすぐれたGaAs-on-Siを得るには図4.8に示すような成長工程が最適であると結論できる。同図において、基板表面処理は1000℃で10分、次に400℃で～150Å厚のGaAs層を成長する。引き続き700℃で本成長を行うが、まず約2μm成長した段階で成長を中断してin situ TC4処理を施し、次に必要な厚さまでGaAsを再成長して工程を完了する。

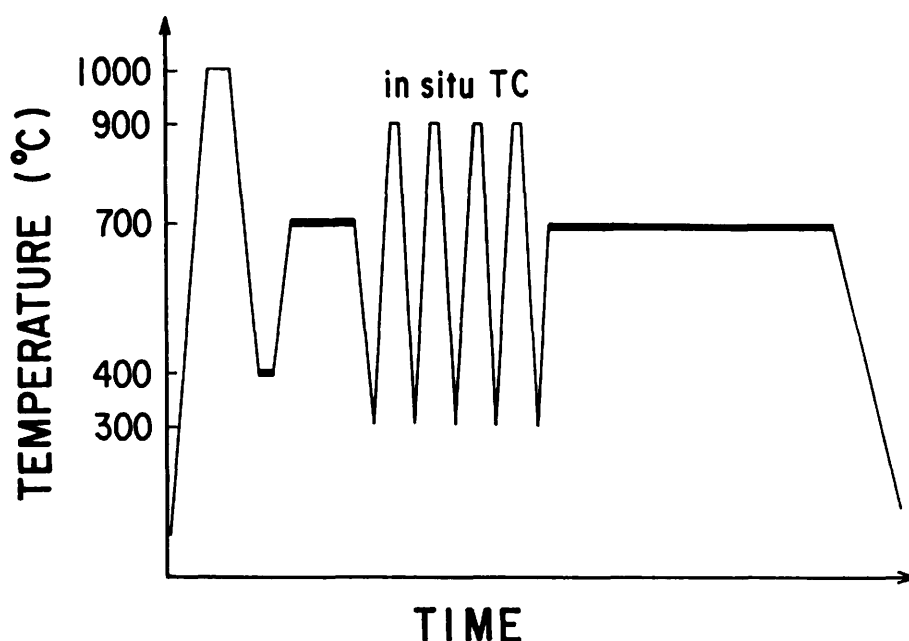
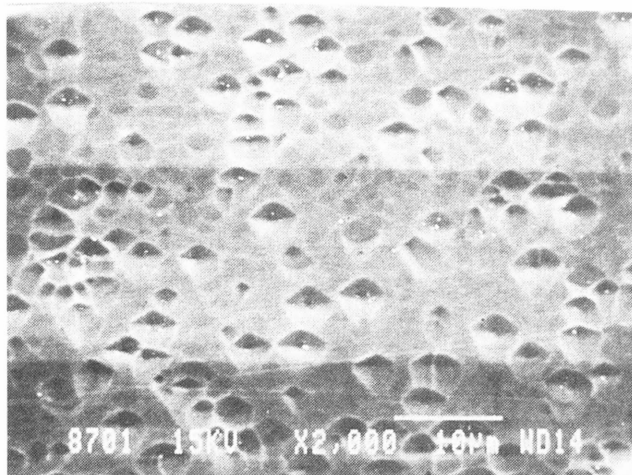


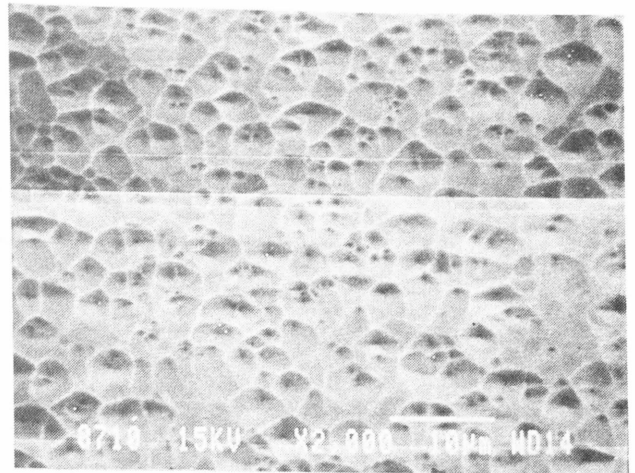
図4.8 Si基板上GaAsの成長工程

基板表面処理は1000℃で10分、次に400℃で100～150Å厚のGaAs層を成長する。引き続き700℃で本成長を行うが、まず約2μm成長した段階で成長を中断してin situ TC4処理を施し、さらにGaAsを再成長して工程を完了する

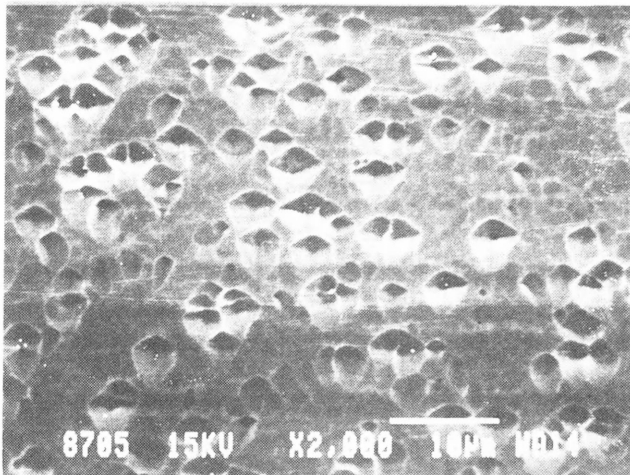
転位密度の深さ分布を定量化するためにEPDの深さ分布を測定した。試料は予めGaAs層表面を室温の $\text{H}_2\text{SO}_4(4)+\text{H}_2\text{O}_2(1)+\text{H}_2\text{O}(20)$ 混合液で段差エッチングして厚さの異なるGaAs層を同一試料上に形成、熔融KOHでGaAs表面を一括エッチングした。図4.9は熔融KOHエッチングしたGaAs表面のSEM写真であり、表面からSi基板に近づくにつれてEPDすなわち転位密度が増えている状況が明白である。このようにして求めたEPDの深さ分布を図4.10に示す。EPDの厚さ方向の減少傾向はTC処理、特にin situ TC処理をした試料で顕著である。図中の



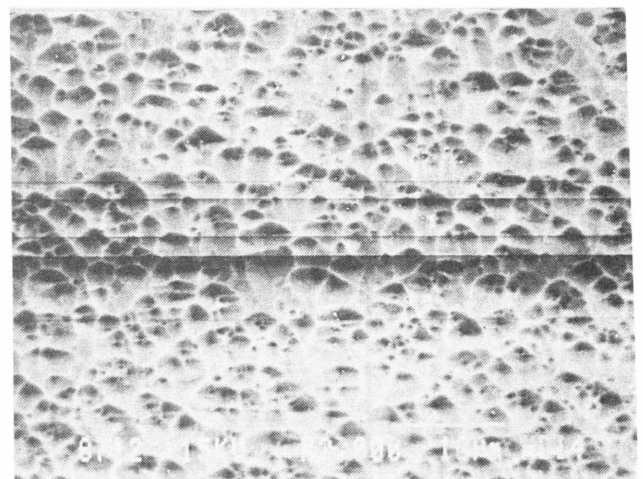
(a) 3.5 μm



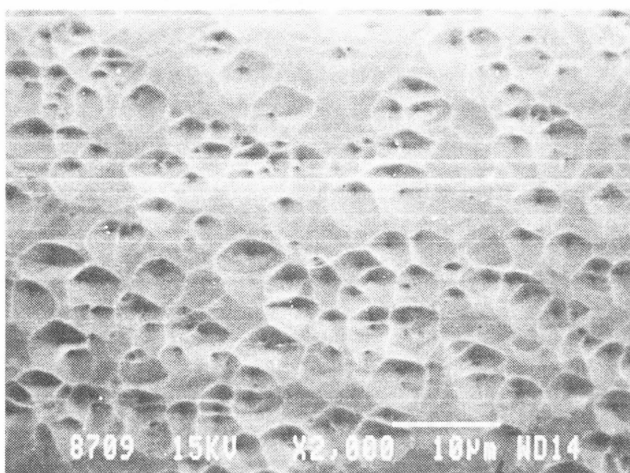
(d) 1.9 μm



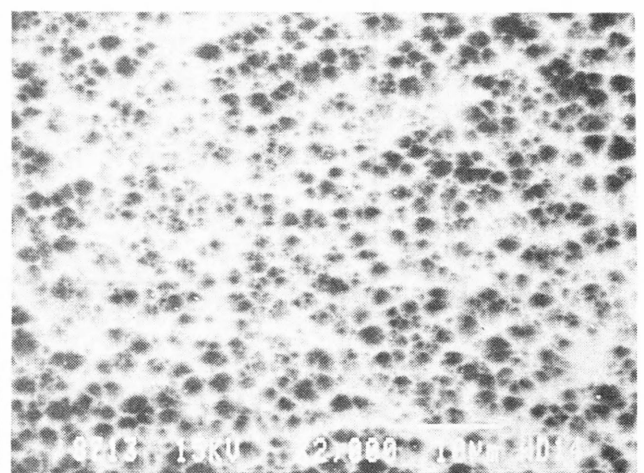
(b) 3.0 μm



(e) 1.2 μm



(c) 2.4 μm



(f) 1.0 μm

図 4 . 9 溶融 KOH によるエッチング後の GaAs 表面の SEM 写真
 図中数値は GaAs の厚さで試料は表 4 - 1 (g)

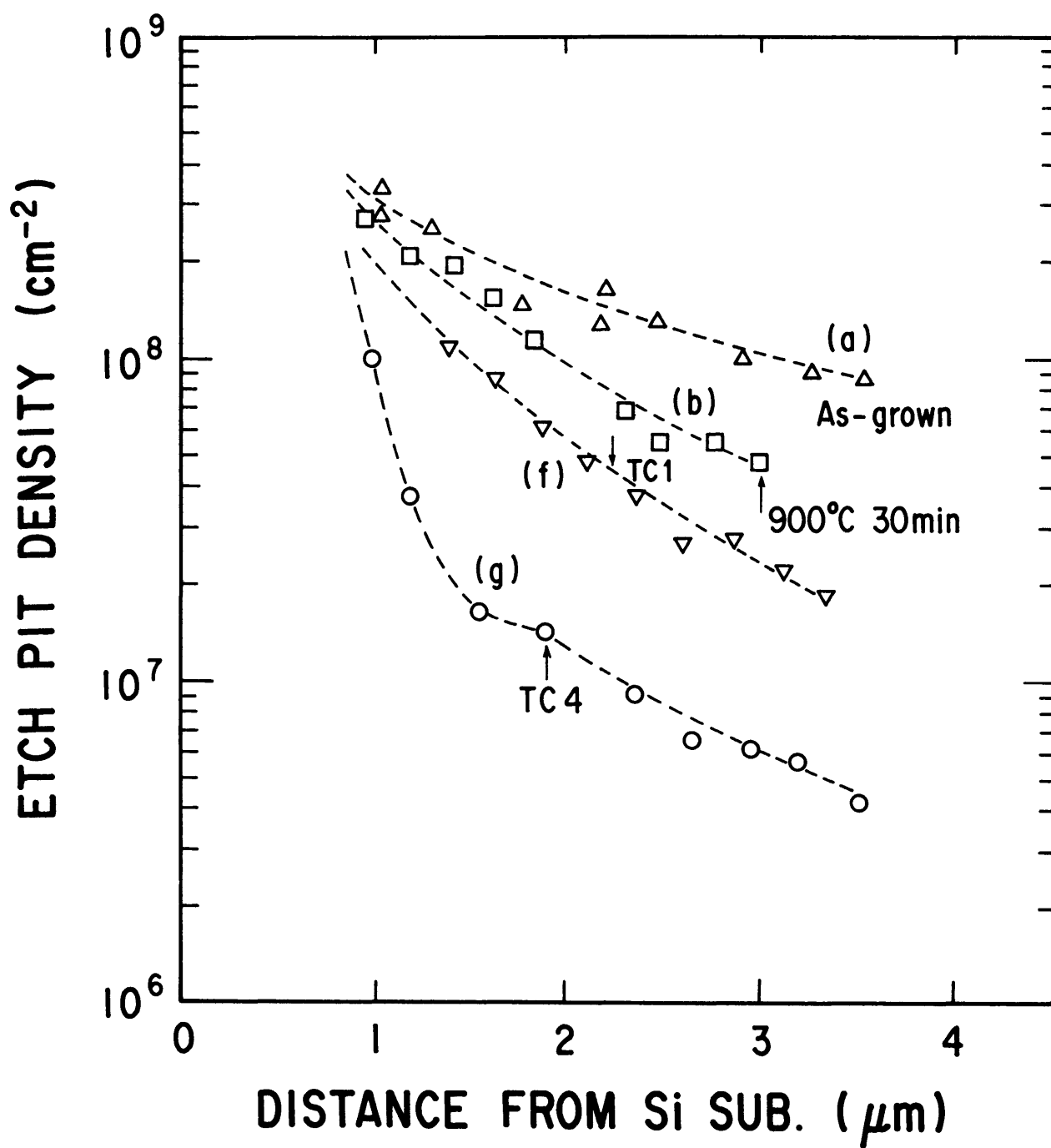
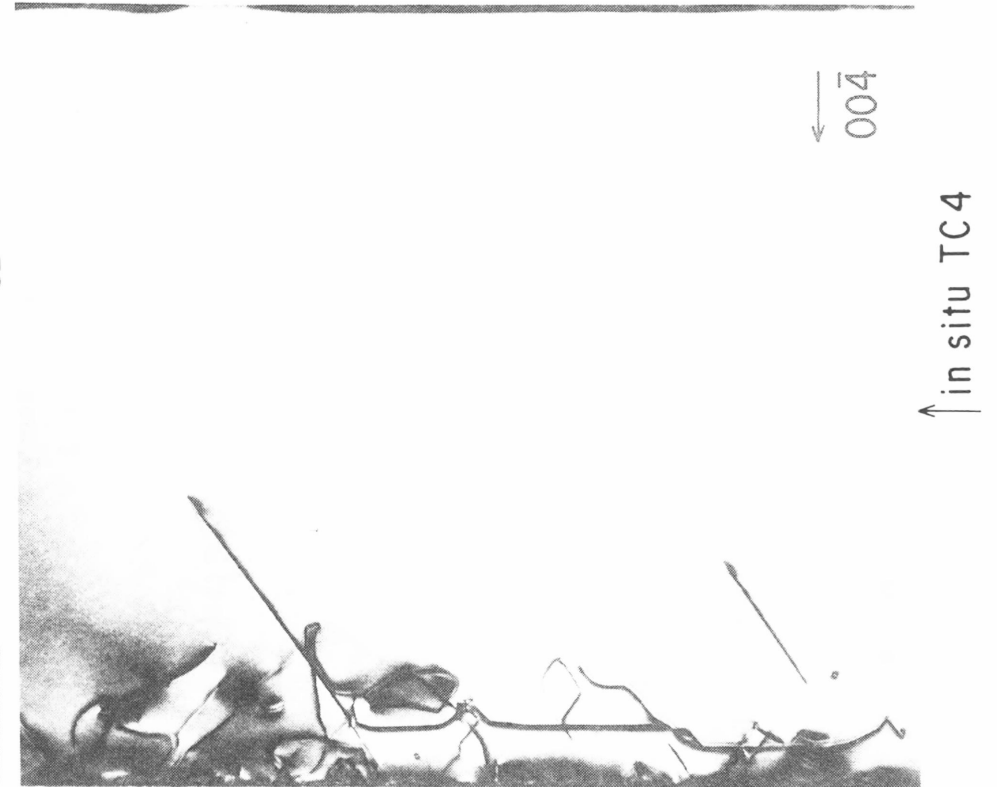


図 4 . 1 0 GaAs-on-SiにおけるEPDの深さ分布
各記号は表 4 - 1 の試料を示す

試料 g ではその傾向が明確で、in situ TC処理を施したGaAs層中でのEPDの減少傾向は、再成長層の減少傾向よりも急激である。

4. 5 透過電子顕微鏡による転位観察と転位低減機構

転位の構造を詳細に把握するには電子顕微鏡観察が不可欠であり、本研究ではエネルギー400 KeVの高分解能型透過電子顕微鏡（TEM、日本電子製JEM-4000EX）を用いた。まず図4.11はGaAs-on-Siのas grownとin situ TC4処理をした試料を $[1\bar{1}0]$ 方向から観察した断面TEM像である。Si基板中には転位が見られず、すべての転位はGaAs層内部に発生している。in situ TC処理によって転位は大幅に低減している、それでもGaAs/Si界面付近では複雑な転位のからみが見られ、転位が界面から発生していることが確認できる。図中にin situ TC4処理を行った厚さ位置を示すが、その位置ではTsaur等²⁾が予想した転位同士のネットワーク化や閉ループ形成等は全く見られない。直線状の像はSi界面となす角度が54度であって、GaAsの $\{111\}$ 面に沿った結晶欠陥であることがわかる。GaAsのようなzinc-blende型結晶構造の基本格子は面心立方格子であるから最稠密原子面は $\{111\}$ 面で最稠密原子列は $\langle 110 \rangle$ 方向である。従って $\{111\}$ 面に沿った欠陥としては滑り転位、積層欠陥が考えられる。ここで見られる直線状の像は面状欠陥ではなく $\{111\}$ 面上の滑りによる転位線であり、その周期的な白黒コントラストは回折電子線の消衰距離に対応するもので転位線がTEM観察試料の表面から傾斜して伸びていることを示す。図4.12は同じくヘテロ界面を $[1\bar{1}0]$ 方向から観察した格子像である。as grown結晶には積層欠陥の重なりによると思われる微小双晶が見られるが、これらはお互いに交わるとそれ以上伸びないのでその存在は比較的界面近傍に限られる。最も特徴的なことはこのようにTC処理をした結晶では $\sim 100 \text{ \AA}$ 周期で界面に転位がみられることである。

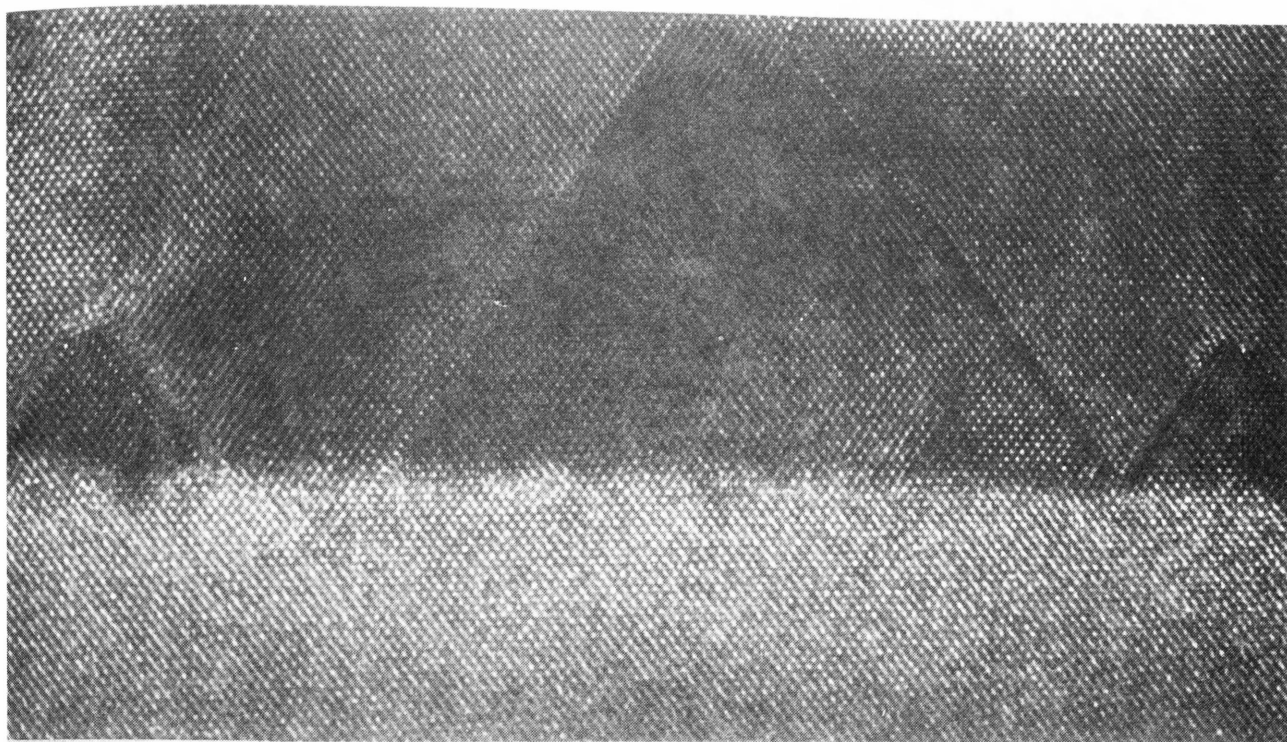


(a) as grown GaAs-on-Si

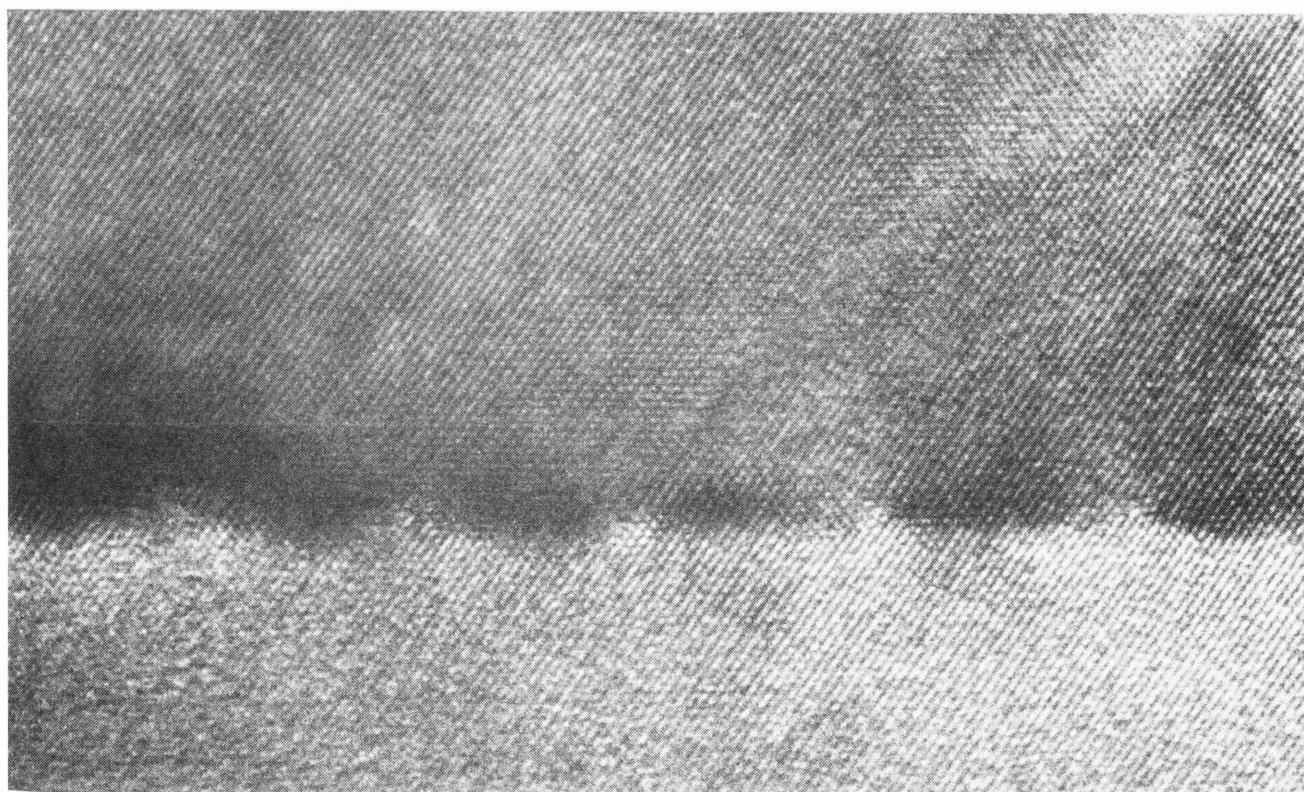
5000Å

(b) in situ TC4 GaAs-on-Si

図 4.1.1 GaAs-on-Siの断面TEM像
観察方向は $[1\bar{1}0]$ 方向



(a) as grown GaAs - on - Si



(b) in situ TC4 GaAs - on - Si

図 4 . 1 2 GaAs-on-Siの界面付近の断面TEM格子像
観察方向は $[1\bar{1}0]$ 方向

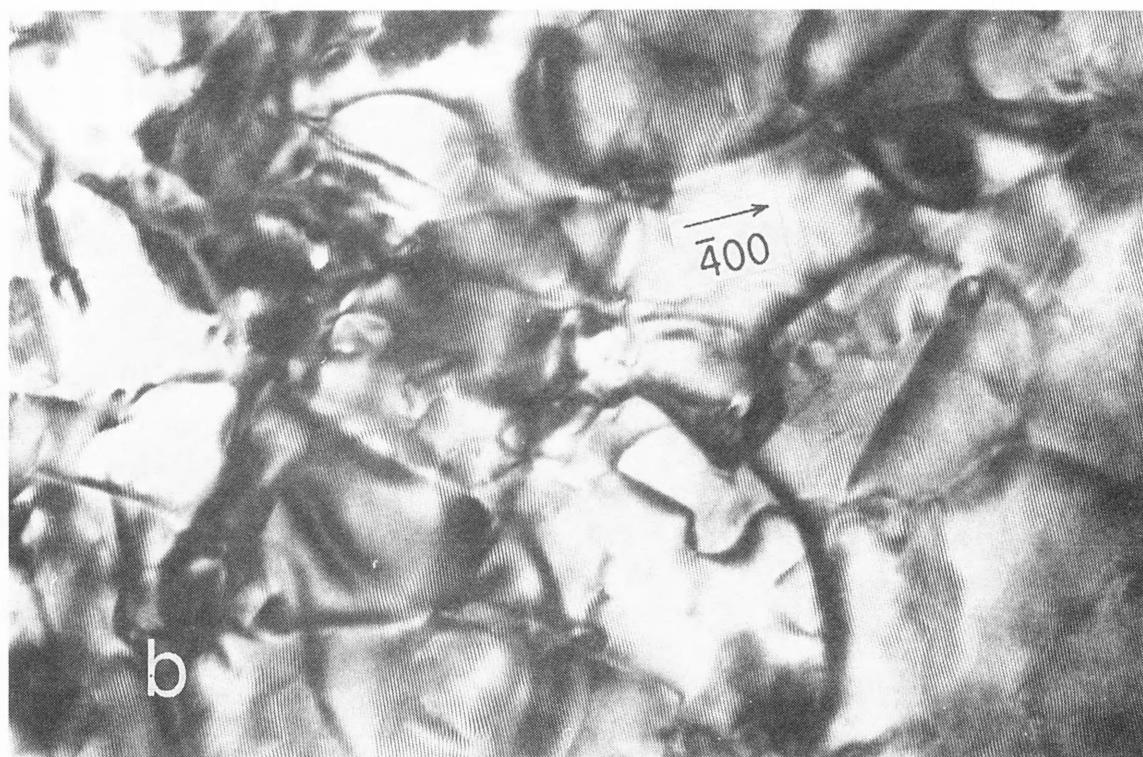
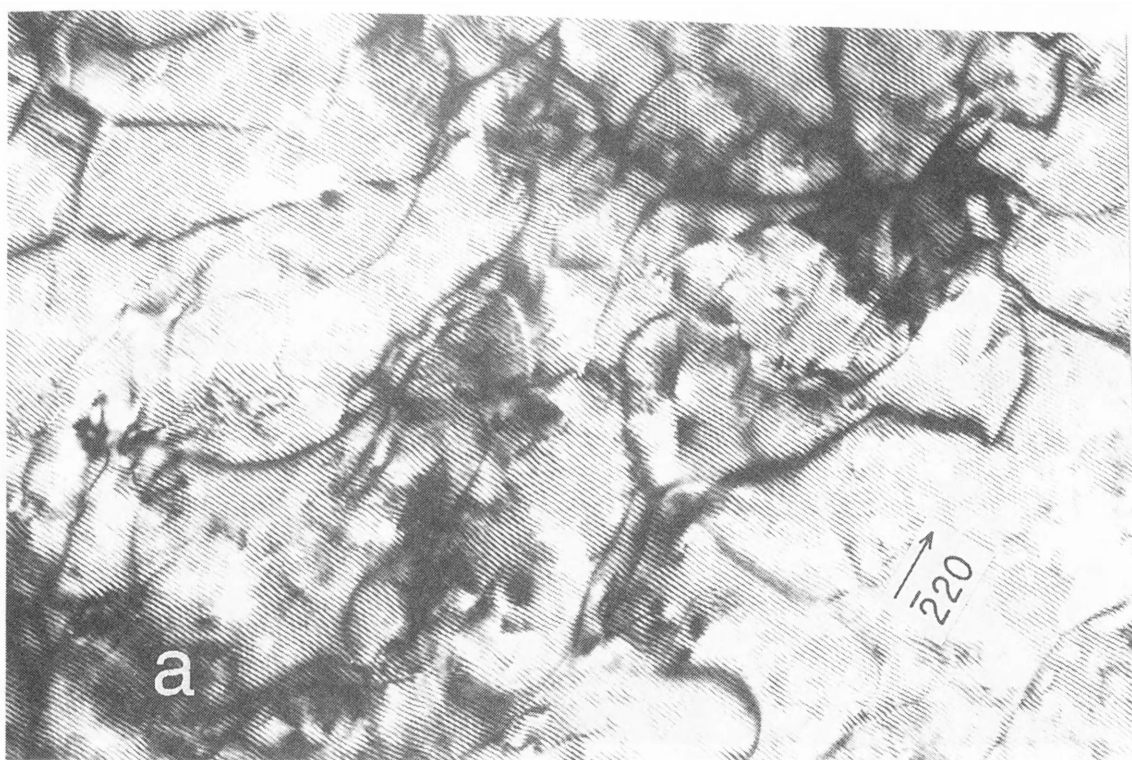
格子不整合によって発生するミスフィット転位を以下の2つに大別して考える。

(1) バーガーズベクトル \mathbf{b} が界面に平行

(2) バーガーズベクトル \mathbf{b} が界面に垂直な成分を持つ

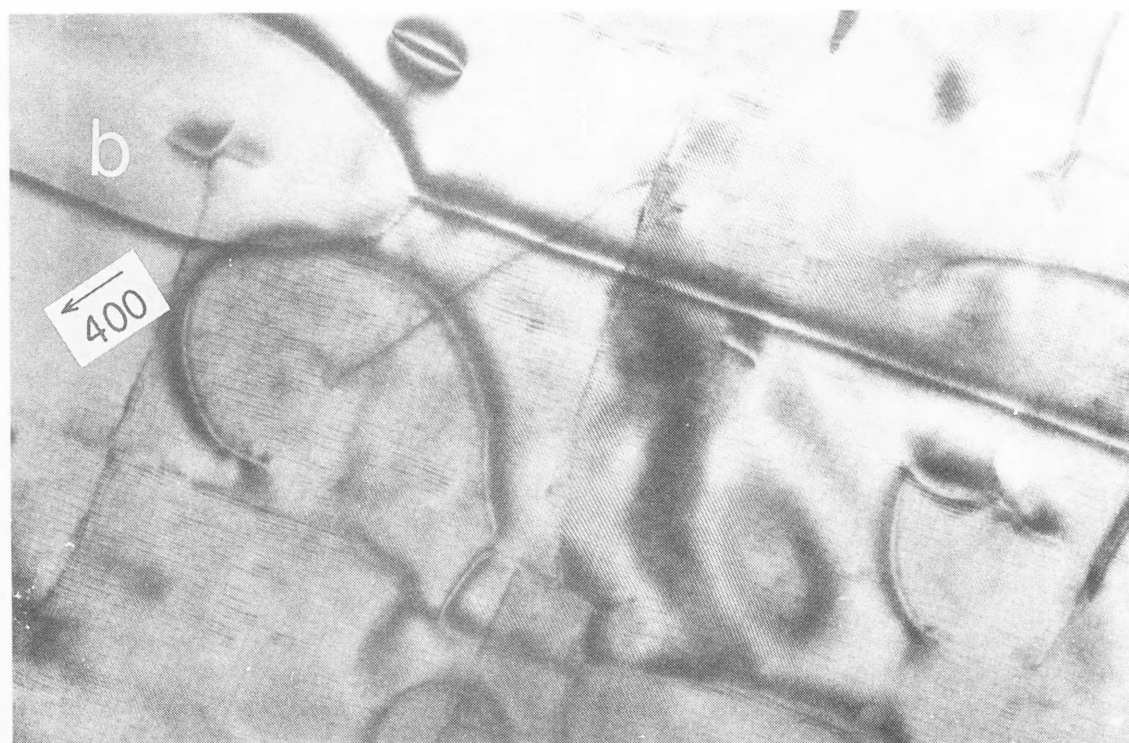
上記したようにGaAsの最も容易な滑り面は $\{111\}$ 最稠密原子面であり、その滑り方向は $\langle 110 \rangle$ である。従って(1)のバーガーズベクトルが界面に平行なミスフィット転位はGaAs層内部に伸びる可能性はあっても滑り運動をおこすことはなく、この転位は上昇運動のみが可能である。(2)の転位は増殖しやすく、特にバーガーズベクトル \mathbf{b} が $\{111\}$ 滑り面にある場合にはせん断応力によって容易に滑り、大きく成長する。最少の転位数で格子不整合を有効に緩和するミスフィット転位は上記(1)の転位であるから格子不整合の大きなGaAs-on-Siではこのタイプのミスフィット転位の発生確率が最も高い筈である。GaAsとSiの格子不整合が(1)のタイプのミスフィット転位のみで緩和されるとすれば、GaAsとSiの格子定数を a_{GaAs} 、 a_{Si} として $\langle 011 \rangle$ 方向にこのミスフィット転位が発生する周期は $a_{\text{GaAs}} \cdot a_{\text{Si}} / [(a_{\text{GaAs}} - a_{\text{Si}}) \sqrt{2}]$ で計算され、その値は 97 \AA であって上記TEMの観察結果と一致する。つまり図4.12でヘテロ界面にみられる転位は4.2%の格子不整合を緩和するために発生したミスフィット転位であると結論できる。特徴的なのはこのミスフィット転位は同図(a)のas grown結晶でも2箇所見られるが周期性がないことである。

GaAsとSiの界面における転位構造を調べるために図4.11に示した試料のヘテロ界面を含む極界面近傍の平面TEM像を図4.13と図4.14に示す。すべての観察像において、GaAs格子とSi格子の重なりによるモアレ縞が発生している。モアレ縞はGaAsとSiの格子不整合率で決まる周期で現れるが、その形状は上下結晶の原子配列を敏感に反映する。as grown結晶のモアレ縞(図4.13)はTC処理した結晶のモアレ縞(図4.14)に比べて直線性に乏しく不連続である。基板Siの原子配列は完全であると考えられるので、モアレ縞のうねり(回転モア



1000Å

図 4 . 1 3 as grown結晶のGaAs/Si界面付近の平面TEM像
aとbの観察場所は異なる。試料は図 4 . 1 1 (a)



1000Å

図 4 . 1 4 in situ TC4結晶のGaAs/Si界面付近の平面TEM像
aとbの観察場所は同じ。試料は図 4 . 1 1 (b)

レ) はGaAsがSiに対して部分的に基板面内で回転していること、モアレ縞の不連続はGaAs中に転位が存在していることを示す。これは2段階成長における低温成長層の島状成長と島どうしの連結による連続膜化という成長過程を反映したものと考えられる。TC処理した結晶のモアレ縞は直線的であって不連続も少ない。TC処理によって界面付近のGaAsの固相エピタキシャル成長が進む結果、結晶性が向上したことを示唆している。このようなエピタキシャル成長層の部分的結晶の回転はSi基板上にMBE成長したGe層においても観測されており、低温成長ほど顕著である¹⁷⁾。他の $2\bar{2}0$ 、 040 回折でも各々(a)(b)と同様の像が観測された。

TC処理した結晶の 400 回折像(図4.14b)には回折ベクトル g と 45 度方向つまり $\langle 110 \rangle$ 方向に規則的な格子状の細い転位線が観測され、 220 回折では g に直行する転位線のみが観測される。他の $2\bar{2}0$ 回折及び $0\bar{4}0$ 回折でも各々(a)及び(b)と同様の像が観測された。 u を転位線方向の単位ベクトルとして、完全転位の像コントラストは以下の2条件を満足した場合に消滅する¹⁸⁾。

$$g \cdot b = 0 \quad (4.4)$$

$$g \cdot b \times u = 0 \quad (4.5)$$

上記観測結果を適用するとこの格子状の転位は 90 度転位であると結論出来る。図4.14bから読み取れるこの 90 度転位の周期は約 100 \AA であり、図4.12の断面TEM格子像で観測されたミスフィット転位の周期に一致するので、両者は同一の転位である。しかし、as grown結晶では図4.13からわかるようにどの回折条件においてもミスフィット転位は観測されず、周期構造を持つ上記ミスフィット転位はTC処理によって発生したものと言える。TC処理をしたGaAs層中に存在する貫通転位がas grown結晶よりも少ないことは図4.13及び14を比較しても明らかであって、GaAs中に伸張した貫通転位の減少とヘテロ界面におけるミスフィット転位の発生(あるいは増加)は明かな相関性がある。

図 4.15 (a) はエピタキシャル成長初期の島状成長に伴ってミスフィット転位（太線）が発生、さらに隣接する島と結合するとヘテロ界面から外れてGaAs層内に伸張して貫通転位となる様子をあらわす模式図である。島が結合する際に同じバーガーズベクトルを持つミスフィット転位どうしが行き合えばそこで連続化して貫通転位とはならない。同図 (b) はこのようにしてヘテロ界面に形成されたミスフィット転位とその貫通転位部分の拡大図であり、そのバーガーズベクトル \mathbf{b} は界面に平行な 90° 転位である。この 90° 転位はバーガーズベクトル \mathbf{b} が $\{111\}$ 滑り面でないから滑りによる運動はできないが、格子間原子や空格子点を吸収あるいは放出することによってバーガーズベクトル \mathbf{b} に垂直方向の上昇運動が可能である。GaAs中に伸びた貫通転位は界面におけるGaAsとSiのミスフィット応力を緩和する効果はなく、そればかりか転位自身の歪みエネルギーによって系の自由エネルギーを増加させている。貫通転位部分が再び界面に吸収されて周期的に配列するミスフィット転位になればミスフィット応力も緩和されるのでこの様な上昇運動は系の自由エネルギーを最小にする有効な過程である。

点欠陥の熱平衡濃度は温度によって変化するので、本研究で行った比較的急激な温度変化は必然的に点欠陥の未飽和と過飽和を伴う。この熱的に非平衡な点欠陥濃度が上昇運動の原動力となって一定温度の熱処理よりも効果的に転位を低減したと考えられる。このような熱サイクル処理における 90° 転位の上昇運動を模式的に描いたのが図 4.16 である。格子間原子の形成エネルギーは空格子のそれに比べて大きいので格子間原子数は空格子点の数に対して十分に小さく、上昇運動への寄与は無視できる。図中に示される 90° 転位がヘテロ界面に向かって上昇運動が可能なのは空格子点が過飽和状態となる冷却過程であり、GaAsが圧縮状態（同図 a）にあれば運動はさらに促進される。しかし空格子点が過飽和であっても、GaAsが引っ張り状態（同図 c）にあれば転位の界面に向かう上昇運動は応力にさかたって仕事をすることになるので上昇運動はやや小さくなる。結局、同図 (b) に示す温度履歴のうち、転位の上昇運動によって貫通転位が減少して

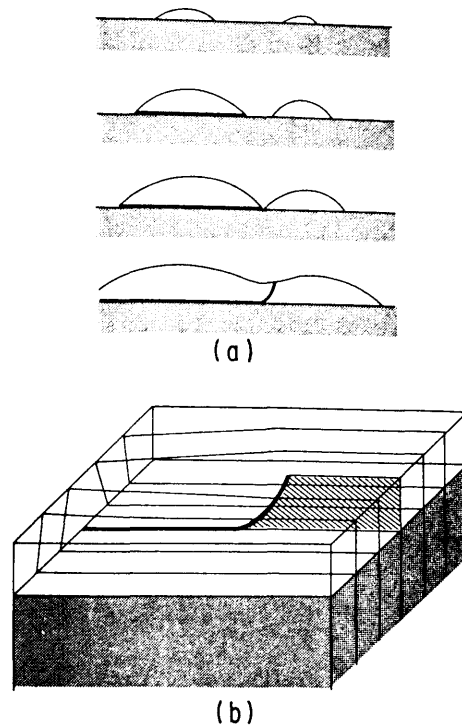


図 4 . 1 5 格子不整合によって発生するミスフィット転位と貫通転位の模式図
 (a)は島状成長に伴ってミスフィット転位（太線）が発生、さらに島どうしが結合する際にヘテロ界面を離れて貫通転位となる様子
 (b)はヘテロ界面に形成されたミスフィット転位とその貫通転位部分の拡大図

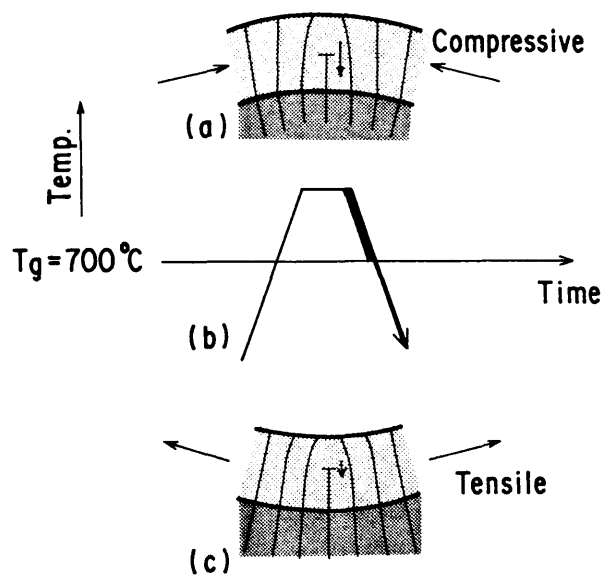


図 4 . 1 6 GaAs-on-SiのTC処理における転位の上昇運動の模式図
 (a)と(c)は成長温度以上と以下における応力のかかり方と90度転位の動きを示す。(b)はTC処理における温度履歴で、特に太線部ではGaAs層内に伸張した貫通転位（図4.15b）は上昇運動が促進されてヘテロ界面に吸収、ミスフィット転位となる

ミスフィット転位が増大するのは太線で示した温度範囲である。図4.5にみられる $T_s = 700^\circ\text{C}$ を境とする活性化エネルギーの違いはこの上昇運動の速度の違いを反映したものと理解できる。さらにTC処理における 900°C の保持時間は空格子濃度が熱平衡に達するのに必要な時間であって、転位の運動に必要な時間ではないと理解できる。このため加熱時間を長くしても転位低減効果が上がることはない(図4.4)。本研究ではこのin situ TC処理を結晶成長を中断した状態で行ったが、このような転位低減機構から判断すると成長を継続しながら行ったとしても転位低減効果に差異はないと推定できる。

一方上記(2)のバーガーズベクトルが界面に垂直な成分を持っていて、 $\{111\}$ 面内を滑ることのできるミスフィット転位は増殖してGaAs層内に伸びることができる。しかしGaAs-on-Si構造の熱膨張係数の違いに基づくせん断応力成分は小さく滑り運動が起こりにくい。結局、TC処理は上昇運動する転位の低減には有効であるが、滑り運動をする転位に対しては低減効果が小さいと考えられ、ここにTC処理による転位低減の限界があると結論づけられる。第5章ではこの考えに基づいて、せん断応力を発生する歪超格子中間層による転位の低減効果について検討する。

4.6 まとめ

本章ではMOCVD法によるSi基板上のGaAs結晶成長について述べた。まず装置全体にわたって気密性を考慮して設計したMOCVD装置を構築し、次にGaAs-on-Siのウェーハ反りとクラックの発生状況を調べ、クラックを避けてデバイスを実現するためにはGaAs層厚に制限を加える必要があることを示した。さらに転位低減策の一つとして熱サイクル処理について方法と効果を検討した。以下に本章で得られた結果を要約する。

(1) GaAs-on-Siのウェーハ反りから求めたGaAs層の内部応力 σ は 1.8×10^9

dyn/cm²である。熱膨張差から推定される内部応力 2.9×10^9 dyn/cm² より小さめであるのはGaAs結晶の転位等による不完全性、GaAs層に発生したクラックと関連があると考えられる。

- (2) GaAs-on-SiはGaAs本来の破断強度に比べるとかなり小さな外部荷重でクラックが発生する。このように小さな破断強度は、GaAs-on-SiのGaAs層には上記 10^9 dyn/cm² オーダの内部応力が存在することを考慮すれば理解できる。GaAs層厚が5 μ mを越えるとクラックが容易に発生し、デバイスプロセスに支障がある。
- (3) GaAs-on-Siの転位低減には熱処理が有効であるが、一定温度の熱処理よりも高温加熱と冷却の繰り返しであるTC処理が有効であり、最適条件は900℃5分間加熱と300℃までの冷却の繰り返しであってその回数は4または5サイクルである。
- (4) 特にin situ TC処理、すなわち成長－TC処理－再成長という過程を経たほうが転位低減に有効である。in situ TC処理を最適化して合計3.5 μ m成長したGaAsの表面EPDは 4.6×10^8 cm⁻²とas grownのGaAs-on-Siにくらべて20分の1以下にまで減少した。従ってin situ TC処理は高品質GaAs-on-Siの成長技術の一つとして不可欠である。
- (5) 熱サイクル処理によって転位は上昇運動してGaAs/Si界面に吸収されて周期的な90度ミスフィット転位を形成する。この結果GaAs/Siヘテロ界面の格子不整合歪はほぼ完全に緩和されると共にGaAs中の貫通転位が低減される。
- (6) この上昇運動が進むのは空格子点が過飽和状態となるTCサイクルのうち冷却過程であり、GaAsが圧縮状態にある成長温度よりも高温の冷却過程で最も顕著である。GaAsが引っ張り状態にある成長温度以下の冷却過程では上昇運動はやや小さい。TCサイクルにおける高温維持過程は空格子点が熱平衡状態に達するのに必要な時間と考えられ、5分程度以上加熱しても転位低減効果は小さい。

(7) TC 処理はバーガーズベクトルが界面に平行な貫通転位の低減には有効であるが、滑り運動をする転位にたいしては低減効果が少ない。従って転位の滑り運動が可能になれば一層の転位低減が期待できる。第5章ではこの考えに基づいて、せん断応力を発生する歪超格子中間層の効果について検討する。

文 献

- 1) 鈴木秀次編 '格子欠陥' (共立出版、1978) p135.
- 2) B. Y. Tsaur, J. C. C. Fan, G. W. Turner, F. M. Davis and R. P. Gale, 16th IEEE Photovoltaic Specialist Conference, 1143 (1982).
- 3) N. Chand, R. People, F. A. Baiocchi, K. W. Wecht and A. Y. Cho, Appl. Phys. Lett., 49, 815 (1986).
- 4) J. W. Lee, Int. Symp. GaAs and Related Compounds, 111 (1986).
- 5) J. W. Lee, H. Shichijo, H. L. Tsai and R. J. Matyi, Appl. Phys. Lett., 50, 31 (1987).
- 6) C. Choi, N. Otsuka, G. Munns, R. Houdre, H. Morkoc, S. L. Zhang, D. Levi and M. V. Klein, Appl. Phys. Lett., 50, 992 (1987).
- 7) Y. Shinoda and Y. Ohmachi, Mat. Res. Soc. Symp. Proc. 56, 79 (1986).
- 8) H. Okamoto, Y. Watanabe, Y. Kadota and Y. Ohmachi, Japan. J. Appl. Phys., 26, L1950 (1987).
- 9) Y. Ohmachi, Y. Kadota, Y. Watanabe and H. Okamoto, Mat. Res. Soc. Symp. Proc., 144, 297 (1989).
- 10) Y. Ohmachi, T. Ohara and Y. Kadota, Proc. 21th IEEE Photovoltaic Specialists Conference, 89 (1990).
- 11) R. Fisher, IEEE Electron Dev. Lett., EDL-5, 456 (1984).
- 12) M. Akiyama, Y. Kwarada and K. Kaminisi, Jpn. J. Appl. Phys., 23, L843 (1984).
- 13) W. T. Messelink, T. Henderson, J. Klem, R. Fisher, P. Pearah, H. Morkoc, M. Hafich, P. D. Wang and G. Y. Robinson, Appl. Phys. Lett., 45, 1309 (1984).
- 14) G. M. Metze, H. K. Choi and B. Y. Tsaur, Appl. Phys. Lett., 45, 1107 (1984).
- 15) R. Fisher, T. Henderson, J. Klem, W. T. Messelink, W. Kopp, H. Morkoc and C. W. Litton, Electronics Lett., 20, 945 (1984).
- 16) E. A. Irene, J. Electronic Materials, 5, 287 (1976).
- 17) B. Y. Tsaur, M. W. Geis, J. C. C. Fan, and R. P. Gale, Appl. Phys. Lett., 38, 779 (1981).

- 18) H. B. Hirsch, A. Howie, R. B. Nicholson, D. W. Pashley and M. J. Whealan,
'Electron Microscopy of Thin Crystals', (London, Butterworths, 1965),
p. 176.