

マセ スグル

氏 名	間瀬 駿
学 位 の 種 類	博士（工学）
学 位 記 番 号	博第1115号
学位授与の日付	平成30年3月26日
学位授与の条件	学位規則第4条第1項該当 課程博士
学 位 論 文 題 目	Si基板上の縦型GaN系デバイスとGaNにおける欠陥解析に関する研究 (Study on GaN vertical devices on Si substrate and analysis of defects in GaN)

論文審査委員	主 査	教授	江川 孝志
		教授	三好 実人
		教授	市村 正也

論文内容の要旨

本研究では、次世代パワーデバイスとして有望である Si 基板上 GaN 系デバイスについて、信頼性における課題となる結晶欠陥の解析、そして低コスト縦型デバイス実現のための新構造の検討を行った。本論文は、4つの章で構成される。

第1章では、本研究の背景、研究対象となる GaN デバイスにおける課題、研究の目的及び論文の構成について述べている。

第2章では、GaN デバイスで問題となるキャリアトラップ現象とその起源である結晶欠陥について、局所領域におけるキャリアトラップの観察による発生個所の同定及びメカニズムの解析、そして GaN on Si デバイスにおける結晶欠陥に関しての知見を得た。

2.2 節では、局所領域におけるキャリアの捕獲・放出現象を、独立に電圧印可可能な Field Plate 電極、bias-Controllable Field Plate 電極を用い、パルス動作中における過渡ドレイン電流の変化から解析した。SiN_x膜を絶縁膜として用いた CFP-HEMT において、線形領域のパルス波形に CFP 電極により瞬間的な電位の変化を与えたところ、過渡ドレイン電流の指数関数的な変化が観察でき、局所領域におけるキャリア捕獲・放出を観察することができた。温度特性からトラップの同定を行ったところ、活性化エネルギー0.083 eV、捕獲断面積 $2.0 \times 10^{-24} \text{ cm}^2$ のトラップ準位が起源であることが分かった。

トラップの放出過程において、SRH モデルに乗っ取った単なる伝導帯へのキャリア放出だけでなく、その後 2D-VRH モデルに乗っ取ったホッピング伝導によりキャリアが輸送されていることが分かった。また、このトラップ準位は同じ SiN_x 膜を利用した AlGaIn/GaN HEMT のゲートリーク電流の起源である表面のトラップ準位と同一のものであると考えられ、今回確認したトラップ準位が単にキャリアの捕獲・放出中心としてだけでなく、ゲートリーク電流のパスとしても働くことが分かった。

2.3 節では、容量解析からのトラップ準位の同定として、DLTS 法により、Si 基板上に存在するトラップ準位が成長方法によりどのように変化するかについて評価した。上部ドリフト層の V/III 比を NH_3 流量により変更した GaN ショットキーダイオードについて DLTS 法によるトラップ解析を行ったところ、 $E_c-0.86\sim 0.89$ eV に存在する転位関連の欠陥準位密度が V/III 比に大きく影響することが分かった。これは GaN 基板のようなホモ基板においても確認でき、MOCVD 成長中における転位の発生機構が V/III 比に寄るものであることが分かった。GaN 基板上 GaN のパルス幅依存性から確かに転位関連の欠陥であることが同定でき、また GaN 基板上 GaN 結晶の断面 TEM 観察から、結晶成長初期段階において転位が発生していることが確認でき、また多くは刃状転位であった。 $E_c-0.874$ eV の準位に格子間窒素(N_i)関連欠陥の報告があり、成長初期段階に NH_3 の過剰供給により Ni 欠陥が発生し、それを起点として転位が生じたのではないかと考えられる。

第 3 章では、疑似縦型でなく、基板転写技術のような追加プロセスの無い Si 基板の低コスト性を活かした完全縦型 GaN 系デバイス構造を、高 Si ドープと AlN 層の薄膜化による導電性バッファ層を取り入れることで、世界で初めて実現した。完全縦型構造は 3nm までの AlN 層の薄膜化、厚膜 SLS 層での転位密度の低減効果によるドリフト層の低ドーピング濃度制御、そして高 Si ドーピングによる低抵抗化の 3 要素技術により実現することができた。作製した完全縦型 GaN p-n ダイオードは既報告の Si 基板上 GaN 縦型 p-n ダイオードと同程度の性能を示しており、低コスト性やチップ面積の観点から優位に立っていると考えられる。ドリフト層の膜厚依存性評価結果から、膜厚を増大するにつれ耐電圧が増大する傾向を確認でき、ドリフト層膜厚 $2.3\mu\text{m}$ を有する GaN p-n ダイオードにおいて 369 V の耐電圧を示した。ドリフト層膜厚が増大するにつれ、耐電圧は飽和する傾向にあったが、これはらせん転位密度との線形的な関係性が存在するためであり、更なる性能向上には厚膜化と共にらせん転位の低減が必要であると考えられる。また、導電性バッファ層における AlGaIn 層を除去することでシリーズ抵抗の低減を図ることができた。このシリーズ抵抗値は測定が困難なほどに小さく、更なるオン抵抗の低減には p-GaN オーミックコンタクトの改善が課題であることが分かった。

第 4 章では、本論文の総括を述べた。

論文審査結果の要旨

本論文は、次世代パワーデバイスとして有望である Si 基板上 GaN 系デバイスについて、信頼性における課題となる結晶欠陥の解析、そして低コスト縦型デバイス実現のための新構造の検討を行い、その結果をまとめたものである。

第 1 章では、本研究の背景、研究対象となる GaN デバイスにおける課題、研究の目的及び論文の構成について述べている。

第 2 章では、GaN デバイスで問題となるキャリアトラップ現象とその起源である結晶欠陥について、局所領域におけるキャリアトラップの観察による発生個所の同定及びメカニズムの解析、そして GaN on Si デバイスにおける結晶欠陥に関しての知見を得た。局所領域におけるキャリアの捕獲・放出現象を、独立に電圧印加可能な Field Plate 電極、bias-Controllable Field Plate 電極を用い、パルス動作中における過渡ドレイン電流の変化から解析した。SiN_x 膜を絶縁膜として用いた CFP-HEMT において、線形領域のパルス波形に CFP 電極により瞬間的な電位の変化を与えたところ、過渡ドレイン電流の指数関数的な変化が観察でき、局所領域におけるキャリア捕獲・放出を観察することができた。温度特性からトラップの同定を行ったところ、活性化エネルギー 0.083 eV、捕獲断面積 $2.0 \times 10^{-24} \text{ cm}^2$ のトラップ準位が起源であることが分かった。

第 3 章では、疑似縦型でなく、基板転写技術のような追加プロセスの無い Si 基板の低コスト性を活かした完全縦型 GaN 系デバイス構造を、高 Si ドープと AlN 層の薄膜化による導電性バッファ層を取り入れることで、世界で初めて実現した。完全縦型構造は 3nm までの AlN 層の薄膜化、厚膜 SLS 層での転位密度の低減効果によるドリフト層の低ドーピング濃度制御、そして高 Si ドーピングによる低抵抗化の 3 要素技術により実現することができた。作製した完全縦型 GaN p-n ダイオードは既報告の Si 基板上 GaN 縦型 p-n ダイオードと同程度の性能を示しており、低コスト性やチップ面積の観点から優位に立っていると考えられる。ドリフト層の膜厚依存性評価結果から、膜厚を増大するにつれ耐電圧が増大する傾向を確認でき、ドリフト層膜厚 2.3 μm を有する GaN p-n ダイオードにおいて 369 V の耐電圧を示した。ドリフト層膜厚が増大するにつれ、耐電圧は飽和する傾向にあったが、これはらせん転位密度との線形的な関係性が存在するためであり、更なる性能向上には厚膜化と共にらせん転位の低減が必要であると考えられる。また、導電性バッファ層における AlGaIn 層を除去することで直列抵抗の低減を図ることができた。このシリーズ抵抗値は測定が困難なほどに小さく、更なるオン抵抗の低減には p-GaN オーミックコンタクトの改善が課題であることが明らかになった。

第 4 章では、本研究で得られた成果が総括されている。

以上の研究成果は、5 編の学術論文として発表されており、シリコン基板上の GaN 層の結晶欠陥及び新規構造の GaN 系縦型デバイスに関する重要な知見を与えている。従って、本論文は本学の博士（工学）論文として十分な価値を有するものと認められる。