

博士論文

車載パワーモジュールへの
電気・機械・熱ストレスの影響解析

Effect analysis of electrical, mechanical and thermal stresses
on power modules for automobiles

2018 年

臼井 正則

目次

1. 序論	1
1.1 研究の背景	1
1.2 本論文の構成	2
2. エミッション顕微鏡によるトレンチゲート酸化膜の評価	5
2.1 はじめに	5
2.2 実験方法	7
2.3 結果と考察	7
2.4 まとめ	16
3. パワーデバイスの機械的応力依存性	17
3.1 はじめに	17
3.2 半導体の機械的応力依存性モデル	18
3.2.1 ポテンシャル変形モデル	18
3.2.2 ピエゾ抵抗効果モデル	18
3.3 実験方法	19
3.4 結果と考察	21
3.5 まとめ	26
4. 放射光ラミノグラフィを使用した Cu ナノ粒子接合の劣化観察	29
4.1 はじめに	29
4.2 実験方法	32

4.2.1 試料作製	32
4.2.2 測定方法	32
4.3 結果と考察	38
4.4 まとめ	51
5. Cu ナノ粒子/BiSn 合金ハイブリッド接合の高温安定性	52
5.1 はじめに	52
5.2 実験方法	55
5.2.1 試料作製	55
5.2.2 測定方法	56
5.3 結果と考察	59
5.4 まとめ	72
6. 結論	74
参考文献	78
研究業績	86
謝辞	90

1 序論

1.1 研究の背景

近年、持続可能な社会基盤の構築、環境への負荷の少ない産業発展が切望されている。したがって、環境保護に対する社会的な取り組みは国際的にも注目度が高いと言える。この環境問題には、経済活動にともなう多様な生物体系の縮小・破壊、大規模な森林の伐採、PM25 に代表される大気汚染、水質や土壌の汚染のほか、地球周辺に充満した温室効果ガスによる地球温暖化等があげられる。温室効果ガスの代表と言える二酸化炭素の今後の排出量は、先進国が横ばいで推移すると予測されるのに対して、開発途上国ではその経済発展の陰で、今後、大きく増加することが懸念されている[1]。二酸化炭素排出量に関しては、国内の統計によると自動車を含む運輸部門は、産業部門に次いでが 2 番目に多く、全体の 20%を占めている[1]。これに対して、車両電動化の推進[2-4]により、二酸化炭素の排出低減に取り組むことが有効と考えられている。したがって、今後は、内燃機関車両の比率が減少する一方で、ハイブリッド自動車、燃料電池車、電気自動車といった電動化車両の比率が増加することに疑問の余地はない。

電動化車両においてパワーコントロールユニット (PCU: Power Control Unit) は、モータ、ジェネレータ、バッテリー間のエネルギーフローを制御する役割を担っている[5]。この PCU は、DC-DC コンバータ、コンデンサ、リアクトル等と、パワーモジュールによって構成されている。この車載パワーモジュールには、厳しいコスト低減要求と搭載スペースの制約より、高電力密度化が要求されている[5]。この電力密度は、産業機器を含めた一般的な電力変換器の性能指数としても使用されている。車載パワーモジュールを含めて、世の中の電力変換器の電力密度は、様々な技術開発に支えられて、年を追うごとに向上して

きた [5-11]。この高電力密度化を実現するには、デバイスの面積縮小と冷却器小型化が有効と考えられる。デバイスの面積縮小は、高電界化、大電流密度化、高温動作化を招く。なお、デバイスが高温動作化すると、デバイスだけでなく、その周辺の接合材、封止材料、制御基板にも耐熱性が要求される。また、低熱抵抗化を進めると熱インピーダンスも低下し、温度上昇の過渡応答性が向上する。これに伴い、モジュール内の温度勾配は大きくなり、モジュール構成要素の熱応力は増加する。このように、パワーモジュールの高電力密度化は、電気・機械・熱ストレスを増加させる方向にはたらく。本論文では、これら 3 つのストレスがパワーモジュール信頼性に与える影響を評価し、その支配要因を明らかにすることを目的とする。

1.2 本論文の構成

パワーデバイス小型化に伴う電気ストレスの主たる影響には、大電流密度化とデバイス内部の高電界化が挙げられる。大電流密度化の影響には、デバイス電極等におけるエレクトロマイグレーションがあるが、電極パターンが微細とはならないパワーデバイスでは大きな問題とならない。一方、実装部への影響は配線部の溶断が懸念されるが、従来のワイヤボンドから板状の配線構造[8, 11]にすることで対応可能と考えられる。次に、高電界化の影響を、パワーモジュールで広く使用される MOS (Metal Oxide Semiconductor) トランジスタを例に考える。ドレイン・ソース間の高電界印加に対してはその降伏で特性変化することはないため、耐圧設計のみで十分である。しかし、ゲート・ソース間の高電界印加は酸化膜へのキャリア注入による特性変化をもたらすため、耐圧設計のみでは不足であり、ゲート酸化膜の長期的信頼性を考慮する必要がある。一般的なプレーナゲートに比べて、トレンチゲートは MOS 構造をウエハ面に対

して、垂直に作り込むことが可能であるため、損失低減とデバイス面積縮小が同時に実現可能である。しかし、トレンチゲートでは、酸化膜の膜厚を一定にすることは困難で、さらに、コーナ部の存在するため電界は一様とは言えない。従来、トレンチゲート酸化膜に関わる電気特性は報告[12-14]されているが、マクロ的にしか捉えておらず、構造的・形状的な面を浮き彫りにする解析はされていなかった。第2章では、2次元的なキャリア注入情報が取得可能なエミッション顕微鏡[15-17]を用いて、電気ストレスに対するトレンチゲート酸化膜の影響を評価した。

また、モジュールの低熱抵抗化を実現するため、熱伝導性の高い基板材料を選択すると、半導体デバイスと接合部の熱応力分担が、従来に比べて大きくなることは避けられない。この中で、温度サイクル試験における接合部の研究は以前より報告[18]されているが、半導体デバイスへの影響は報告されていなかった。今後のモジュールの低熱抵抗化によるデバイスの応力増加は避けられないと考え、3章では、機械応力のデバイス特性に与える影響を評価した。なお、実使用時には、この熱応力は多軸の成分が存在し、デバイスも高温になっている。しかし、このような複合的なストレスをそのままの状態、解析することは容易でない。ここでは、基礎的な解析を実施するために、機械ストレスの影響のみに着目し、一軸性の応力をデバイスに印加できる測定系を構築し、電気特性の変動を計測した。また、デバイス構造依存性の観点でも測定するとともに、デバイスシミュレーションの使用により、その支配要因を明らかにした。

さて、パワーモジュールの高温動作化の実現には、デバイス、基板材、接合材、封止材等の高耐熱化が必須となる。デバイスに関しては、SiC, GaN等の次世代半導体材料デバイスはそのバンドギャップが大きいいため高温でも動作可能であることは知られている[9]。一方、接合材や封止材に関しては、耐熱材料は

存在しても工程との整合性を考慮すると、決定打と言える材料は存在していない。第4章では、耐熱性のデバイス接合材として有望な Cu ナノ粒子接合に関して温度サイクル信頼性を評価した。従来、接合材の劣化解析においては、破壊を伴う断面観察を実施していたため、同一試料による劣化観察は不可能であった。そこで、高分解能で非破壊内部観察が可能な放射光ラミノグラフィを使用し、Cu ナノ粒子接合材について、クラックに着目した劣化過程観察を実施した。さらに、温度サイクル試験後の試料について、接合層の組織観察を行い、温度サイクルストレスによる Cu ナノ粒子接合材の劣化要因を示した。

第5章では、第4章において Cu ナノ粒子焼結層で観察したクラック進展に対して、Cu ナノ粒子に BiSn 合金粒子を添加したハイブリッド接合による改善効果の評価した。ここでは、接合強度に対する高温熱処理の影響を、ハイブリッド接合と従来の Cu ナノ粒子接合と比較するとともに、破面観察も行い破壊状況を観察した。さらに、ハイブリッド接合と Cu ナノ粒子接合の両者において、放射光ラミノグラフィによる非破壊観察を実施した。さらに、酸化に着目した組成分析を行い、接合強度低下の要因を明らかにした。

第6章では、本研究で得られた知見をまとめた。

2 エミッション顕微鏡によるトレンチゲート酸化膜の評価

2.1 はじめに

電動化車両におけるパワーモジュールには、厳しいコスト低減要求と搭載スペースの制約より、高電力密度化が要求されている[5]。高電力密度化を実現する手段には、パワーデバイスの面積縮小による実装部の体格縮小が考えられる。しかし、パワーデバイスの面積縮小はデバイス損失の増加をもたらし、デバイスの動作温度上昇を招く。動作温度の上昇は各部材の信頼性を低下させるため、デバイスの構造改善による低損失化が期待されている。

さて、車載 PCU を含めたパワーエレクトロニクス機器には、MOS ゲート電圧制御による大電力の制御、高い破壊耐量といった優れた特性を有する IGBT (Insulated Gate Bipolar Transistor) が広く使用されている。従来使用されてきたプレーナ IGBT に対して低損失化をはかるため、トレンチ IGBT への移行が進んでいる。一般に、MOS ゲートデバイスにおいて、ゲート酸化膜の信頼性は非常に重要であり、IGBT も例外ではない。図 2.1 に、トレンチゲート構造を模式的に示すが、酸化膜厚さの分布やトレンチコーナ部の存在のために、トレンチゲート酸化膜における電界は均一とはならない。ここで、電気特性の分布が観測可能であれば、トレンチゲート酸化膜において改善すべき部位がどこかを見出すことが可能となる。しかし、これまでのトレンチゲート酸化膜の評価では、電流-電圧特性や TDDB (Time Dependent Dielectric Breakdown) によって評価されてきており[12-14]、これらの手法では、特性をマクロ的にしかとらえることができない。したがって、酸化膜形状と電気特性の関係は明確に関係づけられていなかった。空間電荷領域でのキャリアの電界加速、電流集中、トンネル電流などの電界加速キャリア散乱緩和現象は微弱な発光を発生させ、この発光はエミッション顕微鏡により観察できることは知られている[15-17]。こ

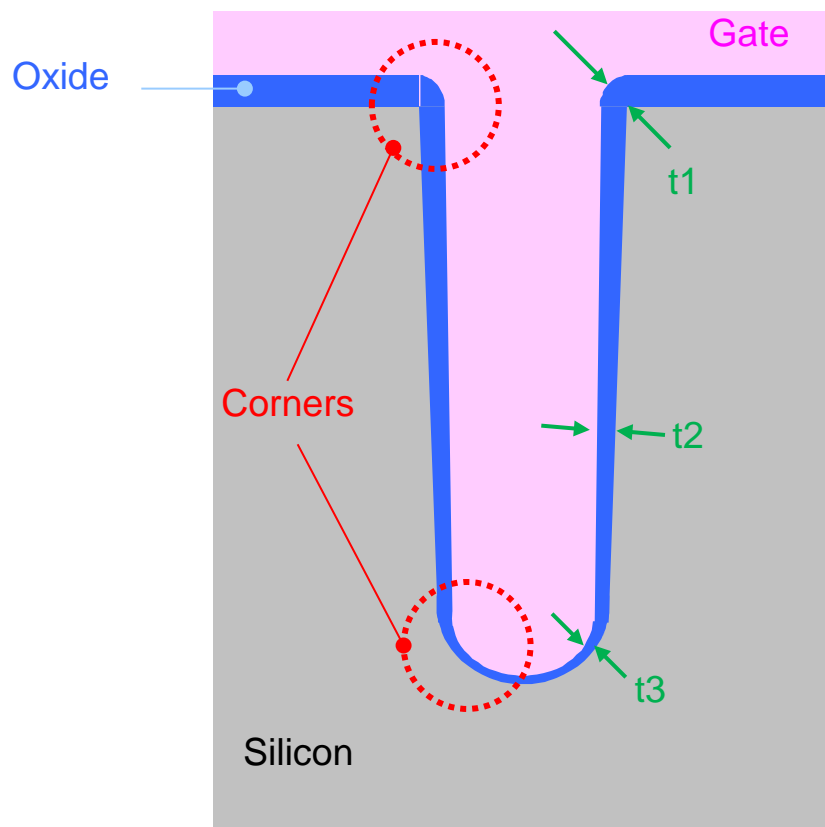


Fig. 2.1 Schematic cross-sectional view of a trench gate structure.

ここでは、酸化膜への電子注入の際の発光を、エミッション顕微鏡で検出し、酸化膜形状と電気特性の関係を検討した。

2.2 実験方法

本章では、評価用試料として、図 2.2 に示すポリシリコンゲートを有するトレンチ MOS キャパシターを作製した。試料サイズは $12.3 \times 9.3 \text{mm}$ で、ゲート酸化膜の厚さは約 100nm であった。図 2.2 に示す通り、個々のトレンチゲートはその端部において y 軸に平行に接続されている。また、ポリシリコンゲートは、トレンチ端部の上部コーナでゲート酸化膜に接触している。

浜松フォトニクス製のエミッション顕微鏡 C3230 を用いて、ゲート酸化膜にストレス印加した際に発生する赤外域の発光を室温で観察した。なお、この赤外光のエミッションレートは、高電界時に発生する FN (Fowler- Nordheim) 電流注入を反映している[15-17]と考えられる。なお、評価時は、正電圧をポリシリコンゲートに印加し、基板は接地した。

エミッション解析は、電気ストレス印加中のエミッションレートの分布を計測するために、図 2.3 に示す通り、 Y 軸に平行な次の 3 つの測定窓を設定した。

- 1) トレンチゲート端部
- 2) トレンチゲートの中央部
- 3) 非活性領域

非活性領域は、ノイズレベルのモニタに使用した。これらの 3 つの測定窓は同じ面積である。

2.3 結果と考察

図 2.4 に、定電圧印加時($V_g=56 \text{V}$)の試料のエミッション像を示す。トレンチ

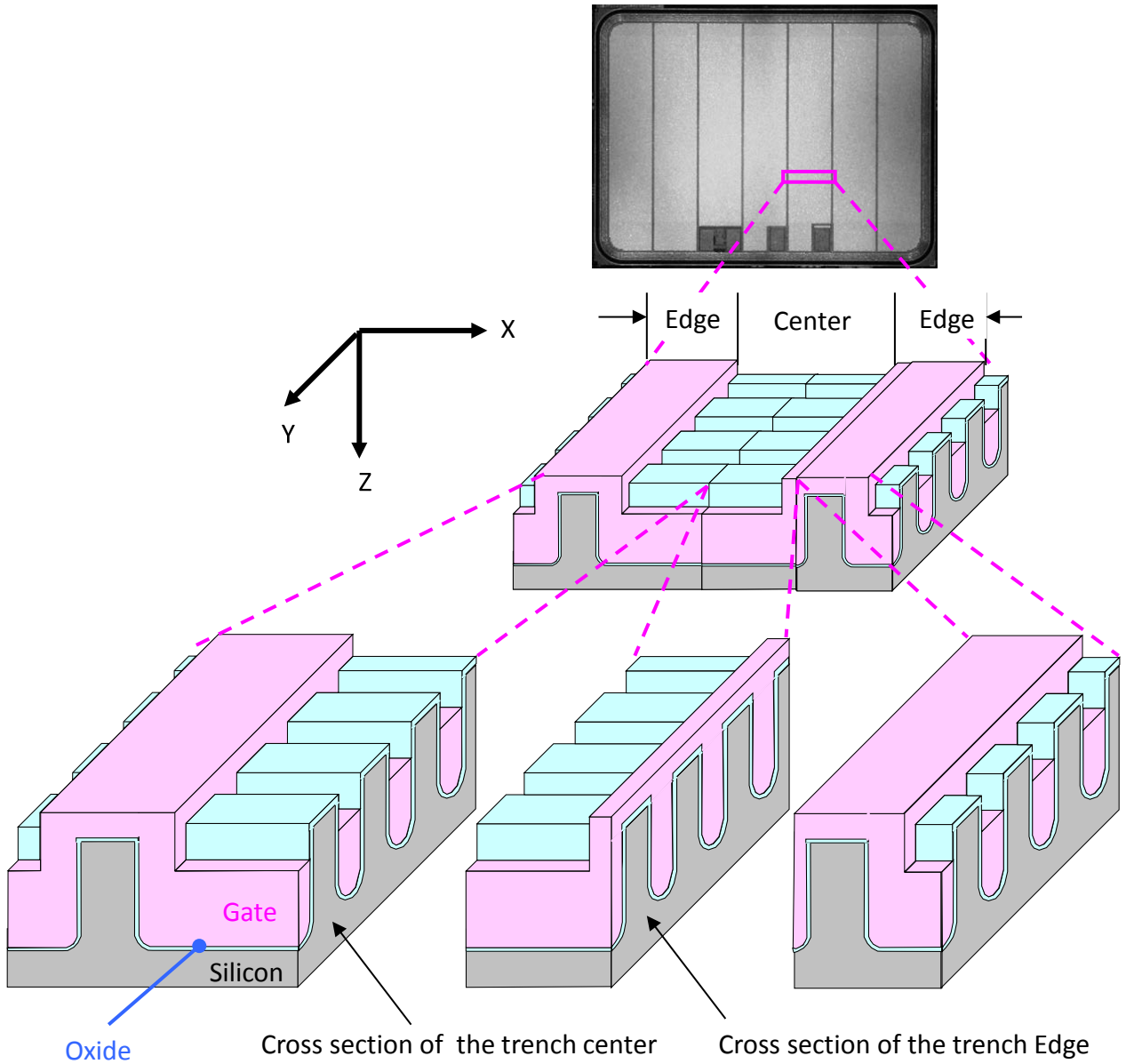


Fig. 2.2 Structure of test sample. The trench gate is interconnected at the trench edge in the longitudinal direction (y-axis). The trench gate touches the trench oxide layer at the upper corner of the trench edge.

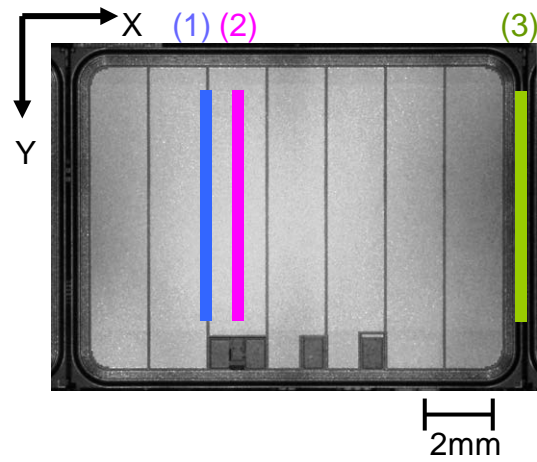


Fig. 2.3 Three windows for measuring light emission rate. These windows were used to obtain the distribution of electron injection: 1) the edge of the trenches, 2) the center of the trenches, 3) the in-active area, for monitoring the noise level.

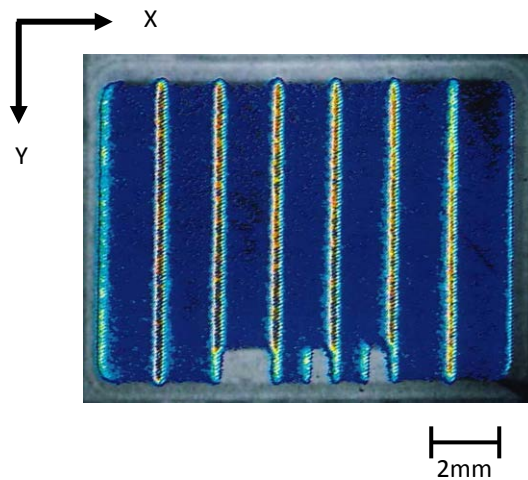


Fig. 2.4 Light emission image of test sample. Localized electron injection occurred at the trench edges in the longitudinal direction (y-axis).

中央部に比べてトレンチ端部からのエミッションレートは大きかった。この結果より、トレンチ端部の接続部に多くの電子が注入していることがわかる。図 2.5 に X 軸に平行な断面 SEM 像を示す。電子の注入方向（基板からゲートの方向）で考えるとトレンチゲートの上部コーナは凸面であるのに対して、底部コーナは凹面であり、底部コーナに比べて上部コーナの曲率半径は小さかった。また、酸化膜厚さは上部コーナに比べて底部コーナは小さかった。酸化膜形状に対する電界分布を明らかにするために、デバイスシミュレーションを実施した。図 2.6 に、デバイスシミュレーションによって得られた、酸化膜厚さ、曲率半径に対する電界強度の依存性を示す。図 2.6 において●と▲で示したプロットはそれぞれ、上部コーナと底部コーナの結果である。図 2.6 の結果より、底部コーナに比べて上部コーナの電界強度が高いことが明らかになった。したがって、トレンチゲート構造における局所的な電子注入は上部コーナで発生したと考えられる。

定電圧 ($V_g=63V$) ストレス印加時のエミッションレートの時間経過特性を図 2.7 に、ゲート電流の時間経過特性を図 2.8 に示す。図 2.7、2.8 の比較よりストレス印加時の特性変化は 3 つの領域に分けることができる。フェーズ 1 ではトレンチ端部において局所的な電子注入が発生しており、トレンチ中央部に比べて端部のエミッションレートは 1 桁以上大きかった。フェーズ 2 ではトレンチ中央部における電子注入は増加したのに対して、トレンチ端部における電子注入は低減した。フェーズ 3 では電子は、次第にトレンチ酸化膜全体に注入されるようになった。つまり、電気ストレスは電子注入の空間分布を変化させたと言える。さらに、トレンチ中央部に比べて端部の方が常に電子注入が顕著であったことが明らかになった。

図 2.9 に示す通り、ゲート電流のシフトはゲート酸化膜中のトラップ電荷の存

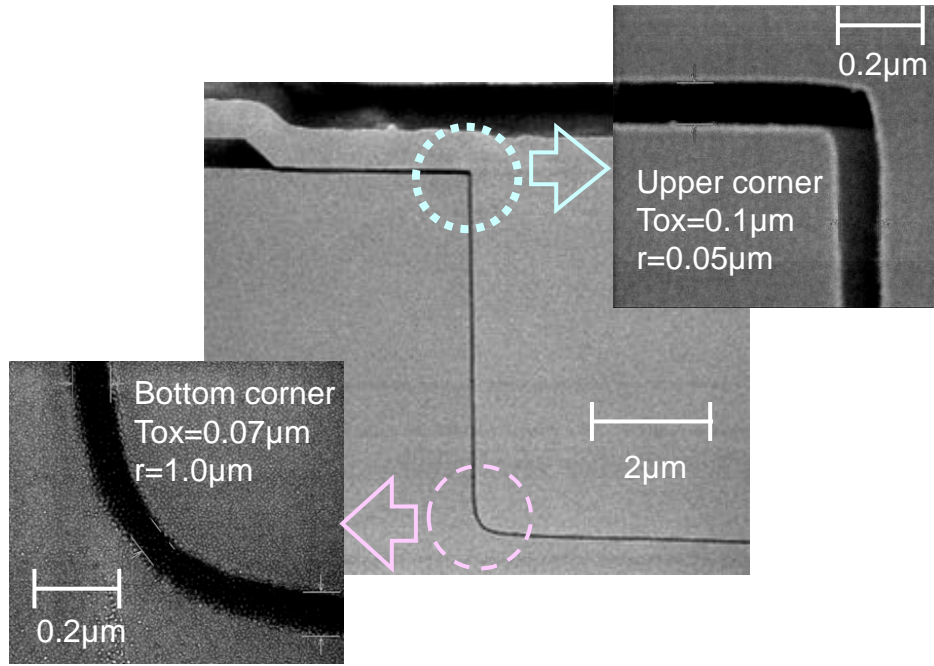


Fig. 2.5 Transverse (x-axis) cross-sectional SEM photographs of test sample.

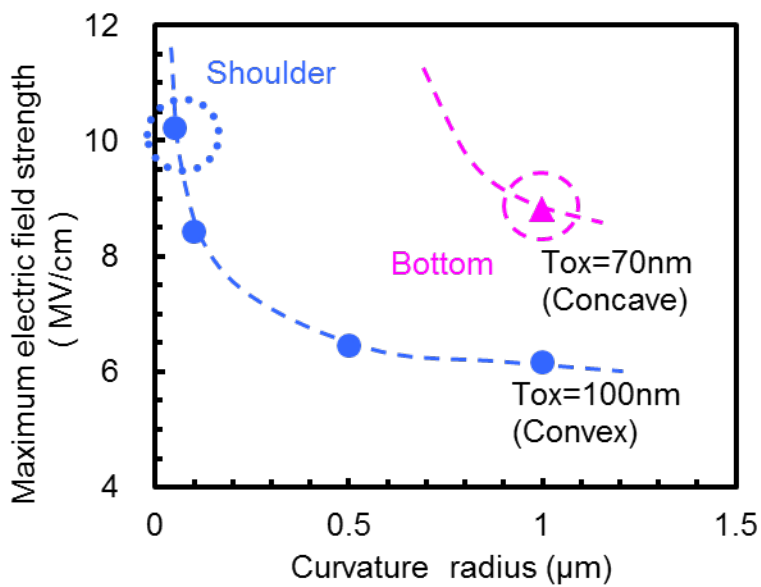


Fig. 2.6 Simulation results for the maximum electrical field strength versus curvature radius. The points in the circles of the dotted line correspond to the corner of the trench shoulder and the trench bottom respectively (see Fig.2.5).

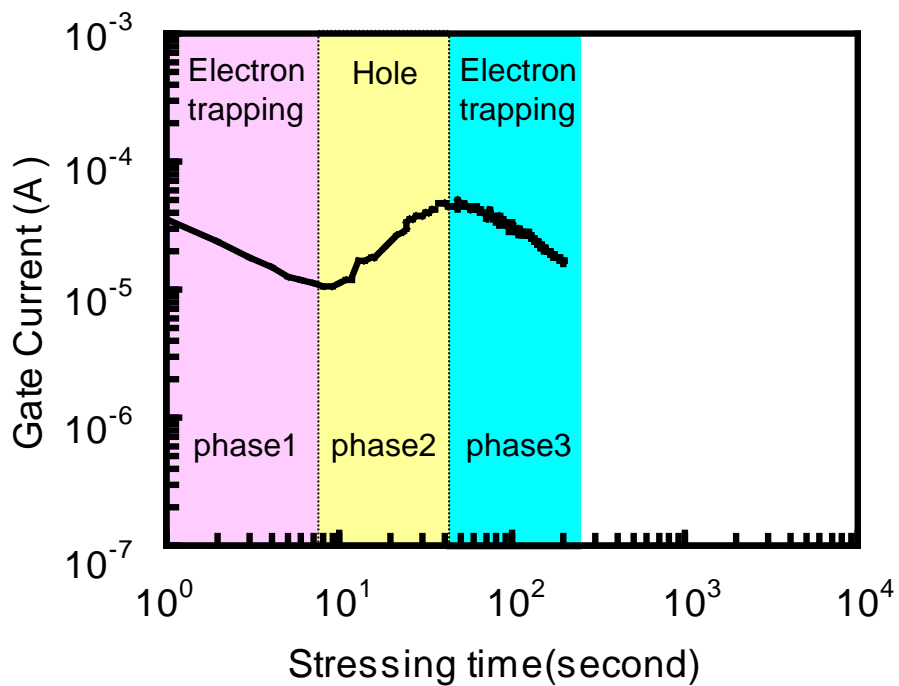


Fig. 2.7 Gate current of test sample as a function of stressing time under constant voltage stress ($V_g=63V$).

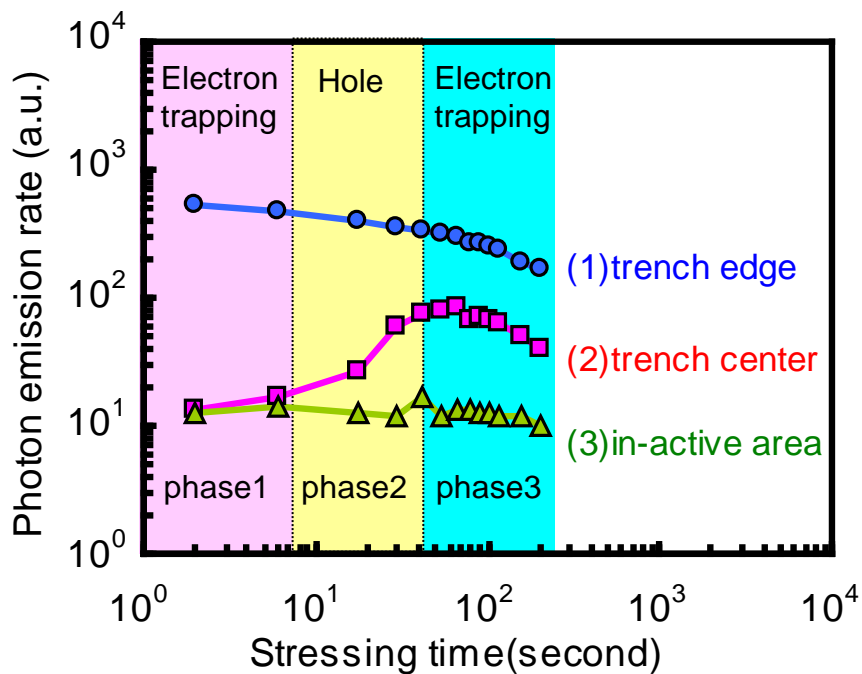


Fig. 2.8 Light emission rate of test sample as a function of stressing time under constant voltage stress ($V_g=63V$).

在[19]を示す。定電圧印加において、電子がトラップされると Si/SiO₂ 界面における電界が低減し、ゲート電流が低減する。一方、正孔がトラップされると、Si/SiO₂ 界面における電界が増加し、ゲート電流が増加する。したがって、フェーズ 1、3 では主に電子トラップされているのに対して、フェーズ 2 では主に正孔がトラップされていることがわかる。

トレンチゲート構造の特徴を明らかにするために、プレーナキャパシタの評価も実施した。なお、プレーナキャパシタの酸化膜はトレンチ構造と同様の作製方法とした。図 2.10 は定電圧印加時 ($V_g=53V$) のプレーナキャパシタのゲート電流の経過時間特性を示す。プレーナキャパシタの場合、初期のフェーズではホールがトラップされ、次のフェーズでは電子がトラップされたことがわかる。なお、本章で観察されたプレーナキャパシタのトラップ電荷の振る舞いは、これまでの報告例[20-22]と整合が取れている。このプレーナゲート酸化膜との比較により、定電圧印加時のフェーズ 1 はトレンチゲート酸化膜においてのみに観測される特徴的な現象と言える。

フェーズ 1 においてトレンチゲート酸化膜に電気ストレスが印加されると、酸化膜の形状に起因して、局所的な電子注入がトレンチ端部で発生する。この際、電子がトラップされたことによって酸化膜電界が低下し、トレンチ端部のエミッションレートが減少したと考えられる。フェーズ 2 になると、トレンチ端部に比べてトレンチ中央部の電界は無視できないレベルになる。したがって、トレンチ端部だけでなくトレンチ中央部にも電子が注入されることになったと予測される。中村らの論文[13]では、トレンチゲート酸化膜のコーナの酸化膜形状と I-V 特性に関して検討しているものがあるが、その中で、トレンチ上部コーナのトラップされた電子による、その近傍の電界低下を示唆する結果[13]が示されており、本章における結果と整合が取れている。したがって、トレンチゲ

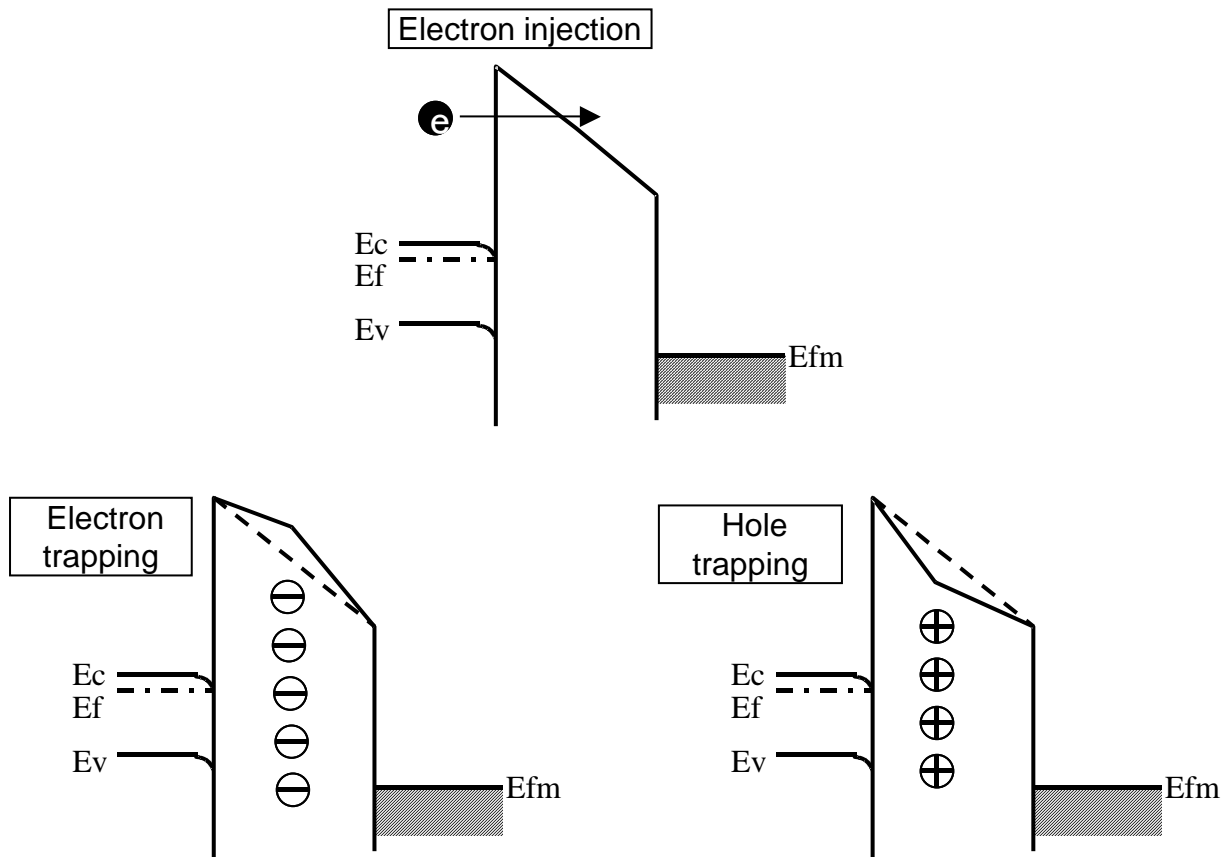


Fig. 2.9 Effect of carrier trap on electric field of MOS gate structure.

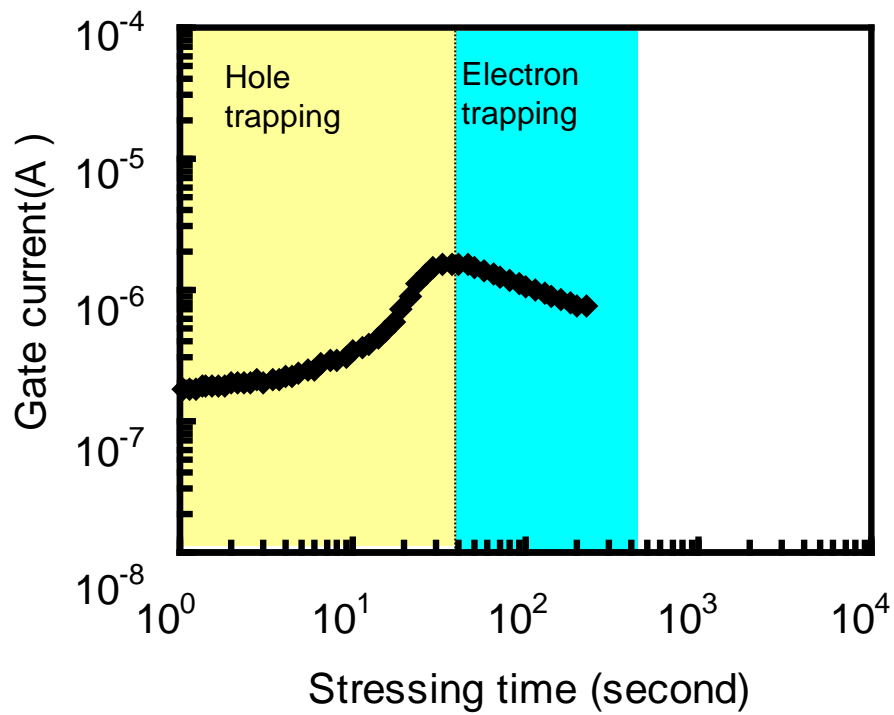


Fig. 2.10 Gate current of planar capacitor as a function of stressing time under constant voltage stress.

ート酸化膜構造において上部コーナの酸化膜形状がその信頼性を支配することを明らかになった。

2.4 まとめ

エミッション顕微鏡を使用してトレンチゲート酸化膜の評価を実施した。トレンチ端部の上部コーナにおいて、局所的な電子注入が発生した。さらに、トレンチ中央部に比べて、トレンチ端部の電子注入の量は常に多かった。デバイスシミュレーションによって、酸化膜形状がこの現象を支配することを明らかになった。したがって、トレンチ端部の上部コーナがトレンチゲート酸化膜の信頼性を支配することが確認された。

3 パワーデバイスの機械的応力依存性

3.1 はじめに

電動化車両におけるパワーモジュールには、厳しいコスト低減要求と搭載スペースの制約より、高電力密度化が要求されている[5]。高電力密度化を実現するには、パワーモジュールの低熱抵抗設計による冷却器簡素化が有効である。低熱抵抗化が可能なモジュール構造として、図 3.1(a)に示すような高熱伝導な基材を用いた構造[8, 11]が提案・実用化されている。しかしながら、図 3.1(a)に示すようなモジュール構造では、デバイスと実装基板との間で線膨張係数が大きく異なるため、図 3.1(b)に示すような従来のモジュール構造に比べて、デバイス水平面に平行な方向の熱応力の増大が懸念される（たとえば、低熱抵抗材料である Cu に Si デバイスを実装した場合、温度差を 200°C とすると、デバイスの熱応力は最大 500Mpa 程度と見積もることができる）。このように、熱応力が増大すると、はんだ接合やワイヤボンドといった金属接合部の信頼性だけでなく、パワーデバイス特性への影響も懸念される。以前より、パワーモジュール接合部の信頼性についての研究報告は多い[23, 24]が、パワーデバイスの電気特性への影響についての報告はほとんどなかった。なお、現実のパワーモジュールでは、機械的応力は多軸に印加され、発熱による温度上昇もデバイス特性に影響を与える。これに対して、基礎的な解析の実施するため、応力分布と発熱の要因を取り除き、機械ストレスに着目した評価をしたいと考えた。本章では一軸性の応力をデバイスに印加した際の電気特性変動が評価可能な測定系を構築し、パワーデバイス電気特性に対する応力方位依存性、及びデバイス構造依存性を明らかにした。

3.2 半導体の機械的応力依存性モデル

シリコンに応力が印加された場合の特性変動に関して、主なものとして次に2つのモデル提案されている。バンド端のポテンシャルの変化に着目したポテンシャル変形モデル[25]と、キャリア移動度の変化に着目したピエゾ抵抗効果モデル[26]である。

3.2.1 ポテンシャル変形モデル

一般化されたフックの法則により、シリコンの歪み ε_i は次式のように応力 T_i で表すことができる。

$$\varepsilon_i = \sum_{j=1}^6 S_{ij} T_j \quad \dots\dots\dots (3.1)$$

ここで、 S_{ij} は弾性コンプライアンス、 $\varepsilon_1 \sim \varepsilon_3$ は垂直歪み成分、 $\varepsilon_4 \sim \varepsilon_6$ は剪断歪み成分、 $T_1 \sim T_3$ は垂直応力成分、 $T_4 \sim T_6$ は剪断応力成分である。

シリコンのエネルギーレベルに対する弾性歪みの影響は次式で与えられる。

$$\Delta E_k^B = \zeta_{k_1}^B (\varepsilon_1 + \varepsilon_2 + \varepsilon_3) + \zeta_{k_2}^B (\varepsilon_1 - \varepsilon_3) + \zeta_{k_3}^B (\varepsilon_2 - \varepsilon_3) + \zeta_{k_4}^B \varepsilon_4 + \zeta_{k_5}^B \varepsilon_5 + \zeta_{k_6}^B \varepsilon_6 \quad \dots\dots\dots (3.2)$$

ここで、 ζ_{kj}^B はポテンシャル変形定数である。なお、式(2)の添字 B は、 C が伝導帯に、 V が価電子帯に相当する。また、添字 k は等エネルギー面の数を示し、伝導帯の場合 ($B=C$) は $k=3$ 、価電子帯の場合 ($B=V$) は $k=2$ となる。

マクスウェル・ボルツマン分布を仮定すると、バンドギャップ変化 ΔEg は次式で表すことができる。

$$\Delta Eg = \Delta E_{average}^C - \Delta E_{average}^V$$

$$= \left\{ -\log \left[\frac{1}{3} \left(\sum_{k=1}^3 \exp \{ -\Delta E_k^C / kT \} \right) \right] \right\} - \left\{ \log \left[\frac{1}{2} \left(\sum_{k=1}^2 \exp \{ \Delta E_k^V / kT \} \right) \right] \right\} \quad \dots\dots\dots (3.3)$$

3.2.2 ピエゾ抵抗効果モデル

半導体移動度の応力依存性の予測には、次式が使われている。

$$\Delta\mu_i/\mu_0 = \bar{i} - \sum_{j=1}^6 \Pi_{ij} T_j \dots\dots\dots (3.4)$$

ここで、 \bar{i} は、単位テンソル、 μ_i/μ_0 は移動度の変動率、 Π_{ij} はピエゾ抵抗係数である。

表 3.1 に、(001)シリコンウエハのピエゾ抵抗係数を示す[26]。例えば、通電方位が[001]の時、[110]方向に圧縮応力 100MPa 印加された場合、電子の移動度は 5.34%増加し、正孔の移動度は 0.11%低下することになる。このように、応力によるキャリア移動度の変化は、キャリアの種類、通電方位、応力方位により異なる。

シミュレーションを用いて解析の際には、前述のポテンシャル変形モデル、及び、ピエゾ抵抗効果モデルを使用した。なお、キャリア再結合に関しては、応力による影響が小さいと考え、その応力依存性は考慮していない。また、デバイスへの機械的応力は、均一に印加されたものと仮定して計算した。

3.3 実験方法

応力印加方法については、横型 MOSFET の応力依存性計測において使用されている 4 点曲げ法[27]をベースに、縦型パワーデバイス用に改良した。図 3.2(a)に、従来の 4 点曲げ法の模式図を示す。4 点曲げ法では、内側支点間のシリコン基板の x 方向の応力は均一であるが、デバイスの y 方向には応力分布が発生し、基板の表裏でその値が反転する。横型 MOSFET の応力依存性の計測であれば、電流経路が表面 MOS チャネルに限定されるため、y 方向の応力分布は問題とはならない。一方、縦型デバイスでは、電流経路に応力分布が発生することになり、計測結果の解析は複雑に成らざるを得ない。そこで、デバイス内の y 方向の応力分布を抑制するために、図 3.2(b)に示すように、デバイスよりも十分厚いベースプレートに接合した状態で、曲げ応力を印加する[28]こととした。なお、機械的応力をデバイスに確実に印加するには、接合材には耐クリープ性、及び強

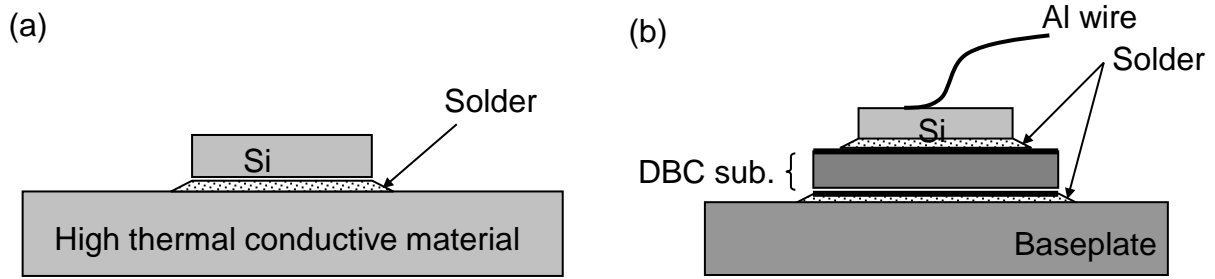


Fig. 3.1 Schematic cross-section of power module: (a) Low thermal resistance structure, (b) Conventional structure.

Table 3.1 Piezoresistance coefficients on (001) silicon wafer (The units are 10^{-11}Pa^{-1}).

Current direction	Stress direction	Piezoresistance coefficients		
		Π	N-type	P-type
[001]	[001]	$\Pi_l = \Pi_{11}$	-102.2	6.6
	[110],[$\bar{1}10$]	$\Pi_t = \Pi_{12}$	53.4	-1.1

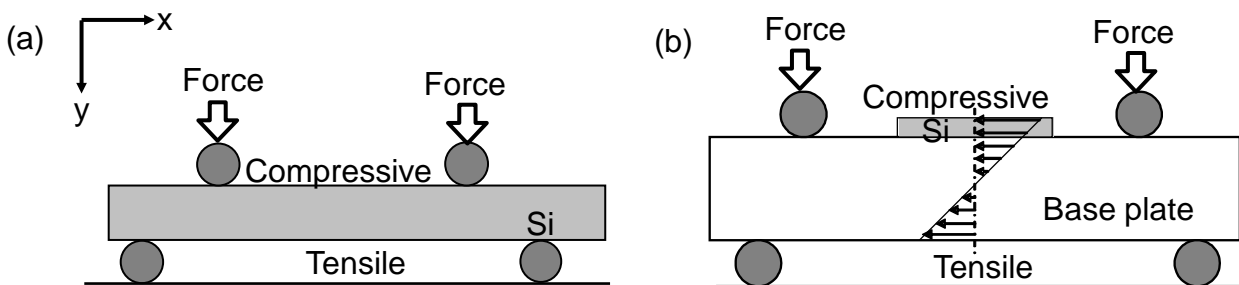


Fig. 3.2 Four point bending technique: (a) Conventional method, (b) Proposed method.

度の高い材料を用いる必要がある。また、接合時の残留応力を抑制するためには、線膨張係数が Si に近い材料をベースプレートに使用する必要がある。

評価用のデバイスは、図 3.3 に示すようなプレーナタイプとトレンチタイプの IGBT を用いた。両者ともシリコン(001)面上に形成されており、パンチスルー型である。デバイス表面に平行な $[110]$ 方向、あるいは $[\bar{1}10]$ 方向について一軸性の機械的応力を印加した状態で、IGBT の定常状態の特性の特性を室温で計測した。この際、計測時のデバイスの温度上昇を抑制するために、カーブトレーサを使用して、短期間パルスによる計測を実施した。この際、オン/オフ状態のゲート・エミッタ間電圧は 15/0 V で計測した。なお、本章では、プラスの符号は引張応力を、マイナス符号は圧縮応力を示す。

3.4 結果と考察

図 3.4 にトレンチ IGBT のコレクタ・エミッタ間耐圧 V_{BD} ($I_c=10\mu A$)、リーク電流 I_{LEAK} ($V_{ce}=900V$) の応力依存性の計測結果を示す。ここでは、一軸性の応力を $[\bar{1}10]$ 方向に印加した。図 3.4 より、コレクタ・エミッタ間耐圧の応力による変化は、応力範囲 $-500\sim+500MPa$ において $\pm 1\%$ 以下と小さいことがわかる。また、リーク電流の応力による変化も大きくなかった。図 3.4 には、デバイスシミュレーションによる計算結果を併せて示している。図 3.4 より、オフ状態における IGBT の応力による特性変化が、シミュレーションによりほぼ再現できていることがわかる。ここで、コレクタ・エミッタ間耐圧に対する応力の影響が少ないのは応力によるバンドギャップの変化が小さいことに起因すると考えられる（(3.1)～(3.3)式によれば、 $500MPa$ の圧縮応力によるバンドギャップの変化は $30meV$ と計算される）。

図 3.5 に、トレンチ IGBT のオン電圧 ($J_c=230A/cm^2$) の応力依存性の計測結果

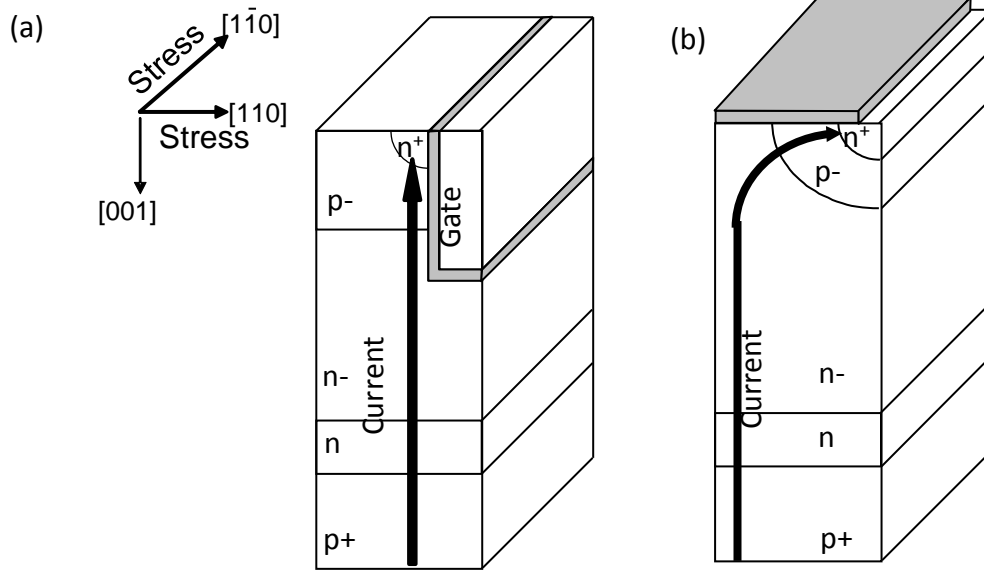


Fig. 3.3 Test device structures: (a) Trench IGBT, (b) Planar IGBT.

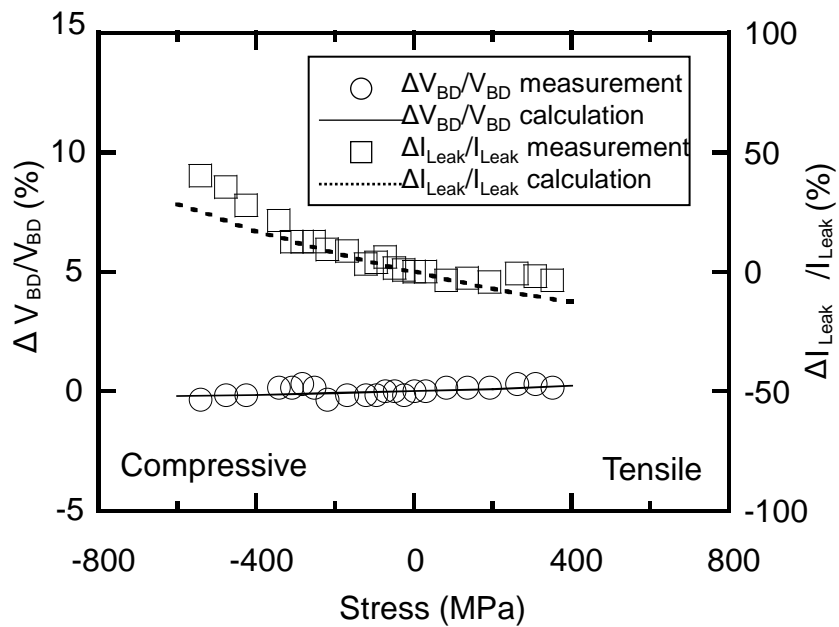


Fig. 3.4 Stress dependence of breakdown voltage at $I_c=10\mu A$ and leak current at $V_{ce}=900V$ on trench IGBT.

を示す。ここでも、図 3.4 の場合と同様、一軸性の応力を $[110]$ 方向に印加した。図 3.5 より、応力範囲 $-500\sim+500\text{MPa}$ において $\pm 5\%$ 程度変化することがわかる。また、図 3.5 には、オン電圧のデバイスシミュレーションによる結果を併せて示している。デバイスシミュレーションにより、応力によるオン電圧の変化がほぼ再現できていることがわかる。

図 3.6 に、トレンチ IGBT の順方向電流電圧特性の応力依存性を示す。ここでは、応力として $[110]$ 方向に印加した場合の計測結果を示している。図 3.6 より、電流密度 $10\text{A}/\text{cm}^2$ 以下の低電流域では応力依存性が比較的小さいのに対して、 $10\text{A}/\text{cm}^2$ 以上の比較的高電流域において明確な応力依存性が観測された。

図 3.7 に、デバイスシミュレーションによって得られた、トレンチ IGBT のデバイス各部 (MOS チャネル、N ドリフト層、拡散電位、P 基板) における内部ポテンシャル分布のシミュレーション結果を示す。図 3.7 より、MOS チャネルと N ドリフト層のポテンシャルの応力に対する変化は比較的大きいが、拡散電位と P 基板部分の応力に対する変化が小さいことがわかる。拡散電位の応力に対する変動が小さいのは、バンドギャップの変動が小さいことに起因していると予測される。また、P 基板の応力に対する変動が小さいのは、表 3.1 に示す通り、この結晶方位では、正孔のピエゾ抵抗係数が、電子のそれに比べて、1 桁以上小さいことに起因すると考えられる。

図 3.8 に、プレーナ IGBT の順方向電流電圧特性の応力依存性を示す。ここでも、応力として $[110]$ 方向に印加した場合の計測結果を示している。図 3.8 でも、電流密度 $10\text{A}/\text{cm}^2$ 以下の低電流域では応力依存性が比較的小さいのに対して、 $10\text{A}/\text{cm}^2$ 以上の比較的高電流域においては応力に対する依存性が観測されている。トレンチ IGBT の結果と比較すると、応力による変化の方向性が異なることがわかる。

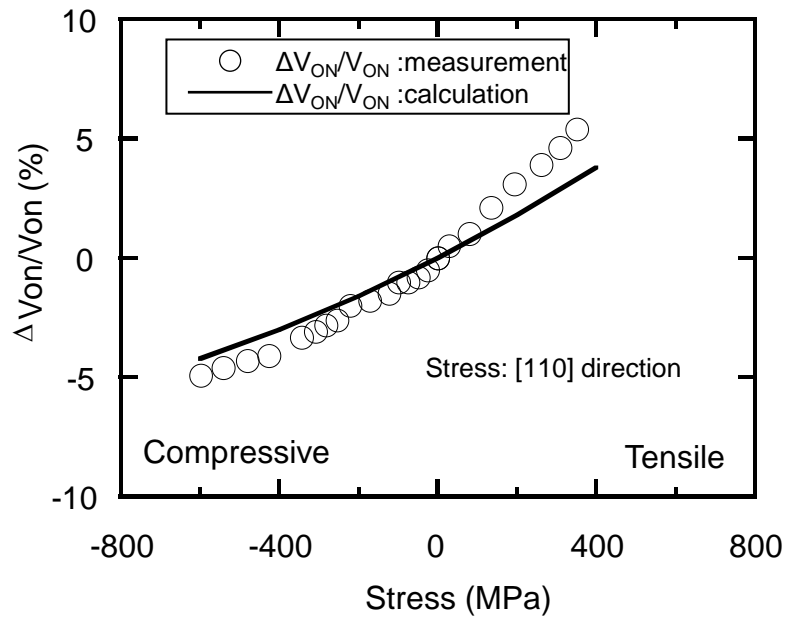


Fig. 3.5 Stress dependence of on-state voltage at $J_c=230A/cm^2$ on trench IGBT.

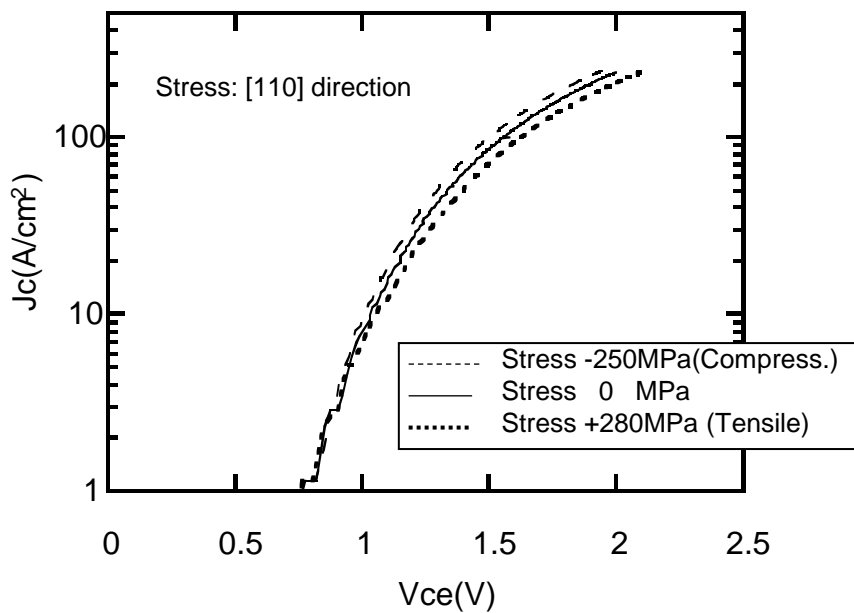


Fig. 3.6 Stress dependence of on-state characteristics on trench IGBT (Measurement).

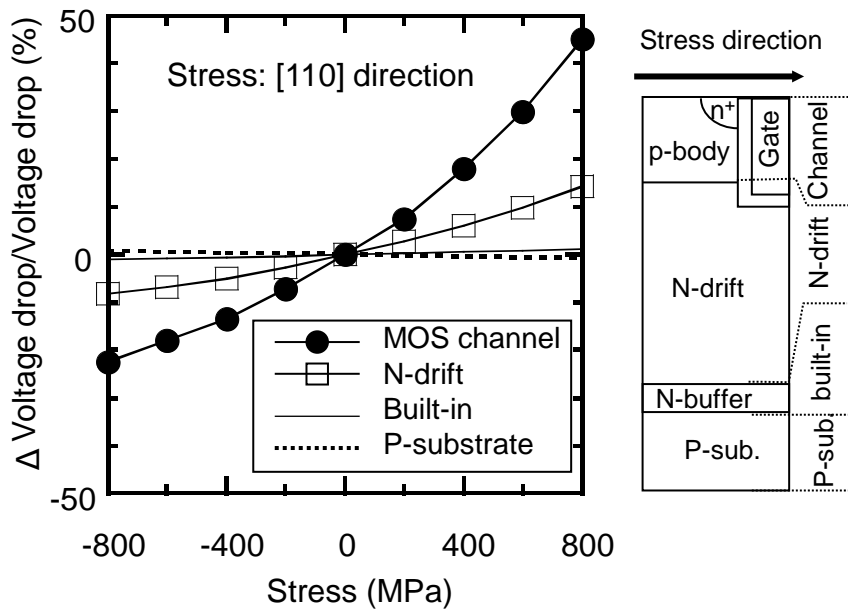


Fig. 3.7 Voltage drop at $J_c=230\text{A}/\text{cm}^2$ of each part on trench IGBT (Simulation).

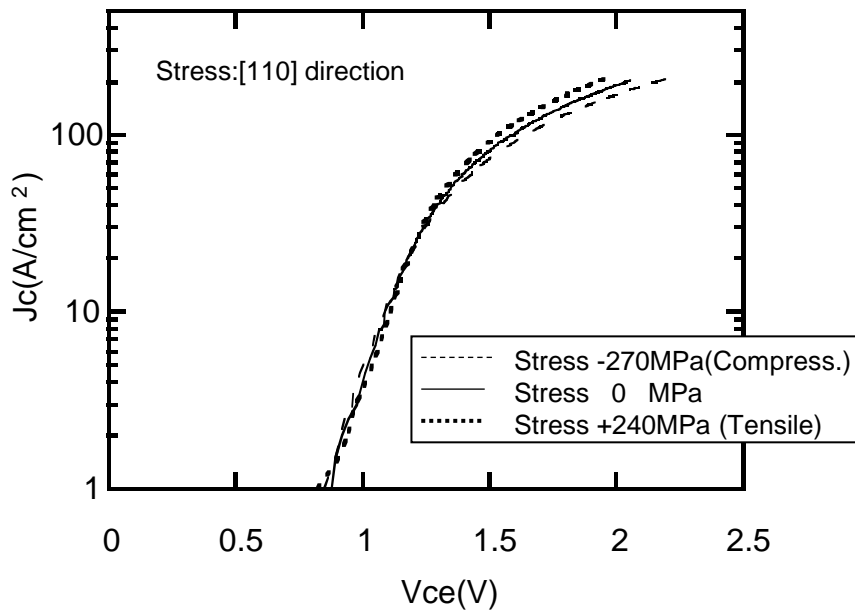


Fig. 3.8 Stress dependence of on-state characteristics on planer IGBT (Measurement).

図 3.9、3.10 に、トレンチ IGBT、及びプレーナ IGBT のオン電圧特性の応力方位依存性の計測結果を示す。図 3.9 より、トレンチ IGBT の場合、 $[110]$ 、 $[\bar{1}10]$ のいずれの方向であっても、オン電圧変化の方向性は同じであることがわかる。これは、MOS チャネルの通電方位 $[001]$ に対して、応力印加の方位 $[110]$ 、 $[\bar{1}10]$ は、結晶学的に等価であり、キャリア移動度の応力依存性に差違が発生しなかったためであると考えられる。なお、図 3.9 において、応力方位による変動量の差違が小さいながらも見られるが、これは、供試体間のデバイスの個体差や応力印加の再現性が誤差要因として含まれているためであると考えられる。図 3.10 より、プレーナ IGBT の場合、印加した応力の方位により、オン電圧の変化の方向性が異なることがわかる。これは、MOS チャネルの通電方位 $[110]$ に対して、応力印加の方位 $[110]$ 、 $[\bar{1}10]$ は、結晶学的に等価でないことによるものと考えられる。

さて、高電力密度化には、高温動作が有効であるが、耐熱はんだ材料[29, 30] は、通常のはんだ材料とは異なり、塑性変形量が小さいため、応力緩和はそれほど期待できない。さらに、前述の通り、図 3.1(a)に示すようなデバイスを低熱抵抗材料に実装する構造では、デバイスに印加される熱応力は大きくなることは避けられない。したがって、本章に示した応力がパワーデバイスに与える影響は、今後の高電力密度モジュールの実現において、設計上の重要な観点になると考えられる。

3.5 まとめ

本章では、縦型パワーデバイスにおける電気特性の応力依存性を評価した。デバイスに対する機械ストレスの影響を効果的に抽出するために、均一な一軸性応力を印加した状態で評価することができる計測方法を開発した。本手法を用

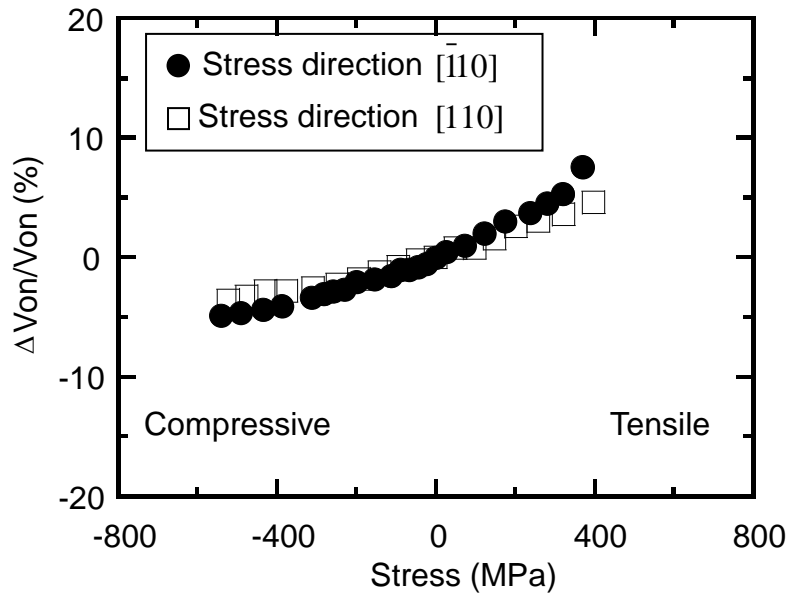


Fig. 3.9 Stress direction dependence of on-state voltage at $J_c=230A/cm^2$ on trench IGBT (Measurement).

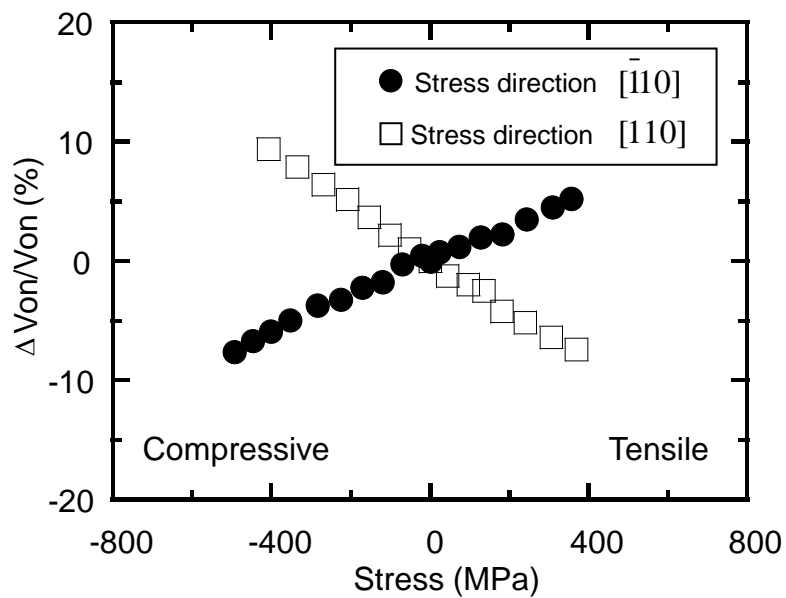


Fig. 3.10 Stress direction dependence of on-state voltage at $J_c=230A/cm^2$ on planar IGBT (Measurement).

いて、トレンチ IGBT の定常状態の電気特性を室温で計測した。IGBT のオフ状態に比べて、オン状態の応力による特性変動の程度が大きいことが明らかになった。また、オン特性の応力依存性は、主に、電子移動度の応力依存性に起因しており、MOS チャネル部の影響が大きいことがわかった。さらに、トレンチ IGBT、プレーナ IGBT を使用したデバイス構造依存性、応力方位依存性の評価においても、同様の考え方で説明できることを確認した。本章で示したパワーデバイスの応力依存性の知見は、高電力密度化されたパワーモジュールの信頼性向上に対して重要な役割を果たすものと考えられる。

4 放射光ラミノグラフィを使用した Cu ナノ粒子接合の劣化観察

4.1 はじめに

電動化車両における車載パワーモジュールには、厳しいコスト低減要求と搭載スペースの制約より、高電力密度化が要求されている[5]。この高電力密度化を実現する手段には、パワーデバイスの面積縮小による実装部の体格低減が考えられる。しかし、パワーデバイスの面積縮小は発熱密度の増加をもたらし、デバイスの動作温度上昇を招く。このような高温動作化に対応するには、パワーデバイス、制御基板、封止材料に加えて、デバイスの接合材料の高耐熱性が必要とされる。

200°Cを超えるパワーモジュールの高温動作化を想定すると、従来の共晶 Pb-Sn はんだや Sn-Ag-Cu、Sn-Cu、Sn-Sb といった Sn 系はんだは、その融点が 230°C 以下[31]と低く、デバイス動作温度とのマージンが取れない。それゆえ、高温動作を想定した場合デバイス動作時の接合強度の確保が困難である。そこで、従来、耐熱接合材として、Pb リッチな Pb-10Sn などはんだ材が使用されてきた[32]が、RoHS (Restriction on Hazardous Substances) 指令によりその使用は規制され減少している。Pb リッチはんだに代わる耐熱接合材には、Zn 系[30, 33-35]、Bi 系[30, 36]、SLID (Solid Liquid InterDiffusion) 系[30, 37, 38]、Au 系[39, 40]、ナノ粒子系等が提案されている。Zn 系接合材は、その融点が高い (Zn-Al の融点：380°C) ため、プロセス温度を高温化 (430°C 程度) する必要がある。この場合、デバイス表面の有機保護膜 (ポリイミド膜等) の劣化を招く可能性があり、使用には注意を要する。Bi 系接合材は、その融点が約 270°C と Zn 系ほど高くないが、非常に脆性な材料であるため、温度サイクル信頼性に懸念がある。Cu-Sn もしくは Ni-Sn 等の SLID 接合は、比較的低いプロセス温度 ($\leq 350^{\circ}\text{C}$) にも関わらず、接合層の融点を高温化 (Cu_3Sn の融点：676°C、

Ni_3Sn_4 の融点：795°C) できる利点がある。しかし、この接合層は、厚さが 5 μm 程度と非常に薄く、硬い接合層となる。したがって、デバイスと基板を接合した際の熱歪みによるデバイスの応力分担が他の接合材の時より増大し、デバイスが破損する可能性がある。また、Au-Sn、Au-Ge 等の金系の接合材は、酸化耐性のある材料であるため接合性/信頼性は良好であるが、材料コストが高いことが難点である。図 4.1 に接合材のプロセス温度と融点の関係を示す。

前述した従来の耐熱接合材の様々な課題に対応すべく、高い表面エネルギーによってバルク材料の融点よりはるかに低い温度で焼結できる金属ナノ粒子接合が広く研究されている。金属ナノ粒子接合の中で、Ag を用いた接合は、高熱伝導、高電気伝導といった特性と、比較的低温プロセス (約 200-300°C) で焼成可能であるといった特徴を持つため、多くの先行研究例[41-45]が報告されている。一方で、Ag ナノ粒子接合は、材料コストの高さのほか、その拡散のし易い特性を反映し、熱ストレスによるエレクトロマイグレーションやポーラス組織における空孔部の拡大といった懸念点がある。これらの課題の解消に向けて、材料コストが Ag よりも低くマイグレーション耐性に優れた Cu ナノ粒子を利用した接合[46-52]が、最近、脚光を浴びるようになった。この Cu ナノ粒子接合において、ナノ粒子合成方法[46]、熱伝導性[49]やヤング率[50]といった基礎物性は報告された。また、温度サイクル信頼性[51]やパワーサイクル信頼性[52]に対しては、通常の Sn 系はんだに対する優位性が確認された。しかし、これらの接合層の劣化解析では、試料断面を形成する破壊評価となるため、同じ試料を用いた劣化過程の観察は困難である。したがって、Cu ナノ粒子接合の劣化メカニズムの理解は十分とは言えなかった。本章では、非破壊で高分解能な観察が可能な放射光ラミノグラフィ[53-58]を用いて、Cu ナノ粒子接合における温度サイクルストレス印加時の劣化過程を観察した。

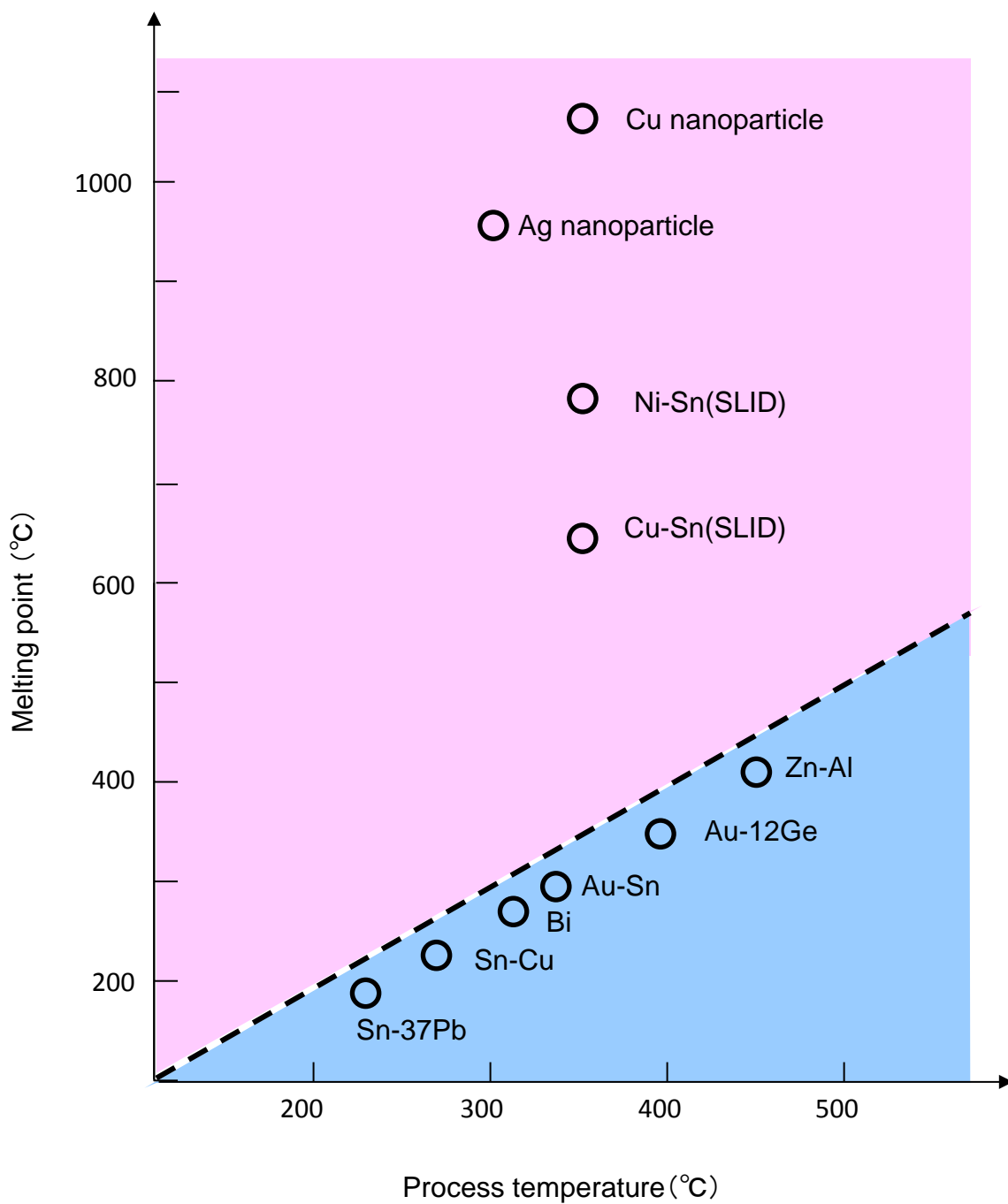


Fig. 4.1 Melting point and process temperature of joint materials.

4.2 実験方法

4.2.1 試料作製

Si チップとアルミニウム積層基板 (DBA : Direct Bonded Aluminum) は、図 4.2 に示すように、Cu ナノ粒子を用いて接合された。Si チップ裏面には Ti/Ni 層 (Ti/Ni=0.1/0.2 μ m) を、無電解 Ni めっきされた DBA 基板には Ni 層 (0.2 μ m) をスパッタ成膜した。これらの層は Cu ナノ粒子焼結層と DBA 基板、または、Si チップとの間の密着強度向上[59, 60]のため成膜された。また、被膜層の熱分解温度の低温化を可能にするため、アルキル鎖の短い Cu ナノ粒子[46]を使用することとした。Cu ナノ粒子は炭酸銅 ($\text{CuCO}_3 \cdot \text{Cu(OH)}_2 \cdot \text{H}_2\text{O}$) にエチレングリコール ($\text{HO(CH}_2)_2\text{OH}$)、デカン酸 ($\text{C}_9\text{H}_{19}\text{COOH}$) とデシルアミン ($\text{C}_{10}\text{H}_{21}\text{NH}_2$) を加えて還元して合成した。Cu ナノ粒子の粒径は 230 ± 78 nm であった[46]。このナノ粒子は、 α -テルピネオールとデカノールと混合し、自公転ミキサを用いてペースト化した。DBA 基板の接合面にバーコート法により、作製したペーストを 100 μ m 塗布し、その上に Si チップを重ねた。積層化された試料は、水素雰囲気のもと 0.35MPa の加圧で 350 $^{\circ}$ C、5min の加熱を行い、35 μ m 厚さの Cu ナノ粒子焼結層を得た。

4.2.2 測定方法

焼成された試料は 1atm の大気雰囲気での温度サイクル試験槽に投入した。温度サイクル試験では、低温側-40 $^{\circ}$ C、高温側 150 $^{\circ}$ Cとし、それぞれのさらし時間は 30min とした。試験時の典型的な温度プロファイルを図 4.3 に示す。冷熱サイクルストレスは、接合試料に対して 500 サイクルまで印加した。

本評価では、大規模放射光施設である SPring-8 (Super Photon ring - 8) において、アンジュレータをフロントエンドに配した BL33XU 豊田ビームライン

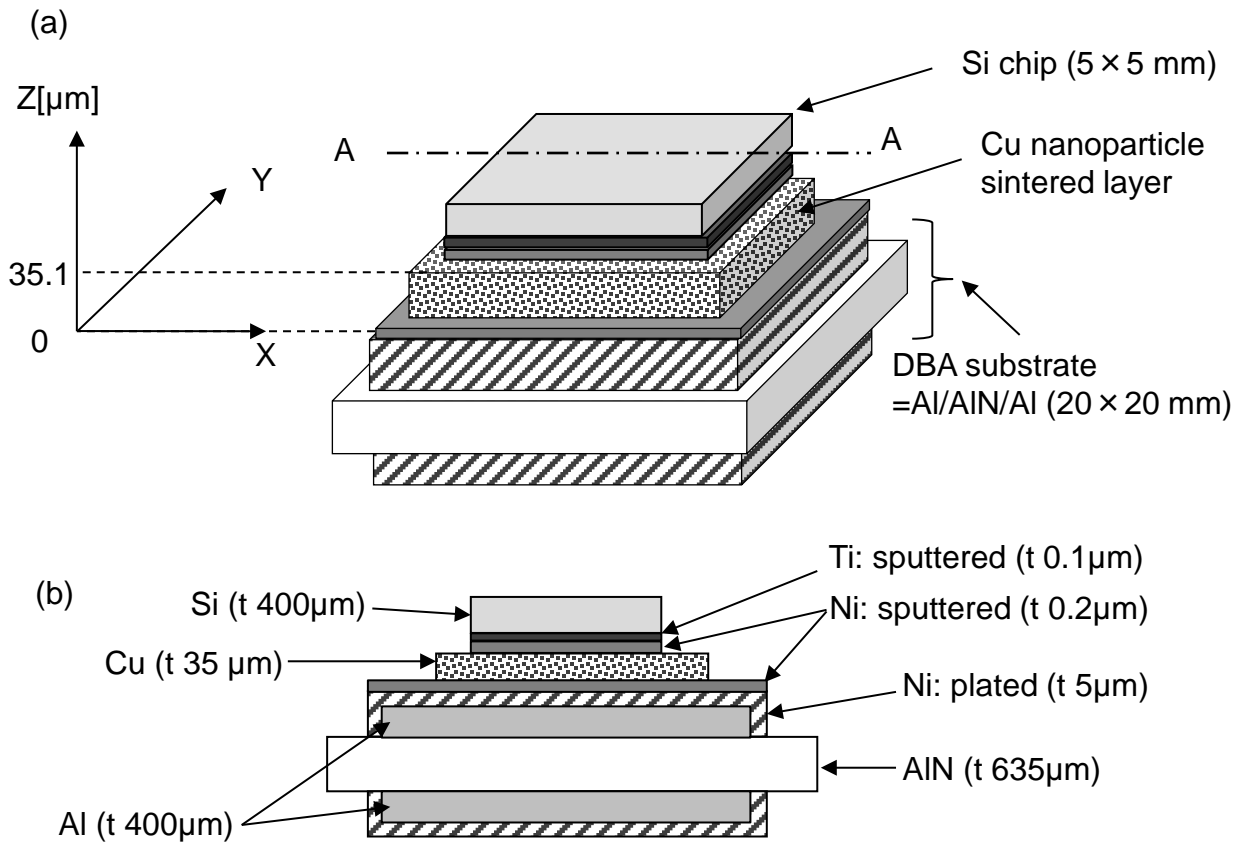


Fig. 4.2 A diagram illustrating the layered sample structure: (a) an overview and (b) the A-A cross section.

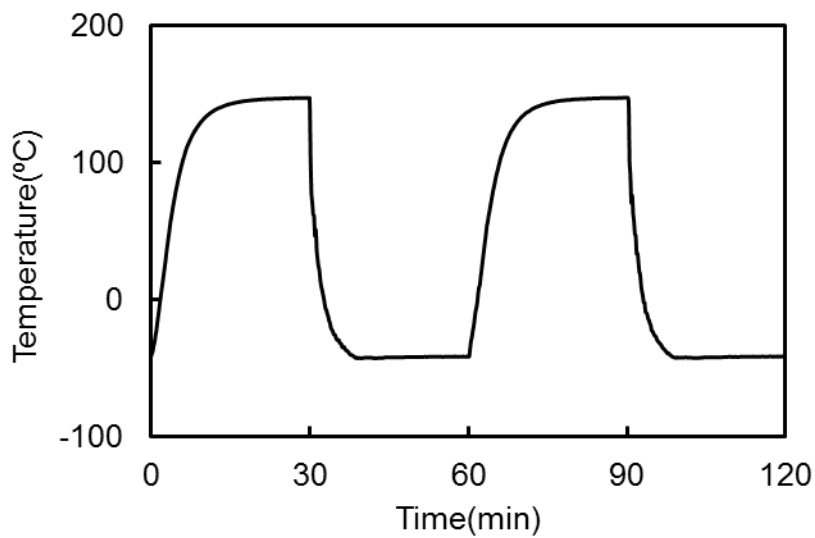


Fig. 4.3 Temperature profile of thermal cycles.

[61-63]で実施した。放射光は、実験室 X 線の 1 億倍の高輝度を誇り、高指向性・低角度誤差といった特徴を持つ。その活用として、回折や散乱現象による応力・歪計測と小角散乱、XAFS (X-ray Absorption Fine Structure)、光電子分光といった分光学的計測法、トポグラフィ、CT (Computed Tomography)、ラミノグラフィといったイメージングを挙げることができる。イメージングにおける平行性の高い光源の効果[64]を、一般的なコーンビームとの比較により説明する。図 4.4 によると、コーンビームは、光源から離れるにしたがって広がるが、点光源ではないため、均質なサンプルであっても一様な影（吸収）とはならず、これが空間分解能を低下させる要因になる。これに対して、放射光ではビームの平行性が高いため、この影響が極めて少なく、高い空間分解能が得られる。また、ビームの平行性が高いことにより、屈折コントラスト[64]の効果も期待できる。屈折コントラストとは、X 線が照射された際、密度差のある境界面で非常に僅かな屈折が起きることを利用して、コントラストの高い画像が得られる現象である（図 4.5 参照）。一般に、X 線や放射光では屈折角が非常に小さい（材料や形状にも依存するが、 10^{-5} rad 以下）ため、この効果を発現するには放射光のような平行性の高いビームが必須となる。次に、CT との比較により、ラミノグラフィの特徴を説明する。図 4.6 に示すように、扁平な試料が測定対象の場合 CT では、回転角度における入射光の透過距離の差が大きいため、回転角度によって検出器で得られる情報品質に差異が生じる。一方、ラミノグラフィでは回転角度によらず入射光の透過距離が一定であるため、回転角度による情報品質の差異は生じない。したがって、CT に比べてラミノグラフィでは、扁平試料を測定した場合でも、高い品質の再構成像が得られる[53]。

表 4.1 に、本章における放射光ラミノグラフィの測定条件を示す。放射光のエネルギーは Si チップ、Cu 焼結層、DBA 基板を透過可能とするため 29keV を使用

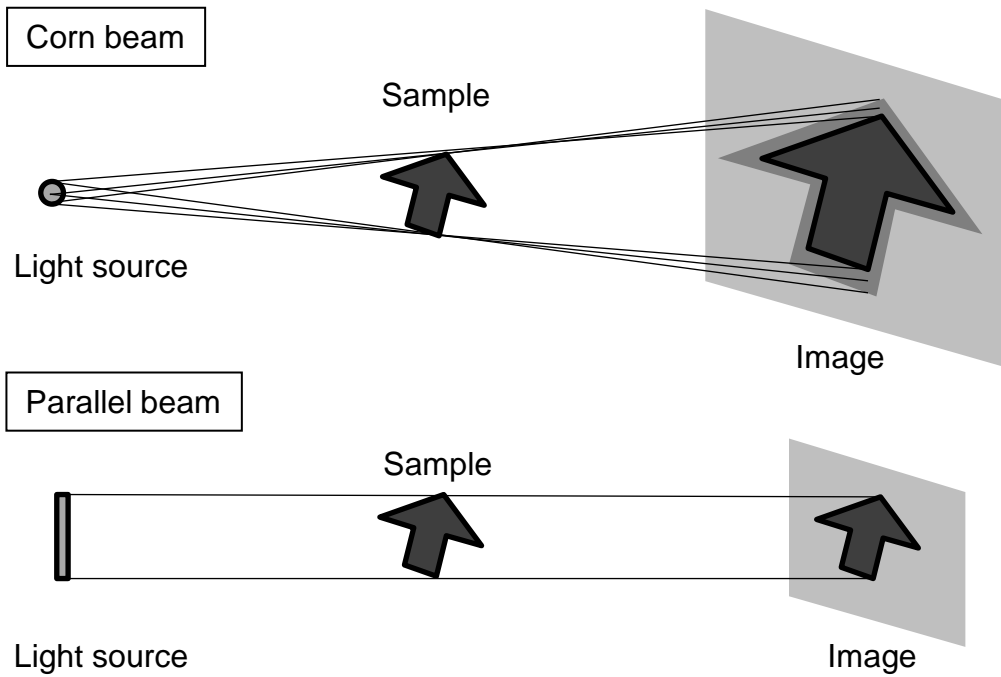


Fig. 4.4 Effect of parallelism on imaging.

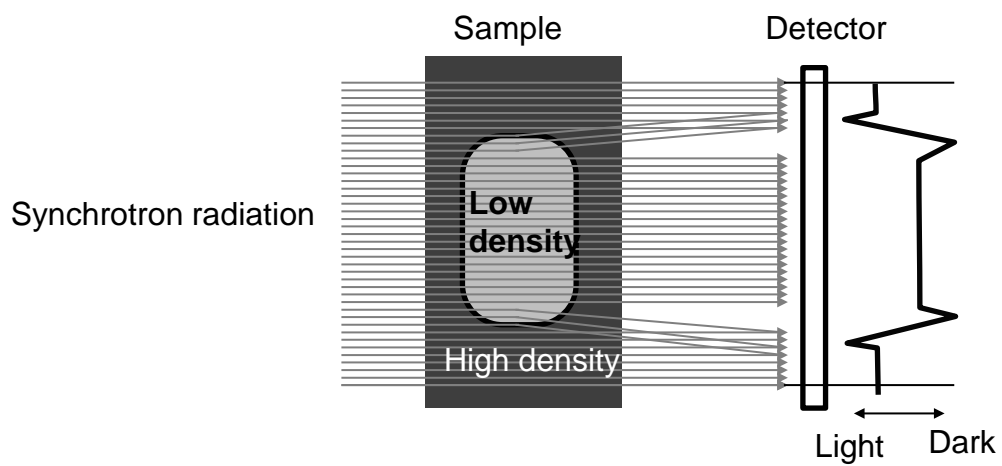


Fig. 4.5 Effect of refraction contrast on imaging.

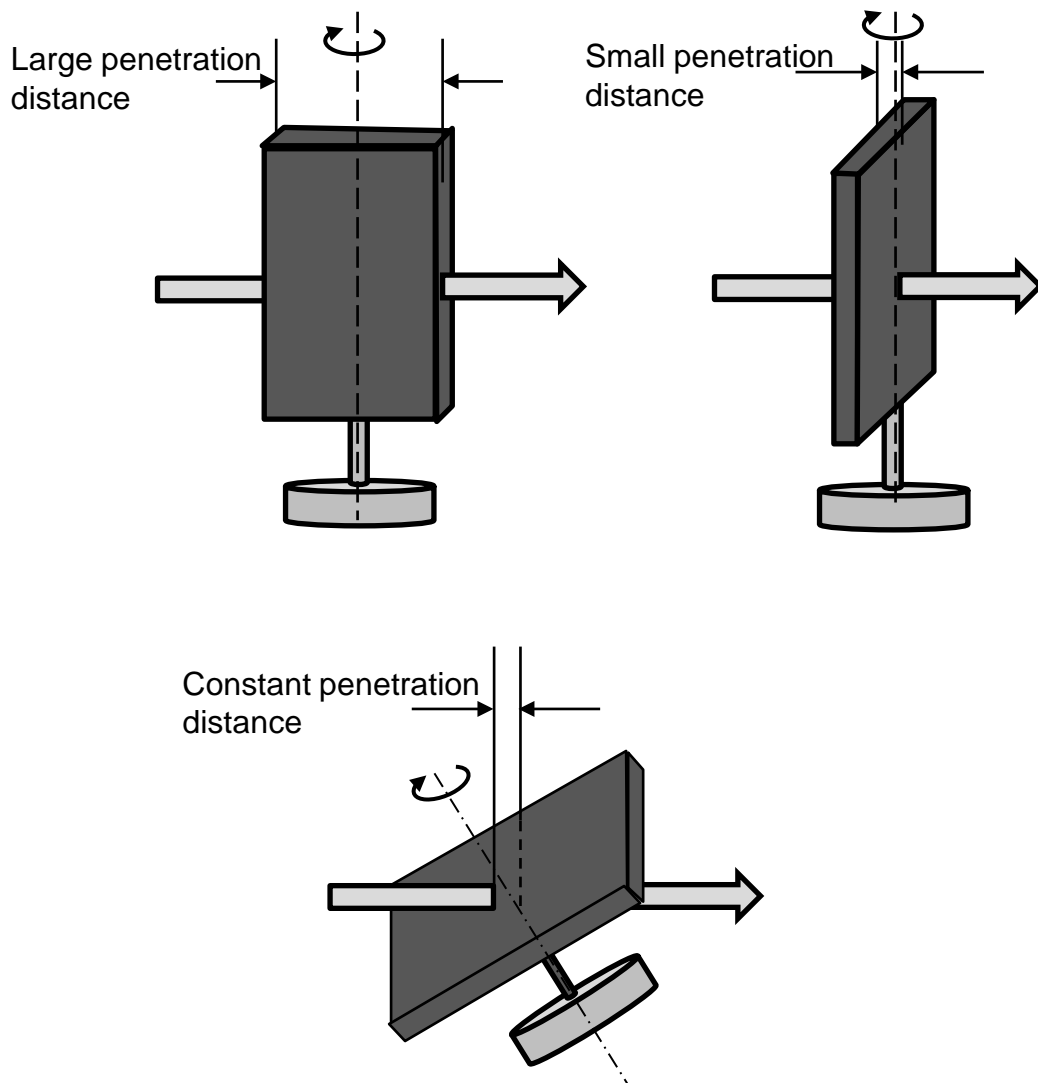


Fig. 4.6 Comparison between CT and laminography.

Table 4.1 Synchrotron radiation computed laminography measurement parameters.

SR energy (keV)	Exposure interval (°)	Lenz magnitude	Voxel size (μm)	Inclination angle Φ (°)
29	0.1	5	1.3	30

した。図 4.7 に示す通り、放射光は、試料の回転軸に対して 30° 傾斜させて入射させた。試料を透過した放射光はシンチレータにより可視光に変換され、レンズを経由して CMOS (Complementary Metal Oxide Semiconductor) カメラで検出された。撮影は 0.1° ステップで実施され、1 測定 (360° 回転) の測定時間は約 20min で、ボクセルサイズは 1.3μm であった。再構成画像は、チルト角を考慮した逆投影法[53]により取得した。

$$F(X', Y', Z') = \int_0^{2\pi} P(X, Z, \theta) d\theta \quad \dots\dots\dots (4.1)$$

ここで、 $F(X', Y', Z')$ は再構成像、 $P(X, Z, \theta)$ はフィルタ関数を掛けた透過画像である。 X, Z はそれぞれ透過画像の水平及び垂直方向の座標であり、 θ は試料の回転角である。 X', Y', Z' は、 Z' を回転軸と平行な軸とする直交座標系の座標である。これらのパラメータは次式で関係づけられる。

$$X = X' \cos\theta + Y' \sin\theta \quad \dots\dots\dots (4.2)$$

$$Z = X' \sin\varphi \sin\theta - Y' \sin\varphi \cos\theta + Z' \cos\varphi \quad \dots\dots\dots (4.3)$$

ここで、 φ は傾斜角である。なお、ラミノグラフィにより得られる三次元画像では、アーチファクト (偽像) [56] に注意する必要がある。図 4.8 に、典型的なアーチファクトの例を示す。図 4.8 (a) は、X-Y 面のスライス像において観測される、回転軸を中心とした同心円状のアーチファクトの例である。さらに、図 4.8 (b) は、Y-Z、あるいは Z-Y 面のスライス像において観測されるビーム入射方向に平行な向きの線状のアーチファクトの例である。これらの図より、接合面に平行な X-Y 面に比べて、接合面に垂直な Y-Z 面と ZX 面の再構成像の画質が低くなりやすいことがわかる。なお、接合層のフィレット形状の影響を抑制するために、本章の評価では接合層の中央付近に着目することとした。また、放射光ラミノグラフィは、温度サイクルストレス印加前に加えて、100、200、500 サイクル印加後に実施した。なお、接合層のクラック抽出等の画像処理には、

一般的に使用される画像処理ソフトウェア (ImageJ) [65]を使用した。

500 サイクルの温度サイクル印加後の試料は、放射光ラミノグラフィ測定のとて、図 4.9 に示す加工を行い、機械研磨により Si チップは取り除かれ、焼結層を露出させた。露出した焼結層は、Ar イオンスパッタにより機械的な表面損傷が除去された。この焼結層は、電子顕微鏡 (SEM : Scanning Electron Microscopy) と電子後方散乱法 (EBSD : Electron BackScatter Diffraction) により解析された。加速電圧は SEM、EBSD とも 15kV であった。なお、EBSD 評価時の電子ビームのスポットサイズは 10nm であるが、電子ビームの広がりのため、実効的な解析領域は直径 50nm となる。また、EBSD 評価時のステップは 100nm であった。なお、EBSD 測定において信頼性指数 CI (Confidence Index) ≥ 0.1 となった点について方位を表示し、 $CI < 0.1$ となった点は黒い点で表した。これは、 $CI > 0.1$ の場合は、面心立方格子構造において 95%の精度で結晶方位が判別できる[66]ことが確認されているからである。また、参照試料として、ストレスが印加された試料と同じ製法で作製した試料に対して、ストレス未印加の状態ですべての接合層を露出する処理ののち、SEM 観察と EBSD 分析を実施した。

4.3. 結果と考察

図 4.10 は Cu ナノ粒子焼結層の温度サイクル試験における放射光ラミノグラフィの 2 次元再構成像であり、ストレス未印加と、100、200、500 サイクルのストレス印加後の像が示されている。これらの画像において、輝度の高い部位は重い材料もしくは高密度な組織を示し、輝度の低い部位は軽い材料もしくは低密度な組織を示す。図 4.10 の観察範囲は X-Y 平面において $1.3 \times 1.3 \text{mm}$ で、YZ 平面は $0.13 \times 0.06 \text{mm}$ である。Cu ナノ粒子焼結層の内部形態は、以前の観

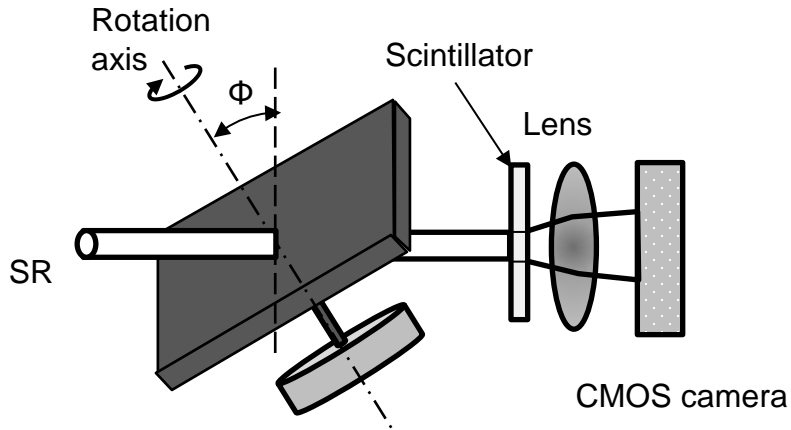


Fig. 4.7 Experimental setup for conducting synchrotron radiation computed laminography observations.

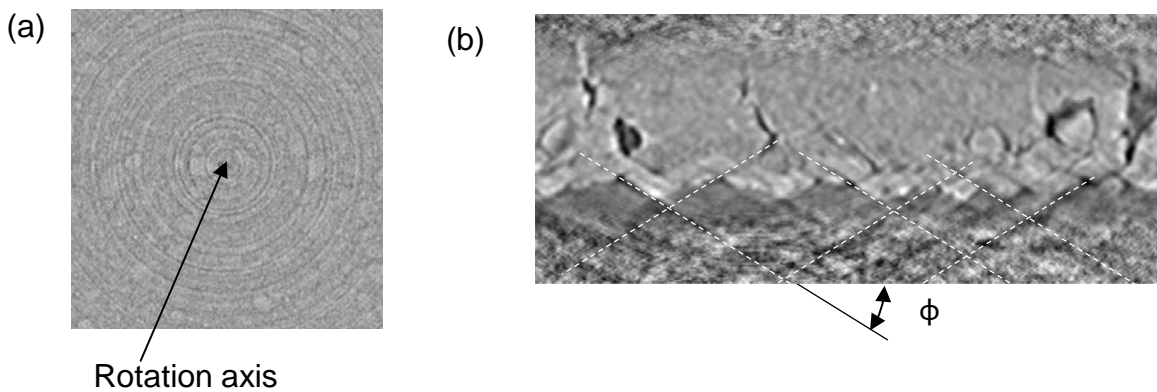


Fig.4.8 Examples of artifact of reconstruction image obtained by synchrotron radiation computed laminography observations: (a) X-Y plane slice, (b) Z-Y plane slice.

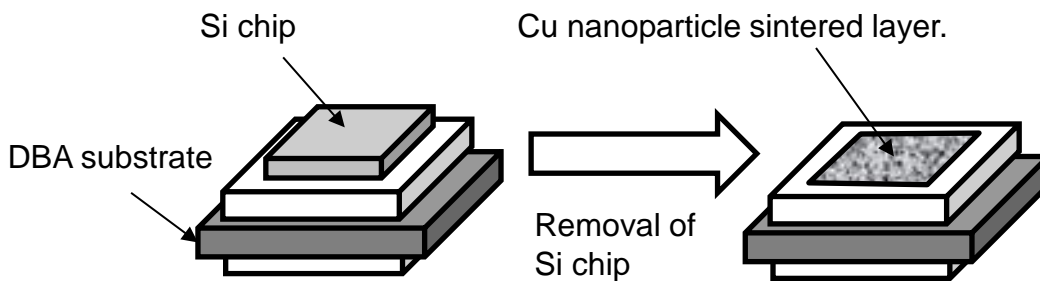


Fig.4.9 Sample preparation for observation of Cu nanoparticle sintered layer.

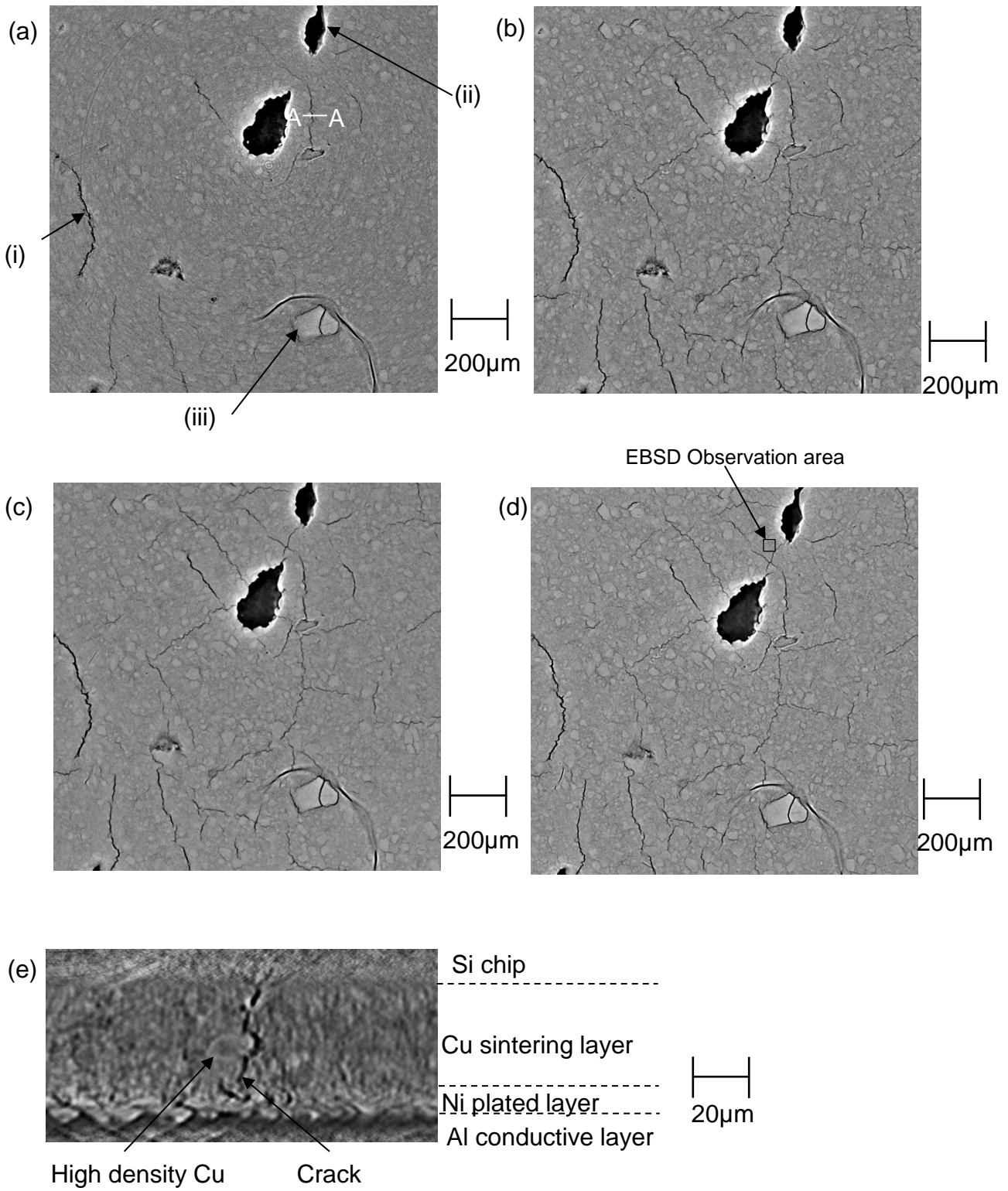


Fig. 4.10 Reconstructed 2D internal cross-sectional images of the Cu nanoparticle sintered layer during thermal stress testing: (a) before thermal cycle stress obtained in the X-Y plane at $Z=18.2 \mu\text{m}$, (b) after 100 cycles obtained in the X-Y plane at $Z=18.2 \mu\text{m}$, (c) after 200 cycles obtained in the X-Y plane at $Z=18.2 \mu\text{m}$, (d) after 500 cycles obtained in the X-Y plane at $Z=18.2 \mu\text{m}$, (e) before thermal cycle stress obtained in the Y-Z plane (A-A cross section).

察結果[46]と同様であった。これらの再構成像において、大きさが 20-50 μm の明るい（ライトグレー）部位は、Cu ナノ粒子が高密度であることを示し、この部位は低密度（ダークグレー）な部位に取り囲まれていることがわかる（図 4.11 参照）。図 4.10 (a) に示す通り、(i)、(ii)、(iii) と記載した 3 種類のタイプの接合欠陥が存在することが観察された。タイプ(i)の接合欠陥はクラックであり、これは、試料を構成する Si と DBA 基板との間の線膨張係数の不整合に起因する熱歪みにより発生したと考えられる。このクラックは図 4.11 に示すように、高密度焼結部を避けるように進展した。タイプ(ii)の接合欠陥はボイドであり、その大きさは 200-300 μm であった。これは、Cu ナノ粒子ペーストに含まれる溶媒やその被覆層から生じたガス成分により形成されたと考えられる。このボイドを低減するには、ペースト塗布後にデバイスを重ねる前にプリベーク工程を実施し、有機成分を揮発させる方法がある[45]。その後、プリベークされたペースト上にデバイスを重ね、メインのベークするのである。しかし、この方法ではメインのベークの前に、試料を大気中に暴露させない低コストな工程設計は容易でないため、Cu ナノ粒子接合の場合は酸化の懸念がある。タイプ (iii) の接合欠陥は Cu の塊状の成分であり、ペースト作成時における Cu 粒子の微細化が不十分であったために形成されたと考えられる。図 4.10 における 4 つの再構成像を比較すると、温度サイクルストレスの印加による変化は、タイプ (ii)、(iii) は少ないが、タイプ(i)は変化が有り、クラックの発生や進展が観察された。したがって、このあとの議論は、温度サイクルストレスが Cu ナノ粒子接合のクラックに与える影響に着目することとする。

図 4.12 に Cu ナノ粒子焼結層の 3 次元再構成像を示す。ここでは、低密度部位を明瞭に表示するために、図 4.10 の再構成像に対して白黒を反転させて、低密度部位を白色で示している。クラックは以前の報告[51]と同様に、接合界面に

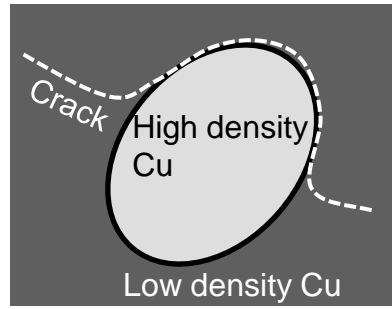


Fig. 4.11 Crack propagation around the areas with high densities of Cu particles.

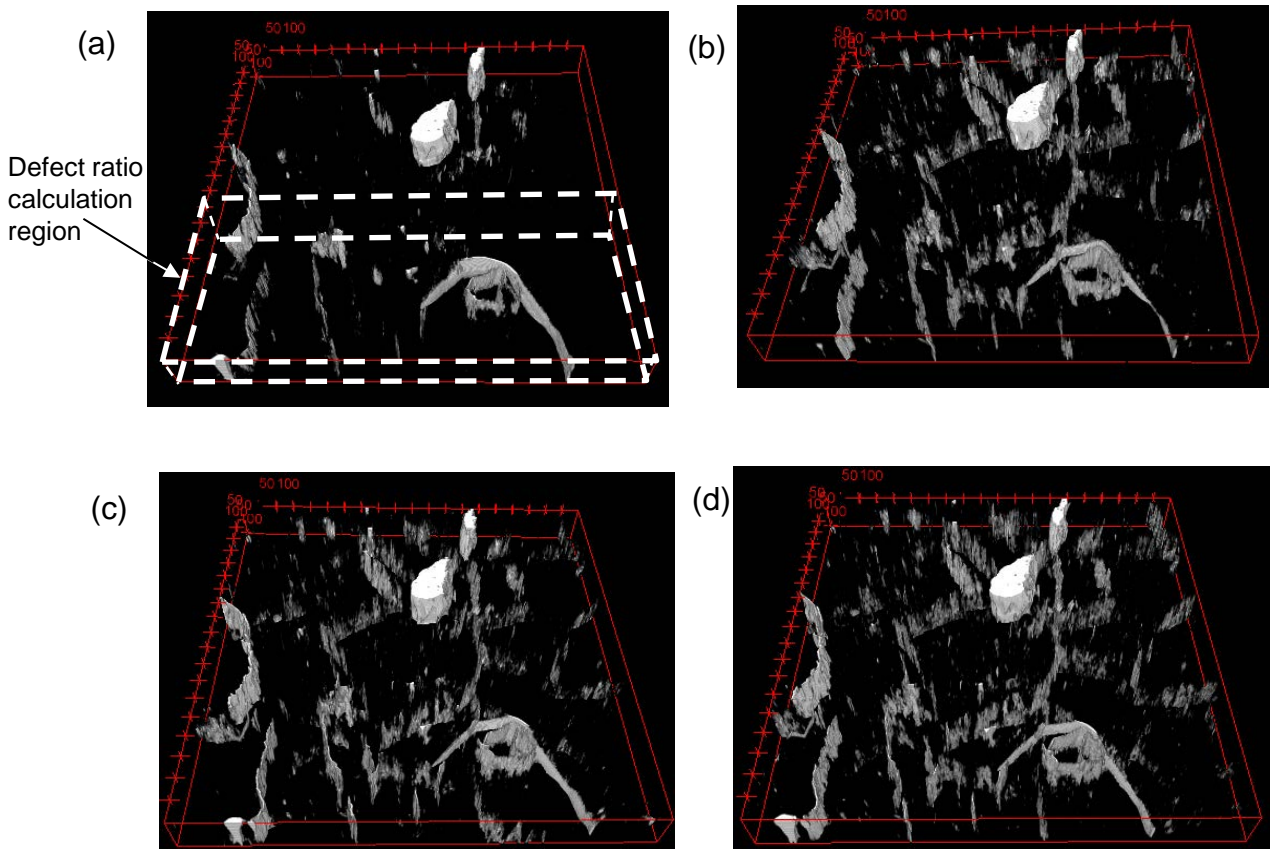


Fig. 4.12 Reconstructed 3D images ($1.3 \times 1.3 \times 0.035$ mm) of the sintered Cu nanoparticle layer obtained (a) before thermal cycle stress testing, (b) after 100 cycles, (c) after 200 cycles, and (d) after 500 cycles.

対してほぼ垂直な向き進展していた。図 4.13 では、100 サイクルの温度サイクルストレス印加後の接合欠陥画像（黄色）を、Ni めっき層の画像（グレースケール）に対してスーパーインポーズした画像を示した。ここでは、 $Z=29.9\ \mu\text{m}$ 、 $18.2\ \mu\text{m}$ 、 $6.5\ \mu\text{m}$ の 3 つの厚さ方向の異なる部位について画像を示した。Cu ナノ粒子焼結層に発生したクラックの X-Y 平面における位置は、Ni めっき層に発生したクラックの位置に非常に近いことがわかる。しかし、Cu ナノ粒子焼結層におけるクラック進展の形態は屈曲しているのに対して、Ni めっき膜におけるクラックの進展は直線的であった。このクラック形態の違いは、Ni めっきより Cu ナノ粒子接合層の方が脆性的な性質が弱いことを示す。Cu ナノ粒子焼結層におけるクラックの量は、Ni めっき層におけるクラックの量よりも少なく、Ni めっき層からの距離が大きくなるに伴い、その量が少なくなることが観察された。クラック進展のプロセスをより詳細に解析するために、クラック以外の接合欠陥を含む領域を解析対象から除外し、図 4.12 に示す破線の直方体の領域に着目することとした。

図 4.14 は、ストレス印加以前から 500 サイクルに至る接合欠陥の変化を、Cu ナノ粒子層を Z 方向に 3 部位に分割して示している。Cu ナノ粒子接合層における下部（DBA 基板近傍）と中央部の接合欠陥の量は、初期から 100 サイクルまでは増加が顕著であるが、その後（100～500 サイクル）は緩やかな増加となった。これに対して、Cu ナノ粒子焼結層における上部（Si チップ近傍）の接合欠陥の増加は、主に 200～500 サイクルで観察された。この結果は、温度サイクルストレスの印加により、DBA 基板側から Si チップ側にクラックが進展したことを意味する。

次に図 4.9 に示す加工により、露出させた Cu ナノ粒子接合層の組織観察を実施した。500 サイクル後の試料において、図 4.10 (d) 右上に示した範囲に着目

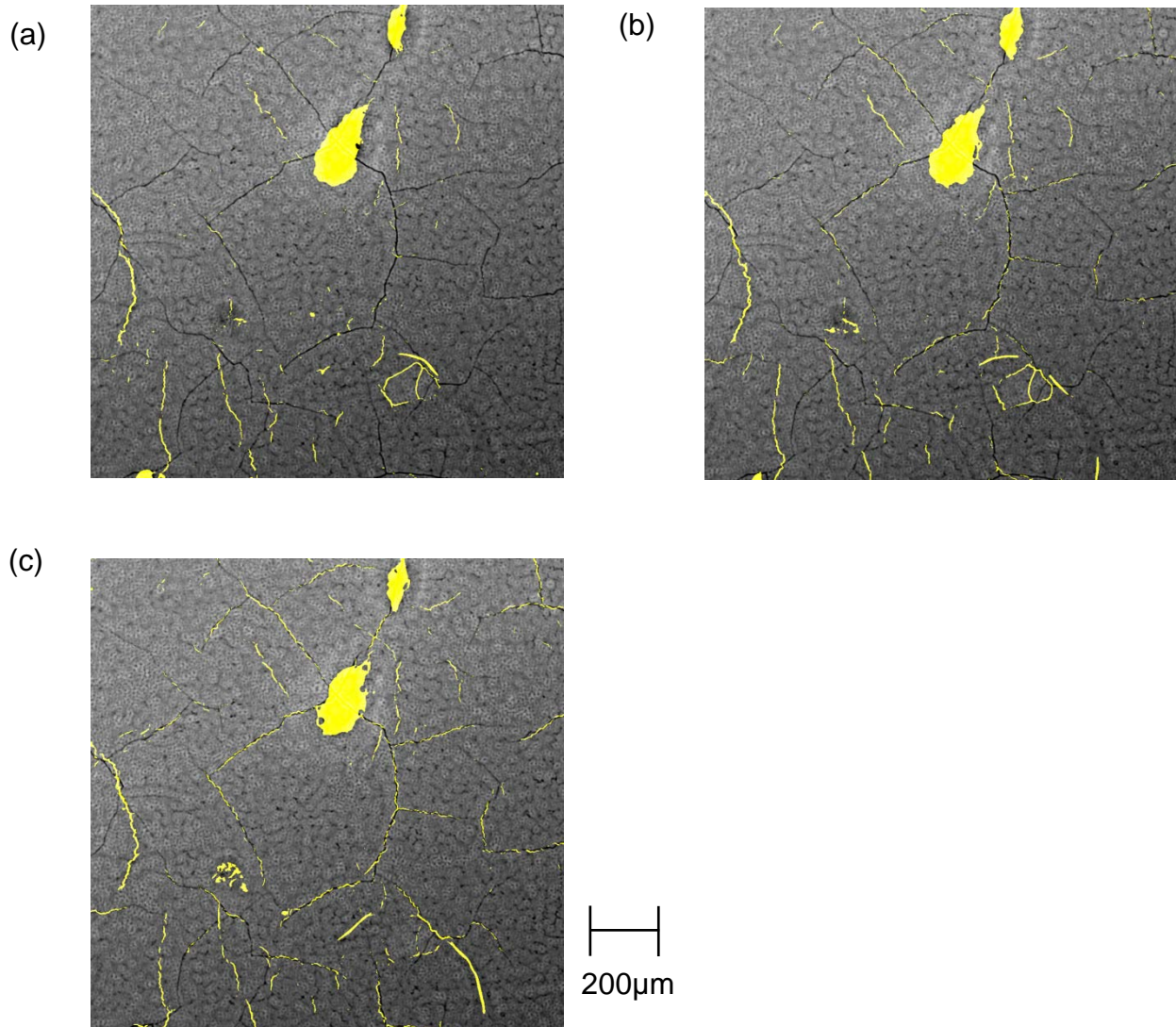


Fig. 4.13 Defect images of the sintered Cu nanoparticle layer (yellow), which were superimposed on the image of the Ni plated layer (gray), obtained after 100 thermal cycles at (a) $Z=29.9 \mu\text{m}$, (b) $Z=18.2 \mu\text{m}$, and (c) $Z=6.5 \mu\text{m}$.

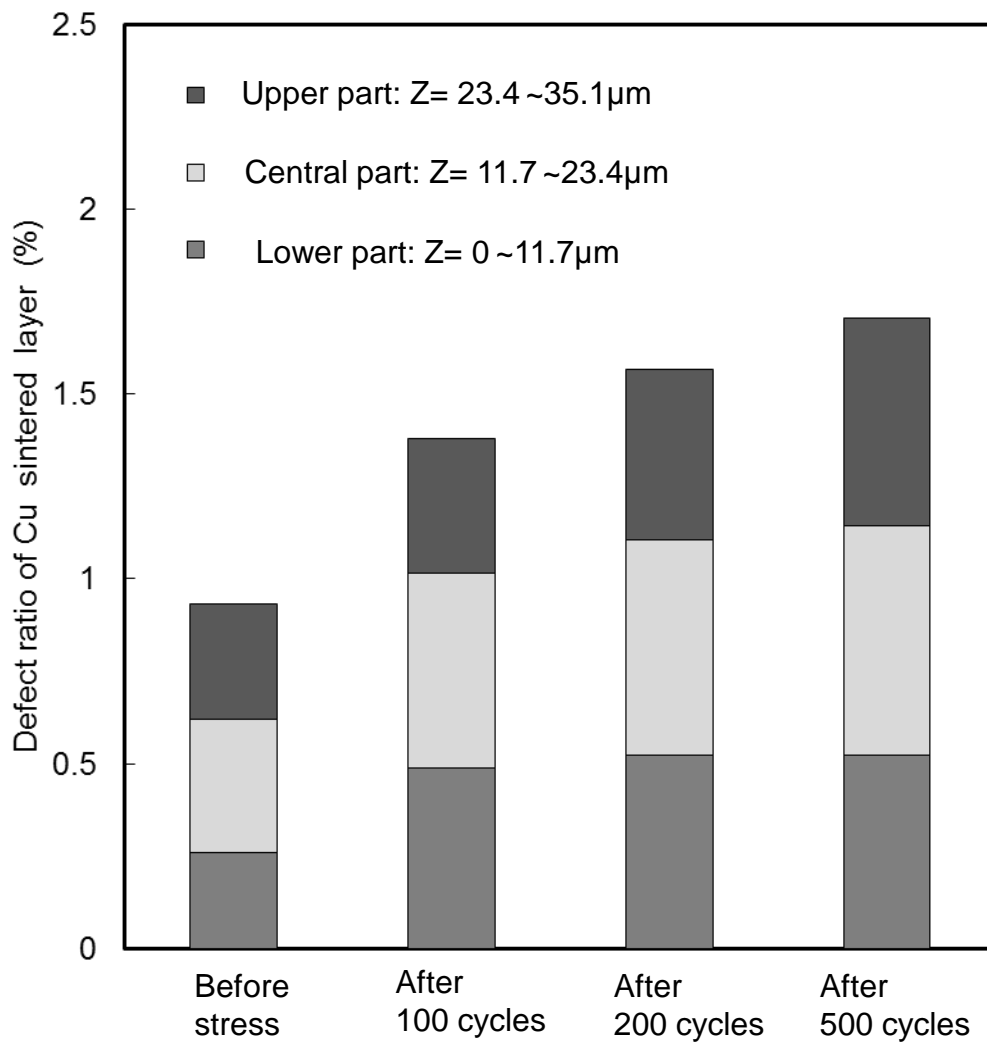


Fig. 4.14 Defect fractions calculated for different parts of the sintered Cu nanoparticle layer after thermal stress testing.

することとした。また、温度サイクルストレス未印加の試料も別途準備し、比較評価した。図 4.15 (a)、(b) に、それぞれ、温度サイクルストレス 500 サイクル印加試料と未印加の試料の SEM 像を示す。いずれも、焼結分布を反映したと考えられるコントラストが確認された。500 サイクルの温度サイクルストレス印加後の Cu ナノ粒子焼結層に対して、EBSD を実施した結果を図 4.16 に示す。図 4.16 (a)、(b)、(c) は、それぞれ、逆極点図マップ、結晶粒マップ、結晶粒径のヒストグラムである。なお、結晶粒マップ、結晶粒径ヒストグラムでは、方位差が 5° 以上となる粒界をもって異なる結晶粒と判定した。得られた逆極点図マップから、高密度焼結部の Cu 層の粒径はサブミクロンサイズの粒子が多数存在していることがわかる。図 4.17 に、接合後ストレス未印加の状態における Cu ナノ粒子接合層の EBSD 結果を示す。図 4.16、4.17 を比較することにより、500 サイクルの温度サイクルストレス印加をしても、Cu ナノ粒子焼結層の粒径分布や結晶方位に影響を与えないことが明らかになった。一般に、Sn をベースとした鉛フリーはんだでは、温度ストレスが印加されると、Sn の再結晶化と、その際生じる変形に付随した結晶粒の微細化が観測される [67, 68]。一方、Cu ナノ粒子接合では、ストレス印加に伴う結晶粒の微細化は、観測されなかった。これは、融点を T_m とした場合、再結晶化の目安は $T_m/2$ (K) とされるが、Sn の $T_m/2$ は 252 (K) と室温より低いのに対して、Cu の $T_m/2$ は 679 (K) と、今回の冷熱サイクルストレスの温度より高く、このことに起因して組織変化が生じなかったものと推測される。また、鉛フリーはんだのクラックは結晶粒界に依存する [67, 68] とされているが、Cu ナノ粒子接合のクラックは粒界との関連性は低く、焼結組織の密度差がクラックの発生と進展を支配すると考えられる。

前述の通り、放射光ラミノグラフィを使用した計測により、Cu ナノ粒子焼結層のクラック発生/進展の経過が詳細に観測できた。続いて、その機構について

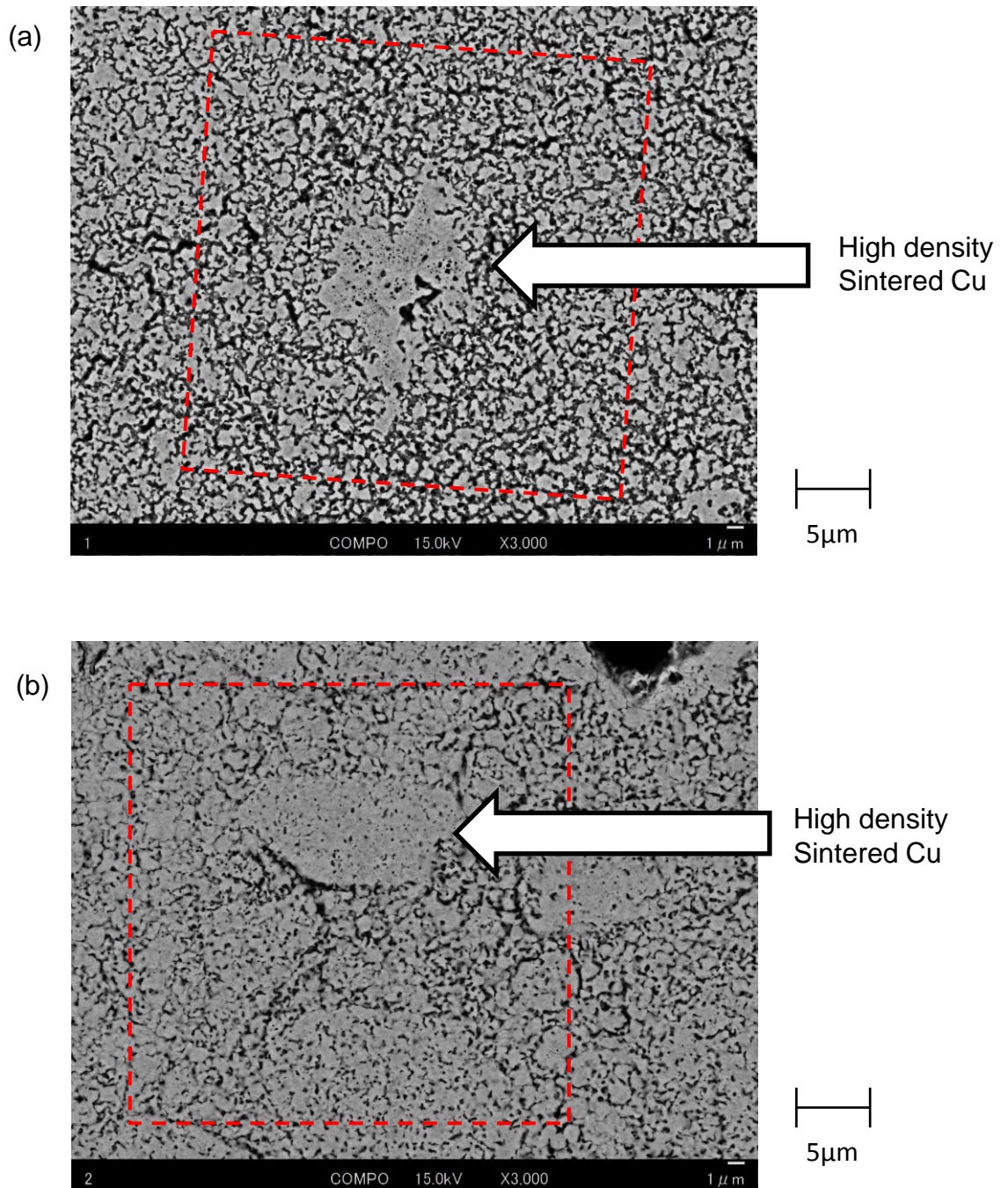


Fig. 4.15 SEM images of exposed Cu nanoparticle sintered area obtained (a) after 500cycles, (b) before thermal cycle. Two samples are different ones.

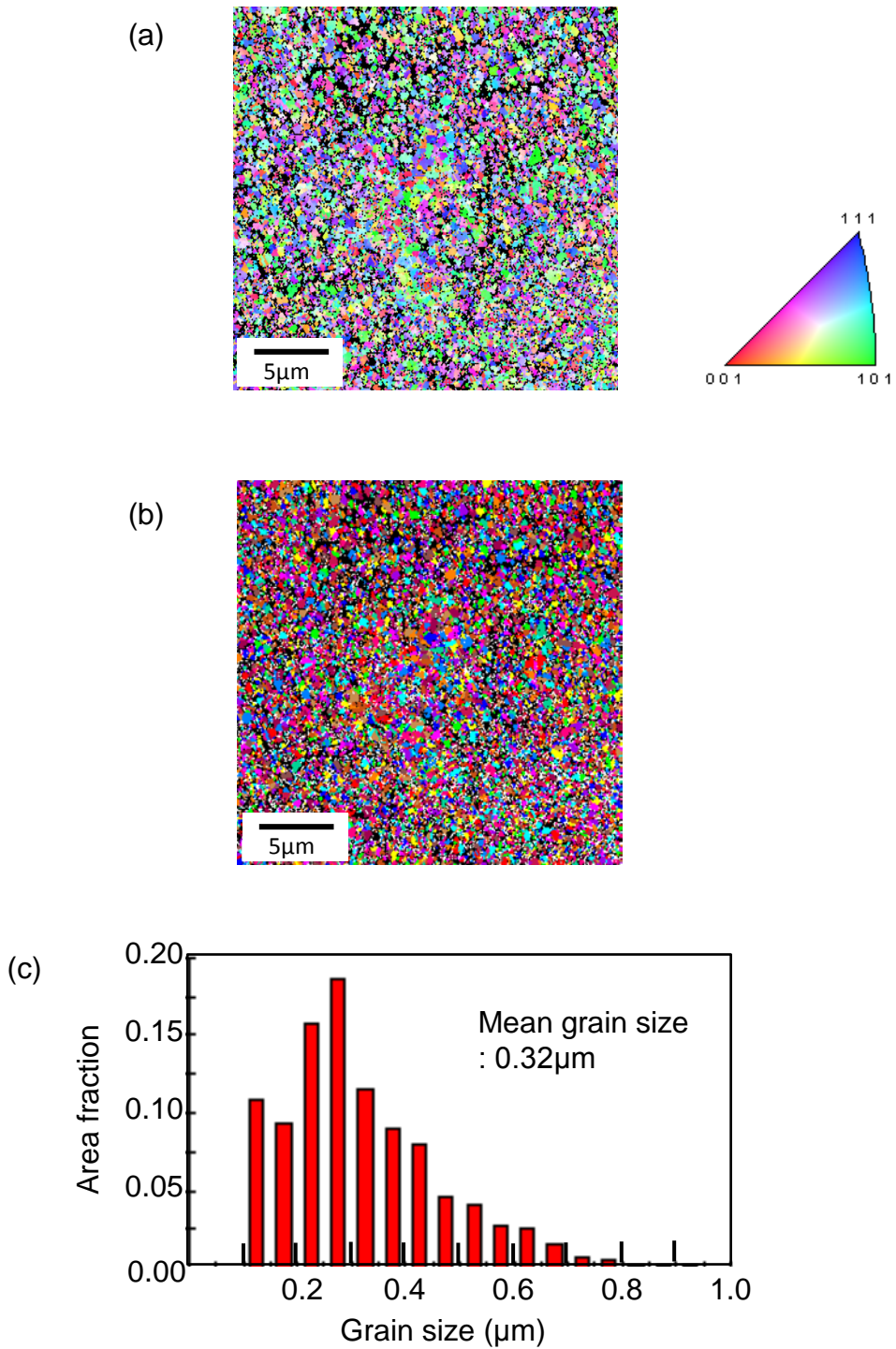


Fig. 4.16 EBSD analysis of the sintered Cu nanoparticle layer subjected to 500 cycles of thermal stress testing: (a) an Inverse pole figure map , (b) an orientation map, and (c) a grain size distribution.

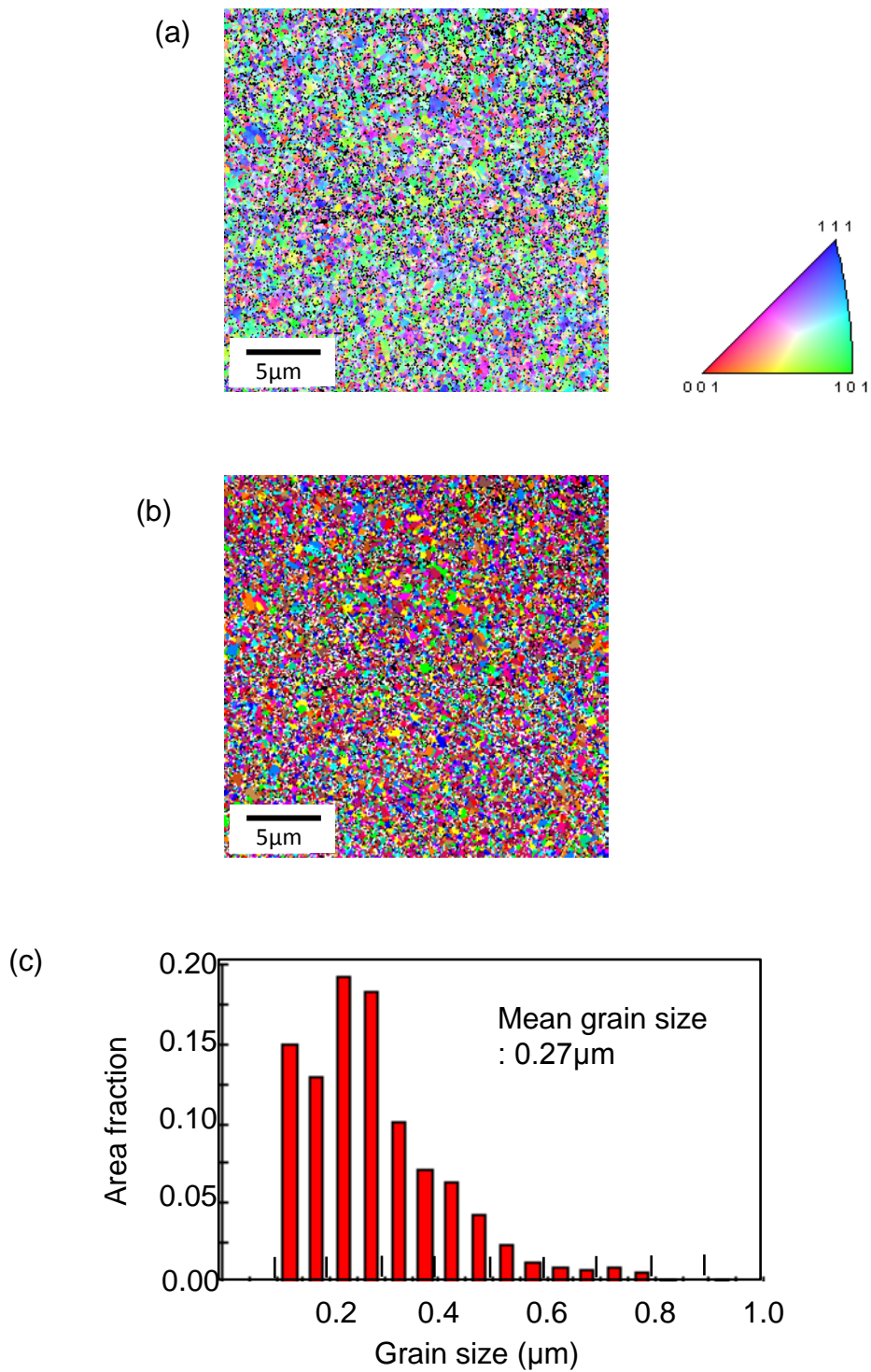


Fig. 4.17 EBSD analysis of the as-sintered Cu nanoparticle layer : (a) an Inverse pole figure map , (b) an orientation map, and (c) a grain size distribution.

考えてみる。Cu ナノ粒子接合層における焼結分布は、使用したペーストの分散状態が原因となっていると考えられる。長いアルキル鎖を有する Cu ナノ粒子ペースト作製においては凝集が抑制され、大部分が一次粒子で構成された均質なペーストを得ることができる。しかし、本章で使用した短いアルキル鎖を有する Cu ナノ粒子のペーストは、長いアルキル鎖の粒子よりも粒子が凝集しやすい。したがって、今回の使用したペーストには、一次粒子に加えて、凝集した二次粒子も混合していたと考えられる。ペーストの一次粒子成分はマイクロポアや有機成分の残渣を含む低密度焼結部となり、二次粒子成分は高密度焼結部になることで、ナノ粒子焼結層に焼結分布が生じたと考えられる。

本章で評価した試料において、スパッタによる Ni、Ag の密着層や Ni めっき膜は非常に薄いため、積層試料における機械的拘束はそれら以外の、Si、Cu、DBA 基板が支配していると考えられる。Si、Cu、DBA の線膨張係数は、それぞれ、 $2.6 \times 10^{-6}/K$ 、 $17 \times 10^{-6}/K$ 、 $4.2 \times 10^{-6}/K$ であり [69, 70]、線膨張係数差に起因した応力が Cu 焼結層に発生することになる。Cu ナノ粒子の被膜分解温度よりも高い温度で焼結反応は起きるため、機械的拘束は $200^{\circ}C$ 以上 [46] で発現すると考えられる。この温度は温度サイクル試験の高温側温度よりも高いため、Cu 接合層には常に引張応力が印加され、この応力は温度サイクル試験の高温側 ($150^{\circ}C$) に比べて低温側 ($-40^{\circ}C$) の方が大きくなる。したがって、温度サイクル試験時の低温側において、クラックは進展したと考えられる。

焼結分布の存在する Cu ナノ粒子焼結層は、温度サイクルストレスによって高密度焼結部の周辺に不均一な変形をもたらし、クラックが進展したと考えられる。なお、直線的なクラックに比べて屈曲したクラックは、歪みが印加された際、その破面のラフネスに起因して開口、及び進展が抑制される [71]。つまり、このシールド効果によって、Cu ナノ粒子接合で発生したクラックは、進展速度

が比較的低かったと考えられる。また、今回観察した Cu ナノ粒子接合層に発生したクラックの進展は観測されたが、その方向が接合層に対して垂直であるため、電気伝導あるいは熱伝導にほとんど影響は与えないと考えられる。したがって、Cu ナノ粒子焼結層は、半導体デバイスと DBA のようなセラミック基板との接合材として、信頼性上有望な材料と考えられる。

4.4 まとめ

Si チップと DBA 基板に対して接合した Cu ナノ粒子焼結層に関して、温度サイクル試験を実施した。その劣化過程は、放射光ラミノグラフィを使用して観測された。屈曲して進展した Cu ナノ粒子接合のクラックは、高密度焼結部を避けるように、DBA 基板側から Si チップ側に向かって進展した。しかし、クラックの破面のラフネスにより、クラック進展速度は抑制された。また、接合組織の観察により Cu ナノ粒子焼結層のクラック進展メカニズムは、その焼結密度分布に依存することが示された。

5. Cu ナノ粒子/BiSn 合金ハイブリッド接合の高温安定性

5.1 はじめに

電動化車両における車載パワーモジュールには、厳しいコスト低減要求と搭載スペースの制約より、高電力密度化が要求されている[5]。この高電力密度化を実現する手段には、パワーデバイスの面積縮小による実装部の体格低減が考えられる。しかし、パワーデバイスの面積縮小はデバイス損失を増加させ、デバイスの動作温度を招く。このような高温動作化に対応するには、パワーデバイス、制御基板、封止材料に加えて、デバイスの接合材料の高耐熱性が期待されている。

デバイス温度 200°C を超える耐熱接合材には、従来の Pb リッチの PbSn 系[30]に加えて、Zn 系[30, 33-35]、Bi 系[30, 36]、SLID 系[30, 37, 38]、Au 系[39, 40]とナノ粒子系が提案されている。この中でナノ粒子系接合材として先行する Ag ナノ粒子接合[41-45]と比べて、Cu ナノ粒子接合は低い材料コスト、高いマイグレーション耐性といった特徴を持ち、次世代の熱接合材として期待されている[46-52]。しかし、4 章において Cu ナノ粒子焼結層の焼結分布に起因してクラックが誘発されることを見出した。この焼結分布を抑制するには、焼結時の加圧量の増加が有効と考えられるが、数 MPa 以上の加圧はプロセス装置の経済的負荷が大きくなり現実的ではない。また、Cu ナノ粒子接合の課題として、焼結分布の存在に加えて、界面強度が低いことが挙げられる。これは、接合層の母相の部分は微細で表面エネルギーが高いナノ粒子のみが焼結に寄与するため十分な強度が確保されるのに対して、界面では表面エネルギーの低い界面とナノ粒子の焼結となるため、界面での強度の低下は生じやすくなるためである。

このような課題に対して、Cu ナノ粒子に低融点はんだ材を添加したハイブリッド接合が提案[72]された。この接合では、図 5.1 に示す通り、焼結工程を 2 段

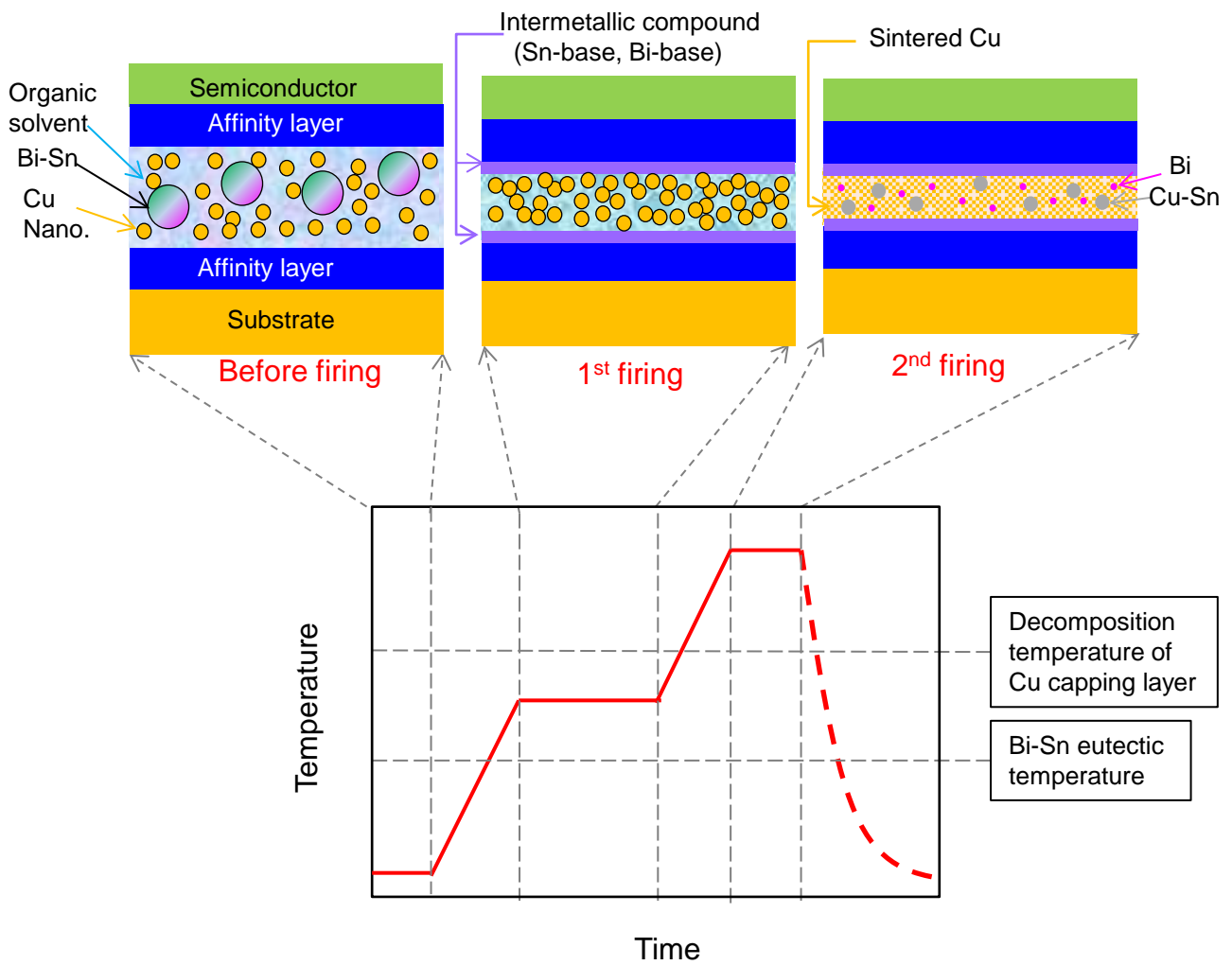


Fig. 5.1 A schematic drawing of the proposed particle/solder hybrid joint method.

階としている。第 1 焼成温度は、Cu ナノ粒子の被膜分解温度（約 250°C）よりは低い、添加した低融点はんだ材が溶解する温度に設定する。ここでは、Cu ナノ粒子の被膜分解温度より十分低い低融点はんだ材として、BiSn はんだ粒子を使用することとした。本研究では、Sn の重量分率 43% の共晶組成を用いており、その共晶点は 137°C である[73]。このハイブリッド接合における焼成プロセスのコンセプトを以下に示す。第 1 焼成では、ペースト中の有機溶媒は蒸発するとともに、Bi-Sn はんだは熔融する。液相化した Bi と Sn は接合層内を拡散し、接合界面に達した一部の Bi、あるいは Sn は密着層の Ni と金属間化合物を生成する。これに続く第 2 焼成では Cu ナノ粒子の被膜は分解し、Cu の焼結に加えて Cu と Sn が反応することにより Cu-Sn 化合物を形成する。なお、Sn は単層で残存せず、母相内での Cu-Sn もしくは、界面での Ni-Sn 化合物に消費される。余剰の Bi は母相内で微細分散することを理想とする。なお、第 1 焼成時の温度・時間条件に対する接合層状態の依存性を観察することにより、液相化した Bi と Sn の振る舞い[74]は明らかにされ、第 1 焼成における焼成温度・時間が最適化された。なお、第 2 焼成条件は、通常の Cu ナノ粒子に準じた熱処理条件としている[49]。さらに、焼結時の加圧に関しては、Cu ナノ粒子接合時の 1/100 と低加圧であっても、ハイブリッド接合では、Cu ナノ粒子接合と同等の接合強度が得られることが確認された[72]。また、接合強度の温度依存性の計測により、従来の耐熱接合材（Pb-10Sn）に比べて、室温から高温（200°C）に渡る広い温度範囲で接合強度が高いことが確認された[72]。

さて、パワーモジュールの接合層における信頼性試験には、温度サイクル試験やパワーサイクル試験に代表されるいくつかの手法が存在する。その中で、高温保持試験は、高温動作パワーモジュールの信頼性を評価する際に、最も基本的な試験法である。しかし、ハイブリッド接合法の信頼性はこの高温保持試

験を含めて、これまで研究されていなかった。そこで、本章ではハイブリッド接合に対して高温保持試験を実施するとともに、Bi-Sn 合金を添加しない通常の Cu ナノ粒子接合と比較評価し、Bi-Sn 合金添加による高温安定性への効果を明らかにした。

5.2 実験方法

5.2.1 試料作製

図 5.2 に示す通り、SiC チップ (5×5mm) と DBA 基板 (20×20mm) は Cu ナノ粒子を用いて接合された。SiC チップには、Cree 社製のショットキバリアダイオード (CPW5-1200-Z050B) を使用した。Cu ナノ粒子接合 (以下、Cu 接合と表記) と Bi-Sn 合金を添加したハイブリッド接合 (以下、Cu-Bi-Sn 接合と表記) の 2 種類の接合に対して、焼結材料と表面処理条件を表 5.1 に示した。このあと、ナノ粒子合成を含めたペースト作製、表面処理、焼成の順にその詳細を説明する。

Cu 接合に用いられた Cu ナノ粒子は、炭酸銅 ($\text{CuCO}_3 \cdot \text{Cu}(\text{OH})_2 \cdot \text{H}_2\text{O}$) にエチレングリコール ($\text{HO}(\text{CH}_2)_2\text{OH}$)、ドデカン酸 ($\text{C}_{11}\text{H}_{23}\text{COOH}$)、ドデシルアミン ($\text{C}_{11}\text{H}_{23}\text{COOH}$) を加えて還元合成された。合成された Cu ナノ粒子の平均粒径は $135 \pm 29 \text{ nm}$ であった[46]。この Cu ナノ粒子は 350°C 以下で高い接合強度の得られる焼結材料として選定した[46]。この Cu ナノ粒子に α -テルピネオール ($\text{C}_{10}\text{H}_{17}\text{OH}$) とデカノール ($\text{C}_{10}\text{H}_{21}\text{OH}$) を混合させ自公転ミキサでペースト化した。一方、Cu-Bi-Sn 接合では、この炭酸銅にエチレングリコール、デカン酸 ($\text{C}_9\text{H}_{23}\text{COOH}$)、デシルアミン ($\text{C}_9\text{H}_{23}\text{COOH}$) を加えて還元合成された。合成された Cu ナノ粒子の平均粒径は $231 \pm 78 \text{ nm}$ [46]であった。この Cu ナノ粒子と共晶 Bi-43wt%Sn (共晶点 137°C 、粒径 $38\mu\text{m}$ 以下) 合金粒子は 7 : 3 に混合しこ

れに α -テルピネオールを加えて自公転ミキサによりペースト化した。このペースト断面 SEM 写真を図 5.3 に示す。この粒子混合条件は、先行論文[72]にて報告した高い接合強度が得られた接合体作製時と同様である。

被接合体の密着層は以下に示す構成とした。SiC チップ接合面は、Cu 接合、Cu-Bi-Sn 接合共通で、Ni/Ag 層[51]を密着層としてスパッタにより成膜した。DBA 基板接合面は、Cu 接合では Ni めっき (5 μ m) 上に Ni/Ag 層[51]を、Cu-Bi-Sn 接合では、Ti/Ni/Ag 層[72]をスパッタにより成膜した。

評価試料は以下に示すプロセスで焼成した。DBA 基板の上にバーコート法により 100 μ m 厚さの Cu ナノ粒子ペーストを塗布後、その上に SiC チップの接合面を重ねた。次に、水素雰囲気 1atm、加圧 0.5MPa のもと、図 5.4 に示す温度プロフィールの 2 段階焼成 (第 1 焼成は 200 $^{\circ}$ C で 10min、第 2 焼成は 350 $^{\circ}$ C で 5min) により接合試料は作製された。この接合条件は、Cu 接合体、Cu-Bi-Sn 接合体の両者において共通である。接合層の厚さも併せて表 5.1 に示した。焼結された試料には、大気中 1atm で、225 $^{\circ}$ C あるいは 250 $^{\circ}$ C の温度で 100h の高温保持を実施した。

5.2.2 測定方法

接合体試料は高温保持の前後に、接合強度測定と放射光ラミノグラフィ観察を実施した。

接合強度測定では、SiC チップにせん断力を印加し、応力印加の際の DBA 基板からの距離は 50 μ m、速度は 50 μ m/s (図 5.5 参照) で、室温にて実施した。この強度測定は 4 試料で実施し、平均値と標準偏差を算出した。測定後の破面は SEM により観察した。

放射光ラミノグラフィは SPring-8 にある豊田ビームライン BL33XU[61-63]で

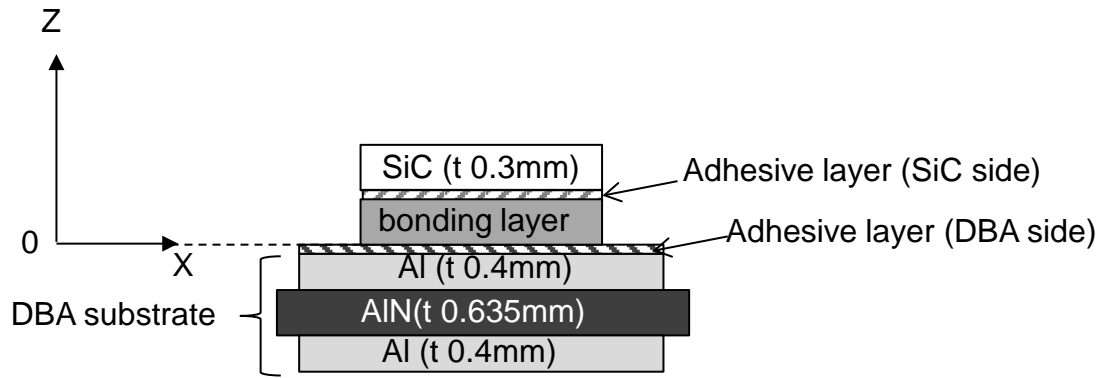


Fig. 5.2 Diagram illustrating layered structure of tested samples.

Table 5.1 Sintering material used, structure of adhesive layer, and bonding layer thickness.

Sample name	Cu nanoparticle diameter [nm]	Mixing ratio: Bi-Sn / (Bi-Sn+Cu) [weight %]	Adhesive layer [μm]		Bonding layer thickness [μm]
			SiC side	DBA side	
			Ni / Ag	Plated Ni / Ti / Ni / Ag	
Cu bonding	135	0	0.6/1.2	5 / 0 / 0.2 / 0.1	35
Cu-Bi-Sn bonding	230	30	0.6/1.2	0 / 0.1 / 0.2 / 0.1	23

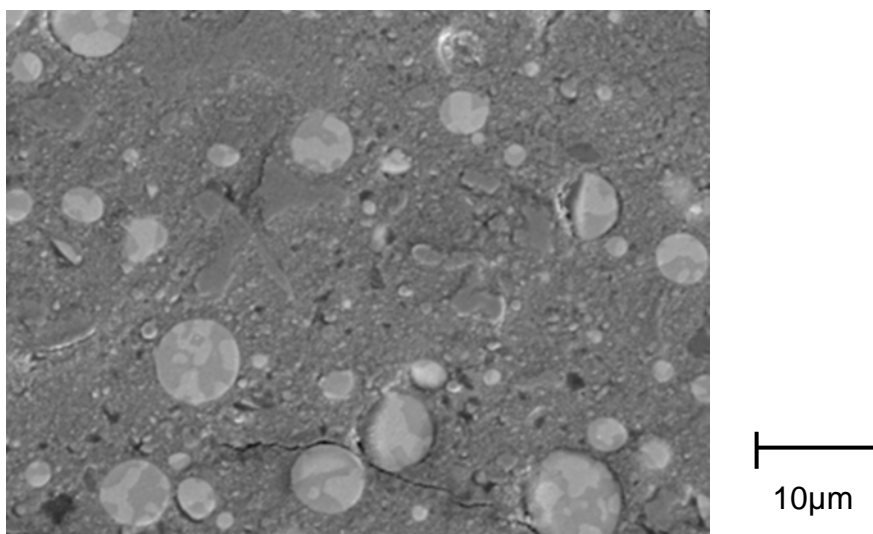


Fig. 5.3 Cross-sectional SEM images of Cu nanoparticle / Bi-Sn powder paste.

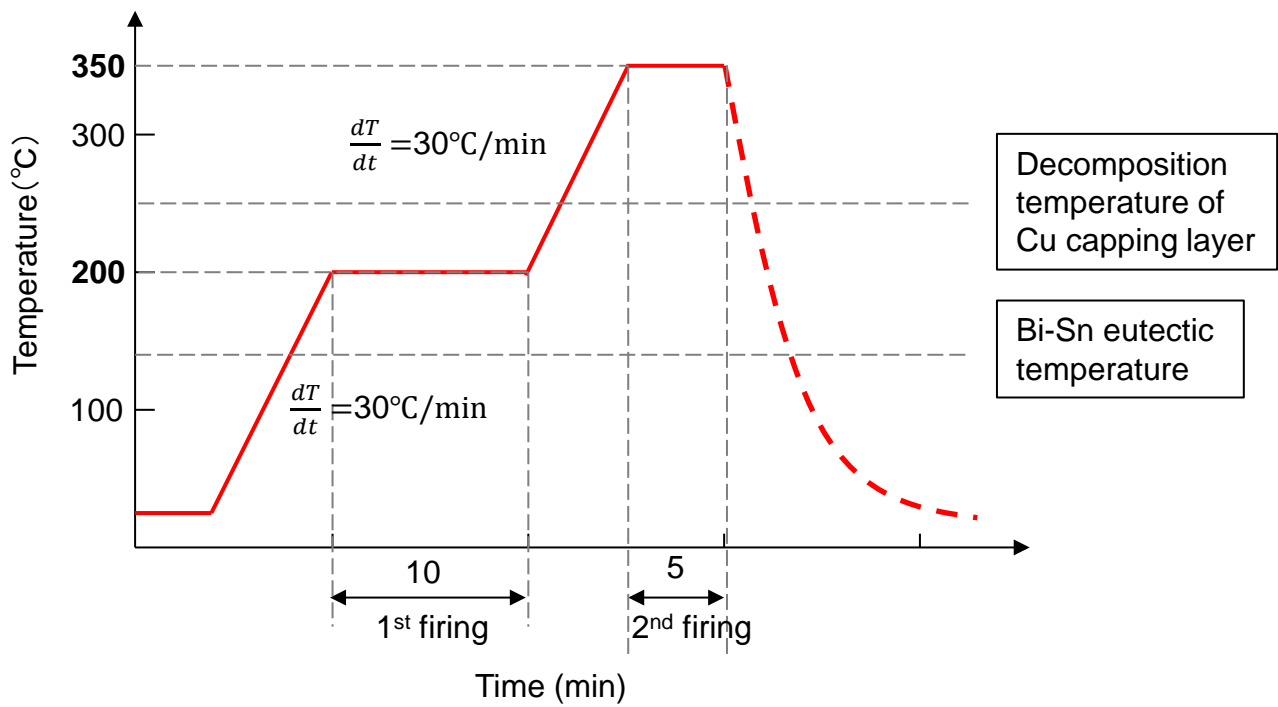


Fig. 5.4 Sintering temperature profile for tested samples.

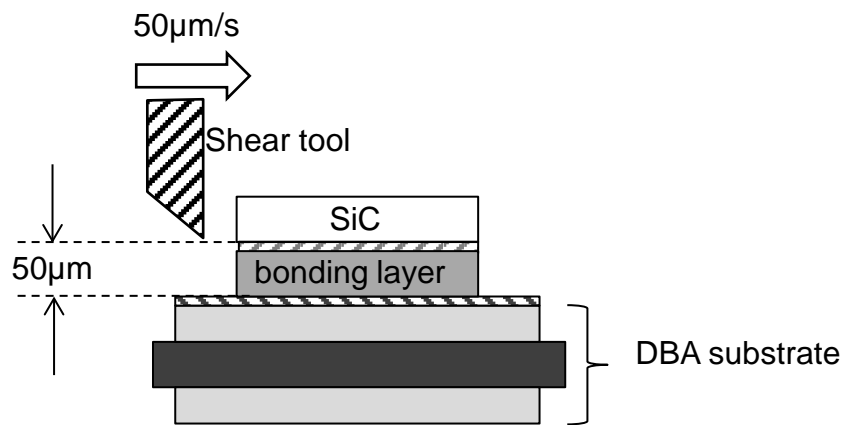


Fig. 5.5 Diagram of set-up for bonding strength.

実施した。このビームラインはアンジュレータをフロントエンドに配し、通常の X 線の 1 億倍以上の輝度を持ち、準単色光で極めて指向性が高く、低い角度誤差の放射光が利用できることが特徴で、イメージングに利用するには高分解能が期待できる。放射光のエネルギーは SiC チップ、Cu 焼結層、DBA 基板を透過可能とするため 29keV を使用した。放射光は、試料の回転軸に対して 30° 傾斜させて入射させた。試料を透過した放射光はシンチレータにより可視光に変換され、レンズを経由して CMOS カメラで検出された。ラミノグラフィの測定系の写真を図 5.6 に示す。撮影は 0.1° ステップで実施され、1 測定 (360° 回転) の測定時間は約 20min で、ボクセルサイズは 0.325 μ m であった。また、観察範囲は直径 0.65mm とした。再構成は、チルト角を考慮した逆投影法[53]を使用した。再構成方法の詳細は第 4 章を参照されたい。放射光ラミノグラフィで観察した試料は、機械的研磨後、クロスセクションポリッシャ処理により観察断面を作製した。SEM と EDS (Energy Dispersive X-ray Spectrometry) により、断面画像と元素マッピングを得た。

5.3 結果と考察

Cu 接合と Cu-Bi-Sn 接合の接合試料について、高温保持が接合強度に与える影響を図 5.7 に示す。高温保持前の Cu 接合の接合強度は、Cu-Bi-Sn と同等であった。なお、Cu-Bi-Sn 接合におけるストレス未印加時の高い接合強度は、既報の論文と同等[72]であった。225°C、あるいは 250°C の高温保持により、Cu 接合の接合強度が大きく低下するのに対して、Cu-Bi-Sn 接合の強度低下はわずかであった。Cu 接合の場合、低い方の温度条件 (225°C) であっても強度低下の程度は大きかったため、この後の Cu 接合に関する議論では高温保持温度 225°C の試料に着目することとする。

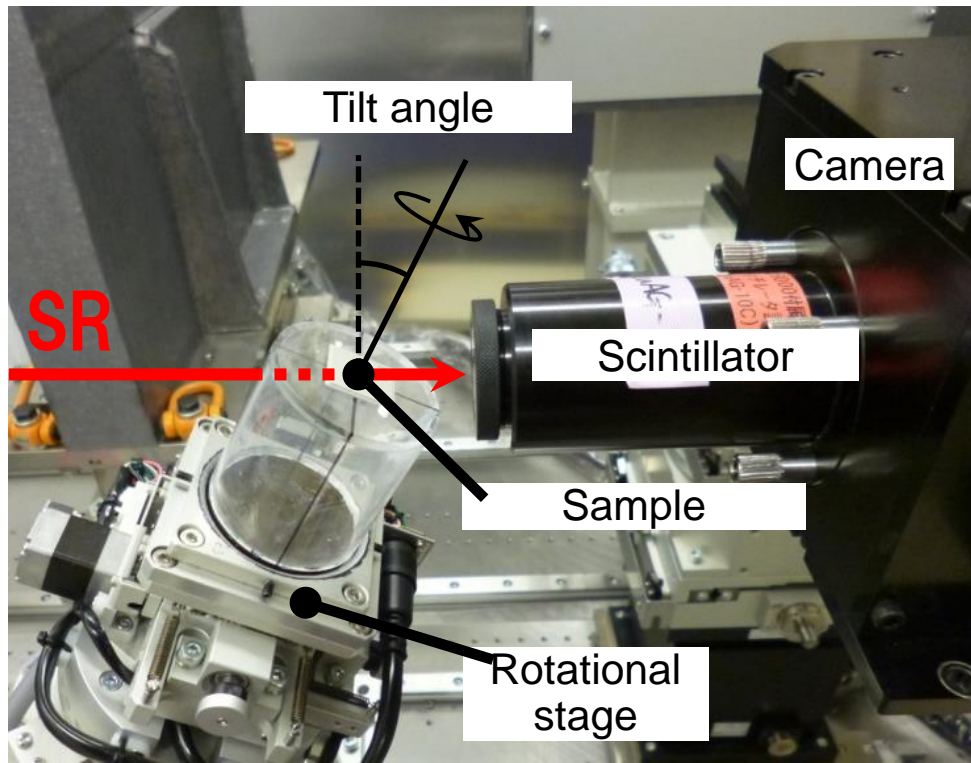


Fig. 5.6 Photograph of set-up for synchrotron radiation computed laminography.

図 5.8 に、せん断強度試験における応力変位曲線の形状に関する模式図を示す。延性材料では、破壊応力近傍で塑性変形により曲線の傾きが減少するのに対して、脆性材料ではその傾きの減少はほとんどない[72, 75, 76]。図 5.9 に Cu 接合と Cu-Bi-Sn に関する応力変位曲線を示す。図 5.9 におけるいずれの破壊も、延性破壊を示す特性は示されておらず、脆性破壊の発生を示している。また、高温保持は応力変位曲線の形状に大きな影響を与えないことがわかった。

図 5.10 に DBA 基板側の破面 SEM 像を示す。図 5.10 (a) は Cu 接合の高温保持前の破面であり、界面破壊で凹凸が存在する破面であった。図 5.10 (b) に Cu 接合の高温保持後の破面を示すが、高温保持前と同様に界面破壊ではあるが非常にフラットな破面に変化した。この変化は、高温保持によって界面がより脆性な状態[77, 78]になったことを示唆している。図 5.10 (c)、(d) は、それぞれ、Cu-Bi-Sn 接合の高温保持前と後の破面であり、いずれも接合界面で凹凸が存在する破壊が発生しているが、その差異は少なかった。これらの図より、Cu 接合では高温保持による破面の変化が大きいが、Cu-Bi-Sn 接合の破面は高温保持による変化が小さく、対照的な結果が確認された。

図 5.11 は Cu 接合試料における放射光ラミノグラフィによって得られた 2 次元再構成像であり、接合厚さ方向の 3 部位を示した。図 5.11 (a)、(c)、(e) は高温保持前の再構成像であり、図 5.11 (b)、(d)、(f) は高温保持後の再構成像である。高温保持印加前の再構成像に着目すると、図 5.11 (c) に示す通り、(i)、(ii)、(iii) と表記された 3 種類の特徴的な形態が観察された。タイプ (i) は大きさ 40-100 μm のボイドである。これらボイドは、焼結プロセス時に Cu ナノ粒子ペースト中の溶媒もしくは被膜より発生したガスに起因していると考えられる。タイプ (ii) は線幅 1-2 μm のクラックである。これらのクラックは SiC チップと DBA 基板の線膨張係数の不整合により発生した熱歪みにより発生したと考

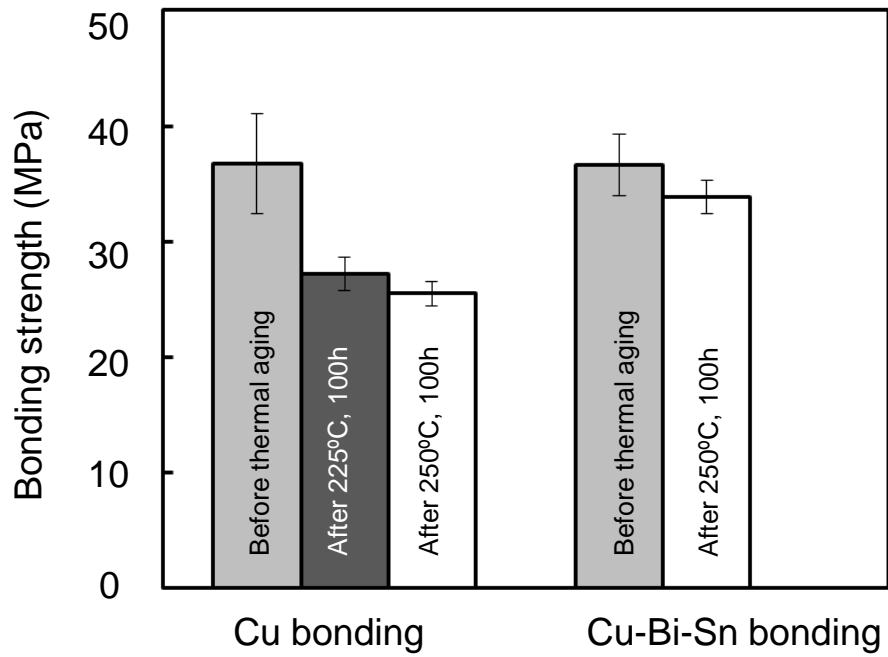


Fig. 5.7 Effects of thermal aging on bonding strength.

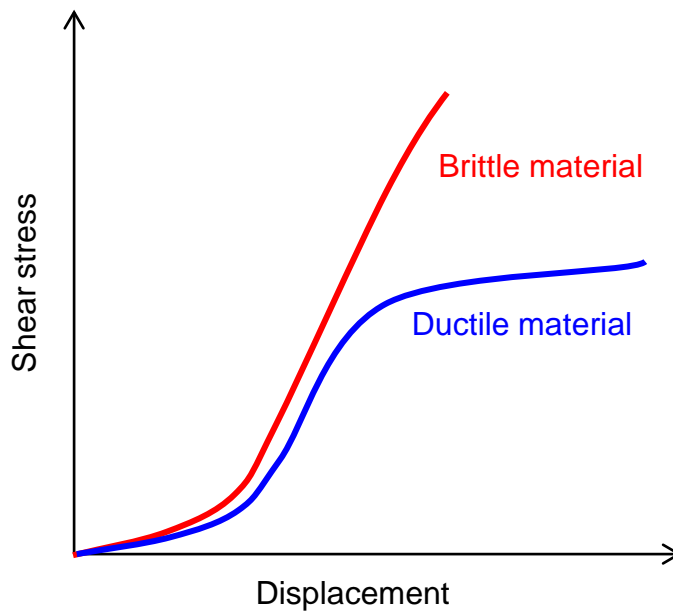


Fig. 5.8 Schematic illustration of shear stress-displacement curve.

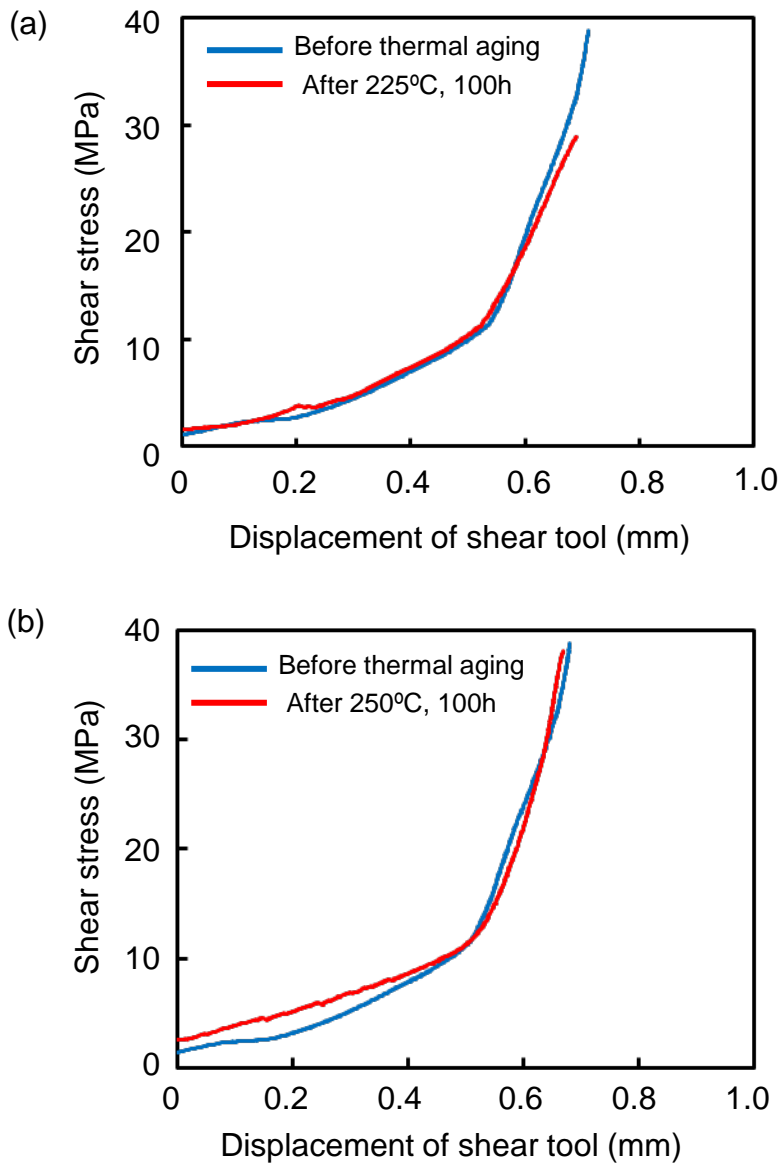


Fig. 5.9 Shear stress-displacement curves: (a) Cu bonding layer and (b) Cu-Bi-Sn bonding layer.

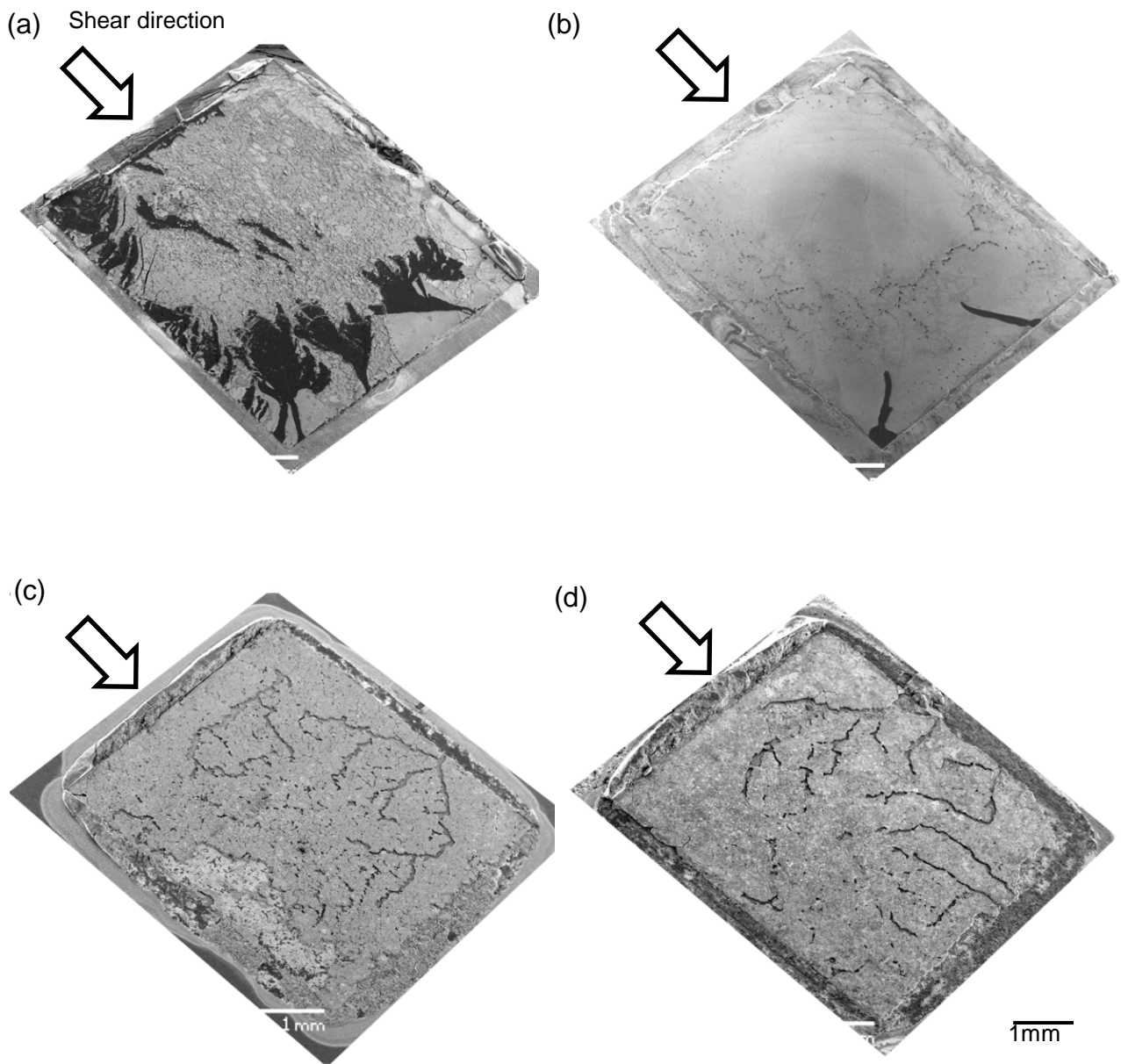


Fig. 5.10 SEM images of fracture surfaces: (a) Cu bonding before thermal aging, (b) Cu bonding after thermal aging, (c) Cu-Bi-Sn bonding before thermal aging, and (d) Cu-Bi-Sn bonding after thermal aging.

えられる。Z=17.6 μm (図 5.11 (c)) に比べて、Z=1.0 μm (図 5.11 (e)) と Z=34.1 (図 5.11 (a)) におけるクラックの線幅は小さいことがわかった。タイプ (iii) は大きさ 20-80 μm の Cu の高密度焼結部である。Z=17.6 μm に比べて、Z=1.0 μm と Z=34.1 μm における高密度焼結部のサイズが小さいことがわかった。このクラック幅や高密度焼結部の分布は、界面付近 (Z=1.0, 34.1 μm) に比べて中央部 (Z=17.6 μm) は、比較的小さな Cu 粒子の割合が多いため、平均的な Cu 粒子の比表面積が大きくなり焼結が進行したことが原因と考えられる。また、高温保持により、クラック (タイプ (ii)) を示す黒いコントラストの多くの部位は、グレーのコントラストに変化した。また、ボイド (タイプ (i))、高密度焼結部 (タイプ (iii)) の部位も縮小した。

図 5.12 は Cu-Bi-Sn 接合試料における放射光ラミノグラフィによって得られた 2 次元再構成像であり、接合厚さ方向の 3 部位を示した。図 5.12 (a)、(c)、(e) は高温保持前の再構成像であり、図 5.12 (b)、(d)、(f) は高温保持後の再構成像である。図 5.12(c)に示す通り、(I) ~ (IV) と表記された 4 種類の特徴的な形態が観察された。タイプ (I) は大きさ 100-200 μm のボイドである。タイプ (II) は幅 0.5-1.0 μm クラックで、Cu 接合におけるクラックに比べて線幅は小さく、クラック数も少ないことが確認された。タイプ (III) は Cu 主体の焼結層である [72]。タイプ (IV) は 10-30 μm の大きさを有しており、図 5.3 に示したペーストの状態と比較して、ペースト中に存在した Bi-Sn 粒子の痕跡 [72] であると考えられる。ボイド (タイプ (I))、焼結した Cu 相 (タイプ (III))、Bi-Sn 粉末の痕跡 (タイプ (IV)) は、高温保持の影響をほとんど受けなかった。一方、高温保持によって Cu-Bi-Sn 接合のクラック (タイプ (II)) の線幅は小さくなったが、その線幅の減少の程度は Cu 接合に比べて小さいことが明らかになった。また、SiC チップ側、DBA 基板側のいずれの接合界面の状態も、高温保持による変化が観

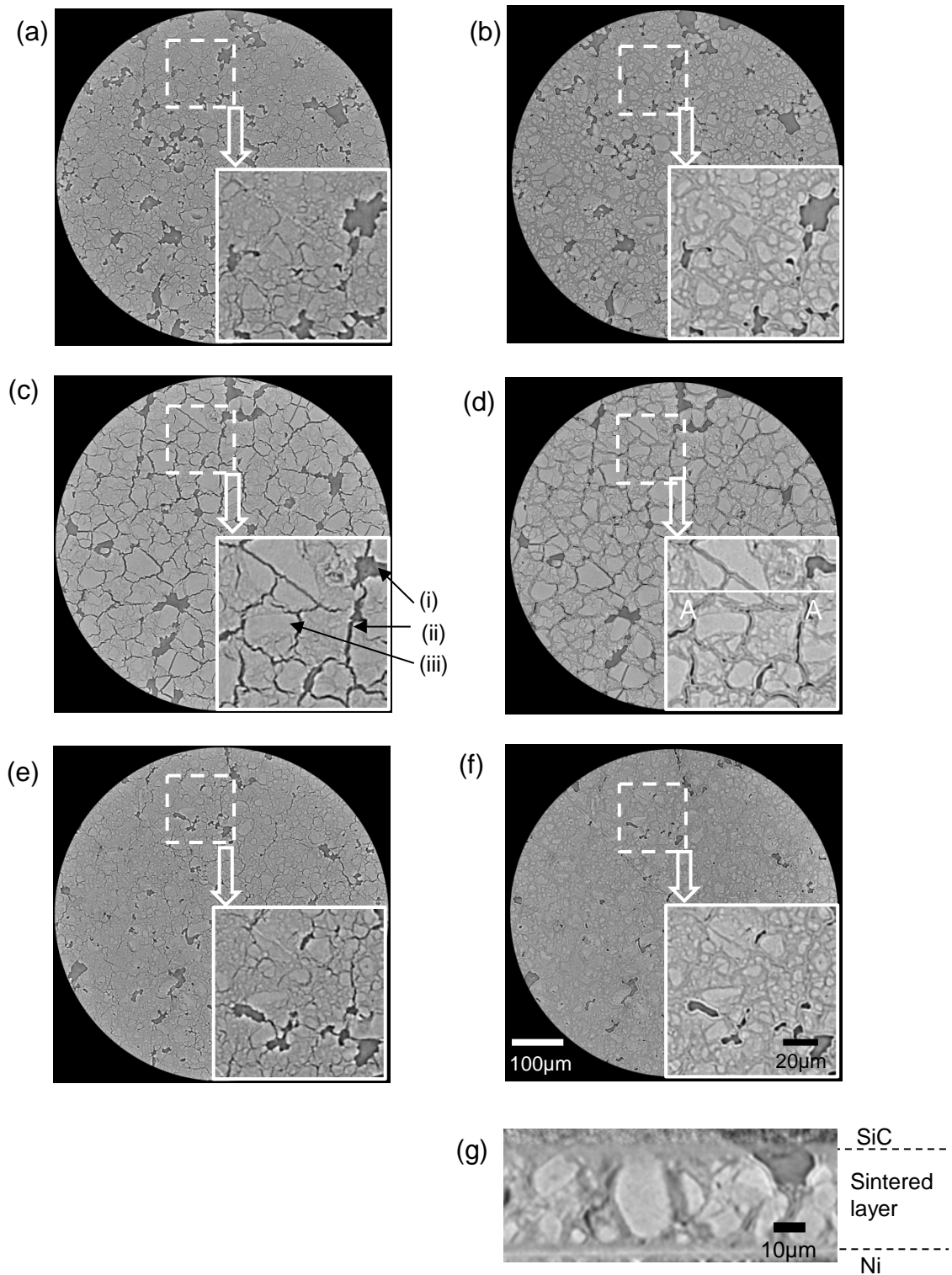


Fig. 5.11 Reconstructed 2D internal cross-sectional SRCL images in X–Y plane of Cu bonding layer: (a) Before thermal aging, obtained at $Z = 34.1 \mu\text{m}$, (b) after thermal aging, obtained at $Z = 34.1 \mu\text{m}$, (c) before thermal aging, obtained at $Z = 17.6 \mu\text{m}$, (d) after thermal aging, obtained at $Z = 17.6 \mu\text{m}$, (e) before thermal aging, obtained at $Z = 1.0 \mu\text{m}$, (f) after thermal aging, obtained at $Z = 1.0 \mu\text{m}$, and (g) after thermal aging, obtained in Y–Z plane at A–A cross-section.

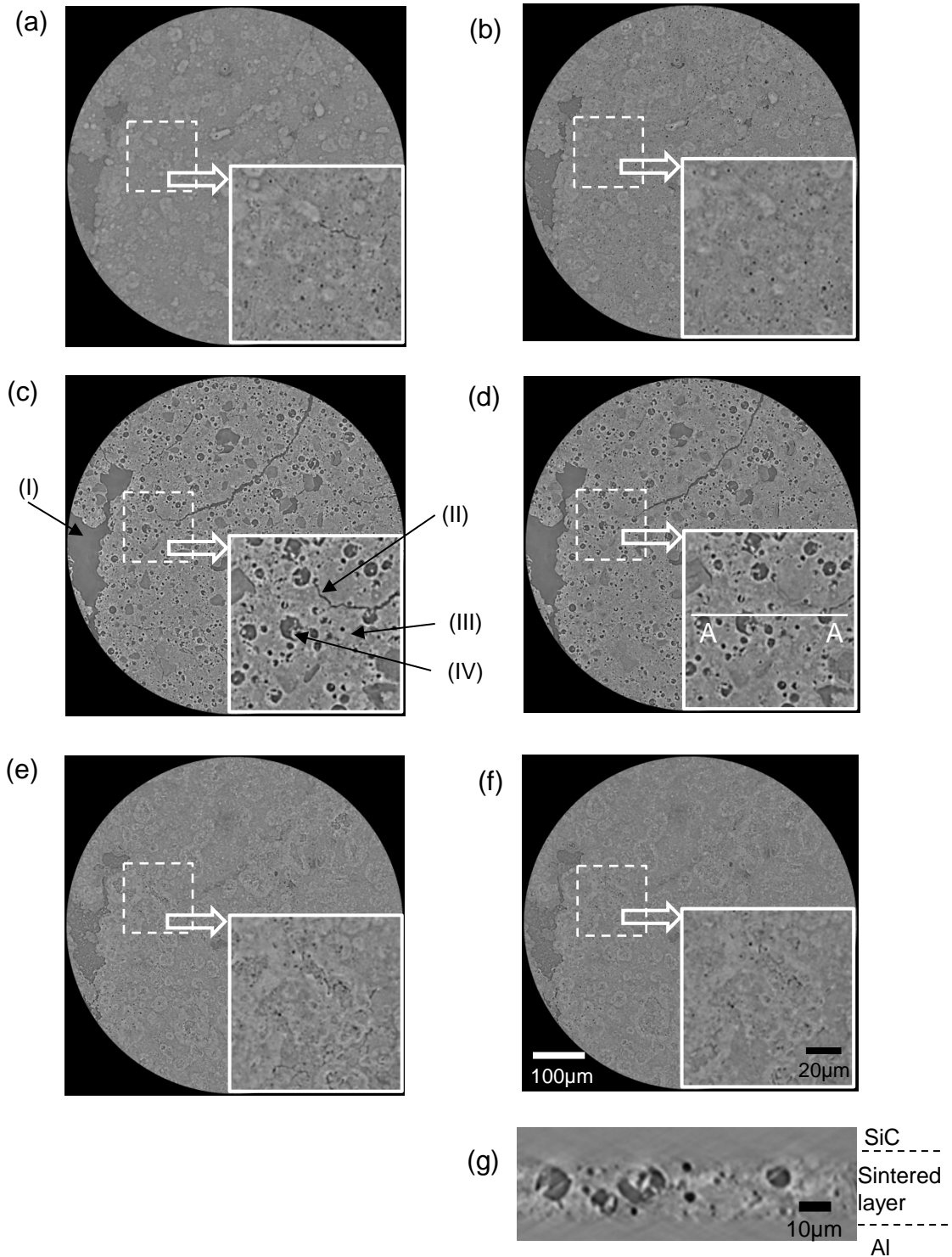


Fig. 5.12 Reconstructed 2D internal SRCL cross-sectional images in X-Y plane of Cu-Bi-Sn bonding layer: (a) Before thermal aging, obtained at $Z = 22.1 \mu\text{m}$, (b) after thermal aging, obtained at $Z = 22.1 \mu\text{m}$, (c) before thermal aging, obtained at $Z = 11.7 \mu\text{m}$, (d) after thermal aging, obtained at $Z = 11.7 \mu\text{m}$, (e) before thermal aging, obtained at $Z = 1.0 \mu\text{m}$, (f) after thermal aging, obtained at $Z = 1.0 \mu\text{m}$, and (g) after thermal aging, obtained in Y-Z plane at A-A cross-section.

測されなかった。

図 5.13 に高温保持後のそれぞれの接合層における A-A 断面の SEM 像を示す。放射光ラミノグラフィで得られた内部画像とほぼ同様の SEM 像が得られた。図 5.14 に高温保持後の Cu 接合層における断面 SEM-EDS による O、Cu のマップ像を示す。O の信号強度が高い部位と、Cu の信号強度は低い部位はほぼ一致した。したがって、Cu の信号強度の低い部位は、酸化の程度が高いことが明らかになった。

図 5.15 に Cu-Bi-Sn 接合の熱処理後の接合層の SEM-EDS による O、C、Sn、Bi のマップ像を示す。図 5.15 において、4 つの特徴的な部位 A、B、C、D が観測された。部位 A と B は、それぞれ、Cu 焼結層母相の高密度部と低密度部である。部位 B には Bi の分散が確認された。この理由は、Cu に対して Bi は少ないながらも固溶可能[79]であり、低密度部位にはその余地が多く存在するためと考えられる。また、Cu の高密度焼結部（部位 A）に比べて、Cu の低密度焼結部（部位 B）では酸化の進行が確認された。部位 C は主に Cu と Sn で構成されており、Cu-Sn の金属間化合物[72]と考えられる。部位 D は界面に偏析した Bi である。Bi 偏析に関しては、あらためて、図 5.13 (b) を参照すると、DBA 基板側に比べて、SiC チップ側の方が Bi の偏析は進行していることがわかる。この理由は、接合界面における Ni 厚さの違いに起因していると考えられる。また、Cu の焼結部（部位 A、B）に比べて、Cu-Sn 金属間化合物部（部位 C）と Bi の界面偏析部（部位 D）は、酸化の程度が低いことが明らかになった。

これまでの結果より、Cu ナノ粒子接合に比べて、Bi-Sn 合金粒子の添加によって接合層の酸化が大きく抑制されることが確認された。この理由について考える。Cu 接合では、固相反応であるため焼結プロセス時の収縮時に焼結した Cu 粒子は容易に移動することはできず、大量のクラックが発生した（図 5.11）。こ

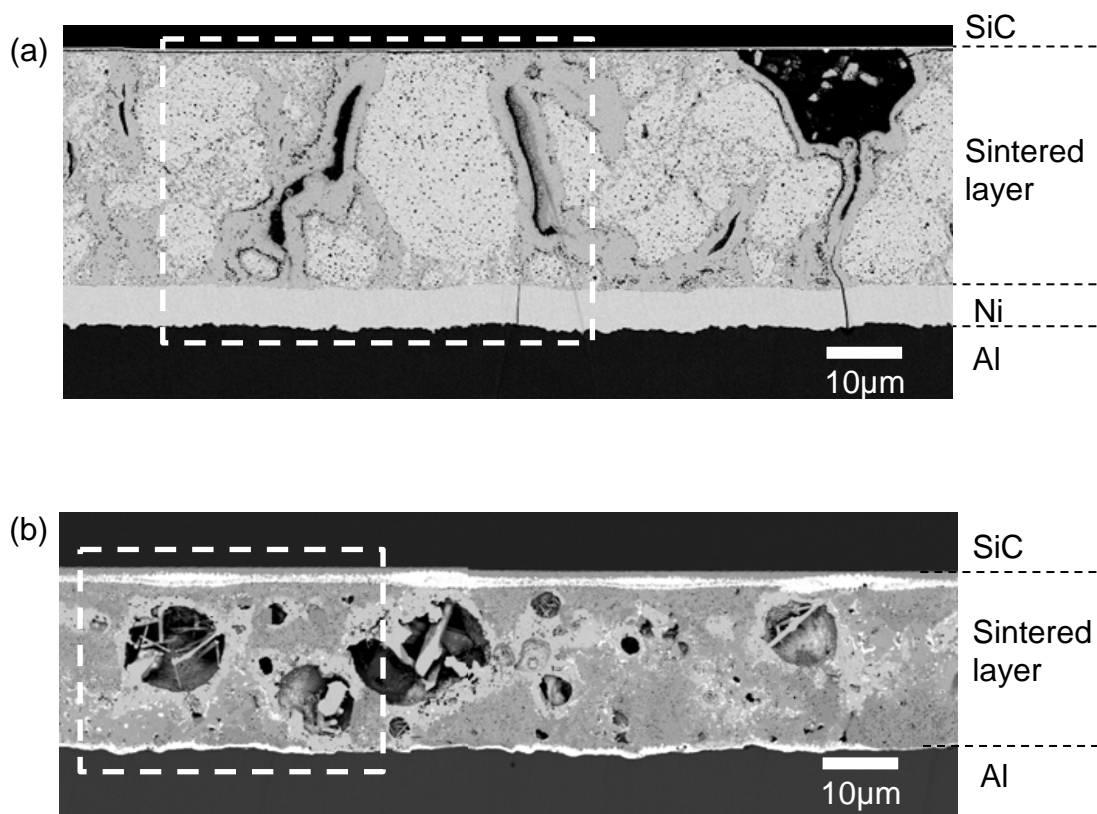


Fig. 5.13 Cross-sectional SEM images of A-A cross-section of bonding layer after thermal aging: (a) Cu bonding layer and (b) Cu-Bi-Sn bonding layer.

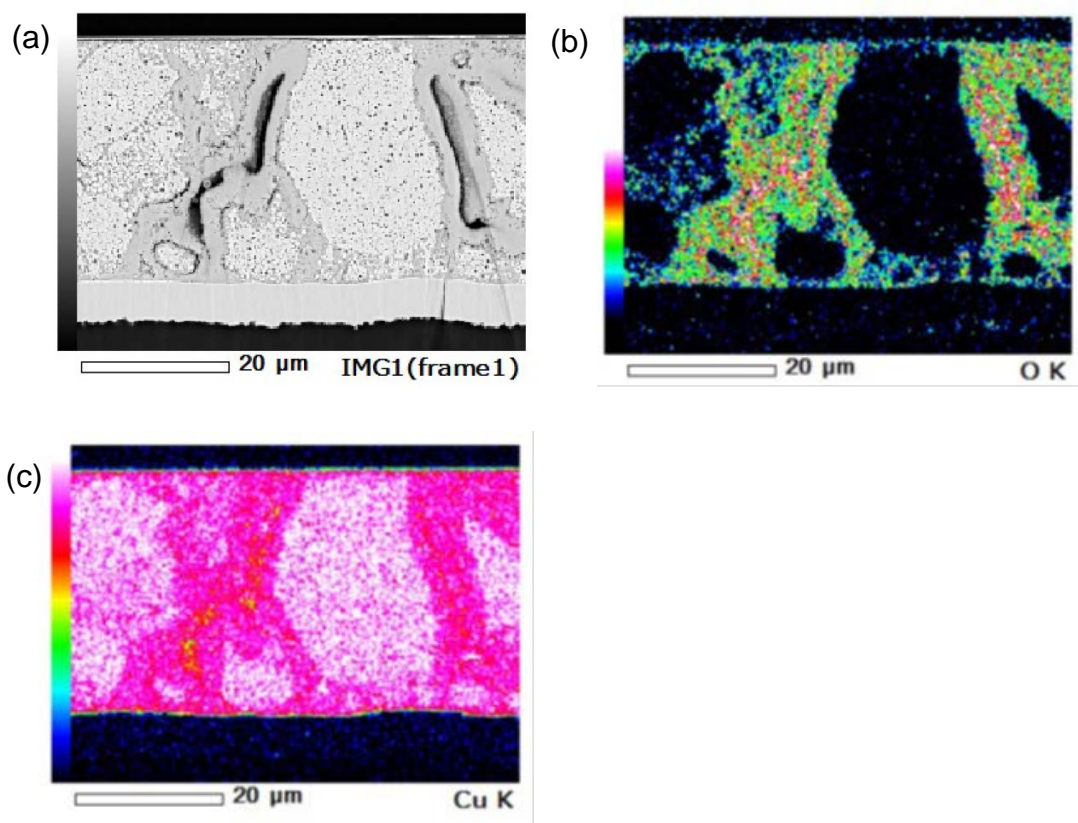


Fig. 5.14 Cross-sectional images of Cu bonding layer after thermal aging: (a) SEM image and SEM-EDS maps of (b) O and (c) Cu.

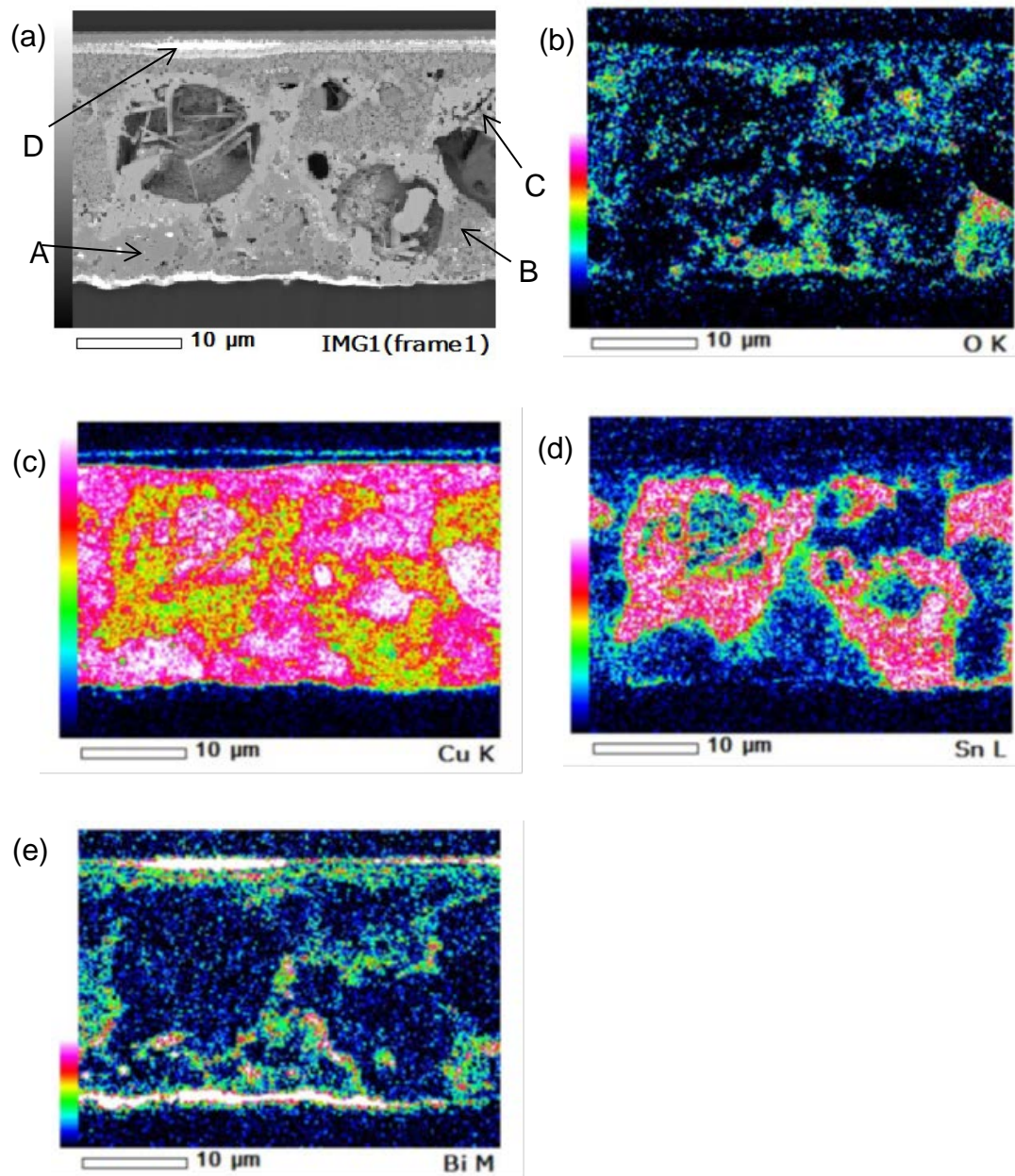


Fig.5.15 Cross-sectional images of Cu-Bi-Sn bonding layer after thermal aging: (a) SEM image and SEM-EDS maps of (b) O, (c) Cu, (d) Sn, and (e) Bi.

これらのクラックは酸化経路としてはたらしき、接合層を脆化させることになる。一方、Cu-Bi-Sn 接合では、固相反応だけでなく液相反応も引き起こす。液相の Bi と Sn は焼結時の収縮過程でクラックのような低密度な部位を移動することができる。さらに、これに付随して、化学的に安定な Cu-Sn 化合物[37]の生成や液相化した Bi による Cu の液相焼結[80]の効果により緻密化が起こったと考えられる。したがって、Cu 接合に比べてクラックの量が減少し、高温保持における酸化を抑制できたと考えられる。その結果、Cu-Bi-Sn 接合は高温保持をしてもその接合強度を維持できたのであろう。Cu 接合における酸化は機械特性だけでなく電気伝導あるいは、熱伝導を低下[81-84]させ、パワーモジュールの性能を損なう。一方、Cu-Bi-Sn 接合では高温保持の影響はほとんど受けないため、長期信頼性を必要とする高温動作パワーモジュールの接合に適した材料であると言える。

5.4 まとめ

Cu ナノ粒子に Bi-Sn 合金粒子を添加したハイブリッド接合に対して、高温保持試験を実施した。従来の Cu ナノ粒子接合の接合強度は高温保持により大きく低下するが、ハイブリッド接合では、高温保持による影響をほとんど受けなかった。また、接合強度時の破面の状態も、Cu ナノ粒子接合では高温保持による脆化を示唆する変化が観測されたが、ハイブリッド接合では高温保持による変化は観測されなかった。また、放射光ラミノグラフィ測定により、従来の Cu ナノ粒子の接合層では、多くのクラックが発生したことがわかった。さらに、接合断面の観察より、このクラックを経路とした酸化の進行が推定された。これにより接合強度が大きく減少したと考えられる。一方、ハイブリッド接合では液相化した Bi と Sn の効果で、緻密な焼結層の作製が可能となり、クラックの

発生・進展と高温時の酸化を抑制した。したがって、高温保持の後でも、ハイブリッド接合の接合強度が低減しなかったと考えられる。このようにして、**Bi-Sn** 粒子の添加によって、**Cu** ナノ粒子接合の焼結密度が増加し高温安定性が向上することが確認された。

6 結論

本論文では、パワーモジュールの高電力密度化を進める際の信頼性上の課題に関し、電気ストレス、機械ストレス、熱ストレスがパワーモジュール、もしくはパワーデバイスに与える影響を研究した。

第 2 章では、パワーデバイスの低損失化に有効なトレンチゲート構造に関して、電気ストレス（ゲート電圧）がゲート酸化膜に与える影響をエミッション顕微鏡の使用により評価した。トレンチ中央部に比べて、ゲートを相互接続するトレンチ端部では、電子注入量は常に多いことが明らかになった。また、トレンチ端部の上部コーナにおいて、ストレス印加初期において局所的な電子注入が発生することが観察された。さらに、プレーナゲート構造との比較により、この初期の電子注入がトレンチゲート構造に特有であることを見出した。また、デバイスシミュレーションを用いることで、厚さと曲率半径といったゲート酸化膜形状による電界集中現象を説明することができた。したがって、トレンチ端部の酸化膜形状がトレンチゲート酸化膜の信頼性を支配することが確認された。

第 3 章では、低熱抵抗なパワーモジュールにおいて顕在化する機械的ストレスの増加に対して、機械的応力が縦型パワーデバイスの電気特性に与える影響を評価した。デバイスに対する機械的応力のみの影響を抽出するために、一軸性応力を印加した状態で評価することができる計測方法を開発した。本手法を用いて、トレンチ IGBT の定常状態の電気特性を室温で計測した。IGBT のオフ状態に比べて、オン状態の応力による特性変動の程度が大きいことが明らかになり、この現象はデバイスシミュレーションで再現できた。また、オン特性の応力依存性は、主に、電子移動度の応力依存性に起因しており、MOS チャネル部の影響が大きいことがわかった。さらに、トレンチ IGBT, プレーナ IGBT を使

用したデバイス構造依存性、応力方位依存性の評価においても、同様の考え方で説明できることを確認した。

第 4 章では、パワーモジュールの高温動作に対応すべく、耐熱材料として期待される Cu ナノ粒子焼結層に関して、Si チップと DBA 基板に対して接合した試料において温度サイクル試験を実施した。その劣化過程は、高分解能で非破壊観察可能な放射光ラミノグラフィを使用して観測された。屈曲しながら進展した Cu ナノ粒子接合のクラックは、高密度焼結部を避けるように、DBA 基板側から Si チップ側に向かって進展した。しかし、このクラック進展は、破面のラフネスの存在によって、抑制されその速度は大きくなかった。Cu ナノ粒子焼結層を露出させた試料を EBSD 評価した結果より、温度サイクルストレスによる組織の微細化は観測されず、さらに、クラックは結晶粒界に依存しないことがわかった。以上より、Cu ナノ粒子焼結層のクラック進展は、その焼結密度分布に依存し、Cu ナノ粒子焼結層の微細組織が、信頼性に与える影響が大きいことがわかった。

第 5 章では、第 4 章において Cu ナノ粒子焼結層における課題として抽出した焼結分布の存在に対して、Cu ナノ粒子に Bi-Sn 合金粒子を添加したハイブリッド接合による改善効果を評価した。従来の Cu ナノ粒子接合の接合強度は高温保持により大きく低下するが、ハイブリッド接合では、高温保持による影響をほとんど受けなかった。放射光ラミノグラフィ測定の結果、従来の Cu ナノ粒子のみの接合層では、多くのクラックが確認された。また、高温保持によりクラックを経路として酸化が進行し、強度が大きく減少した。一方、ハイブリッド接合では液相の Bi と Sn の効果で、緻密な焼結層の作製が可能となり、クラックの発生・進展と酸化を抑制できる。したがって、高温保持の後でも、ハイブリッド接合の接合強度が低減しなかったと考えられる。このようにして、Bi-Sn

粒子の添加によって、Cu ナノ粒子接合の高温安定性が向上することが確認された。

さて、本論文で得られた知見の効果について考える。第 2 章で示した通り、トレンチゲート構造に対してエミッション顕微鏡による評価を適用すると、電気ストレスに対する弱点部位が抽出可能で、さらに、ゲート電圧印加時の電流変化よりトラップの種類も判別できることを確認した。これらの結果をデバイス/プロセス設計に活用することにより、小型/低損失なトレンチ IGBT の高信頼化に貢献できる。第 3 章では、デバイス電気特性の機械ストレス依存性が、デバイスシミュレーションで再現可能であることを示した。これは、一軸性の基礎的な検討であったが、多軸応力や熱が加わった状況にも展開できる。したがって、モジュールの構造設計の際に、デバイスの特性変化を織り込むことが可能となり精度の高い熱応力設計に寄与できる。第 4、5 章では、耐熱接合材の候補である Cu ナノ粒子系接合材に対して、放射光ラミノグラフィによる非破壊観察により、熱ストレスの影響を評価した。これらの接合体は課題がないわけではないが、材料としてポテンシャルは高いことが確認された。したがって、本接合技術適用によって SiC パワーモジュールが高温動作化することへの期待は高い。以上のように、本論文に示した電気・機械・熱ストレスに関する信頼性評価の知見は、車載パワーモジュールの高電力密度化に意義のある成果と言える。

今後も、車両電動化の進行に伴い、さらなるパワーモジュールの高電力密度化が進められていくと予測される。高電力密度化を実現するには、「革新的な材料開発」とこれを最大限に活かす「モジュール構造設計」が必須と言える。この場合、電気・機械・熱ストレスはさらに厳しくなり、複合的になっていくことは避けられない。したがって、新規な材料、あるいは構造の効果を正確に検

証するための「評価・解析技術」の重要性はこれまで以上に高まると考えられる（ここで、「評価・解析技術」は計測技術とシミュレーション技術の両者を含む）。それゆえ、「革新的な材料開発」、「モジュール構造設計」、「評価・解析技術」の 3 者は、互いに刺激し合いながら技術進展していくことが、将来の車載パワーモジュール開発のカギとなるであろう。

参考文献

- [1] 環境省, STOP THE 温暖化 2012 (2012), <http://www.env.go.jp/earth/ondanka/stop2012/index.html>.
- [2] 環境省, 自動車 WG とりまとめ (2012), <http://www.env.go.jp/council/06earth/y0613-16/ref06-10.pdf>.
- [3] International Energy Agency, Energy Technology Perspectives 2015 - Mobilising Innovation to Accelerate Climate, (2015), <http://www.iea.org/publications/freepublications/publication/ETP2015.pdf>.
- [4] 経済産業省, EV・PHV ロードマップ検討会 報告書 (2016), <http://www.meti.go.jp/press/2015/03/20160323002/20160323002-3.pdf>.
- [5] N. Nozawa, T. Maekawa, S. Nozawa, K. Asakura, Development of power control unit for compact-class vehicle, SAE International Journal of Passenger Cars - Electronic and Electrical Systems 2 (2009) 376-382.
- [6] H. Ohashi, I. Omura, S. Matsumoto, Y. Sato, H. Tadano, I. Ishii, Power electronics innovation with next generation advanced power devices, IEICE Transactions Communication E87-B (2004) 3422-3429.
- [7] H. Ohashi, I. Omura, Role of Simulation Technology for the Progress in Power Devices and Their Applications, IEEE Transactions on Electron Devices 60 (2013) 528-534.
- [8] O. Kitazawa, T. Kikuchi, M. Nakashima, Y. Tomita, H. Kosugi, T. Kaneko, Development of power control unit for compact-class vehicle, SAE International Journal of Passenger Cars - Electronic and Electrical Systems 5 (2016) 278-285.
- [9] K. Hamada, M. Nagao, M. Ajioka, F. Kawai, SiC—emerging power device technology for next-generation electrically powered environmentally friendly vehicles, IEEE Transactions Electron Devices 62 (2015) 278-285.
- [10] T. Ogawa, A. Tanida, T. Yamakawa, M. Okamura, Verification of fuel efficiency improvement by application of highly effective silicon carbide power semiconductor to HV inverter, SAE Technical Paper (2016) 2016-01-1230.
- [11] T. Sasaki, H. Takao, T. Shikano, S. Fujita, D. Nakajima, T. Shinohara, Development of High Current Transfer-mold type Power Module with High Heat-cycle Durability, Proceedings of International Symposium on

- Power Semiconductor Devices and ICs (2004) 293-296.
- [12] K.Nakamura, T.Minato, T.Takahashi, H.Nakamura and M.Harada, Evaluation of thick silicon dioxides grown on trench MOS gate structures, Proceedings of International Symposium on Power Semiconductor Devices and ICs (1996) 79-82.
 - [13] K.Nakamura, S.Kusunoki, H.Nakamura and M.Harada, Advantages of Thick CVD gate oxides for trench MOS gate structures, Proceedings of International Symposium on Power Semiconductor Devices and ICs (2000) 83-86.
 - [14] M.J.Lin, C.W.Liau, J.J.Chang, F.L.Chang, C.C.Hsu and H.C.Cheng, Investigation of the gate dielectric oxidation treatment in trench gate power devices, Proceedings of International Symposium on Power Semiconductor Devices and ICs (2001) 359-362.
 - [15] J. Kölzer, C. Boit, A. Dallmann, G. Deboy, J. Otto, and D. Weinmann, Quantitative emission microscopy, Journal of Applied Physics 71 (1992) R23-R41.
 - [16] C. Leroux, D. Blachier, O. Briere, G. Reibold, Light emission microscopy for thin oxide reliability analysis, Microelectronic Engineering 36 (1997) 297-300.
 - [17] G Deboy and J Kolzer, Fundamentals of light emission from silicon devices, Semiconductor Science Technology 9 (1994) 1017-1032.
 - [18] E. Herr, T. Frey, R. Schlegel, A. Stuck, R. Zehringer, Substrate-to-base solder joint reliability in high power IGBT modules, Microelectronics Reliability 37 (1997) 1719-1722.
 - [19] 小柳光正,サブミクロンデバイスⅡ,丸善 (1988).
 - [20] Y.Nissan-Cohen, J.Shappir and D.F.Bentchkowsky, High field current induced-positive charge transients in SiO₂, Journal of Applied Physics, 54 (1983) 5793-5800.
 - [21] M.S.Liang, Y.Y.Yeow, C.Hu and R.W.Brodersen, MOSFET degradation due to stressing of thin oxide, IEEE Transactions Electron Devices, ED-31 (1984) 1238-1244.
 - [22] M.Kimura, Oxide breakdown mechanism and quantum physical chemistry for time-dependent dielectric breakdown, Proceedings of International Reliability Physics Symposium (1997) 190-193.
 - [23] M. Ciappa, Selected failure mechanism of modern power modules, Microelectronics Reliability, 42 (2002) 653-667.

- [24] G. Lefranc, T. Licht and G. Mitic, Properties of solders and their fatigue in power modules, *Microelectronics Reliability*, 42 (2002) 1641-1646.
- [25] J.J. Wortman, J.R. Hauser and R.M. Burger, Effects of stress on p-n junction device characteristics, *Journal of Applied Physics* 35 (1964) 2122-2131.
- [26] C.S. Smith, Piezoresistance effect on germanium and silicon, *Physical Review* 94 (1954) 42-49.
- [27] C. Gallon, G. Reibold, G. Ghibaudo, R.A. Bianchi and R. Gwoziecki, Electrical analysis of external mechanical stress effects in short channel MOSFETs on (001) silicon, *Solid-State Electronics*, 48 (2004) 561-566.
- [28] 臼井正則、八木雄二、半導体素子電気特性の応力依存性評価装置 (2010) 特許第 4653685 号.
- [29] F.P. McCluskey, M. Dash, Z. Wang and D. Huff, Reliability of high temperature solder alternatives, *Microelectronics Reliability* 46 (2006) 1910-1914.
- [30] Y. Yamada, Y. Takaku, Y. Yagi, Y. Nishibe, I. Ohnuma, Y. Sutou, R. Kainuma and K. Ishida, Pb-free high temperature solders for power device packaging, *Microelectronics Reliability* 46 (2005) 1932-1937.
- [31] W. K. Choi and H. M. Lee, Effect of soldering and aging time on interfacial microstructure and growth of intermetallic compounds between Sn-3.5Ag solder alloy and Cu substrate, *Journal of Electronic Materials* 29 (2000) 1207-1213.
- [32] R. Satoh, K. Arakawa, M. Harada and K. Matsui, Thermal fatigue life of Pb-Sn alloy interconnections, *IEEE Transactions on Components, Hybrids, and Manufacturing Technology* 14 (1991).
- [33] K. Suganuma, S.-J. Kim, and K.-S. Kim, High temperature lead-free solders: properties and possibilities, *The Journal of The Minerals, Metals & Materials Society* 61(2009) 64-71.
- [34] N. Kang, H. S. Na, S. J. Kim, C. Y. Kang, Alloy design of Zn-Al-Cu solder for ultra high temperatures, *Journal of Alloys and Compounds* 467 (2009) 246-250.
- [35] Y. Takaku, L. Felicia, I. Ohnuma, R. Kainuma, K. Ishida, Interfacial Reaction Between Cu Substrates and Zn-Al Base High-Temperature Pb-Free Solders, *Journal of Electronic Materials* 37 (2008) 314-323.
- [36] J.M. Song, H. Y. Chuang and Z. M. Wu, Interfacial reactions between Bi-Ag high-temperature solders and metallic substrates, *Journal of*

- Electronic Materials 35 (2006) 1041–1049.
- [37] J.F. Li, P.A. Agyakwa, C.M. Johnson, Interfacial reaction in Cu/Sn/Cu system during the transient liquid phase soldering process, *Acta Materialia* 59 (2011) 1198-1211.
- [38] K. Chu, Y. Sohn, C. Moon, A comparative study of Cu/Sn/Cu and Ni/Sn/Ni solder joints for low temperature stable transient liquid phase bonding, *Scripta Materialia* 109 (2015) 113-117.
- [39] V. Chidambaram, J. Hald, J. Hattel, Development of Au–Ge based candidate alloys as an alternative to high-lead content solders, *Microelectronics Reliability* 490 (2010) 170-179.
- [40] T. A. Tollefsen, A. Larsson, O. M. Løvvik, K. E. Aasmundtveit, High Temperature Interconnect and Die Attach Technology: Au–Sn SLID Bonding, *IEEE Transactions on Components, Packaging and Manufacturing Technology* 3 (2013) 904 – 914.
- [41] K.S. Siow, Mechanical properties of nano-silver joints as die attach materials, *Journal of Alloys and Compounds* 514 (2012) 6-19.
- [42] M-S. Kim, H. Nishikawa, Effects of bonding temperature on microstructure, fracture behavior and joint strength of Ag nanoporous bonding for high temperature die attach, *Materials Science and Engineering: A* 645 (2015) 264-272.
- [43] P. Quintero, P. McCluskey, B. Koene, Thermomechanical reliability of a silver nano-colloid die attach for high temperature applications, *Microelectronics Reliability* 54 (2014) 220-225.
- [44] S.A. Paknejad, G. Dumas, G. West, G. Lewis, S.H. Mannan, Microstructure evolution during 300 °C storage of sintered Ag nanoparticles on Ag and Au substrates, *Journal of Alloys and Compounds* 617 (2014) 994-1001.
- [45] H. Zhang, S. Koga, J. Jiu, S. Nagao, Yasuha Izumi, E. Yokoi, K. Suganuma, Low Temperature Die Attach based on Sub-micron Ag Particles and the High Temperature Reliability of Sintered Joints, *IEEE 65th Electronic Components and Technology Conference* (2015) 1774-1779.
- [46] T. Ishizaki, R. Watanabe, A new one-pot method for the synthesis of Cu nanoparticles for low temperature bonding, *Journal of Materials Chemistry* 22 (2012) 25198-25206.
- [47] X. Liu, H. Nishikawa, Low-pressure Cu-Cu bonding using in-situ

- surface-modified microscale Cu particles for power device packaging, *Scripta Materialia* 120 (2016) 80–84.
- [48] O. Mokhtari H. Nishikawa, Transient liquid phase bonding of Sn–Bi solder with added Cu particles, *Journal of Materials Science: Materials in Electronics* 27 (2016) 4232–4244.
- [49] T. Ishizaki, T. Satoh, A. Kuno, A. Tane, M. Yanase, F. Osawa, Y. Yamada, Thermal characterizations of Cu nanoparticle joints for power semiconductor devices, *Microelectronics Reliability* 53 (2013) 1543–1547.
- [50] T. Ishizaki, D. Miura, A. Kuno, K. Hasegawa, M. Usui, Y. Yamada, Young's modulus of a sintered Cu joint and its influence on thermal stress, *Microelectronics Reliability* 76-77 (2016) 405–408.
- [51] T. Ishizaki, M. Usui, Y. Yamada, Thermal cycle reliability of Cu-nanoparticle joint, *Microelectronics Reliability* 55 (2015) 1861–1866.
- [52] T. Ishizaki, D. Miura, A. Kuno, R. Nagao, S. Aoki, Y. Ohshima, T. Kino, M. Usui, Y. Yamada, Power cycle reliability of Cu nanoparticle joints with mismatched coefficients of thermal expansion, *Microelectronics Reliability* 64 (2016) 287–293.
- [53] L. Helfen, F. Xu, H. Suhonen, P. Cloetens, T. Baumbach, Laminographic imaging using synchrotron radiation—challenges and opportunities, *Journal of Physics: Conference Series* 425 (2013) 192025–192030.
- [54] Y. Cheng, V. Altapova, L. Helfen, F. Xu, T.S. Rolo, P. Vagovic, M. Fiederle, T. Baumbach, Multi-contrast computed laminography at ANKA light source, *Journal of Physics: Conference Series* 463 (2013) 012038–012041.
- [55] M. Hoshino, K. Uesugi, A. Takeuchi, Y. Suzuki, N. Yagi, Development of an X-ray micro laminography system at SPring-8, *AIP Conference Proceedings* 1365 (2011) 250–253.
- [56] H. Tsuritani, T. Sayama, Y. Okamoto, T. Takayanagi, M. Hoshino, K. Uesugi, T. Mori, Nondestructive observation of thermal fatigue crack propagation in FBGA and die attached solder joints by synchrotron radiation X-ray laminography, *Proceedings of the ASME International Technical Conference* 2015-48553 (2015) V002T02A024.
- [57] M. Hoshino, K. Uesugi, A. Takeuchi, Y. Suzuki, N. Yagi, Development of X-ray laminography under an X-ray microscopic condition, *Review of Scientific Instruments* 82 (2011) 073706.

- [58] T. Asada, H. Kimura, S. Yamaguchi, S. Hayashi, Y. Uyama, Measurement of 3-dimensional internal strain field in power module package by synchrotron laminography and volumetric digital image correlation method, *Proceedings of International Conference on Advanced Technology in Experimental Mechanics* (2015) 48.
- [59] T. Satoh, K. Akedo, T. Ishizaki, X-ray photoelectron spectroscopic study of the formation of Cu/Ni interface mediated by oxide phase, *Journal of Alloys and Compounds* 582 (2014) 403–407.
- [60] T. Satoh, T. Ishizaki, K. Akedo, Behavior of thin copper oxide on silver as an analogue for copper nanoparticles, *Journal of Alloys and Compounds* 691 (2017) 524–529.
- [61] 広瀬美治, 荒木暢, 野中敬正, 野崎洋, 山口聡, 林雄二郎, 長井康貴, 森康郎, 都築征和, 堂前和彦, 妹尾与志木, BL33XU 豊田ビームラインの概要, *SPring-8 / SACL A 利用者情報* 14 (2009) 40-43.
- [62] Y. Hayashi, Y. Hirose, Y. Seno, Polycrystal orientation mapping using scanning three-dimensional X-ray diffraction microscopy, *Journal of Applied Crystallography* 48 (2015) 1094–1101.
- [63] D. Setoyama, Y. Hayashi, N. Iwata, Crystal plasticity finite element analysis based on crystal orientation mapping with three-dimensional X-ray diffraction microscopy, *Materials Science Forum* 777 (2014) 142–147.
- [64] 田中 啓介, 秋庭 義明, 菖蒲 敬久, 鈴木 賢治, 放射光による応力とひずみの評価 (2009) 養賢堂.
- [65] C.A. Schneider, W.S. Rasband, K.W. Eliceiri, NIH Image to ImageJ: 25 years of image analysis. *Nature Methods* 9 (2012) 671–675.
- [66] A.J. Schwartz, M. Kumar, B.L. Adams, D.P. Field, *Electron Backscatter Diffraction in Materials Science*. 2nd edition (2009) Springer.
- [67] Y. Zhong, W. Liu, C. Wang, X. Zhao, J.F.J.M. Caers, The influence of strengthening and recrystallization to the cracking behavior of Ni, Sb, Bi alloyed SnAgCu solder during thermal cycling, *Materials Science and Engineering: A* 652 (2016) 264-270.
- [68] H. Chen, J. Han, J. Li, M. Li, Inhomogeneous deformation and microstructure evolution of Sn–Ag-based solder interconnects during thermal cycling and shear testing, *Microelectronics Reliability* 52 (2012) 1112-1120.
- [69] S. Kraft, An. Schletz, M. März, Reliability of silver sintering on DBC and

- DBA substrates for power electronic applications, Proceedings of 2012 7th International Conference on Integrated Power Electronics Systems (2012).
- [70] http://www.denka.co.jp/denzai/product/electronic/detail_001693.html.
- [71] K. V. Sudhakar and E. S. Dwarakadasa, A study on fatigue crack growth in dual phase martensitic steel in air environment, *Bulletin of Materials Science*, 23 (2000) 193–199.
- [72] T. Satoh, T. Ishizaki, M. Usui, Nanoparticle/solder hybrid joints for next-generation power semiconductor modules, *Materials Design* 124 (2017) 203–210.
- [73] C.H. Yeh, L.S. Chang, B. B. Straumal, Wetting transition of grain boundaries in the Sn-rich part of the Sn–Bi phase diagram, *Journal of Materials Science* 46 (2011) 1557–1562.
- [74] S. Tajima, T. Satoh, T. Ishizaki, M. Usui, Behavior of eutectic Sn–Bi powder in Cu nanoparticle joints during the thermal treatment, *Journal of Materials Science: Materials in Electronics* 28 (2007) 8764–8770.
- [75] S.S. Ha, J.K. Jang, S.O. Ha, J.W. Kim, J.W. Yoon, B.W. Kim, S.K. Park, S.B. Jung, Mechanical property evaluation of Sn-3.0Ag-0.5Cu BGA solder joints using high-speed ball shear test, *Journal of Electronic Materials* 38 (2009) 2489–2495.
- [76] W.H. Wu, C.S. Lin, S.H. Huang, C.E. Ho, Influence of palladium thickness on the soldering reactions between Sn-3Ag-0.5Cu and Au/Pd(P)/Ni(P) surface finish, *Journal of Electronic Materials* 39 (2010) 2387–2396.
- [77] S.W. Kim, S.B. Jung, IMC growth and shear strength of Sn-Ag-Bi-In/Au/Ni/Cu BGA joints during aging, *Materials Transactions* 45(2004) 727–733.
- [78] Q.S. Zhu, Z.F. Zhang, Z.G. Wang, Inhibition of interfacial embrittlement at SnBi/Cu single crystal by electrodeposited Ag film, *Journal of Materials Research* 23(2008) 78–82.
- [79] B. Predel, Phase equilibria, crystallographic and thermodynamic data of binary alloys B–Ba–C–Zr, in: O. Madelung (Ed.), *Landolt-Börnstein - Group IV Physical Chemistry*, vol. 5B, (1992) <http://materials.springer.com/bp/docs/978-3-540-46733-5>.
- [80] R. M. German, P. Suri, S. J. Park, Review: liquid phase sintering, *Journal of Materials Science* 44 (2009) 1–39.

- [81] B.T. Collins, W. Desisto, R. Kershaw, K. Dwight, A. Wold, Preparation and characterization of Cu(II) oxide, *Journal of Less Common Metals*, 156 (1989) 341–346.
- [82] L.D.L.S. Valladares, D.H. Salinas, A.B. Dominguez, D. Acosta Najarro, S.I. Khondaker, T. Mitrelias, C.H.W. Barnes, J.A. Aguiar, Y. Majima, Crystallization and electrical resistivity of Cu₂O and CuO obtained by thermal oxidation of Cu thin films on SiO₂/Si substrates, *Thin Solid Films* 520 (2012) 6368–6374.
- [83] T. Yamakawa, T. Takemoto, M. Shimoda, H. Nishikawa, K. Shiokawa, N. Terada, Influence of joining conditions on bonding strength of joints: efficacy of low-temperature bonding using Cu nanoparticle paste, *Journal of Electronic Materials* 42 (2013) 1260–1267.
- [84] J.R. Davis, *Copper and Copper Alloys*, (2010) ASM International.

研究業績

論文発表：主著、審査有り

1. M. Usui, T. Satoh, H. Kimura, S. Tajima, Y. Hayashi, D. Setoyama, M. Kato, Effects of thermal aging on Cu nanoparticle/Bi-Sn solder hybrid bonding, *Microelectronics Reliability* 78 (2017) 93–99.
2. M. Usui, H. Kimura, T. Satoh, T. Asada, S. Yamaguchi, M. Kato, Degradation of a Sintered Cu Nanoparticle Layer Studied by Synchrotron Radiation Computed Laminography, *Microelectronics Reliability* 63 (2016) 152–158.
3. 白井正則、田中宏明、堀田幸司、桑野聡、石子雅康, パワーデバイス電気特性の機械的応力依存性, *電気学会論文誌 D* 128 (2008) 577-583.
4. M. Usui, K. Hotta, S. Kuwano, M. Hashimoto, M. Ishiko, Effects of Uni-Axial Mechanical Stress on IGBT Characteristics, *Microelectronics Reliability* 45 (2005) 1682–1687.
5. M. Usui, T. Sugiyama, M. Ishiko, J. Morimoto, H. Saito, Characterization of Trench MOS Gate Structures Utilizing Photon Emission Microscopy, *Microelectronics Reliability* 42(2002) 1647-1652.

講演発表：主著、審査有り

1. M. Usui, T. Kojima, K. Wada, T. Asada, Y. Yagi, Y. Nishibe, Reliability Analysis Technique for Power Module of Hybrid Vehicle, *EVTec & APE Japan 2014*, Yokohama, Japan (2014).
2. M. Usui, K. Hotta, S. Kuwano, M. Hashimoto, M. Ishiko, Effects of

Uni-Axial Mechanical Stress on IGBT Characteristics, 16th European Symposium on Reliability of Electron Devices, Failure Physics and Analysis, Bordeaux, France (2005).

3. M. Usui, M. Ishiko, Simple Approach of Heat Dissipation Design for Inverter Module, International Power Electronics Conference, Niigata, Japan (2005).
4. M. Usui, T. Sugiyama, M. Ishiko, J. Morimoto, H. Saito, Characterization of Trench MOS Gate Structures Utilizing Photon Emission Microscopy, 16th European Symposium on Reliability of Electron Devices, Failure Physics and Analysis, Bordeaux, Rimini, Italy (2002).

論文発表：共著、審査有り

1. T. Ishizaki, D. Miura, A. Kuno, K. Hasegawa, M. Usui, Y. Yamada, Young's modulus of a sintered Cu joint and its influence on thermal stress, *Microelectronics Reliability* 76-77 (2017) 405–408.
2. T. Satoh, T. Ishizaki, M. Usui, Nanoparticle/Solder Hybrid Joints for Next-Generation Power Semiconductor Modules, *Materials and Design* 124 (2017) 203-210.
3. S Tajima, T Satoh, T Ishizaki, M Usui, Behavior of Eutectic Sn-Bi Powder in Cu Nanoparticle Joints during the Thermal Treatment, *Journal of Materials Science: Materials in Electronics* 28 (2007) 8764–8770.
4. T. Ishizaki, D. Miura, A. Kuno, R. Nagao, S. Aoki, Y. Ohshima, T. Kino, M. Usui, Y. Yamada, Power Cycle Reliability of Cu Nanoparticle Joints with Mismatched Coefficients of Thermal Expansion, *Microelectronics*

Reliability 64 (2016) 287–293

5. T. Ishizaki, M. Usui, Y. Yamada, Thermal Cycle Reliability of Cu-Nanoparticle Joint, *Microelectronics Reliability* 55 (2015) 1861–1866.
6. T. Ishizaki, M. Yanase, A. Kuno, T. Satoh, M. Usui, F. Osawa, Y. Yamada, Thermal Simulation of Joints with High Thermal Conductivities for Power Electronic Devices, *Microelectronics Reliability* 55 (2015) 1060–1066.
7. T. Asada, Y. Yagi, M. Usui, T. Suzuki, N. Ohno, Warpage Analysis of Layered Structures Connected by Direct Brazing, *Microelectronics Reliability* 51 (2011) 1836–1839.
8. M. Ishiko, M. Usui, T. Ohuchi, M. Shirai, Design Concept for Wire-Bonding Reliability Improvement by Optimizing Position in Power Devices, *Microelectronics Journal* 37 (2006) 262–268.

講演発表：共著、審査有り

1. T. Ishizaki, D. Miura, A. Kuno, K. Hasegawa, M. Usui, Y. Yamada, Young's modulus of a sintered Cu joint and its influence on thermal stress, 28th European Symposium on Reliability of Electron Devices, Failure Physics and Analysis, Bordeaux, France (2017).
2. T. Ishizaki, D. Miura, A. Kuno, R. Nagao, S. Aoki, Y. Ohshima, T. Kino, M. Usui, Y. Yamada, Power Cycle Reliability of Cu Nanoparticle Joints with Mismatched Coefficients of Thermal Expansion, 27th European Symposium on Reliability of Electron Devices, Failure Physics and Analysis, Halle, Germany (2016).

3. T. Ishizaki, M. Usui, Y. Yamada, Thermal Cycle Reliability of Cu-Nanoparticle Joint, 26th European Symposium on Reliability of Electron Devices, Failure Physics and Analysis, Toulouse, France (2015).
4. T. Asada, Y. Yagi, M. Usui, T. Suzuki, N. Ohno, Warpage Analysis of Layered Structures Connected by Direct Brazing, 22th European Symposium on Reliability of Electron Devices, Failure Physics and Analysis, Bordeaux, France (2011).
5. M. Ishiko, T. Kondo, M. Usui, H. Tadano, A Compact Calculation Method for Dynamic Electro-thermal Behavior of IGBTs in PWM Inverters, 2007 Power Conversion Conference – Nagoya, Nagoya, Japan (2007).
6. H. Tanaka, K. Hotta, S. Kuwano, M. Usui, M. Ishiko, Mechanical Stress Dependence of Power Device Electrical Characteristics, 18th International Symposium on Power Semiconductor Devices & Ics, Napoli, Italy (2006).
7. M. Ishiko, M. Usui, T. Ohuchi, M. Shirai, Design Concept for Wire-Bonding Reliability Improvement by Optimizing Position in Power Devices, 7th International Seminar on Power Semiconductor, Prague, Czech (2004).

謝辞

本研究は、名古屋工業大学大学院工学研究科、及び（株）豊田中央研究所にて実施したものであり、学位論文としてまとめるにあたり、多くの方のご支援ご協力を賜りました。この場で皆様に感謝の言葉を申し上げます。

名古屋工業大学大学院の加藤正史准教授には、本研究遂行に当たり、終始懇切丁寧なご指導を頂きましたことに、御礼申し上げます。

同大学大学院、三好実人教授、水野幸男教授には、本論文作成にあたり、有益なご指導いただきました。心より感謝致します。

同大学大学院、市村正也教授には、研究に関して議論をして頂き、多くの有益なご意見を頂きました。ここに心より感謝致します。また、市村・加藤研究室の皆様には、研究結果に対する貴重な討議をいただきました。御礼申し上げます。

放射光ラミノグラフィの実験は、SPring-8 の豊田ビームライン BL33XUにおいて、利用研究課題（提案No. 2016A7012, 2016B7012, 2015A7012, 2015B7012）として（公財）高輝度光科学研究センターの支援のもと実施いたしました。謝意を表します。

（株）豊田中央研究所の上司の方、同僚の方、トヨタ自動車（株）の関係者の方には大いに支えられました。ありがとうございました。

最後に、本研究の遂行にあたり、温かく見守ってくれた両親と励ましてくれた家族に感謝します。